

MINISTERIO DE INDUSTRIA  
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

⑩ ES	⑪	447960	⑩ A1
	②		
	⑫	FECHA DE PRESENTACION	
		14-5-1976	

P.- 62.933

IBM Docket  
UK9-73-006

PATENTE DE INVENCION

⑩ PRIORIDADES:		
⑪ NUMERO	⑫ FECHA	⑬ PAIS
20490/75	15-5-75	Gran Bretaña
⑭ FECHA DE PUBLICIDAD	⑮ CLASIFICACION INTERNACIONAL	⑯ PATENTE DE LA QUE ES DIVISIONARIA
	G 11 B	
⑰ TITULO DE LA INVENCION		
"UN APARATO DE ALMACENAMIENTO DE DATOS MEJORADO"		
<b>CONCEDIDA</b>		
⑱ SOLICITANTE (S)	INTERNATIONAL BUSINESS MACHINES CORPORATION - 8 MAR 1977	
DOMICILIO DEL SOLICITANTE		
Armonk, N.Y. 10504, Estados Unidos de América		
⑲ INVENTOR (ES)	Robert Duncan Commander y John Richard Taylor	
⑳ TITULAR (ES)		
㉑ REPRESENTANTE	DON OSCAR DE ELZABURU FERNANDEZ	

1 El invento se refiere a un aparato de almacenamien-  
to de datos mejorado en el cual son desplazadas una o más  
cabezas de registro y reproducción por un accionador desde  
una posición de transducción a otra sobre pistas de datos  
5 sobre un medio de registro en movimiento, y también a un me-  
dio de registro magnetizable adecuado para utilización en  
tal aparato. En este tipo de aparato una servo-cabeza o ca-  
beza de corrección automática, acoplada a las cabezas de da-  
tos para desplazamiento, deduce información de posición de  
10 pistas de corrección automática registradas previamente so-  
bre el medio de registro.

En una disposición tal como la descrita en nuestra  
Patente Británica número 1.396.834, una cabeza de datos es-  
tá situada sobre la pista cuando la cabeza de corrección au-  
15 tomática está situada centralmente entre dos pistas adyacen-  
tes de corrección automática. Si la cabeza de datos se des-  
plaza fuera de la pista es desarrollada una señal de error  
por la cabeza de corrección automática a medida que se des-  
plaza desde su camino de guía centrado entre pistas adyacen-  
20 tes de corrección automática para situarse más sobre una  
pista que sobre la otra. La magnitud y polaridad de la se-  
ñal de error resultante indica el grado y sentido de la des-  
viación de la cabeza de datos de la posición sobre la pis-  
ta. La cabeza de corrección automática y el accionador es-  
25 tán conectados en un servosistema de bucle cerrado que res-  
ponde durante una operación de seguimiento de pista para ex-  
citar el accionador a fin de mantener la cabeza de datos  
exactamente sobre la pista con señal de error nula.

Durante las operaciones de acceso a pista la señal  
30 de error de corrección automática cambia de polaridad a me-

1 dida que son cruzadas pistas y es utilizada para proporcio-  
nar impulsos de cruce de pista que se necesitan para deter-  
minar la posición real de la cabeza de datos. Se deduce de  
la velocidad de cambio de la señal de error una indicación  
5 de la velocidad instantánea de la cabeza de datos durante  
una operación de acceso. Esta indicación es utilizada para  
controlar el accionador de modo que la cabeza de datos si-  
gue una curva de velocidad deseada durante una operación de  
acceso.

10 Puesto que la señal de error en la disposición des-  
crita en nuestra Patente Británica antes mencionada es li-  
neal solamente para un cuarto de una pista aproximadamente  
a cualquiera de los lados de la posición sobre la pista, en  
la práctica es combinada con una señal adicional también  
15 proporcionada a la velocidad obtenida de la corriente sumi-  
nistrada para excitar el accionador. Las señales combinadas  
proporcionan una indicación absolutamente exacta de la velo-  
cidad real de la cabeza durante el acceso a pista.

20 De acuerdo con uno de los aspectos del invento, el  
aparato de almacenamiento de datos comprende un medio de  
registro móvil, al menos una cabeza de registro y reproduc-  
ción de datos para registrar datos sobre pistas de datos  
dispuestas en el medio y/o leer datos de dichas pistas, y  
un accionador para desplazar la cabeza o cabezas de datos  
25 de pista a pista según se requiera por un aparato exterior,  
estando controlado el desplazamiento por referencia a pis-  
tas de corrección automática registradas previamente sobre  
el medio y leídas por una cabeza de corrección automática  
acoplada para desplazamiento a la cabeza o cabezas de da -  
30 tos, consistiendo cada pista de corrección automática en re

1 giones que alternan entre un primer y un segundo estados,  
siendo capaces de producir diferentes señales distinguibles  
en la cabeza de corrección automática transiciones desde  
un primer a un segundo estado y desde un segundo a un pri-  
5 mer estado, y estando secciones de las pistas de correc-  
ción automática desplazadas lateralmente con respecto a  
secciones no desplazadas en una distancia inferior a un an-  
cho de pista, seleccionándose la posición de las secciones  
desplazadas de tal modo que el desplazamiento lateral de  
10 las pistas de corrección automática al comienzo y al final  
de una sección no producen cambios detectables por la cabe-  
za de corrección automática.

De acuerdo con otro aspecto del invento, el aparato  
de almacenamiento de datos comprende un medio de registro  
15 móvil, una cabeza de registro y reproducción de datos para  
registrar datos sobre pistas de datos dispuestas en el me-  
dio y/o leer datos de dichas pistas, y un accionador para  
desplazar las cabezas de datos de una pista a otra según  
se requiera por un sistema exterior, estando controlado el  
20 desplazamiento por referencia a pistas de corrección automá-  
tica prerregistradas sobre el medio y leídas por una cabe-  
za de corrección automática acoplada a la cabeza de datos  
para desplazamiento, almacenando cada pista de corrección  
automática información en la forma de transiciones de un  
25 estado reconocible por la cabeza de corrección automática  
a otro estado reconocible por la cabeza de corrección auto-  
mática y discernible del primer estado, estando transiciones  
alternadas de un estado a otro alineadas con correspondien-  
tes transiciones a lo largo de pistas adyacentes, estando  
30 dispuestas al tresbolillo de una pista a la siguiente tran-

1 siciones intercurrentes, y estando las pistas sobre uno de los costados de transiciones alineadas desplazadas lateralmente con respecto a pistas dispuestas sobre el otro costado en una distancia inferior a un ancho de pista.

5 De acuerdo con otro aspecto del invento, el aparato de almacenamiento de datos comprende una pluralidad de discos magnéticos montados para rotación sobre un eje, una pluralidad de cabezas de registro y reproducción de datos acopladas en conjunto y a una cabeza de corrección automática para desplazamiento sobre superficies de los discos,  
10 siendo seleccionable cada cabeza de datos para registrar datos sobre pistas de datos y/o leer datos de las mismas sobre la superficie de disco asociada según se requiera por un sistema exterior, siendo controlable el desplazamiento  
15 de las cabezas por referencia a pistas de corrección automática prerregistradas sobre la superficie de disco asociada con la cabeza de corrección automática, almacenando cada pista de corrección automática información de corrección automática en la forma de transiciones de un estado magnético a otro a lo largo de su longitud, estando transiciones  
20 alternadas desde un estado magnético a otro alineadas con transiciones correspondientes a lo largo de pistas adyacentes, estando dispuestas al tresbolillo de una pista a la siguiente transiciones intercurrentes, y estando pistas dispuestas sobre uno de los costados de transiciones alineadas desplazadas lateralmente respecto a pistas situadas sobre el otro costado en una distancia inferior a un ancho de pista.

25 De acuerdo con otro aspecto del invento, se crea un medio de registro magnetizable que tiene una pluralidad  
30

1 de pistas magnéticas de corrección automática registradas  
sobre el mismo y que se extienden en una dirección de des-  
plazamiento previsto del medio a lo largo de una cabeza de  
reproducción de corrección automática, cambiando de estado  
5 la magnetización de cada pista en intervalos a lo largo de  
su longitud, siendo las transiciones entre estados magnéti-  
cos capaces de producir diferentes señales distinguibles en  
la cabeza de corrección automática durante el movimiento  
más allá de la cabeza, estando secciones de las pistas de  
10 corrección automática desplazadas lateralmente con respecto  
a secciones no desplazadas en una distancia inferior a un  
ancho de pista, estando seleccionada la posición de las sec-  
ciones desplazadas de tal modo que el desplazamiento late-  
ral de pistas de corrección automática al comienzo y al fi-  
15 nal de una sección no produce cambios detectables por la ca-  
beza de corrección automática.

De acuerdo con aún otro aspecto del invento, se  
crea adicionalmente un medio de registro magnetizable que  
tiene una pluralidad de pistas magnéticas de corrección au-  
20 tomática registradas sobre el mismo, que se extienden en  
una dirección del movimiento previsto del medio más allá de  
una cabeza de reproducción de corrección automática, cam-  
biando de estado la magnetización de cada pista en interva-  
los para producir una secuencia repetitiva de pautas idénti-  
25 cas de magnetización a lo largo de su longitud, estando tran-  
siciones magnéticas alternadas a lo largo de una pista ali-  
neadas con correspondientes transiciones a lo largo de pis-  
tas adyacentes, estando dispuestas al trespelillo transicio-  
nes intercurrentes de una pista a la siguiente y estando  
30 desplazadas lateralmente pistas sobre uno de los costados

1 de transiciones alineadas de pistas sobre el otro costado  
en una distancia inferior a un ancho de pista.

5 Con el fin de que el invento pueda ser comprendido  
totalmente, se describirá ahora una realización preferida  
del mismo con referencia a los dibujos que se acompañan y  
como se ilustra en los mismos.

En los dibujos:

La figura 1 representa esquemáticamente un aparato  
de almacenamiento de datos que incorpora el invento;

10 la figura 2 representa como están codificadas de  
acuerdo con el invento las pistas de corrección automática  
para proporcionar información de posición;

15 las figuras 3a a 3g representan diversas formas de  
onda detectadas por una cabeza de corrección automática  
cuando está situada en las siete posiciones representadas  
en la figura 2;

20 la figura 4 representa un gráfico de tensión de  
error en función de las pistas a medida que la cabeza de  
corrección automática se desplaza a través de las pistas  
durante una operación de acceso a pista;

la figura 5 representa los circuitos electrónicos  
de corrección automática de la figura 1 con más detalle;

25 la figura 6 representa detalles del circuito detec-  
tor de posición de corrección automática del aparato repre-  
sentado en la figura 5;

la figura 7 representa detalles del circuito de con-  
trol de línea base del aparato representado en la figura 6;

30 la figura 7 representa las señales de error de posi-  
ción deducidas por el circuito de detección de posición de  
la figura 5;

1            la figura 9 representa detalles de un circuito des-  
modulador del circuito detector de posición representado en  
la figura 6;

5            la figura 10 representa detalles del circuito detec-  
tor de sincronismo del circuito detector de posición repre-  
sentado en la figura 6;

            la figura 11 representa detalles del oscilador de  
fase sincronizada que forma parte del aparato representado  
en la figura 5;

10           las figuras 12a a 12c representan diversas formas  
de onda generadas para controlar el funcionamiento del osci-  
lador de fase sincronizada representado en la figura 11;

15           las figuras 12d a 12h representan diversas formas  
de onda generadas por el oscilador de fase sincronizada re-  
presentado en la figura 11;

            la figura 13 representa el circuito lógico selector  
de región lineal que forma parte del aparato representado  
en la figura 5;

20           las figuras 14a y 14b representan las señales de  
error normal y de error de cuadratura suministradas como  
entradas al circuito lógico representado en la figura 13.

            las figuras 14c a 14k representan diversas formas  
de onda generadas por el circuito lógico selector de región  
lineal representado en la figura 13;

25           la figura 15 representa detalles del circuito detec-  
tor de velocidad que forma parte del aparato representado  
en la figura 5;

30           la figura 16 representa detalles de la unidad lógi-  
ca aritmética que forma parte del circuito representado en  
la figura 5;

1            la figura 17 representa detalles del generador de curva de distribución de velocidades que forma parte del circuito representado en la figura 5;

5            la figura 18 representa el circuito puerta que forma parte del circuito representado en la figura 5;

            la figura 19 representa el compensador que forma parte del circuito representado en la figura 5.

10           En la figura 1 está representado esquemáticamente el aparato de almacenamiento de datos que incorpora el invento. Están apilados discos 1 de registro magnético para rotación sobre un eje central 2. La información de posición es deducida por la cabeza 3 de corrección automática que lee pistas 4 de corrección automática prerregistradas sobre la superficie de disco asociada. Están copladas conjuntamente a la cabeza 3 de corrección automática para desplazamiento varias cabezas 5 de registro y reproducción de datos, una para cada una de las superficies de disco restantes. El conjunto de cabezas completo es desplazado en uno y otro sentido por el motor accionador 6 para permitir que las cabezas 5 de datos tengan acceso a pistas de datos, cuya posición está definida por la cabeza 3 de posición automática y las pistas 4 de corrección automática.

20           La información de posición procedente de la cabeza 3 de corrección automática es preamplificada por el preamplificador 7 y suministrada a circuitos 8 de corrección automática del aparato de almacenamiento. La función de estos circuitos, que se describirá con detalle posteriormente, es proporcionar corriente de excitación adecuada para el motor accionador 6 para desplazar las cabezas 5 de datos a direcciones de pista especificadas por el sistema 9 exte-

30

1 rior. Puesto que la cabeza 3 de corrección automática, el  
preamplificador 7, los servocircuitos 8 y el motor acciona-  
dor 6 forman en conjunto un servosistema de bucle cerrado,  
la información de posición es también utilizada para mante-  
5 ner las cabezas 5 de datos sobre una pista durante las ope-  
raciones de registro y reproducción. Durante estas opera-  
ciones son transferidos datos entre las cabezas 5 de datos  
y el sistema 9 sobre un canal 10 de datos. En esta figura  
están representadas como líneas únicas las interconexiones  
10 entre unidades. El número de conductores reales está repre-  
sentado como número contenido en un círculo asociado con  
la línea.

La figura 2 representa cómo están codificadas las  
pistas 4 de corrección automática para proporcionar la in-  
15 formación de posición. La pauta codificada en el presente  
invento es similar a la pauta de tres bits utilizada en  
nuestra Patente Británica antes mencionada y se obtiene fá-  
cilmente una comprensión de la presente pauta observando  
las semejanzas y diferencias entre ella y la pauta expues-  
ta en nuestra anterior Patente.  
20

Las pistas de corrección automática de la menciona-  
da Patente Británica son concéntricas y cada una de ellas  
consiste en porciones relativamente largas de pista magne-  
-tizada en un sentido alternando con porciones relativamen-  
25 te cortas magnetizadas en el sentido opuesto. Las transicig  
nes magnéticas en uno de los dos sentidos están alineadas  
en pistas consecutivas y, puesto que las pistas están es-  
critas a través de la superficie de disco sin espacios va-  
cíos entre ellas, se extienden transiciones continuas de la  
30 misma polaridad radialmente a través de la superficie de

1 disco en intervalos espaciados regularmente.

Las transiciones magnéticas en el sentido opuesto están dispuestas al tresbolillo de una pista a la siguiente. En otras palabras, si una sección de una pista entre dos  
5 transiciones consecutivas (a la que se hace referencia como celda de corrección automática) consiste en una porción relativamente larga seguida por una porción relativamente corta; entonces la correspondiente celda de corrección automática sobre una pista adyacente consiste en una porción  
10 relativamente corta seguida de una porción relativamente larga, y viceversa. Con esta disposición se dice que las cabezas de datos están "sobre pista" cuando la cabeza de corrección automática está situada centralmente sobre el contorno, o camino de guía (como se denomina), entre dos  
15 pistas de corrección automática adyacentes.

Las semejanzas entre la pauta de corrección automática del presente invento y la pauta que se acaba de describir son evidentes al inspeccionar la figura 2. De este modo, se ve que cada pista consiste en porciones largas  
20 magnetizadas en un sentido alternando con porciones cortas magnetizadas en el sentido opuesto. Los sentidos de magnetización están representados como flechas. Las transiciones magnéticas en uno de los dos posibles sentidos están alineadas de una pista a la siguiente de modo que se extienden  
25 transiciones continuas radialmente a través del disco. Como anteriormente, las transiciones intercurrentes de polaridad opuesta están dispuestas al tresbolillo de una pista a la siguiente.

La diferencia entre las dos pautas es también evidente del dibujo. Mientras que en el ejemplo anterior la  
30

1 pauta de corrección automática consistía en una pluralidad  
de pistas de corrección automática continuas concéntricas,  
en el presente invento las pistas de corrección automática  
en una celda normal N de corrección automática sobre uno de  
5 los costados de una transición continua 11 están desplaza-  
das radialmente en medio ancho de pista de las pistas de  
corrección automáticas correspondientes a la celda Q de  
corrección automática en cuadratura al otro costado de la  
transición. De este modo, una cabeza de corrección automá-  
10 tica situada exactamente en la posición sobre pista en un  
camino de guía entre dos pistas adyacentes en una celda  
normal N está totalmente fuera de pista sobre las pistas de  
la celda Q desplazada o celda en cuadratura.

Las figuras 3a a 3e representan formas de onda ge-  
neradas en la cabeza de corrección automática cuando está  
15 en posición centrada sobre una pista con respecto a celdas  
normales N y después en posiciones progresivamente más fue-  
ra de pista, hasta que finalmente (figura 3e) está comple-  
tamente fuera de pista con respecto a celdas normales y en  
20 pista con respecto a celdas en cuadratura.

La forma de onda normal correspondiente a la posi-  
ción sobre pista generada por una cabeza de corrección au-  
tomática con su entrehierro de transducción en la posición  
12 (figura 2) sobre pista con respecto a celdas N de  
25 corrección automática normales, está representada en la fi-  
gura 3a. En esta posición la cabeza de corrección automáti-  
ca produce un impulso negativo 13 de sincronismo a medida  
que entra en la primera celda normal N. Siguen dos impulsos  
normales positivos 14 y 15 de posición a medida que las dos  
30 transiciones alternadas en pistas adyacentes pasan a través

1 del entrehierro de transducción de la cabeza. Las contribu-  
ciones de estas dos transiciones son iguales y los impulsos  
14 y 15 normales resultantes son, por consiguiente, de igual  
magnitud e iguales a la mitad de la magnitud del impulso de  
5 sincronismo negativo. Es generado un impulso 13 de sincro-  
nismo adicional a medida que la siguiente transición conti-  
nua ll pasa a través del entrehierro de la cabeza.

A continuación atraviesa el entrehierro una celda  
en cuadratura. Puesto que la cabeza está sobre pista con  
10 respecto a celdas normales, está completamente fuera de pis-  
ta con respecto a las celdas en cuadratura y al estar si-  
tuada centralmente, no detecta cualquiera de las transicio-  
nes que se producen sobre las pistas a cada costado de la  
celda en cuadratura. El primer impulso de posición en cua-  
15 dratura que aparecería en 16 es, por consiguiente, de magni-  
tud cero. En contraste, la totalidad de la transición que  
se produce en la pista en cuadratura sobre la cual está cen-  
trada la cabeza es percibida produciéndose un segundo impul-  
so 17 de posición en cuadratura de magnitud máxima igual a  
20 la magnitud de un impulso 13 de sincronismo negativo. Es  
generado un impulso 13 de sincronismo adicional al pasar la  
siguiente transición continua a través del entrehierro de  
transducción, seguido por dos impulsos más (14 y 15) de po-  
sición normal de igual magnitud, y así sucesivamente.

25 La suma de los dos impulsos de posición en una cel-  
da de corrección automática es igual en magnitud a un im-  
pulso de sincronismo. La diferencia EN en magnitud de los  
impulsos de posición normal es indicativa del error de po-  
sición normal de la cabeza de corrección automática como  
30 desviación de la posición centrada en pista sobre un camino

1 de guía en una celda normal. Similarmente, la diferencia EQ  
en magnitud de los impulsos de posición en cuadratura es in-  
dicativa del error de posición en cuadratura de la cabeza  
de corrección automática como desviación de la posición so-  
5 bre pista en un camino de guía en una celda en cuadratura.  
En el caso ilustrado en la figura 3a EN es nula y EQ es má-  
xima.

La forma de onda representada en la figura 3b es la  
generada por una cabeza 3 de posición automática situada  
10 con su pista de transducción en 18 (figura 2) fuera de pista  
con respecto a una celda normal aproximadamente en un  
cuarto de un ancho de pista. Son producidos nuevamente im-  
pulsos de sincronismo cada vez que una transición continua  
atraviesa la cabeza de corrección automática. En este caso  
15 la contribución de las transiciones alternadas en la celda  
normal no son iguales, puesto que el entrehierro o espacio  
de transducción está situado más sobre una pista que sobre  
la otra. Por la figura 2 puede verse que los impulsos 14  
de posición normal disminuirán y los impulsos 15 de posi-  
20 ción normal aumentarán en una magnitud correspondiente, ori-  
ginándose una pequeña señal EN de error normal.

Puesto que la cabeza de posición automática está  
ahora un cuarto de un ancho de pista mas próxima a la posi-  
ción centrada sobre pista para celdas en cuadratura, es ge-  
25 nerado un primer impulso 16 de posición en cuadratura de  
pequeña magnitud y el segundo impulso 17 de posición en  
cuadratura es reducido en magnitud en una magnitud corres-  
pondiente. Asimismo, la diferencia en magnitud de estos  
impulsos es indicativa del error EQ de posición en cuadra-  
30 tura de la cabeza de corrección automática respecto a la

1 posición en cuadratura sobre pista.

La figura 3c representa una forma de onda producida con el entrehierro de transducción situado en 19 (figura 2) aproximadamente a medio ancho de pista de la posición normal centrada sobre pista. Asimismo, la señal EN de error de posición normal aumenta y el error EQ de posición en cuadratura disminuye. Puesto que la cabeza está centrada entre las posiciones sobre pista normal y en cuadratura, las señales EN y EQ son iguales.

10 La figura 3d representa una forma de onda producida con el entrehierro de transducción en la posición 20 (figura 2) aproximadamente a tres cuartos de un ancho de pista de la posición normal sobre pista. El error EN de posición normal ha aumentado aún adicionalmente y el error EQ de posición en cuadratura se ha reducido en una magnitud correspondiente.

15 La figura 3e representa la forma de onda producida con el entrehierro de transducción en 21 (figura 2) completamente fuera de pista con respecto a las celdas N normales y centrado en pista con respecto a las celdas Q en cuadratura. En estas circunstancias, ha desaparecido el primer impulso 14 de posición normal y tiene valor máximo el segundo impulso 15 de posición normal, indicando un error EN normal máximo. Los impulsos 16 y 17 de posición en cuadratura son de igual magnitud.

20 La figura 3f representa la forma de onda producida cuando la cabeza de corrección automática se ha desplazado a la posición 12' para estar nuevamente centrada en pista con respecto a las celdas normales N. Los impulsos 14 y 15 de posición normal son de igual magnitud dando lugar a un

30

1 error EN de posición normal nulo, mientras que el error EQ  
de posición en cuadratura tiene valor máximo, pero signo  
opuesto al representado en la figura 3a.

5 La figura 3q representa la forma de onda producida  
cuando la cabeza de corrección automática se ha desplazado  
adicionalmente a la posición 21' en el mismo sentido para  
estar seguidamente centrada en pista con respecto a las cel-  
das Q' en cuadratura. Los impulsos 16 y 17 de posición en  
10 cuadratura son iguales en magnitud, originando un error EQ  
en cuadratura nulo, mientras que el error EN de posición  
normal es máximo. Como puede verse, el error de posición  
normal es de signo opuesto al correspondiente al caso re-  
presentado en la figura 3e. El movimiento continuo de la  
15 cabeza de corrección automática hasta que está próxima a la  
posición centrada en pista con respecto a celdas normales  
N produce la misma forma de onda que la representada en la  
figura 3a y el ciclo está completo. El ciclo se repite a  
medida que la cabeza de corrección automática continúa su  
movimiento de acceso en el mismo sentido a través de las  
20 pistas de corrección automática.

Esto está ilustrado adicionalmente en la figura 4,  
que representa un gráfico de tensión E de error en función  
de pistas  $\pm$  cruzadas durante una operación de acceso a pis-  
ta. Están representadas dos formas de onda en la figura. La  
25 forma N de onda es la señal de error normal deducida de las  
celdas normales y la forma de onda Q es la señal de error  
en cuadratura derivada de las celdas en cuadratura. La si-  
tuación ilustrada corresponde a un acceso a pista que se  
inicia con las cabezas de datos en la posición centrada en  
30 pista sobre la pista cero. En estas circunstancias, la se-

1 ñal EN de error normal es nula y la señal EQ de error en  
cuadratura es máxima. Las formas de onda muestran claramen-  
te cómo cambian de polaridad las señales de error a medida  
que son cruzadas pistas. En este ejemplo, las cabezas de da-  
5 tos están centradas en pista cada vez que es nula la señal  
EN de error normal. Puede verse que la provisión de señales  
de error normal y de error en cuadratura proporciona la po-  
sibilidad de duplicar la densidad del aparato de almace-  
namiento de modo que son definidas pistas de datos por la ca-  
10 beza de corrección automática cuando las señales de error  
normal y en cuadratura son nulas.

Como en nuestra Patente Británica antes menciona-  
das, las señales de error producidas de este modo son linea-  
les solamente para un cuarto de pista a cualquiera de los  
15 costados de la posición sobre pista. Puede verse por la fi-  
gura 4 que la porción 22 lineal de la forma de onda normal  
N termina cuando la porción 23 lineal de la forma de onda  
Q en cuadratura comienza, y viceversa. Consiguientemente,  
puede deducirse ahora una indicación exacta de velocidad de  
20 las cabezas durante una operación de acceso a partir de la  
velocidad de cambio de las porciones lineales de las seña-  
les de error normal y en cuadratura.

Aunque la pauta de corrección automática codificada  
utilizada para describir el invento a lo largo de la presen-  
25 te memoria es una pauta denominada de tres bitios, resulta-  
rá evidente para los expertos en la técnica que el invento  
es igualmente aplicable a aparatos que utilizan pautas codi-  
ficadas de modo diferente, tales como, por ejemplo, pautas  
de dos bitios. Consiguientemente, las reivindicaciones del  
30 solicitante no han sido limitadas a aparatos que utilizan

1 pautas de corrección automática codificadas en formato de  
tres bits.

Se describirá ahora el funcionamiento del aparato  
de la realización preferida y se explicará con referencia  
5 a los diagramas restantes. En primer lugar, se dará una des-  
cripción de los circuitos 8 de corrección automática (figu-  
ra 1) con referencia al diagrama de bloques de la figura 5.

#### Operaciones de Acceso a Pista

10

Después de preamplificación por el preamplificador  
7, la señal de error de posición es suministrada por la lí-  
nea 24 al circuito 25 detector de error de posición. Este  
circuito detecta los impulsos 13 de sincronismo negativos  
15 (figura 3) y los suministra sobre la línea 26 para contro-  
lar el oscilador 27 de fase sincronizada (oscilador PLO).  
Bajo el control de impulsos de puerta procedentes del osci-  
lador PLO sobre la línea general 28 de señales de puerta,  
el circuito 25 detector de error genera una señal N de  
20 error normal (figura 4) en la línea 29 de salida normal y  
una señal Q de error en cuadratura (figura 4) en la línea  
30 de salida de error en cuadratura. Las señales de error  
normal y en cuadratura son transmitidas por las líneas 29  
y 30 al circuito lógico 31 selector de región lineal que  
25 proporciona señal de puerta de región lineal en su salida.  
De este modo, es generada en la línea 32 una señal de puer-  
ta que representa la porción lineal de la señal de error  
normal y es generada una señal de puerta que representa la  
porción lineal de la señal de error en cuadratura en la lí-  
30 nea 33. Estas dos señales son utilizadas en el circuito 34

1 detector de velocidad para combinar y diferenciar las por-  
ciones lineales solamente de las señales de error normal y  
en cuadratura suministradas como entradas sobre las líneas  
29 y 30. Es suministrada una tensión representativa de la  
5 velocidad  $V_a$  real instantánea de las cabezas por el circui-  
to 34 detector de velocidad sobre la línea 35 de salida.

Con el fin de controlar las cabezas durante una ope-  
ración de acceso, la señal  $V_a$  de velocidad real es compara-  
da con una señal  $V_d$  de velocidad deseada en el comparador  
10 36. La velocidad  $V_d$  deseada es suministrada por la línea  
37 procedente de un generador 48 de curva de distribución  
de velocidades. El comparador es un comparador normalizado,  
tal como el tipo 710 o el tipo LM211, y su señal de salida  
suministrada por la línea 38 indica por su polaridad si las  
15 cabezas se están desplazando con demasiada rapidez o con de-  
masiada lentitud con referencia a la curva de distribución  
de velocidad deseada. Durante una operación de búsqueda,  
la señal DEMASIADO-RAPIDO es transmitida por la puerta 39  
sobre la línea 40 al excitador 41 que es un excitador con-  
20 ventional en puente de clase B. El excitador 41 responde pa-  
ra producir corriente de excitación de magnitud y polari-  
dad adecuadas en la línea 42 para excitar el motor acciona-  
dor 6 de tal modo que se reduzca las diferencias entre las  
señales de velocidad real y deseada.

25 El número de pistas a cruzar en una operación de  
acceso es calculado por una unidad 44 lógica aritmética  
(ALU) que recibe solicitudes de dirección desde un sistema  
9 exterior sobre la línea general 45 de dirección. Los im-  
pulsos de cruce de pista suministrados por la unidad ALU  
30 44 procedentes del circuito 31 lógico selector de región

1 lineal sobre la línea 46, proporcionan información a partir  
de la cual puede calcularse la dirección absoluta de las  
cabezas. La diferencia entre la dirección deseada y la di-  
rección absoluta, es decir el número de pistas a cruzar en  
5 una dirección de acceso, es suministrado por la unidad ALU  
44 en la línea general 47 al generador 48 de curva de dis-  
tribución de velocidades. La salida de la unidad ALU 44 so-  
bre la línea general 47 es decrementada por impulsos de cru-  
ce de pista durante la operación de acceso hasta que alcan-  
za un valor nulo, indicando que el acceso se ha completado.  
10 La unidad ALU 44 indica también en la línea 51 de búsqueda  
cuándo ha comenzado una operación de acceso o de búsqueda  
y cuándo ha finalizado y suministra adicionalmente una se-  
ñal sobre la línea 56 que indica por su polaridad si la pis-  
ta de destino es una pista IMPAR o PAR.  
15

#### Operaciones de Seguimiento de Pista

20 La señal de error normal es utilizada solamente pa-  
ra controlar operaciones de seguimiento de pista puesto  
que es nula cuando las cabezas están situadas exactamente  
sobre una pista. La señal N de error normal es suministra-  
da por el circuito 25 detector de error de posición sobre  
la línea 53 a un compensador 54 de avance/retraso de fase  
25 convencional. La señal de error normal compensada es sumi-  
nistrada por la línea 55 y es transmitida durante operacio-  
nes de seguimiento de pista por la puerta 39 al excitador  
41, que genera corriente de excitación adecuada en la línea  
42 para el motor 6 para cerrar el bucle de corrección auto-  
30 mática. Como se comprenderá por nuestra Patente Británica

1 antes mencionada, se requiere conocimiento respecto a si la  
pista que está siendo seguida es una pista par o una pista  
impar, ya que de otro modo la forma de onda de error de po-  
sición deducida por la cabeza de corrección automática es  
5 ambigua. Brevemente, la razón de esto es que el despla-  
zamiento de una pista impar en un sentido da lugar a una se-  
ñal de error de la misma polaridad que la que resulta de  
un desplazamiento desde una pista par en el sentido opues-  
to. La señal impar/par suministrada sobre la línea 56 pro-  
10 cedente de la unidad ALU 44 es suministrada al compensador  
54 que invierte la señal de error si la pista que está sien-  
do seguida fuese IMPAR y la transmite sin modificar si la  
pista que está siendo seguida fuese PAR.

15 Esto completa la breve descripción del funciona-  
miento del aparato de almacenamiento de datos que incorpora el  
presente invento. A continuación se da una descripción más  
detallada de partes específicas del aparato.

#### Circuito 25 Detector de Error de Posición

20 El circuito 25 detector de error de posición está  
representado en la figura 6. Las señales preamplificadas  
que representan la pauta de corrección automática deducida  
de la cabeza 3 de corrección automática y amplificadas por  
25 el preamplificador 7 (figura 1) son suministradas como se-  
ñales diferenciales por dos líneas 56 y 57 de entrada. De  
este modo, la señal que aparece en la línea 56 es del tipo  
de señal descrito con referencia a la figura 3. La inversa  
de esta señal aparece simultáneamente en la línea 57. Estas  
30 señales diferenciales son amplificadas adicionalmente en el

1 amplificador 58 de ganancia variable y transmitidas sobre  
las líneas 59 y 60 al filtro convencional 61. Este filtro  
elimina el ruido de espectro situado fuera del ancho de ban-  
da de señal de aproximadamente 5 MHz y transmite las seña-  
5 les filtradas a las líneas 62 y 63. El nivel de tensión con-  
tinua de la salida de señal sobre las líneas 62 y 63 está  
ajustado a -1,0 voltios por el circuito 64 de control de  
línea base que proporciona la señal de error como salida  
referida a masa por la línea 65. Es conveniente en este mo-  
10 mento describir el funcionamiento del circuito de control  
de línea base antes de continuar con la descripción del  
circuito 25 detector de error de posición.

#### Circuito 64 de Control de Línea Base

15 El circuito de control de línea base está represen-  
tado en la figura 7. Las señales diferenciales filtradas  
sobre las líneas 62 y 63 se aplican a las bases de los  
transistores T1 y T2 que, junto con las resistencias 66,  
20 67, 68, 69, 70 asociadas y el condensador 71, conectados  
como se representa, constituyen un paso adicional para la  
amplificación diferencial de las señales. Es tomada una sa-  
lida única del colector del transistor T1 y aplicada a la  
base de un tercer transistor T3 que sirve como amplificador  
25 separador para obtener una excitación de baja impedancia.  
El establecimiento de la tensión de línea base de -1,0 vol-  
tios en la línea 65 de salida se consigue particularmente  
por el amplificador operacional 72, una de cuyas entradas  
está unida a una fuente de tensión de -1,0 voltios a tra-  
30 vés de la resistencia 73. El efecto del amplificador 72,

1 el condensador 74 y la resistencia 75 es integrar la dife-  
rencia entre la señal de entrada y la señal de referencia  
de -1,0 voltios. La señal integrada procedente del amplifi-  
cador 72 es realimentada al colector del transistor T2 a  
5 través de la resistencia 76 y al colector del transistor  
T1 a través de las resistencias 76 y 67 y está dispuesta  
para ser del valor adecuado para corregir el error en la  
tensión de línea base.

Una señal típica de error de posición del circuito  
10 64 de control de línea base está representada como forma de  
onda 77 en la figura 8. Volviendo ahora a la figura 6, es-  
ta señal es transmitida a cuatro desmoduladores y detecto-  
res 77, 78, 79 y 80, los cuales, bajo control de las seña-  
les de puerta procedentes del oscilador PLO 27 (figura 5)  
15 suministradas sobre las líneas 81, 82, 83 y 84 de puerta,  
controlan el paso de los impulsos de posición de la forma  
de onda 77. De este modo, la señal presente de la línea 81  
coincide con la aparición del primer impulso 85 de posición  
en cada celda de corrección automática normal, la señal de  
20 la línea 82 coincide con el segundo impulso 86 de posición  
en cada celda de corrección automática normal y las señales  
sobre las líneas 83 y 84 coinciden con la aparición del pri-  
mer impulso 87 de posición y el segundo impulso 88 de posi-  
ción, respectivamente, en cada celda de corrección automá-  
tica de error en cuadratura. Todos los detectores son idénti-  
cos y se describirán ahora.

#### Circuitos Detectores 77, 78, 79, 80

30 En la figura 9 está representado un circuito detec

1 tor 77 y consiste esencialmente en los transistores T4, T5  
y T6, el condensador 118 y las resistencias 119, 120 y 121,  
componentes conectados en conjunto, como se representa. Los  
impulsos de posición sobre la línea 65 son suministrados al  
5 emisor del transistor T4 que, puesto que tiene su base uni-  
da al colector, funciona como diodo. Las señales de puerta  
procedentes del oscilador PLO son suministradas a la línea  
81 de puerta, y cuando tienen nivel bajo, originan la con-  
ducción del transistor T6 para controlar el paso de impul-  
10 sos de posición de excursión positiva, que se producen en  
ese instante en la línea 65, a través del transistor T4, a  
la base del transistor adaptado T5. La tensión en el emisor  
del transistor T5 intenta seguir la tensión presente en la  
base del transistor T5, dando como resultado que el conden-  
15 sador 118 sea cargado por el impulso de posición de excu-  
sión positiva transmitido al detector. Los valores RC del  
circuito detector son tales que el transistor T5 está en es-  
tado de corte hasta la llegada del siguiente impulso de po-  
sición de excursión positiva transmitido por el transistor  
20 T6. Las salidas de los cuatro detectores 77, 78, 79 y 80  
están representadas en la figura 8, respectivamente, como  
formas de onda 89, 90, 91 y 92.

Las salidas de los detectores 77 y 78 que detectan  
impulsos de posición normal son filtradas diferencialmente  
25 por las resistencias 93, 94, 95 y 96 y el condensador 97  
para filtrar los pequeños escalones producidos cuando se  
almacenan sobre los condensadores de detector los picos po-  
sitivos normales de la señal de posición. Los valores de  
los componentes del filtro son tales que proporcionan una  
30 señal diferencial de banda eliminada a 16 KHz y frecuencias

1 superiores. Las señales filtradas diferencialmente son trans-  
mitidas entonces, a través de circuitos separadores 103 y  
104 que proporcionan una excitación de baja impedancia para  
la señal de error normal que aparece como señal diferencial  
5 en las líneas 107 y 108. Es decir, la señal de error que  
aparece en la línea 108 es la inversa de la que aparece en  
la línea 107. Estas dos señales son convertidas en una sa-  
lida referida a masa sobre la línea 143 por el amplificador  
diferencial 144. La señal presente en esta línea es la se-  
10 ñal N de error normal representada en la figura 4. Son tam-  
bién tomadas señales de error normal en las líneas 107 y  
108 para el compensador 54 para utilización en el control  
de operaciones de seguimiento de pista, como se ha menciona-  
do brevemente ya y se describirá posteriormente con mas de-  
15 talle.

Similarmente, las salidas de los detectores 79 y  
80 que detectan impulsos de posición en cuadratura son fil-  
tradas diferencialmente por las resistencias 98, 99, 100,  
101 y el condensador 102 y son transmitidas a través de cir-  
20 cuitos separadores 105 y 106. La señal de error diferencial  
en cuadratura aparece sobre las líneas 109 y 110. Estas se-  
ñales son también convertidas en una salida unipolar referi-  
da a masa por el amplificador diferencial 146 para producir  
la señal Q de error en cuadratura representada en la figura  
25 4 sobre la línea 145 de salida.

Las tolerancias en la señal de salida de la cabeza  
de corrección automática y en la ganancia del amplificador  
hacen necesario estabilizar el circuito 25 detector de  
error de posición. El amplificador 58 de ganancia variable  
30 está provisto, por consiguiente, de una entrada de tensión

1 de control automático de ganancia (AGC) sobre la línea 111  
alimentada por un amplificador de control automático de ga-  
nancia convencional y un filtro 112 que está alimentado con  
una tensión de referencia derivada de las señales de salida  
5 de los amplificadores separadores 103, 104, 105 y 106 y de-  
finidas por las resistencias 113, 114, 115 y 116 para  
corresponder al valor medio de estas señales. La señal de  
error de posición del circuito 64 de control de línea base  
es también aplicada a un circuito 122 de umbral de detec-  
10 ción de impulso de sincronismo dispuesto para detectar  
transiciones negativas superiores a -1,86 Voltios.

#### Circuito 122 Detector de Umbral de Sincronismo

15 Se describirá ahora este circuito. El circuito de-  
tector 122 de umbral de sincronismo está representado en la  
figura 10 y consiste en los transistores T7, T8 y T9 y las  
resistencias 123, 124 y 125 de polarización. Están conecta-  
dos dos transistores T7 y T8 en configuración de emisor co-  
20 mún. Se aplica una señal de referencia de -1,86 voltios a  
la base del transistor T7 y es suministrada la señal de  
error de posición por la línea 65 a la base del transistor  
T8. El transistor T9 tiene su base conectada al colector  
del transistor T8. Siempre que la tensión de la señal de  
25 error de posición sobre la línea 65 sea inferior a -1,86  
voltios, el transistor T8 entra en estado de conducción y  
el transistor T9 entra en estado de corte. La salida está  
tomada del colector del transistor T9 sobre la línea 118 y  
consiste en cierto número de impulsos de sincronismo de ex-  
30 cursión positiva que coinciden con el impulso 127 de sincro

1 mismo de excursión negativa de la señal 77 de error de posi-  
ción de tres bits representada en la figura 8. Los impul-  
sos de sincronismo de corrección automática producidos por  
el circuito 122 detector de sincronismo están representados  
5 en la figura 12 como forma de onda (a). Las formas de onda  
de la figura 12 se han dibujado debajo de la forma de onda  
de error de posición de la figura 8 y con la misma escala  
de tiempos. Esto completa la descripción detallada del Cir-  
cuito Detector de Error de Posición.

10

Oscilador 27 de Fase Sincronizada (Oscilador PLO).

El Oscilador de Fase Sincronizada (PLO) está repre-  
sentado en la figura 11. El oscilador PLO proporciona los  
15 impulsos de sincronismo de escritura para el canal de datos  
del aparato de almacenamiento y señales de puerta para los  
detectores ya descritos. Básicamente, el oscilador PLO con-  
siste en un oscilador 127 controlado por tensión que oscila  
aproximadamente a 16 MHz y produce una señal de impulso de  
20 sincronismo de escritura 2F sobre la línea 128 de salida.  
Esta señal es dividida por dos por el circuito 129 de bús-  
cula biestable y es dividida nuevamente por treinta y dos  
por una serie de contadores CT1, CT2, CT3, CT4 y CT5 re-  
presentados en general como bloque 130. Las salidas de los  
25 contadores CT1, CT2, CT3, CT4 y CT5 están representadas co-  
mo formas de onda (d), (e), (f), (g) y (h) en la figura 12,  
pero solamente son utilizadas en otro lugar las salidas de  
los contadores CT3, CT4 y CT5. La salida del contador 74,  
forma de onda (g), es de frecuencia similar a la de la se-  
30 ñal de sincronismo de corrección automática representada en

1 la forma de onda (a) que es suministrada como entrada de referencia de fase para el oscilador PLO sobre la línea 118. Los impulsos de sincronismo sobre la línea 118 son suministrados al multivibrador monoestable 131 que responde para  
5 producir impulsos de una duración de 600 nanosegundos que son suministrados para sincronizar el circuito de retención 132. La salida del multivibrador monoestable está representada como forma de onda (b) y la salida del circuito de retención de sincronismo como forma de onda (c) en la figura  
10 12. El flanco trasero del impulso del multivibrador monoestable es comparado con el flanco delantero del estado lógico CT3, CT4 en el circuito 133 comparador de fase. La comparación es realizada por técnicas lógicas convencionales y da lugar a una señal de oscilador adelantado sobre la línea  
15 134 si el oscilador 127 está oscilando demasiado aprisa con respecto a los impulsos de sincronismo de corrección automática, y una señal de oscilador retrasado sobre la línea 135 si está oscilando demasiado lento.

20 El efecto de la aparición de estos impulsos de adelanto y retraso está representado en la figura 11 por simples interruptores. De este modo, el interruptor 136 está cerrado cuando el impulso de salida del oscilador 127 está adelantado con respecto al impulso de sincronismo, y el interruptor 137 está cerrado cuando el impulso de salida del  
25 oscilador está retrasado. El efecto de cerrar estos interruptores es producir flujo de corriente en la dirección representada por las flechas, disminuyendo o aumentando así la tensión en el condensador 138. El condensador 138 es parte de un circuito filtro que incluye adicionalmente el condensador 139 y la resistencia 140. La tensión sobre la línea  
30

1 141 es utilizada para controlar el oscilador 127 controlado  
por tensión de un modo convencional.

Las señales de puerta suministradas a los detectores  
(figura 6) por las líneas 81, 82, 83 y 84 se obtienen por  
5 combinación lógica de las salidas procedentes de los conta-  
dores PLO. Las combinaciones lógicas de las salidas CT4 y  
CT5 representadas como formas de onda (g) y (h), respectiva  
mente, en la figura 12 proporcionan las cuatro condiciones  
singulares requeridas para realizar control de puerta sobre  
10 los cuatro circuitos detectores. Un bloque 142 lógico reci-  
be las señales CT4 y CT5 y produce las cuatro posibles com-  
binaciones lógicas en las cuatro líneas 81, 82, 83 y 84 de  
salida a los detectores. De este modo, el impulso de puerta  
sobre la línea 81 al detector 77 para controlar el paso del  
15 primer impulso de posición normal de cada celda normal se  
deduce de la combinación  $\overline{CT4} \cdot \overline{CT5}$ ; el impulso de puerta de  
la línea 82 para controlar el paso del segundo impulso nor-  
mal se deduce de la combinación lógica  $CT4 \cdot \overline{CT5}$ ; el impulso  
de puerta sobre la línea 83 para controlar el paso del pri-  
20 mer impulso en cuadratura procedente de cada celda en cua-  
dratura se deduce de la combinación  $\overline{CT4} \cdot CT5$ ; y el impulso  
de puerta sobre la línea 84 para controlar el paso del se-  
gundo impulso en cuadratura se deduce de la combinación  
 $CT4 \cdot CT5$ . Esto completa la descripción de la disposición  
25 constructiva y funcionamiento del oscilador PLO 27.

#### Circuito Lógico 31 Selector de Región Lineal

El circuito lógico selector de región lineal está  
30 representado en la figura 13 con la señal N de error normal

1 (figura 4) como una entrada sobre la línea 143 y la señal  
Q de error en cuadratura como la otra entrada sobre la lí-  
nea 145. Con el fin de facilitar la descripción del circui-  
to lógico, las señales N de error normal y Q de error en  
5 cuadratura están representadas independientemente en la fi-  
gura 14 como formas de onda a y b, respectivamente, con es-  
tados lógicos en diversos puntos del circuito lógico selec-  
tor de región lineal representados debajo en las formas de  
onda c a k. La relación de las señales de error normal y  
10 error en cuadratura depende del sentido de acceso a través  
de la superficie del disco. El movimiento hacia el eje del  
disco está representado en la figura por una flecha marca-  
da IN. Este es el sentido decreciente del número de pistas,  
puesto que en este aparato la pista cero está más próxima  
15 al eje del disco. Por la figura puede verse que con un des-  
plazamiento hacia el interior, la señal N normal está avan-  
zada en fase en  $\pi/2$  con respecto a la señal Q de error en  
cuadratura. Una señal lógica 174 que representa el sentido  
del desplazamiento hacia el interior o hacia el exterior es  
20 generada por la Unidad 44 Lógica Aritmética (ALU), que se  
describirá posteriormente.

El error normal N es comparado con el nivel de masa  
en el amplificador 146 para generar una salida lógica +A  
que representa la condición  $N > 0$ . Esta condición está repre-  
25 sentada en la forma de onda c de la figura 14. La señal Q  
de error en cuadratura es comparada con el nivel de masa en  
el amplificador 147 para generar una salida lógica +B que  
representa el estado  $Q > 0$ . Este estado está representado  
en la forma de onda d de la figura 14. El error normal N y  
30 el error en cuadratura Q son comparados mutuamente en el

1 amplificador 148 para generar una salida lógica +C que re-  
presenta el estado  $N > Q$ . Este estado está representado en  
la forma de onda e. La suma de las dos señales de error es  
comparada con el nivel de masa en el amplificador 149 para  
5 generar una salida lógica +D que representa el estado  
 $(N + Q) > 0$ , expresión que puede ser escrita en la forma  
 $N > \bar{Q}$ . Este estado está representado en la forma de onda f.  
La región lineal de la señal N de error normal se  
obtiene como salida lógica +E del circuito 150 "0" exclusi-  
10 vo (XOR) alimentado con entradas procedentes de los ampli-  
ficadores 148 y 149. La salida lógica +E de la línea 152  
que representa el estado  $C \neq D$  está representado en la for-  
ma de onda g. La región lineal de la señal Q de error en  
cuadratura se obtiene invirtiendo la salida del circuito  
15 150 "0" Exclusivo en el inversor 151. La salida lógica +F  
del inversor 151 en la línea 153 de salida que representa  
el estado E está representada como forma de onda h. Se de-  
rivan impulsos de cruce de pista del circuito 155 monoesta-  
ble que es basculado por los flancos anterior y posterior  
20 de la salida lógica +B del amplificador 147. Los impulsos  
deducidos del flanco anterior de la señal +B aparecen en  
la línea 154b y los correspondientes al flanco posterior  
aparecen en la línea 154c. Los impulsos de cruce de pista  
están sincronizados para producirse centrados entre cada  
25 posición en pista de la cabeza de datos.

Las líneas 154b y 154c están conectadas a puertas  
155a y 155b "Y", respectivamente. Las señales lógicas A, B  
y D, como se ha mencionado anteriormente, son invertidas  
por los inversores 146a, 148a y 149a, respectivamente. Las  
30 salidas de estos tres inversores están también conectadas

1 a puertas "Y" 155a y 155b. Estas dos puertas "Y" sirven pa-  
ra controlar alternativamente la salida de los impulsos de  
cruce de pista de modo que se producen impulsos sobre las  
líneas 154 y 154a cada dos pistas. El control de puerta es  
5 tal que los impulsos aparecerán solamente en la línea 154  
si el brazo se está moviendo en el sentido de alejarse del  
eje y solamente en la línea 154a si el brazo se está des-  
plazando hacia el eje. Esta disposición asegura que el re-  
gistro 170 de dirección absoluta descrito posteriormente  
10 mantenga un cómputo exacto de la posición del brazo, inclu-  
so en presencia de órdenes lógicas incorrectas.

Son también generadas por el circuito lógico selec-  
tor de región lineal tres formas de onda lógicas adiciona-  
les que proporcionan información de posición. La primera es  
15 la salida lógica +J que representa el estado  $\bar{B}$  que se obtie-  
ne invirtiendo la salida del amplificador 147 en el inver-  
sor 157. La señal cambia de estado una vez cada pista y es  
conocida como "señal de pista 1" en la línea 179-1 de sali-  
da. La segunda es la salida lógica +G que representa el es-  
tado  $(A \vee \bar{B})$  OUT que se obtiene sobre la línea 156 de sali-  
20 da suministrando la señal de pista "uno" junto con la señal  
del amplificador 146 al circuito 158 "0" exclusivo, y sumi-  
nistrando la salida de 158 y la señal 174 de salida a un  
segundo circuito 158a "0" exclusivo. Esta señal lógica cam-  
25 bia de estado cada media pista con respecto a la señal nor-  
mal N y se denomina señal de media pista.

La tercera forma de onda lógica es la salida lógica  
+H que representa el estado  $((A \vee \bar{B}) \vee \text{OUT}) \vee (C \vee D)$  que  
se obtiene sobre la línea 159 de salida. Esta señal está  
30 representada en la forma de onda  $k$  y cambia de estado cada

1 cuarto de pista. Es por consiguiente conocida como "señal  
de cuarto de pista" y se obtiene suministrando la señal de  
media pista del circuito 158a "Q" exclusivo, junto con la  
señal de región lineal N del circuito 150 "Q" exclusivo, co  
5 mo entradas al circuito 160 "Q" exclusivo. La función de las  
señales de cuarto de pista, media pista y una pista se des-  
cribirá posteriormente.

#### Circuito 34 Detector de Velocidad

10 El circuito 34 detector de velocidad está represen-  
tado en la figura 15. La señal N de error normal en la lí-  
nea 143 procedente del circuito 25 detector de error de po-  
sición es diferenciada y rectificada en el diferenciador y  
15 rectificador 161. Este circuito puede ser del tipo descrito  
en la publicación International Business Machines Technical  
Disclosure Bulletin, volumen 16, número 5, octubre 1973, pá-  
gina 1669, en cuyo caso estaría conectado a masa uno de los  
terminales de entrada. La porción lineal de la señal de  
20 error normal diferenciada y rectificada es transmitida so-  
bre la línea 165 de salida por la puerta "Y" 163 bajo el  
control de la señal de región lineal N sobre la línea 152  
procedente del circuito lógico 31 selector de región lineal.

25 Similarmente, la señal Q de error en cuadratura so-  
bre la línea 145 es diferenciada y rectificada en el diferen-  
ciador y rectificador 162 y la señal de porción lineal es  
transmitida por la línea 165 de salida por la puerta "Y"  
164 bajo control de la señal de región lineal Q en la línea  
153. La salida de las dos puertas "Y" 163 y 164 están aso-  
30 ciadas en función lógica "O" y suministradas como tensión

1 por la línea 165 cuya magnitud es proporcional a la velocidad  $V_a$  real de las cabezas durante una operación de acceso.

#### Unidad Lógica Aritmética 44

5  
10  
15  
20  
25  
La unidad Lógica Aritmética 44 (ALU) está representada en la figura 16. Son suministradas direcciones de pista deseadas al aparato de almacenamiento por la línea general 45 de dirección (figura 5) que consiste en nueve líneas 167-1 a 167-9 de bitios y una línea 168 de carga. Un impulso de carga en la línea 168 abre la puerta 166 para almacenar la dirección deseada de la operación de acceso en el registro 169 de direcciones. Este registro almacena la dirección deseada hasta que finaliza el acceso, en cuyo instante puede ser borrada. La dirección absoluta de las cabezas es retenida en el contador 170 que es incrementado o decrementado dependiendo de si el acceso ha de tener lugar alejándose del eje del disco en el sentido creciente del número de pista o hacia el eje del disco. Son suministrados impulsos de cómputo cada dos pistas en la línea 154 de entrada procedente del circuito lógico 31 selector de región lineal si el movimiento tiene lugar en el sentido de alejarse del eje del disco, y sobre la línea 179-1 si el movimiento tiene lugar hacia el eje del disco (es decir, IN).

El bitio menos significativo que representa la pista 1 es suministrado directamente a partir de la señal 157a de pista "uno" en el circuito lógico selector de región lineal.

30 La salida del registro 169 de direcciones sobre las

1 líneas 178-1 a 178-9, que representa la dirección deseada,  
y la salida del contador 170 reversible sobre las líneas  
179-2 a 179-9 y la señal de pista "uno" sobre la línea  
179-1 son suministradas a la unidad aritmética 180. Esta  
5 unidad resta la dirección absoluta de las líneas 179 de la  
dirección deseada de las líneas 178 para determinar el nú-  
mero de pistas a ser cruzadas durante la operación de acce-  
so en curso. El número de pistas en el acceso es suminis-  
trado por las líneas 181-1 a 181-7 de salida a la puerta  
10 inversora 182.

En el caso de una solicitud para una búsqueda ha-  
cia el exterior, es decir un acceso desde una pista con un  
número de pista bajo a una pista con un número de pista  
más alto, la salida de la unidad aritmética 180 será la di-  
15 ferencia verdadera y representa el número real de pistas a  
cruzar. No existirá señal de acarreo sobre la línea 183 de  
acarreo conectada al circuito 173 de báscula biestable. El  
impulso de carga sobre la línea 154 es suministrado al cir-  
cuito 173 de báscula biestable después de un retardo ade-  
20 cuado en el circuito 184 de retardo para hacer que el cir-  
cuito 173 biestable muestree el estado de la línea 183 de  
acarreo. En ausencia de un impulso de acarreo en la línea  
183, la salida del circuito 173 de báscula biestable toma  
nivel alto proporcionando el impulso OUT sobre la línea  
25 174, utilizado en el circuito lógico 31 selector de región  
lineal. El nivel alto del impulso OUT sobre la línea 174 a  
la puerta inversora 182 no tiene efecto sobre la puerta y  
las entradas sobre las líneas 181 son transferidas a las  
líneas 185-1 a 185-7 de salida sin alteración.

30 Una solicitud para una búsqueda hacia el interior,

1 es decir, un acceso desde una pista de número de pista más  
alto a una de número de pista inferior, dará lugar a que  
aparezca en la línea 181 de salida el complemento del número  
5 real de pistas a cruzar junto con un impulso de acarreo  
en la línea 183 de acarreo. La presencia del impulso de acarreo  
en la línea 183 cuando es muestreado el circuito 153  
de báscula biestable hace que la salida del circuito biestable  
tome nivel bajo. El nivel bajo del impulso OUI sobre  
la línea 174 a la puerta inversora 182 genera en las líneas  
10 185 de salida las inversas de las señales presentes sobre  
las líneas 181 de entrada. De este modo, la salida de la  
puerta inversora 182 proporciona siempre el número real de  
pistas a cruzar durante una operación de acceso.

15 La unidad lógica aritmética 44 contiene también un  
circuito 186 de retención de búsqueda que se activa por un  
impulso presente sobre la línea 187 de activación que tiene  
nivel alto siempre que la salida de la unidad aritmética  
180 sea diferente de cero, y es repuesto por un impulso sobre  
la línea 188 de reposición cuando se ha completado la  
20 operación de acceso, es decir, cuando la salida de la unidad  
180 vuelve a cero. En el estado activado, el circuito  
186 de retención produce una señal de búsqueda en la línea  
189 de salida y es utilizada en otros puntos del aparato  
(figura 8) y también devuelta por la línea 190 al sistema  
25 exterior para indicar cuándo se ha completado una operación  
de búsqueda.

#### Generador 48 de Curva de Distribución de Velocidades.

30 El generador 48 de curva de distribución de veloci-

1 dades está representado en la figura 17. Consiste en una me-  
2 moria fija 191 (memoria ROS) que almacena la curva de dis-  
3 tribución de velocidad deseada en forma digital. Son sumi-  
4 nistradas señales digitales representativas del número de  
5 pistas restantes en un acceso desde la unidad ALU 44 en las  
6 líneas 185 como se ha descrito anteriormente. La señal de  
7 media pista y la señal de cuarto de pista procedentes del  
8 circuito lógico 31 selector de región lineal son suminis-  
9 tradas por las líneas 156 y 159, respectivamente, como en-  
10 tradas a la memoria fija 191. Estas entradas a la memoria  
11 fija 191 permiten su decremento cada cuarto de pista. De es-  
12 te modo, si es necesario, la velocidad deseada puede ser mo-  
13 dificada cada cuarto de pista, asegurando una distribución  
14 de velocidades uniforme para el mecanismo de acceso.

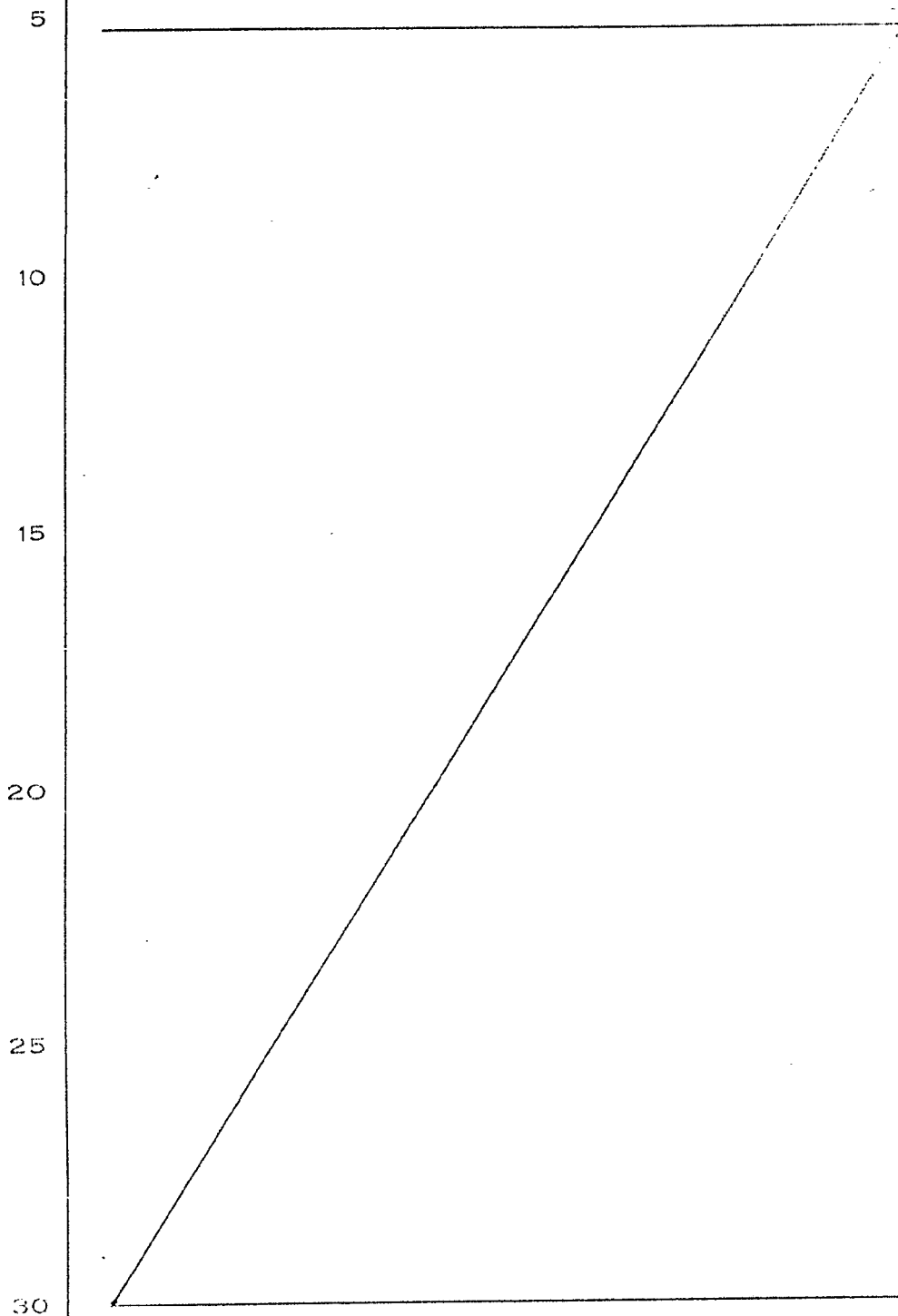
15 La salida digital de la memoria fija 191 de las lí-  
16 neas 192 es convertida en una señal analógica por el con-  
17 vertidor 193 de digital a analógico convencional. Esta se-  
18 ñal de la línea 194 solicita la velocidad  $V_d$  deseada y es  
19 comparada con la velocidad  $V_a$  real en el comparador 36. La  
20 salida del comparador en la línea 38 (figura 5) es binaria  
21 y ha sido ya mencionada con la denominación "señal DEMASIA-  
22 DO RAPIDO". Un nivel alto de esta señal indica que la velo-  
23 cidad real  $V_a$  es mayor que la velocidad deseada  $V_d$ , es de-  
24 cir que las cabezas se están desplazando demasiado rápido,  
25 y un nivel bajo indica que la velocidad real  $V_a$  es inferior  
26 a la velocidad deseada. La señal DEMASIADO RAPIDO en la lí-  
27 nea 38 es suministrada a la puerta 39.

PUERTA 39

1           La puerta 39 está representada en la figura 18 y  
controla, por medio de la señal de Búsqueda en la línea 189,  
si el accionador realiza una operación de acceso a pista o  
una operación de seguimiento de pista. La señal de la línea  
5 194 procedente del comparador, que indica por su nivel si  
las cabezas se están desplazando demasiado rápido o demasia  
do lento, es suministrada como una entrada al circuito 196  
"0" exclusivo. La señal de la línea 174 procedente de la  
unidad ALU, que indica por su nivel si se está realizando  
10 una búsqueda hacia el interior o hacia el exterior, es in-  
vertida por el inversor 195 y suministrada como segunda en-  
trada al circuito 196 "0" exclusivo. La salida del circuito  
196 "0" exclusivo está conectada directamente como entrada  
a la puerta 197 "Y" inversora y como entrada a la puerta  
15 198 "Y" inversora después de inversión por el inversor 199.  
La otra entrada a las puertas "Y" 197 y 198 es el impulso  
de búsqueda en la línea 189 procedente de la unidad ALU.  
Cuando se satisfacen las condiciones de entrada para la puer  
ta "Y" 197, su salida sobre la línea 200 tiene nivel bajo,  
20 cerrando el interruptor 201 y haciendo que fluya corriente  
de excitación en la línea 203 de excitación (equivalente a  
la línea 40 de la figura 5) a través de la resistencia 202  
en la dirección de la flecha marcada IN. De acuerdo con lo  
que esto implica, la corriente de excitación en esta direc-  
25 ción al excitador 41 (figura 5) excita el accionador con  
tendencia a mover las cabezas hacia el interior. Similarmen  
te, cuando se satisfacen las condiciones de entrada para la  
puerta "Y" 198, se cierra el interruptor 204 y fluye corrien  
te OUT en el sentido opuesto a través de la línea 203 de ex  
30 citación y la resistencia 205 para accionar las cabezas en

1 el sentido de alejarse del eje.

Se expone a continuación una tabla de combinaciones para los cuatro posibles estados de entrada con el fin de aclarar el funcionamiento de la puerta 39.



30 25 20 15 10 5 1

Dirección de Búsqueda	ESTADO	"0" EXCLUSIVO i/ps	196 o/p	CORRIENTE DE EXCITACION 50- BRE 203
EXTERIOR (174 alto)	DEMASIADO RAPIDO (194 ALTO)	<del>_____</del> <del>_____</del>	ALTO	INTERIOR
EXTERIOR (174 ALTO)	DEMASIADO LENTO (194 BAJO)	_____ _____	BAJO	EXTERIOR
INTERIOR (174 BAJO)	DEMASIADO RAPIDO (194 ALTO)	_____ _____	BAJO	EXTERIOR
INTERIOR (174 BAJO)	DEMASIADO LENTO (194 BAJO)	<del>_____</del> <del>_____</del>	ALTO	INTERIOR

1           Durante una operación de seguimiento de pista la  
línea "Búsqueda" para la puerta 39 tiene nivel bajo y no es  
generada corriente de excitación en cualquier sentido sobre  
la línea 203. En estas circunstancias la señal de error nor-  
5 mal procedente del circuito detector 25 de posición es uti-  
lizada para controlar el excitador 41 para mantener las ca-  
bezas exactamente centradas sobre una pista de un modo con-  
vencional.

10    Compensador 54

El circuito compensador está representado en la fi-  
gura 19. La señal de error normal que aparece como señal  
diferencial en las líneas 107 y 108 (figura 6) son suminis-  
15 tradas como entradas a un inversor analógico conmutable  
206. Como ya ha sido explicado y está descrito con todo de-  
talle en nuestra Patente Británica antes mencionada, la  
significación de la señal de error depende de si está sien-  
do seguida una pista impar o una pista par. La información  
20 se deduce del primer bitio de la dirección de la pista a  
seguir, es decir la información de acceso a pista requerida  
por el sistema externo, suministrada al registro 169 de di-  
rección deseada (figura 16) o línea general de entrada  
167-1. Esta señal es suministrada como señal de control al  
25 inversor 206 para asegurar que las señales de error que se  
originan sobre las líneas 207 y 208 son de la polaridad co-  
rrecta para el seguimiento de pista.

El resto del circuito es un compensador convencio-  
nal de avance/retraso de fase que utiliza un amplificador  
30 209 operacional que convierte la señal diferencial de error  
de posición que aparece sobre las líneas 207 y 208 en una

1 salida de polaridad única referida a masa en la línea 210  
de salida, indistintamente positiva o negativa, según se  
requiera por el circuito 41 excitador (figura 5). Las seña-  
les de seguimiento de pista están siempre presentes en la  
5 salida del compensador, pero durante operaciones de búsque-  
da estas son inutilizadas por las señales mucho mayores que  
aparecen también sobre la línea 203 de salida de la puerta  
39.

10 Como ya ha sido mencionado anteriormente en la me-  
moria, no se pretende que la pauta de corrección automática  
codificada utilizada en la descripción de la realización  
preferida del invento constituya una limitación del mismo.  
Para los expertos en la técnica, resultará evidente que pue-  
den utilizarse otras pautas de corrección automática codifi-  
15 cadas, tales como pautas de dos bitios, en lugar de la pau-  
ta de tres bitios. También estas pautas no necesitan estar  
realizadas en la forma de estados magnéticos cambiantes, si  
no que pueden estar codificadas, por ejemplo, por medios  
ópticos.

20 Adicionalmente, el aparato descrito en la realiza-  
ción preferida utiliza discos de registro magnético como  
medio de almacenamiento. Resultará evidente que el invento  
es igualmente aplicable a otros medios de almacenamiento,  
tales como láminas alargadas y tambores.

25

- REIVINDICACIONES -

Los puntos de invención propia y nueva que se pre-  
sentan para que sean objeto de esta solicitud de Patente de  
30 Invención en España por VEINTE años, son los que se recogen

1 en las reivindicaciones siguientes:

5 1a.- Un aparato de almacenamiento de datos mejorado que comprende un medio de registro móvil, al menos una cabeza de registro y reproducción de datos para registrar datos sobre pistas dispuestas en el medio y/o leer datos de las mismas, y un accionador para desplazar la cabeza o cabezas de datos de pista a pista según se requiera por un aparato externo, estando controlado el movimiento por referencia a pistas de corrección automática prerregistradas sobre el medio y leídas por una cabeza de corrección automática acoplada para desplazamiento a la cabeza o cabezas de datos, consistiendo cada pista de corrección automática en regiones que alternan entre un primer y un segundo estado, siendo capaces las transiciones de un primer estado a un segundo estado y desde un segundo estado a un primer estado de producir diferentes señales distinguibles en la cabeza de corrección automática, y estando secciones de las pistas de corrección automática lateralmente desplazadas con respecto a secciones no desplazadas en una distancia inferior a un ancho de pista, estando seleccionada la posición de las secciones desplazadas de tal modo que el desplazamiento lateral de las pistas de corrección automática al comienzo y al final de una sección no producen cambios detectables por la cabeza de corrección automática.

25 2a.- Un aparato de almacenamiento de datos de acuerdo con la reivindicación 1a, en el cual todas las secciones son de igual longitud.

30 3a.- Un aparato de almacenamiento de datos de acuerdo con la reivindicación 1a o la reivindicación 2a, en el cual el comienzo de una sección se presenta a lo largo de

1 transiciones alineadas todas de la misma polaridad a tra-  
vés de las pistas, y el final de una sección aparece tam -  
bién a lo largo de transiciones alineadas todas de la mis-  
ma polaridad.

5 4a.- Un aparato de almacenamiento de datos de acuer-  
do con la reivindicación 2a o la reivindicación 3a, en el  
cual cada sección incluye una transición adicional, estan-  
do alternada la transición adicional sobre una de las pis-  
tas con respecto a la correspondiente transición adicional  
10 sobre una pista inmediatamente adyacente.

5a.- Un aparato de almacenamiento de datos de acuer-  
do con la reivindicación 2a, en el cual cada sección comien-  
za y termina a lo largo de transiciones alineadas de la  
misma polaridad a través de las pistas y cada sección in-  
15 cluye una transición adicional de polaridad opuesta, estan-  
do alternada la transición adicional sobre una pista con  
respecto a la correspondiente transición adicional sobre  
una pista inmediatamente adyacente.

6a.- Un aparato de almacenamiento de datos de acuer-  
do con la reivindicación 5a, en lo que depende de la reivin-  
20 dicación 2a, o de acuerdo con la reivindicación 4a en lo  
que depende de la reivindicación 2a, en el cual las transi-  
ciones adicionales sobre pistas inmediatamente adyacentes  
están dispuestas simétricamente al tresbolillo a lo largo  
de la longitud de las pistas, aproximadamente en el punto  
25 medio de la sección en la cual están situadas.

7a.- Un aparato de almacenamiento de datos de acuer-  
do con cualquiera de las reivindicaciones precedentes, en  
el cual el medio de registro es un medio magnetizable, es-  
tando el primer estado representado por el medio magnetiza-  
30

1 do en un sentido y estando el segundo estado representado  
por el medio magnetizado en el sentido opuesto.

5 8a.- Un aparato de almacenamiento de datos de acuer-  
do con la reivindicación 7a, en el cual el medio de regis-  
tro consiste en una pluralidad de discos de registro magné-  
tico montados para rotación sobre un eje, una pluralidad de  
cabezas de registro y reproducción de datos asociadas con  
10 pistas de datos sobre las superficies de disco y una cabeza  
de corrección automática asociada con dichas pistas de  
corrección automática y acoplada conjuntamente para movi-  
miento a las cabezas de datos, estando las cabezas de datos  
situadas sobre pistas de datos cuando la cabeza de correc-  
ción automática se sitúa sobre una trayectoria de guía que  
15 pasa a media distancia entre pistas adyacentes de correc-  
ción automática en secciones desplazadas.

20 9a.- Un aparato de almacenamiento de datos de acuer-  
do con la reivindicación 8a o la reivindicación 12a, en el  
cual se producen transiciones alineadas en intervalos igual-  
mente espaciados a lo largo del medio y definen una celda  
de corrección automática entre ellas.

25 10a.- Un aparato de almacenamiento de datos de acuer-  
do con la reivindicación 8a, en el cual las transiciones  
intercurrentes se producen en intervalos igualmente espa-  
ciados a lo largo de cada pista.

30 11a.- Un aparato de almacenamiento de datos de  
acuerdo con la reivindicación 10a, en la cual las transicio-  
nes intercurrentes están situadas en un punto a un tercio  
de la distancia entre transiciones alineadas.

12a.- Un aparato de almacenamiento de datos de  
acuerdo con cualquiera de las reivindicaciones 8a a 11a, en

1 el cual está situada una cabeza de datos sobre una pista de  
datos solamente cuando la cabeza de corrección automática  
está situada sobre un camino de guía que pasa centrado en-  
tre pistas de corrección automática no desplazadas y late-  
5 ralmente adyacentes.

13a.- Un aparato de almacenamiento de datos de  
acuerdo con cualquiera de las reivindicaciones 8a a 12a, en  
el cual la cabeza de corrección automática detecta las tran-  
siciones alineadas para producir impulsos de una polaridad  
10 y las transiciones intercurrentes para producir impulsos de  
polaridad opuesta.

14a.- Un aparato de almacenamiento de datos de acuer-  
do con la reivindicación 13a, que incluye medios de circui-  
to para detectar los impulsos que se producen regularmente  
15 de dicha primera polaridad y que responden a ellos para ge-  
nerar impulsos de sincronismo que coinciden en tiempo con  
los impulsos que aparecen regularmente y medios de circuito  
para detectar dichos impulsos de polaridad opuesta y que  
responden a la misma para generar impulsos de posición que  
20 coinciden en tiempo con dichos impulsos de polaridad opues-  
ta.

15a.- Un aparato de almacenamiento de datos de  
acuerdo con la reivindicación 14a, en el cual dichos medios  
de circuito incluyen circuitos de detección para detectar  
25 las diferencias en amplitud de los impulsos de posición que  
se producen en un conjunto de celdas de corrección automáti-  
ca alternadas y para generar una primera señal de tensión  
de error cuya magnitud y polaridad indican la magnitud y  
dirección de la desviación de la cabeza de corrección auto-  
30 mática del camino de guía entre las pistas de corrección

1 automática en el conjunto de celdas alternadas.

5 16ª.- Un aparato de almacenamiento de datos de acuerdo con la reivindicación 14ª, en el cual dichos medios de circuito incluyen adicionalmente circuitos de detección para detectar la diferencia en amplitud de los impulsos de posición que se producen en el otro conjunto de celdas de corrección automática alternadas y para generar una segunda señal de tensión de error cuya magnitud y polaridad indican la magnitud y sentido de la desviación de la cabeza de corrección automática del camino de guía entre las pistas de corrección automática en el otro conjunto de celdas de corrección automática alternadas.

10 17ª.- Un aparato de almacenamiento de datos de acuerdo con la reivindicación 15ª o la reivindicación 16ª, en el cual durante una operación de seguimiento de pista es utilizada la primera señal de tensión de error para controlar circuitos excitadores para excitar el accionador para desplazar la cabeza de corrección automática en un sentido que tiende a anular el desplazamiento de la cabeza de corrección automática con respecto al camino de guía en el conjunto asociado de celdas de corrección automática alternadas.

15 18ª.- Un aparato de almacenamiento de datos de acuerdo con las reivindicaciones 15ª y 16ª, en el cual durante una operación de acceso a pista circuitos detectores de velocidad diferencian independientemente las porciones lineales de la primera y segunda señales de tensión de error y obtienen un resultado combinado a fin de producir una señal cuya magnitud es proporcional a la velocidad real de las cabezas a través de las pistas.

20

25

30

1           19ª.- Un aparato de almacenamiento de datos de  
acuerdo con la reivindicación 18ª, en el cual circuitos com  
paradores comparan la señal de velocidad real con una señal  
de velocidad deseada y en respuesta a esta comparación acti  
5 van un excitador para producir corriente de excitación para  
excitar el accionador en una dirección adecuada para redu-  
cir rápidamente la diferencia entre la velocidad real y la  
deseada.

10           20ª.- Un aparato de almacenamiento de datos mejora  
do.

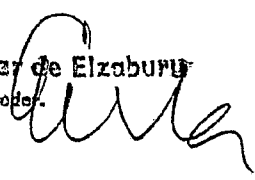
Tal y como se ha descrito en la Memoria que antecede,  
representado en los dibujos que se acompañan y con los  
fines que se han especificado.

15           Esta Memoria consta de cuarenta y ocho hojas escri-  
tas a máquina por una sola cara.

Madrid, 09 JUN. 1976

P.A.

Oscar de Elzaburu  
For Poder.



20

25

30

FMM.

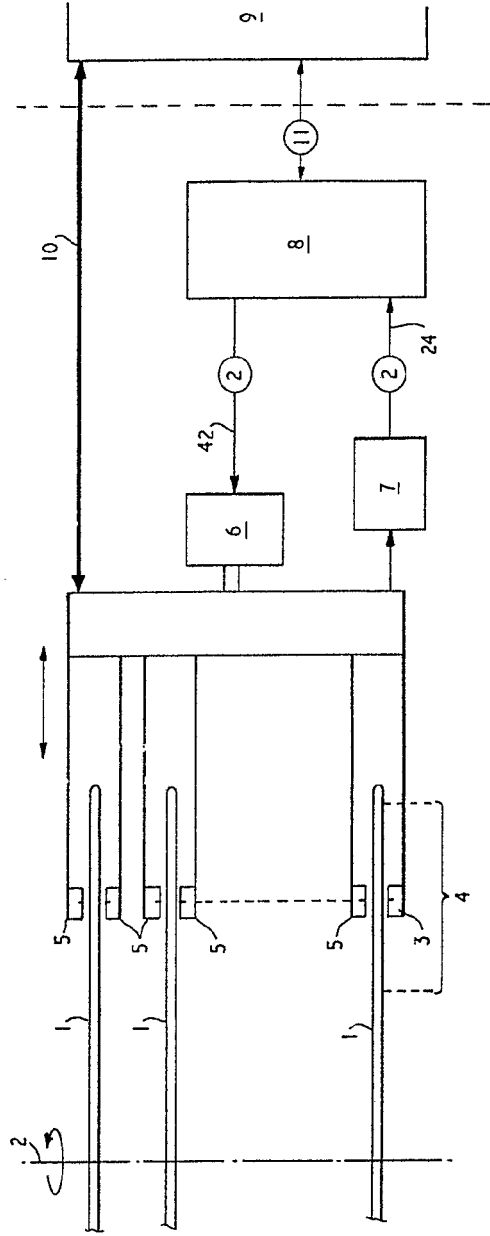


FIG. 1

*Osborne*  
OSBORNE  
FIZ. AVIATION  
FOR PEOPLE

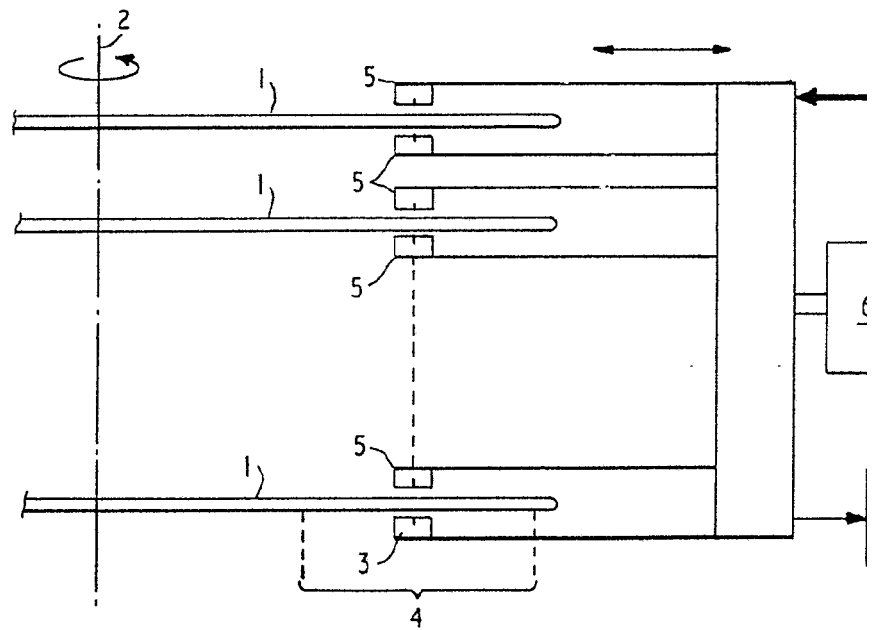
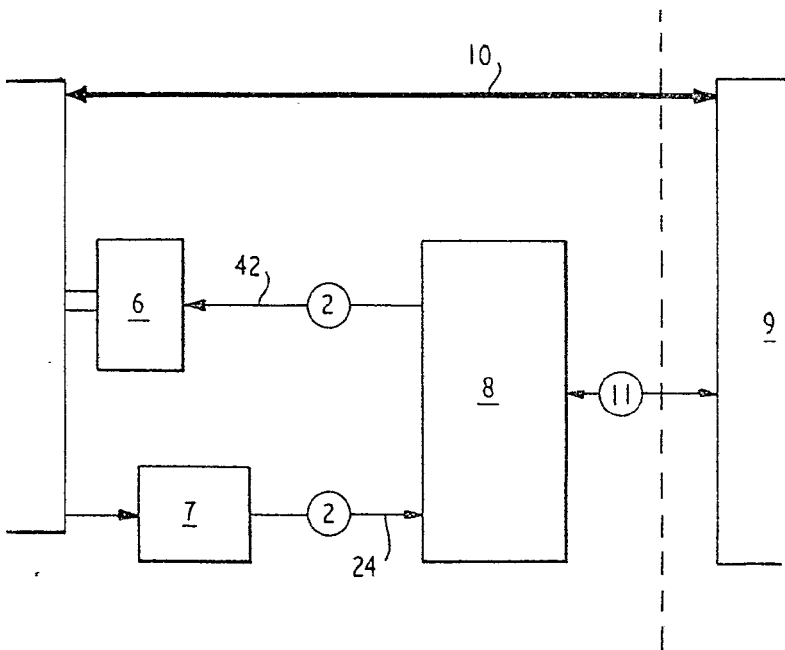
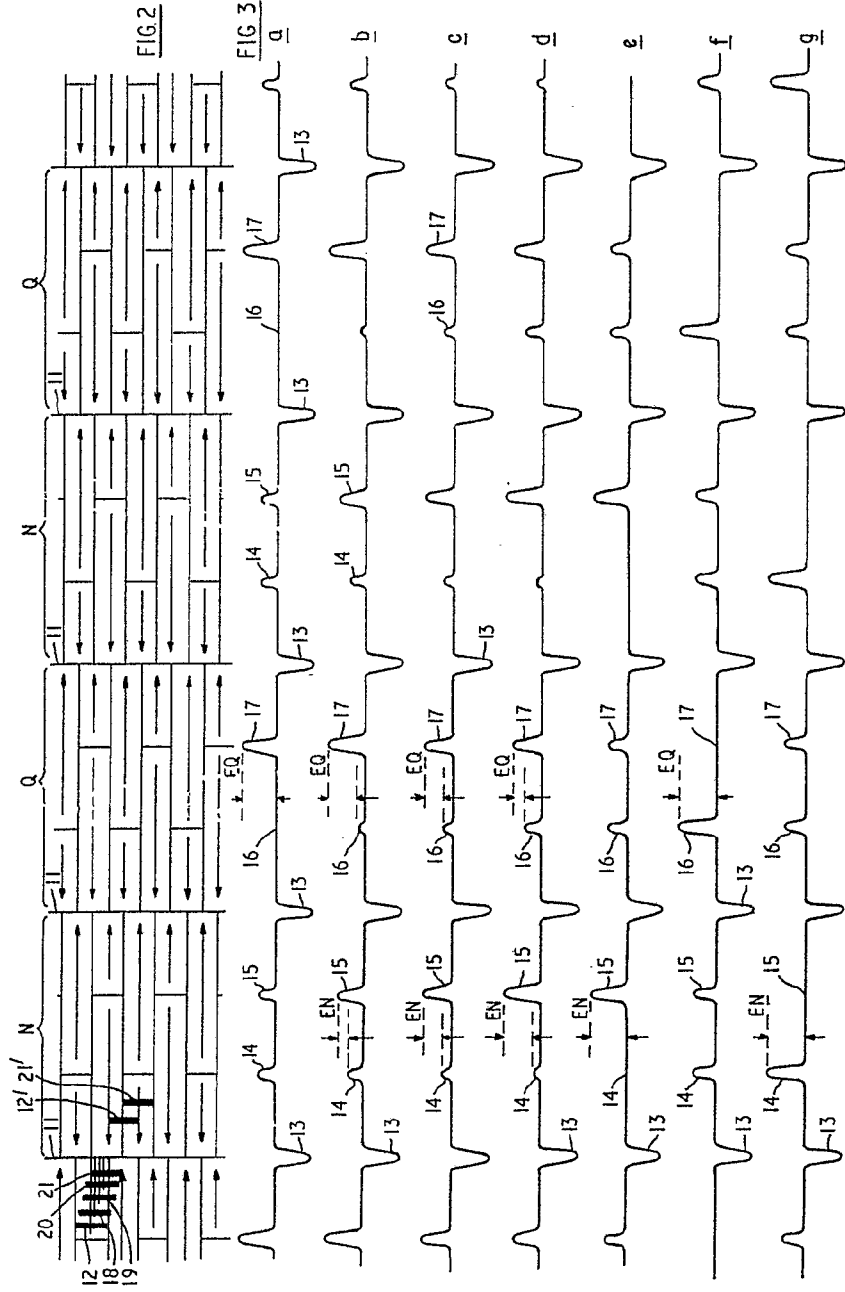


FIG. 1

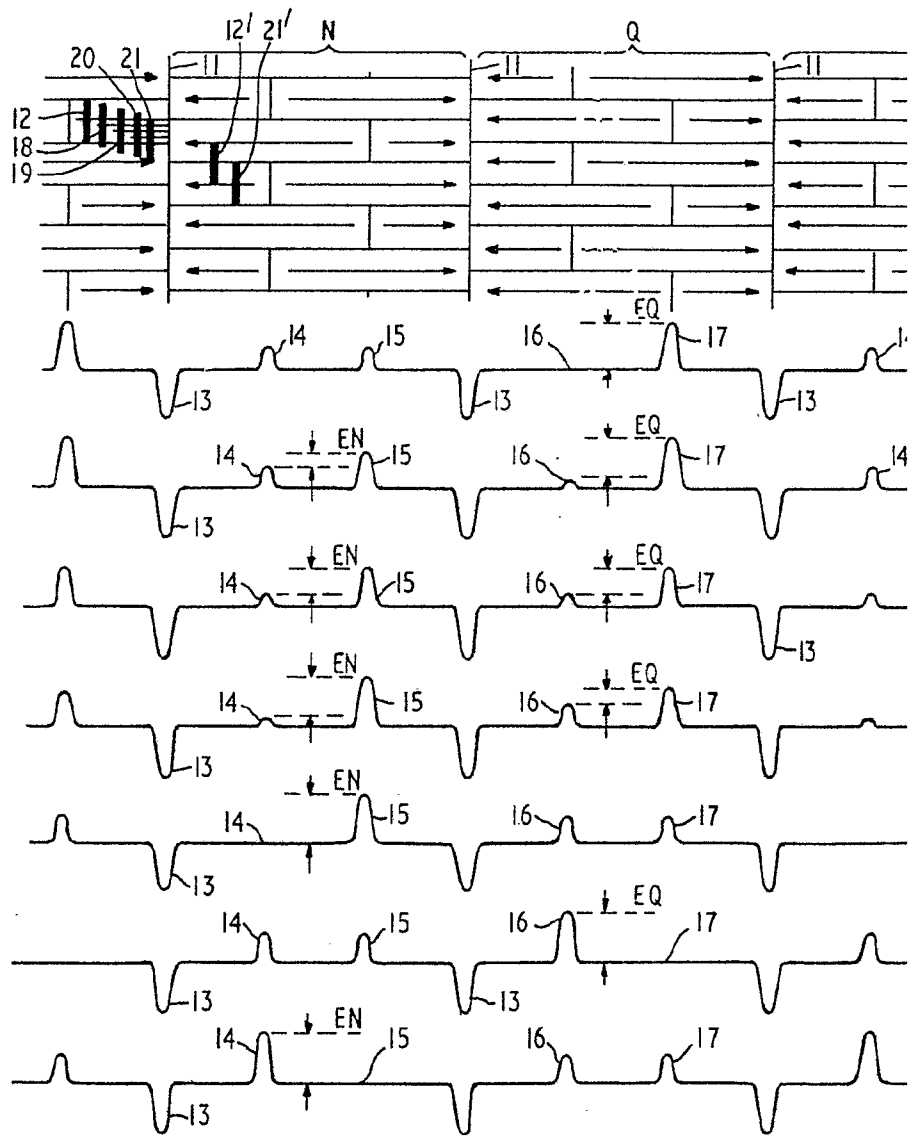


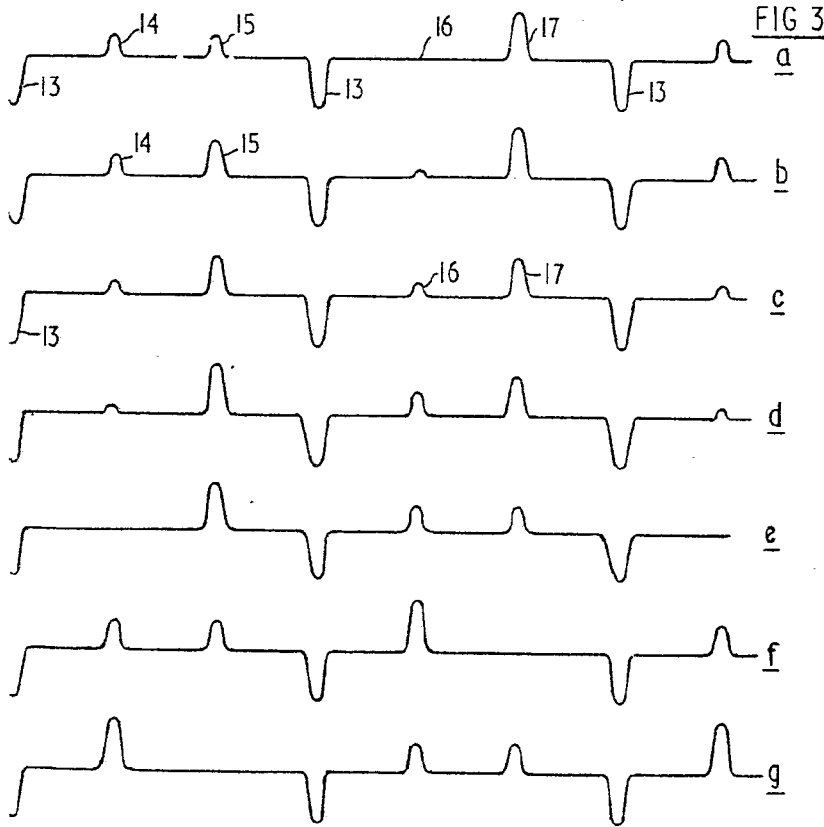
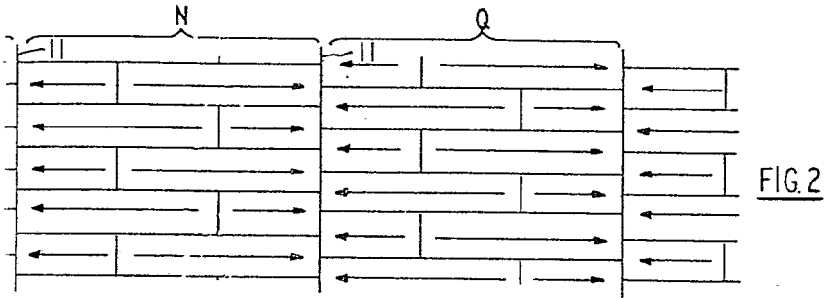
IG. 1

Oscar da F. *[Signature]*  
Por Poder

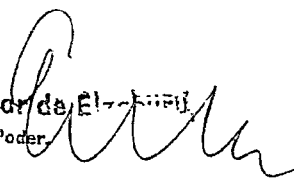


Oscar de la Renta  
 For Poetry





Oscar de El...  
Por Poder



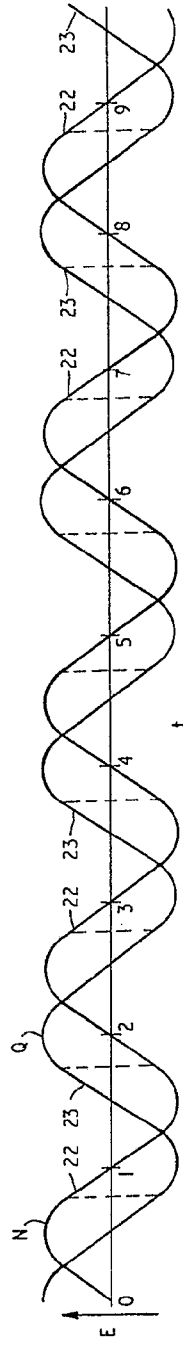


FIG. 4

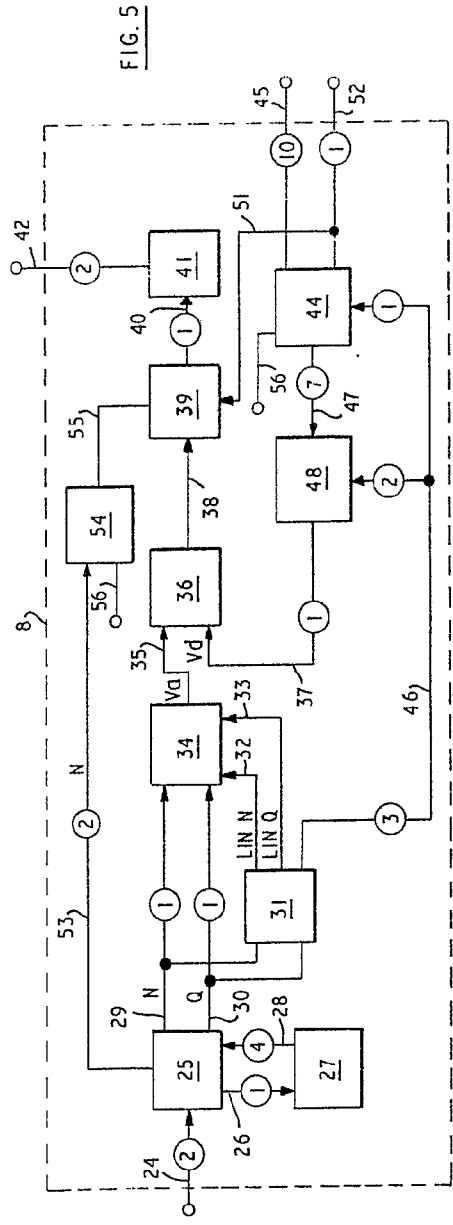


FIG. 5

Oscar de Elzuru  
Per Pedem.

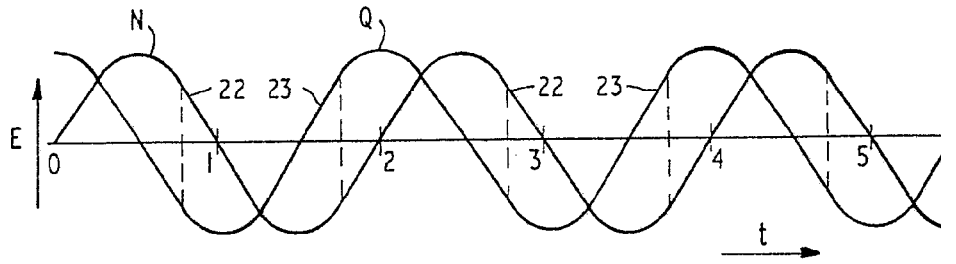
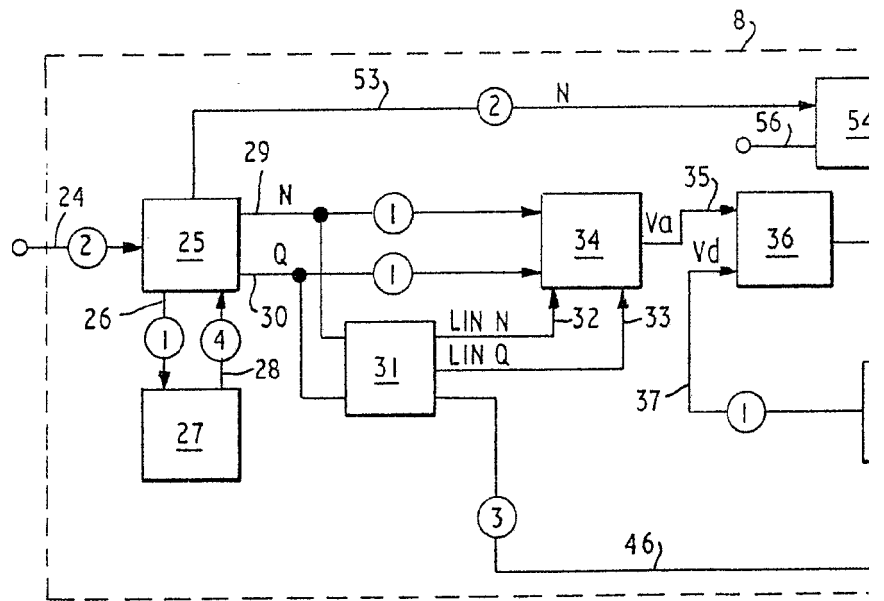
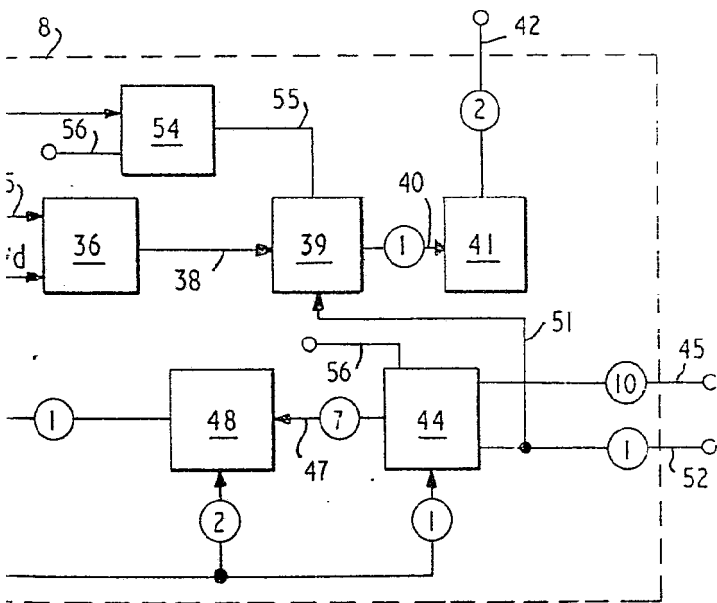
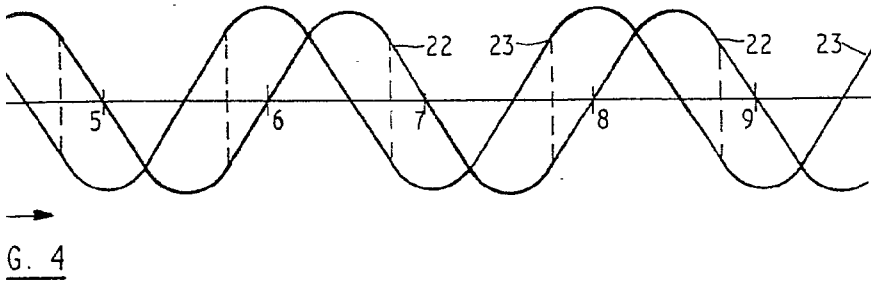


FIG. 4





Oscar de Elzuru  
Per Poder.

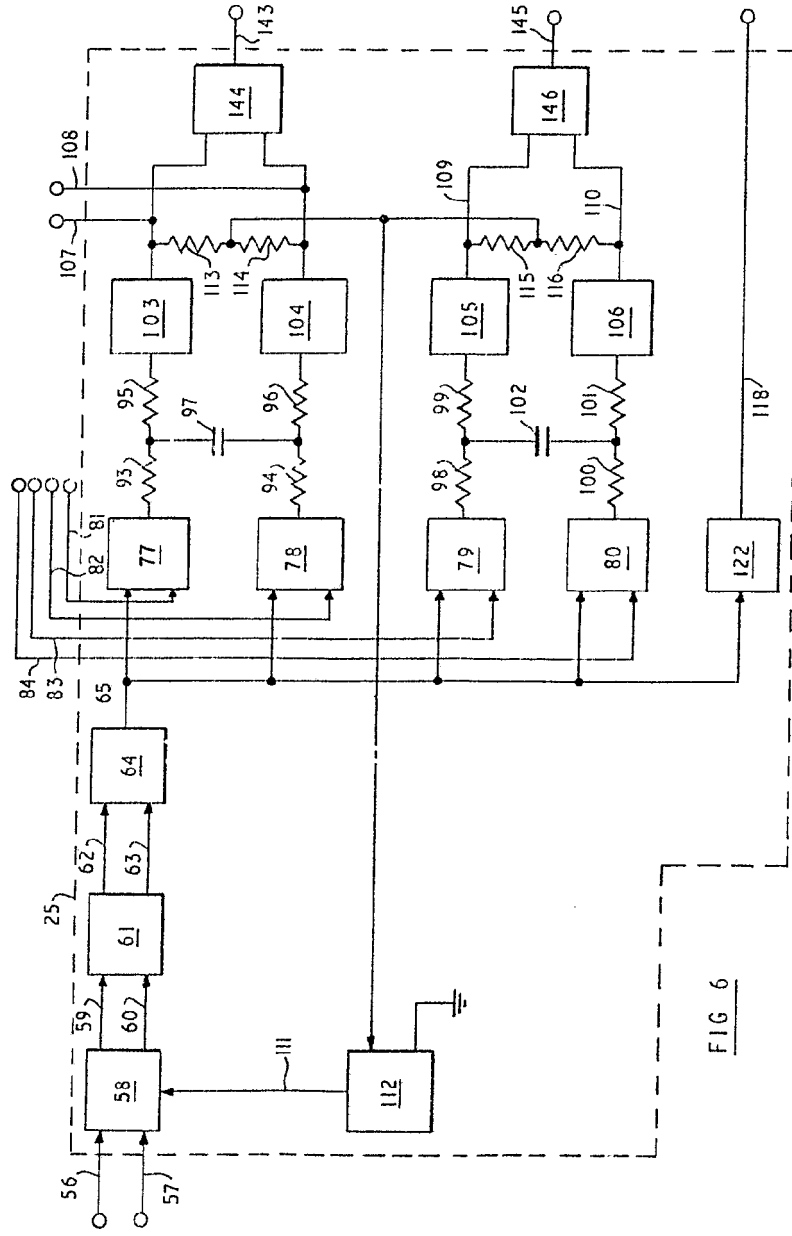


FIG 6

Oscar de Elzaburs  
Per Feder.

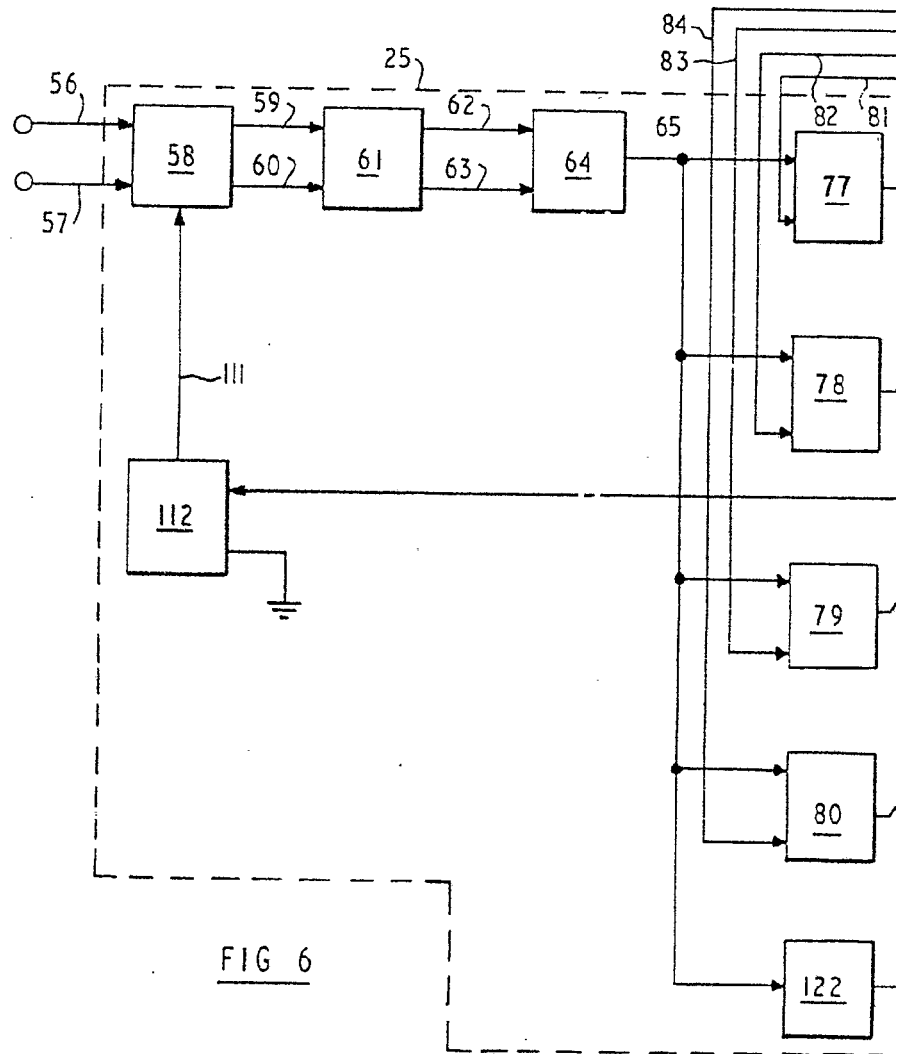
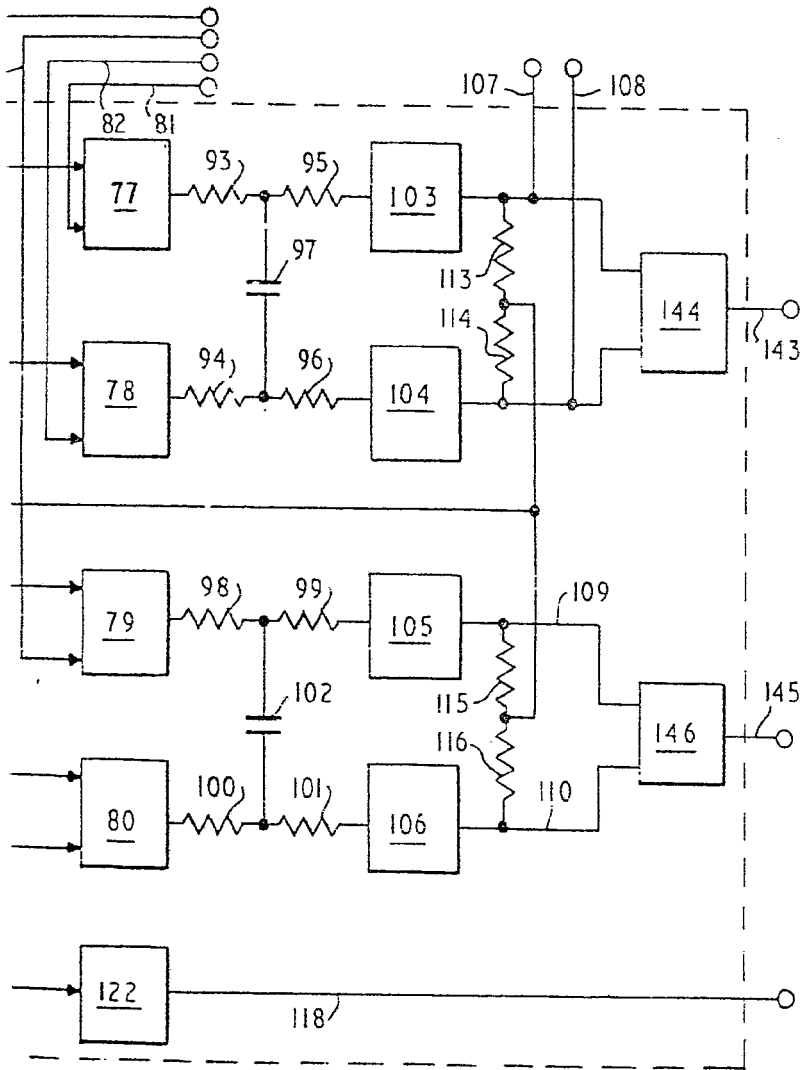


FIG 6



Oscar de Elizaburu  
Por Poder.

FIG. 7

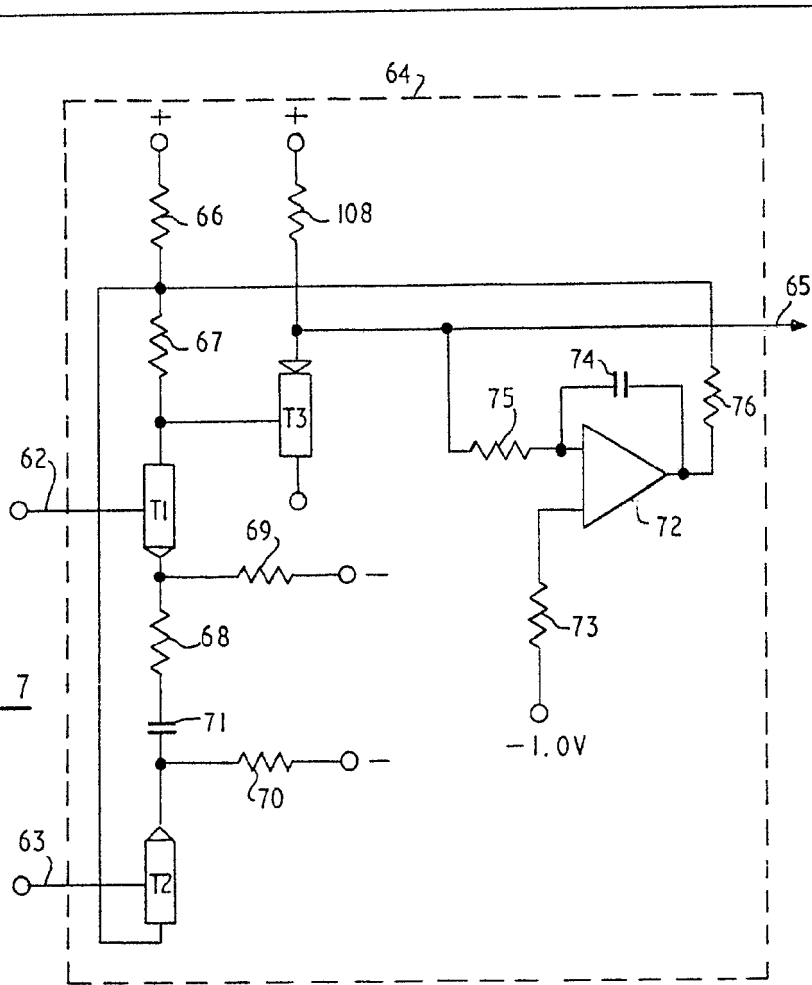
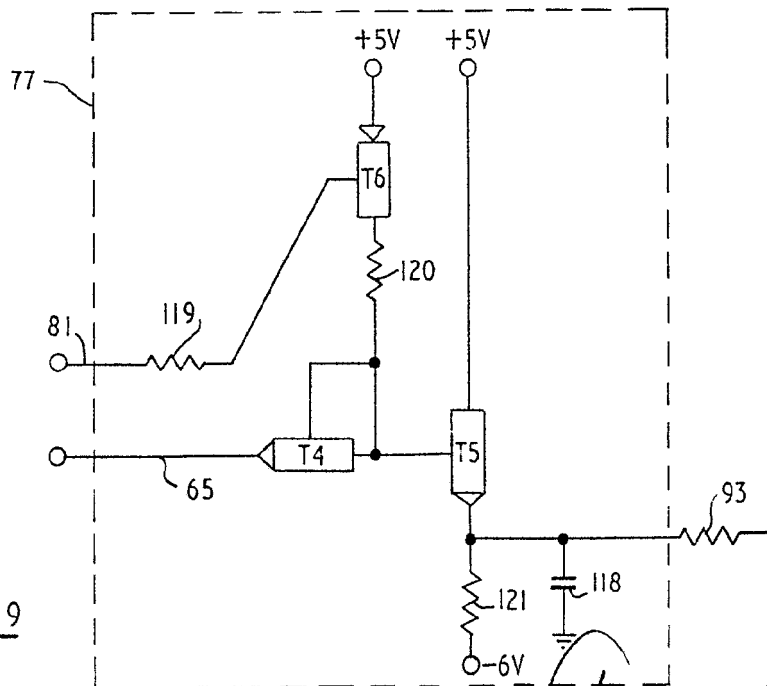
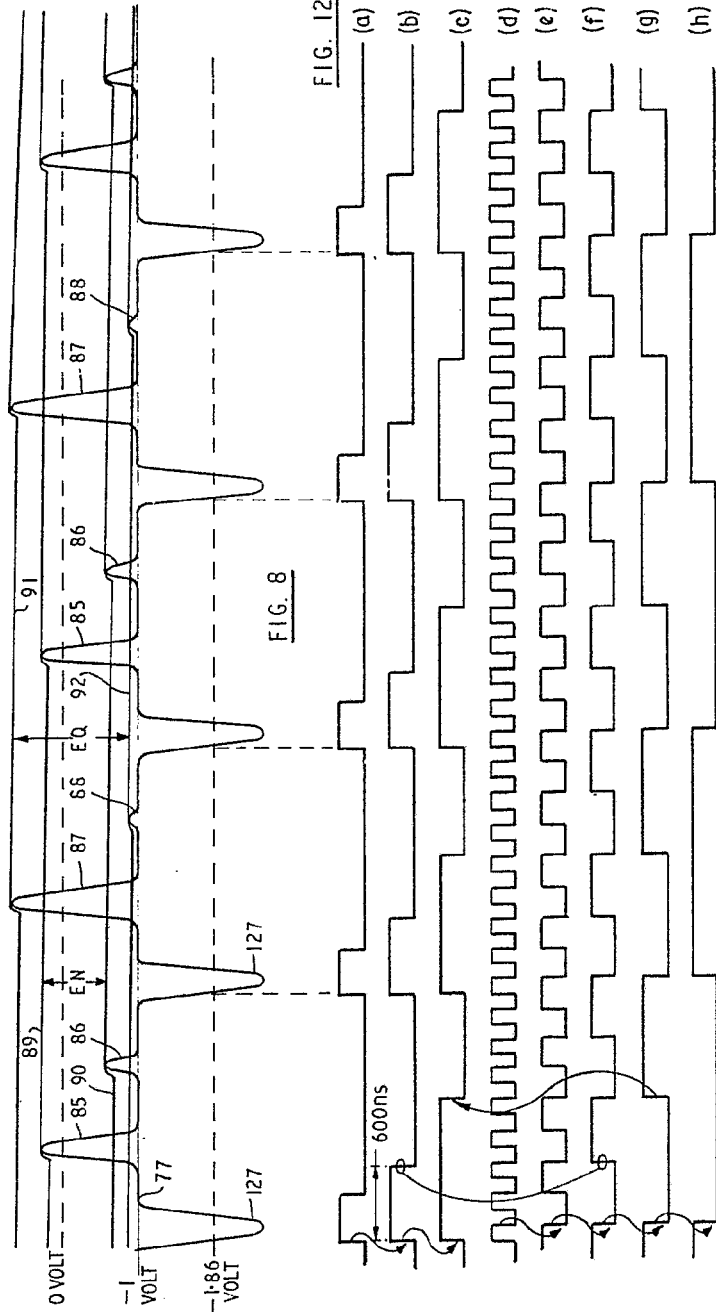


FIG 9

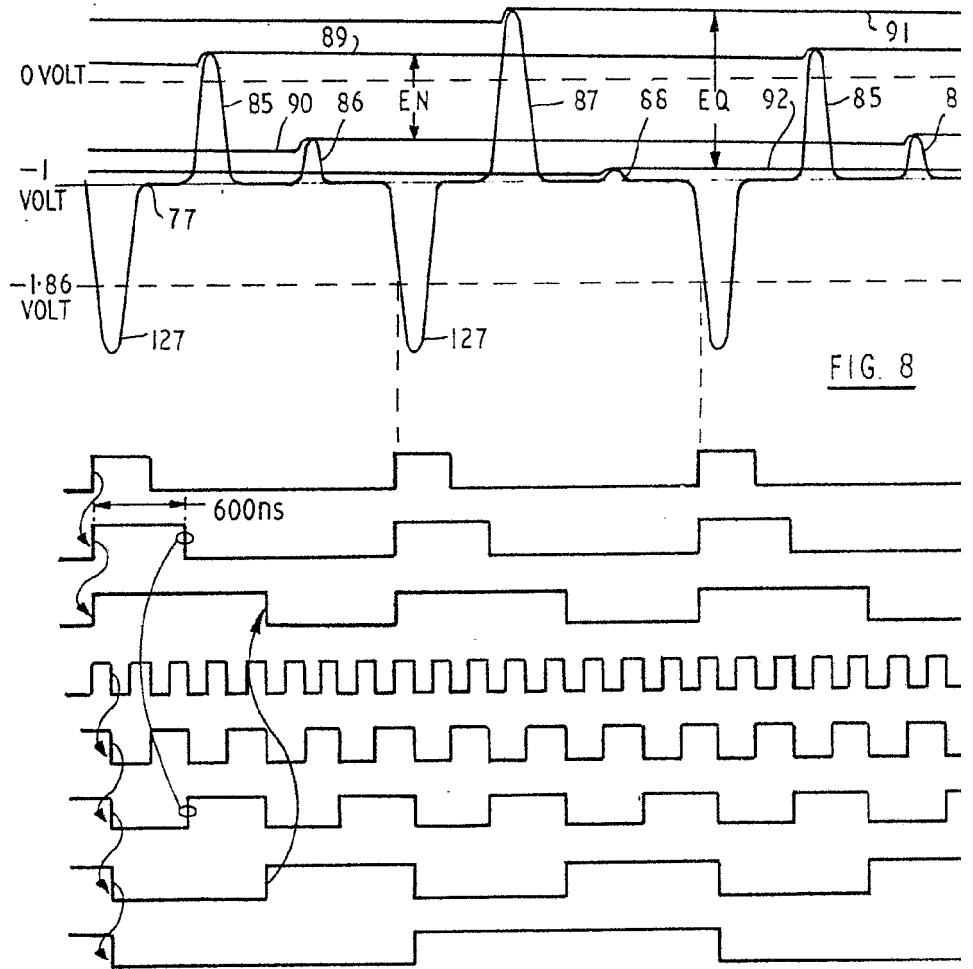


Oscar de Elzaburu  
Por Poder.



Oscar de Elizaburu  
For Pofer.





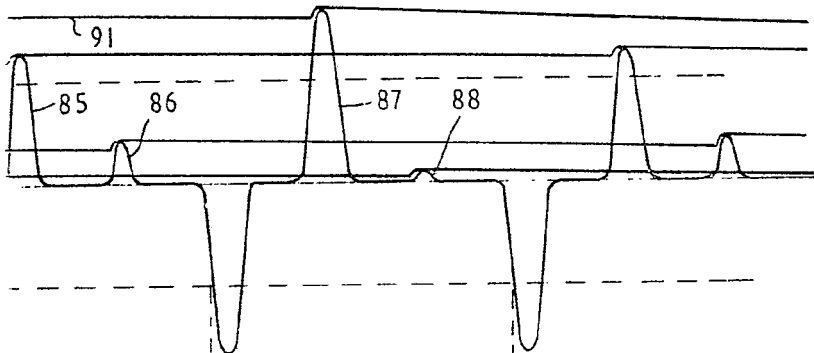
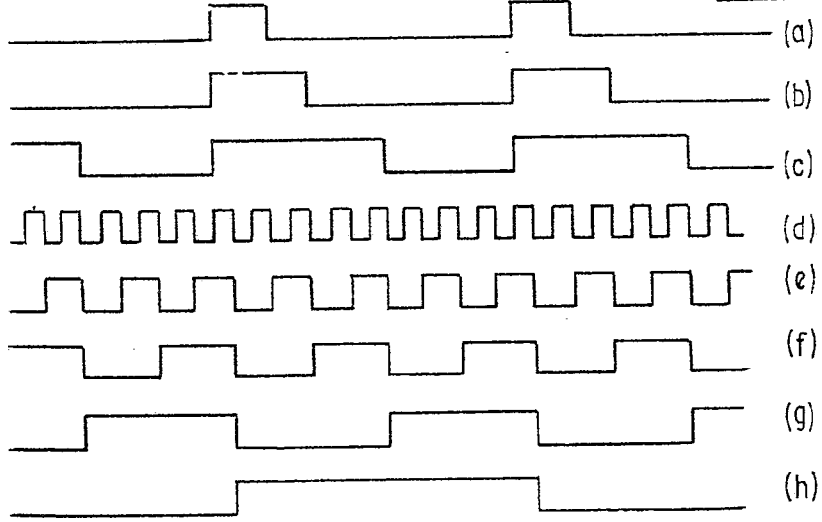


FIG. 8

FIG. 12



Oscar de Elizaburu  
Por Poder.  
*[Signature]*

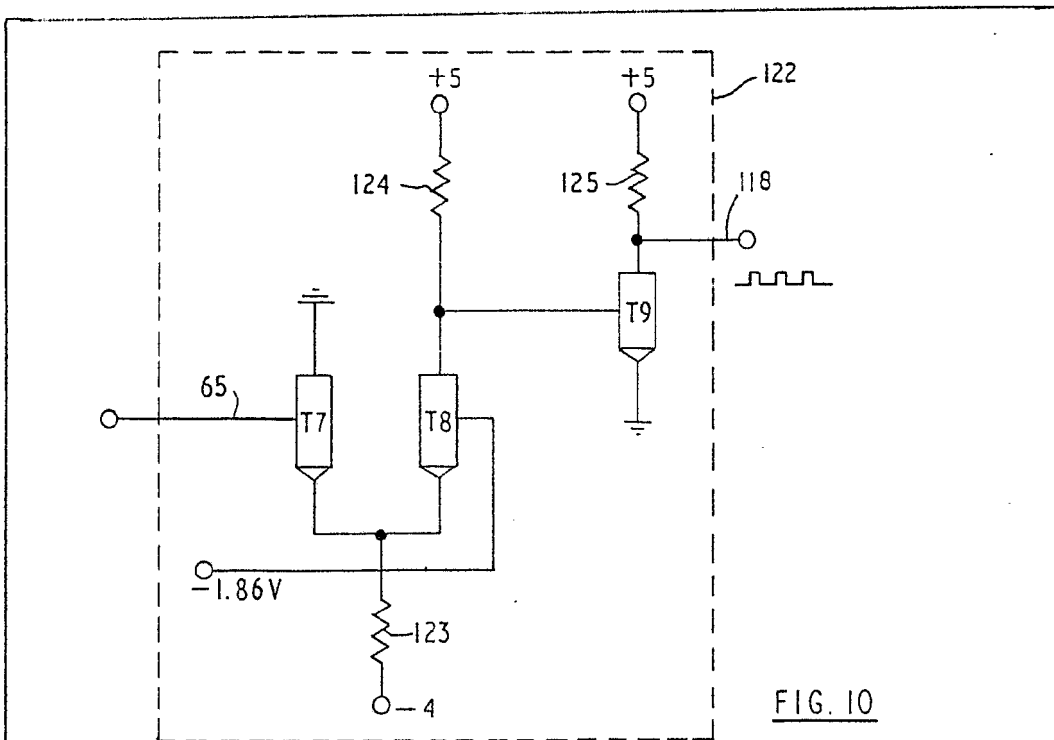


FIG. 10

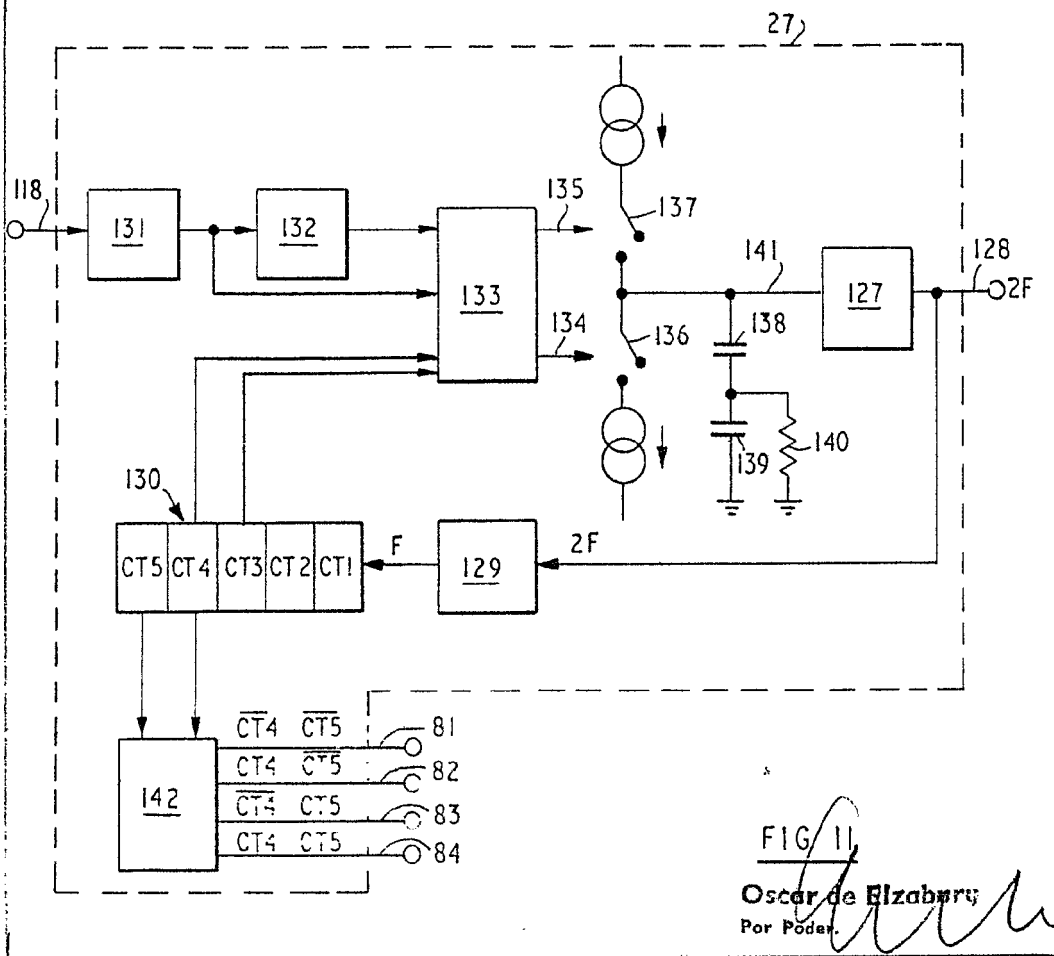


FIG. 11

Oscar de Elzaburu  
Por Poder

INTERNATIONAL BUSINESS MACHINES CORPORATION

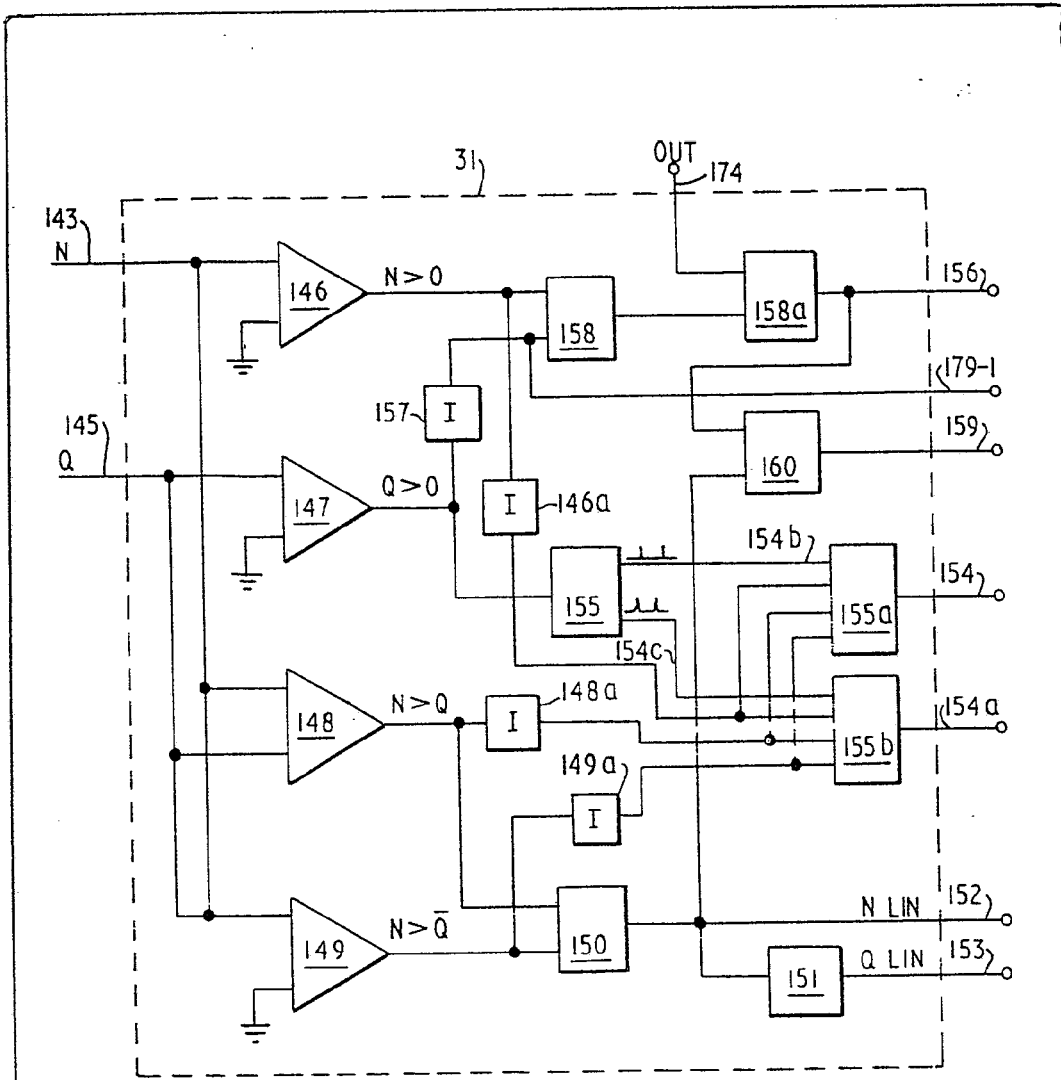


FIG. 13

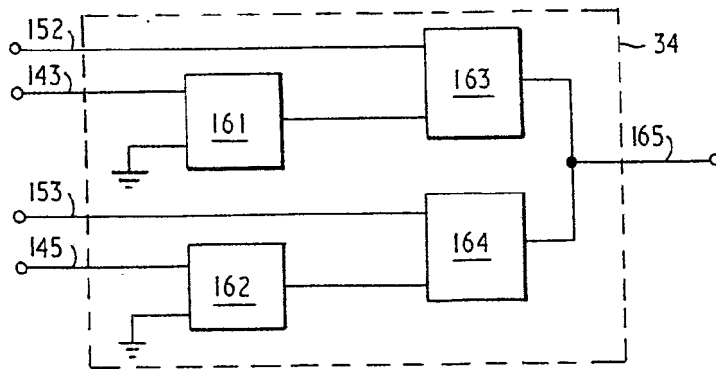
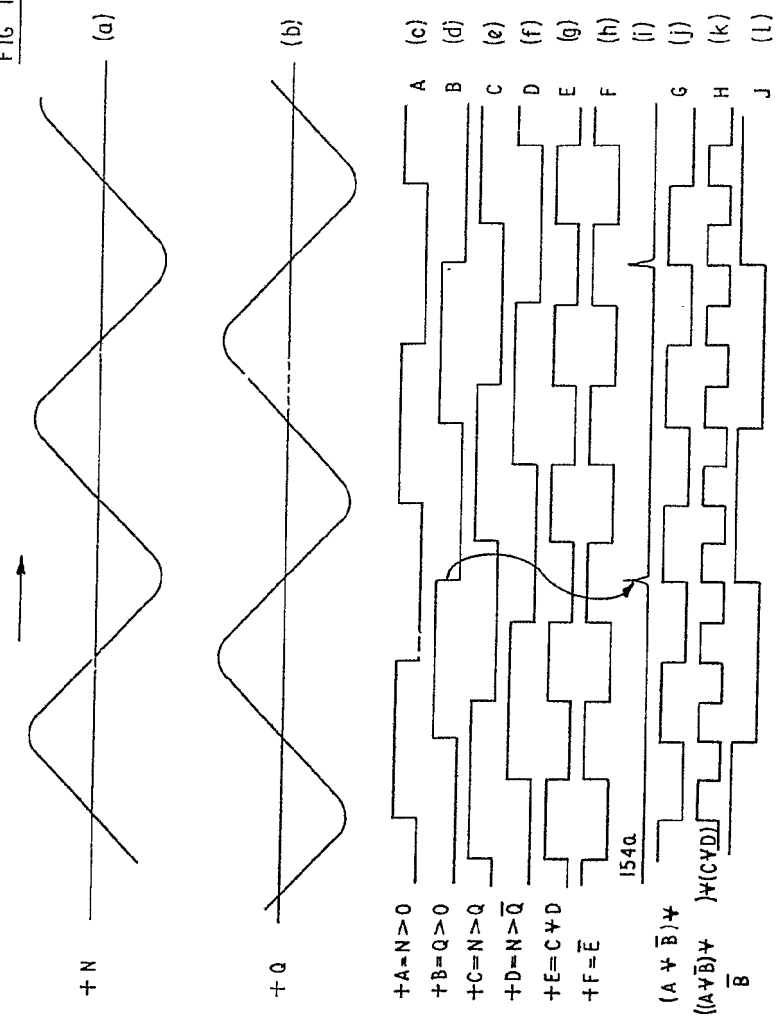


FIG. 15

Oscar de Elzaburu  
Par Poder.

FIG 14



Oscar de Elzaburu  
Per Register.

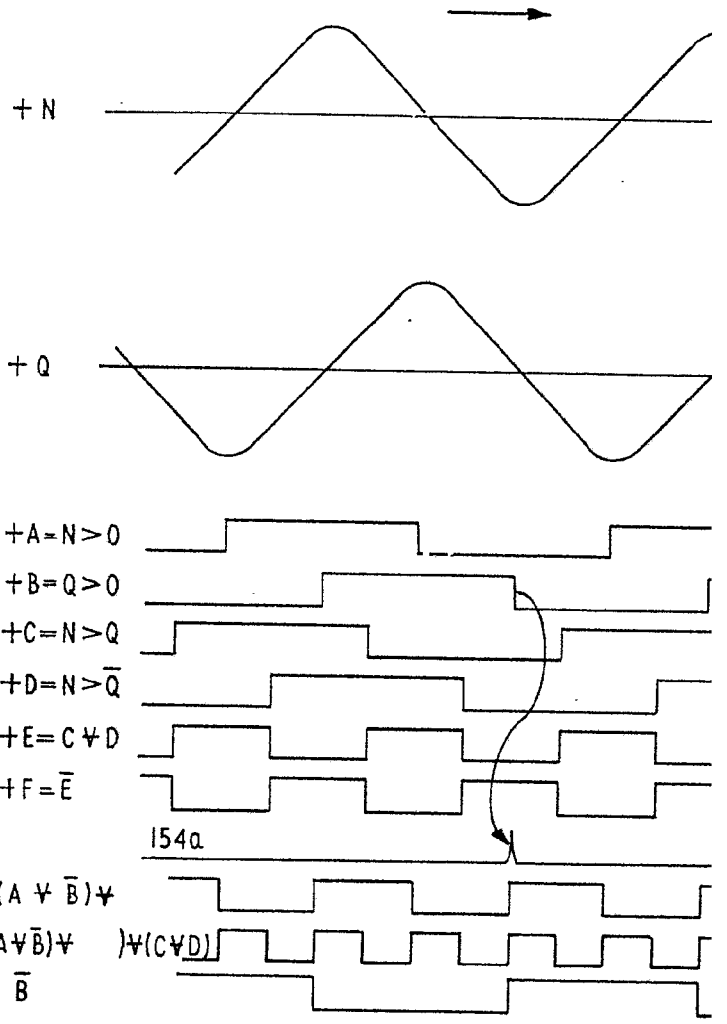
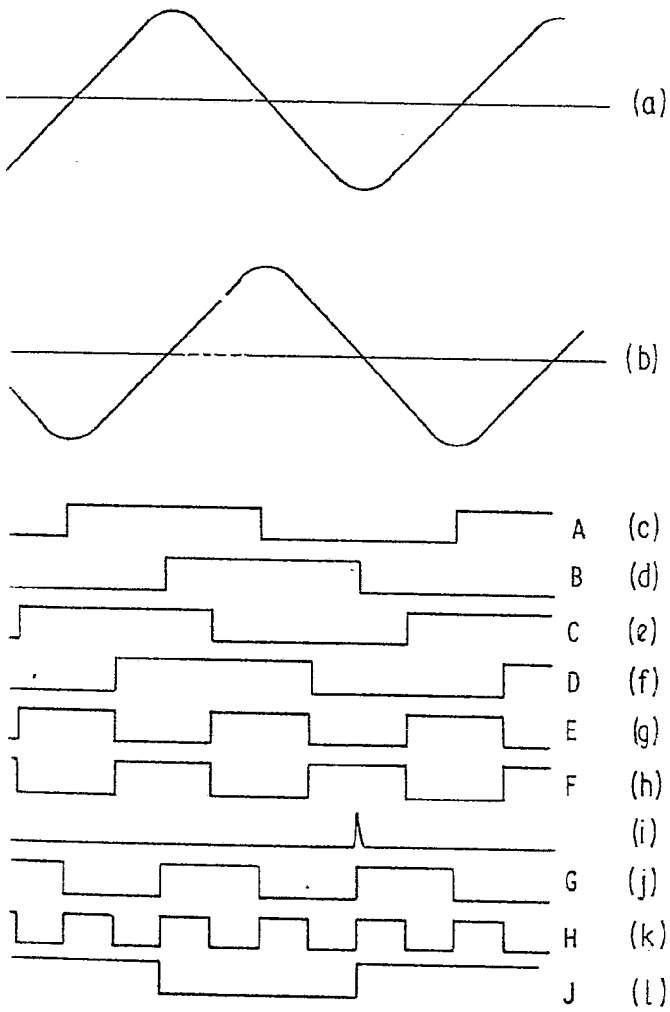
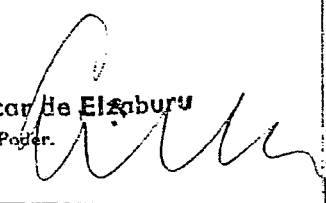


FIG 14



Oscar de Elizaburu  
Por Pagés.



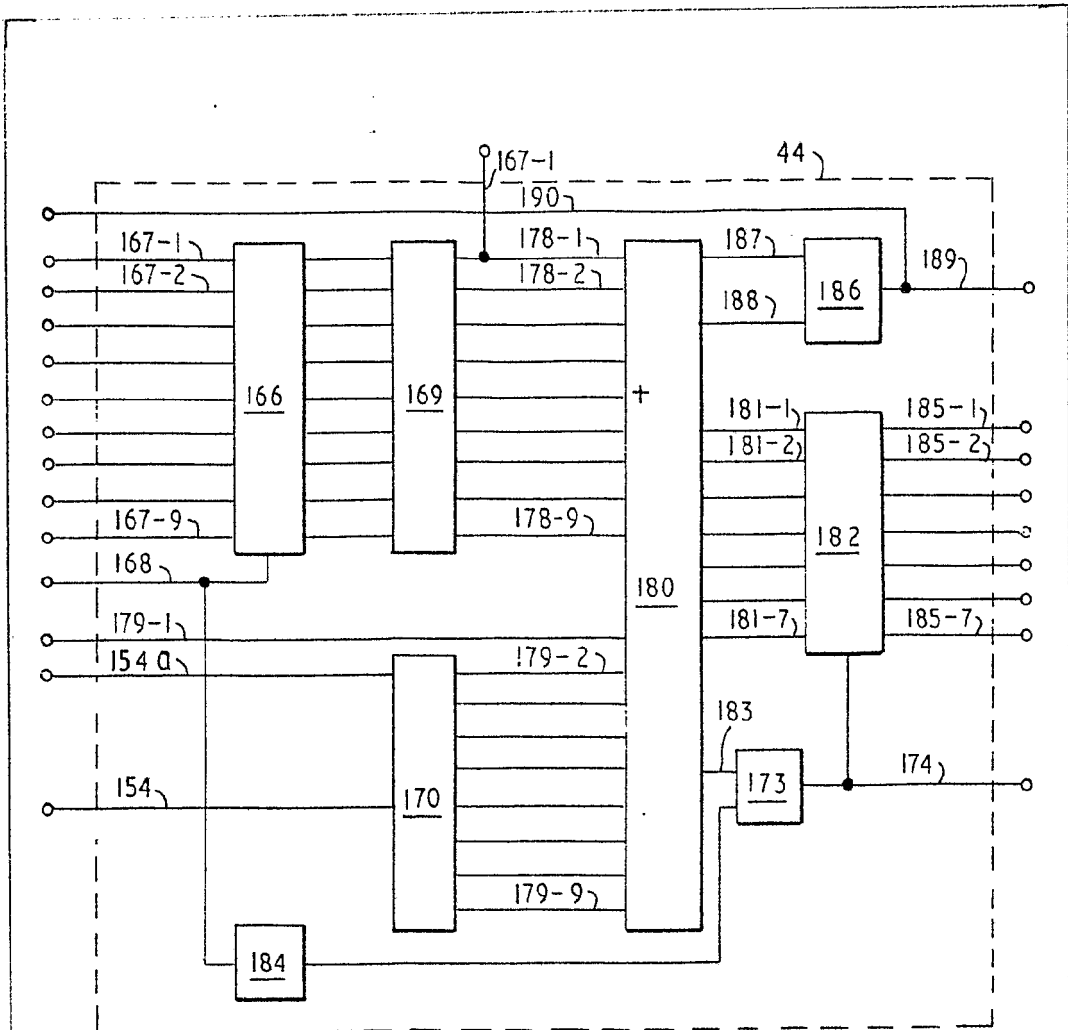


FIG. 16

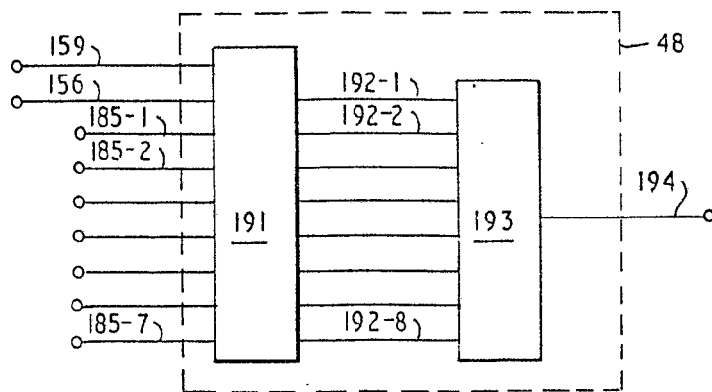


FIG. 17

Oscar de Elzabur  
Por Poder.

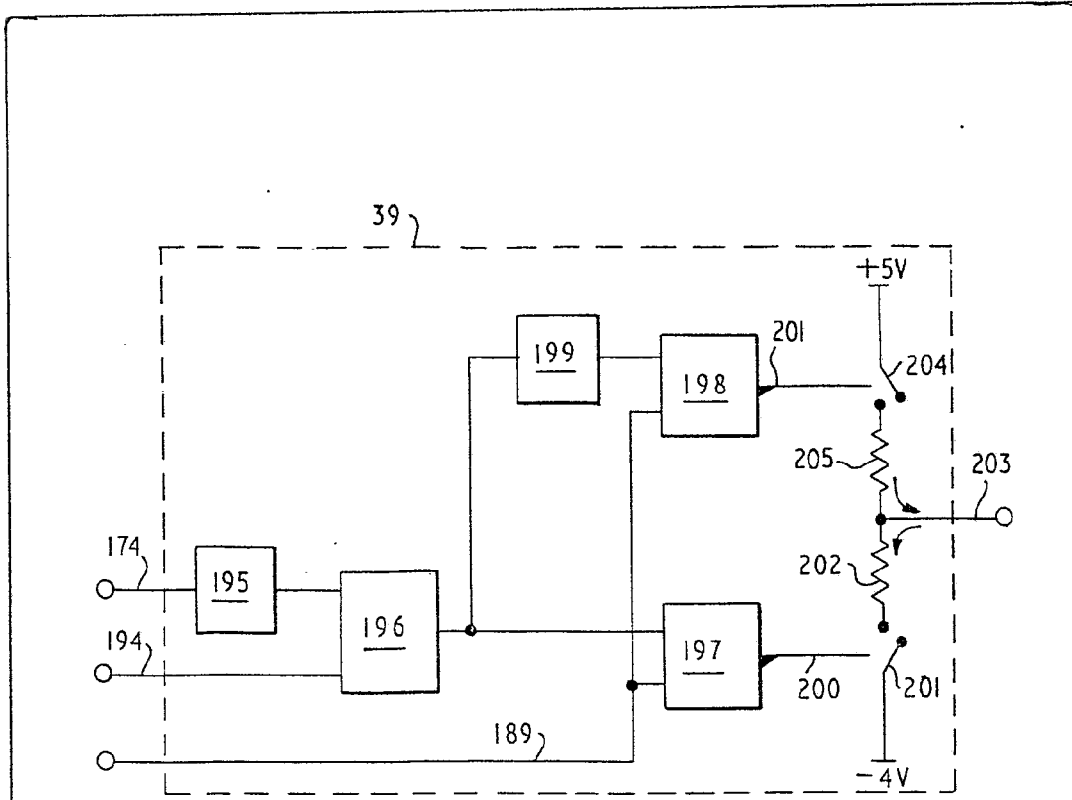


FIG. 18

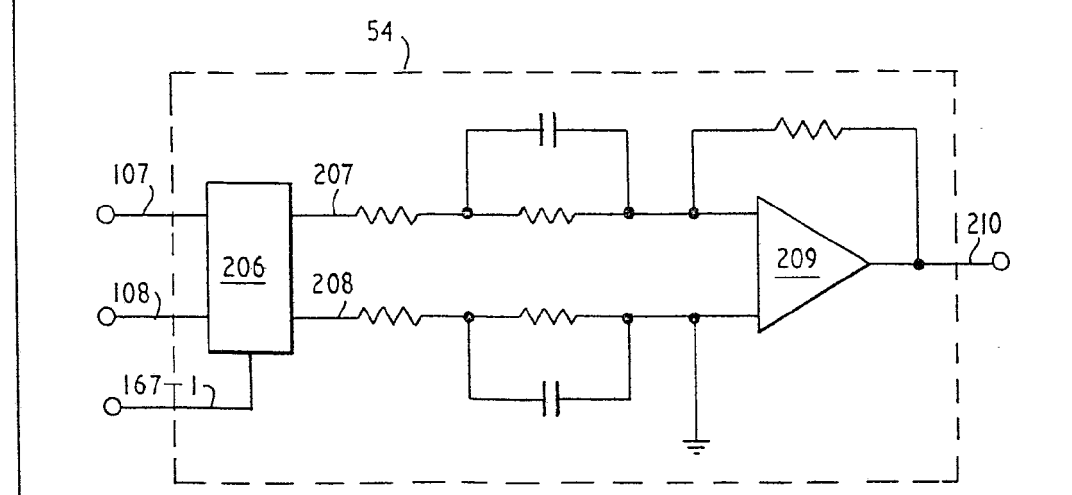


FIG. 19

Oscar de Elzaburo  
Por Poder