



ESPAÑA

10	ES	11	NUMERO	10	A1
		21	447041		
		22	FECHA DE PRESENTACION		
			MAYO 1975		

PATENTE DE INVENCION

30	PRIORIDADES:	32	FECHA	33	PAIS
	31	NUMERO			
		EN. 75 115	15 de mayo de 1975		FRANCIA

47	FECHA DE PUBLICIDAD	51	CLASIFICACION INTERNACIONAL	52	PATENTE DE LA QUE ES DIVISIONARIA
			H02M/H02P		

54	TITULO DE LA INVENCION
PERFECCIONAMIENTOS EN CONVERTIDORES DE POTENCIA DE ALTA TENSION	
CONCEDIDA	

71	SOLICITANTE (S)
L'ELECTRONIQUE DES VEHICULES ET DES RESEAUX (E.V.R.), entidad francesa.	

DOMICILIO DEL SOLICITANTE
11, rue de la Nouvelle France, 93301 AUBERBILLIERS, FRANCIA

72	INVENTOR (ES)
Alain BAZAILLE, Ing.	

73	TITULAR (ES)

74	REPRESENTANTE
GOMEZ-ACEBO.	

La presente invención se refiere a un convertidor de potencia que funciona a alta tensión y que utiliza transistores para transformar la corriente continua en corriente alterna o continua necesaria para la alimentación de los equipos eléctricos auxiliares a bordo de vagones de ferrocarril.

5.

Se sabe realizar esta transformación a baja tensión merced a onduladores en H de cuatro transistores que sirven de conmutadores entre el emisor y el colector cuando son gobernados por señales que atacan sus bases. Al defasar estas señales de un cierto modo y al filtrarlas se obtiene a la salida del ondulator una tensión alterna prácticamente sinusoidal y al hacer variar el ángulo de defase, el valor eficaz de la tensión alterna puede ser hecho constante, cuando la tensión de entrada varia.

10.

Sin embargo los transistores actuales no pueden admitir tensiones importantes mientras que las tensiones continuas normalizadas para los ferrocarriles europeos varían de 750 voltios a 3000 voltios lo que sobrepasa en mucho las tensiones admisibles en los bornes de un transistor. El hecho de disponer los transistores en serie para soportar la elevada tensión de alimentación tropieza con la dificultad de gobernarles convenientemente. En

15.

la configuración del ondulator en H de cuatro transistores, el fallo de un transistor provoca el cortocircuito de la alimentación a través del transistor que le está asociado. Además con los semi-conductores realizados hasta el presente el control de los dos transistores asociados en la misma rama de la H es tal que existe riesgo de cortocircuito de la alimentación durante los instantes de conmutación puesto que hay riesgo de solapamiento de los tiempos de conducción. Por último, los onduladores del arte anterior no comprenden dispositivos que les permita adaptarse

20.

25.

30.

a variaciones de la tensión de alimentación en una gama del sim-

ple al cuádruplo o incluso a veces más.

5. El convertidor según la presente invención permite remediar estos inconvenientes. En éste, en efecto, es posible convertir tensiones elevadas, también elevadas como pueda soportar un transistor; las tensiones de alimentación pueden ser variables en una relación de uno a cuatro o más; el fallo de un transistor no provoca el cortocircuito de la alimentación y un artificio permite no hacer solapar los diferentes impulsos en los mismos instantes.
10. La presente invención tiene por objeto un convertidor de potencia a alta tensión que utiliza transistores montados en ondulaciones en H con cuatro transistores cuya rama horizontal de la H comprende el primario de un transformador, siendo alimentadas las bases del transistor que pertenecen a la rama vertical izquierda de la H a partir de un oscilador piloto que proporciona impulsos de una cierta periodicidad al transistor superior izquierdo e impulsos inversos de los anteriores al transistor inferior izquierdo, siendo alimentadas las bases del transistor que pertenecen a la rama vertical derecha de la H a partir de un segundo oscilador gobernado en tensión que proporciona impulsos desfasados un ángulo $\Delta \theta$ al transistor inferior derecho e impulsos inversos de los anteriores al transistor superior derecho, estando constituido el convertidor por una pluralidad de ondulateores en H dispuestos en serie entre la alta tensión y la masa, siendo puestos en serie los secundarios de los transformadores, caracterizado porque los primeros y segundos osciladores proporcionan cada uno pares de primeras señales no retardadas y pares de segundas señales retardadas un tiempo Δt tanto en el frente anterior como en el frente posterior, siendo aplicada la primera
- 15.
- 20.
- 25.
- 30.

5. señal de un par que corresponde a la segunda señal del mismo par, cada una, a una puerta NI que proporciona impulsos a los transistores correspondientes de tal forma que los transistores inferior y superior de un mismo lado de la H no conduzcan simultáneamente cuando cambia de estado lógico.

10. Según una particularidad de la invención, la primera señal del primer oscilador y la primera señal correspondiente al segundo oscilador atacan a una puerta O exclusiva cuya salida se conecta a la base de un transistor de conmutación cuyo colector es conectado por una parte a una baja tensión a través de una resistencia y que proporciona una tensión progresivamente decreciente y conectado, por otra parte, a un integrador conectado al ánodo de un tercer diodo cuyo cátodo se conecta a un comparador cuya otra entrada recibe una tensión de referencia, atacando la salida del comparador al segundo oscilador.

20. Con referencia a las figuras esquemáticas 1 a 6 anexas se va a describir a continuación un ejemplo de puesta en práctica de la presente invención, ejemplo dado a título meramente ilustrativo y en modo alguno limitativo. Los mismos elementos representados en varias de estas figuras llevan en todas ellas las mismas referencias.

La figura 1 representa un esquema sinóptico parcial de un convertidor según la invención.

25. La figura 2 representa un diagrama de los impulsos del oscilador piloto y los impulsos aplicados sobre las puertas NI.

30. La figura 3 representa un diagrama de los impulsos del oscilador gobernado, impulsos aplicados sobre las puertas NI y los impulsos resultantes.

La figura 4 representa un diagrama de los impulsos aplicados a los transistores del convertidor y la tensión de salida que varia en posición del ángulo $\Delta \theta$ del oscilador gobernado, prescindiendo de los retardos Δt .

5. La figura 5 representa la cuba decreciente de la tensión del dispositivo de arranque.

La figura 6 representa un diagrama de los impulsos y de tensión correspondiente a la secuencia de arranque.

10. Como se ve en la figura 1, el convertidor está constituido por un primer oscilador piloto 10 que proporciona impulsos a la frecuencia $6f$ a un divisor por seis, 11 por una parte y a un dispositivo de retardo Δt , 12 por otra. El dispositivo de retardo Δt 12 se conecta a un divisor por seis, 13 similar al divisor 11. Las salidas 11 están referenciadas de 1 a 6, y las del divisor 13 de 1' a 6'. Cada uno de los divisores divide la frecuencia por seis y posee seis salidas en el caso de un convertidor trifásico. Para un convertidor monofásico dos salidas son suficientes y el divisor es por dos. En el caso de seis salidas, los impulsos son defasados entre sí aunque todos a la frecuencia f . Así pues se puede ver en la figura 2 que la salida 4 proporciona impulsos desfasados π con respecto a los impulsos que proceden de 1. Los impulsos 2 están desfasados $2\pi/3$ con respecto a 1, los impulsos 5 están desfasados $-\pi/3$ con respecto a 1, los impulsos 3 están desfasados $4\pi/3$ con respecto a 1, y los impulsos 6 están desfasados $\pi/3$ con respecto a 1.

20. En la figura 3 se ve los impulsos que procedan de 12 retardados un tiempo Δt (algunos microsegundos) con respecto a los impulsos que proceden de 10. En consecuencia los impulsos que salen del divisor 13 están retardados tanto en el fren

25.

30.

te anterior como el frente posterior y tienen como frecuencia f .

5. Solos los impulsos $1'$ y $4'$ han sido representados. Los impulsos correspondientes de igual fase inicial tal como 1 y $1'$ son enviados a dos entradas de una puerta $\bar{0}$ (NI) 14 que proporciona a su salida un estado lógico que sigue la ecuación lógica $\overline{1 + 1'}$ según la cual no se obtiene el estado lógico 1 más que en el caso en que las dos entradas estén en el estado lógico 0 .

10. Asimismo los impulsos 4 y $4'$ son enviados a una puerta $\bar{0}$, 15 que proporciona impulsos $\overline{4 + 4'}$.

15. Los impulsos $\overline{1 + 1'}$ son amplificados por un amplificador 16 y los impulsos $\overline{4 + 4'}$ por un amplificador 17. En la figura 1 se ve la disposición de los onduladores en H a transistores. Cada ondulator está constituido por una rama izquierda de transistor $T1$ y $T3$ superior e inferior y por una rama derecha de transistor $T2$ y $T4$ superior e inferior. Los ondulator $T1$, $T2$, $T3$, $T4$ y $t'1$, $T'2$, $T'3$, $T'4$ están dispuestos en serie entre la alta tensión $+$ y la masa. Es evidente que el número de los ondulator disuertos en serie debe ser suficientemente grande para que cada transistor pueda soportar la fracción de la alta tensión. En la figura 1 dos ondulator únicamente de una misma fase han sido representados.

25. En el caso de un convertidor trifásico existe al menos tres ondulator en paralelo del que cuatro suplementarios habrían debido ser representados a la derecha del dibujo.

30. Cada ondulator comprende un arrollamiento entre los puntos comunes de los transistores tales como AB o $A'B'$. El arrollamiento constituye el primario de un transformador T ó T' y un arrollamiento del secundario (L ó L') toma la tensión

alterna de salida de los convertidores. Los arrollamientos secundarios L y L' se disponen en serie entre si.

5. Los impulsos $\overline{1+1'}$ amplificados por el amplificador 16 son enviados sobre las bases del transistor T1 y T'1. Los impulsos $\overline{4+4'}$ amplificados por el amplificador 17 son enviados a las bases de los transistores T3 y T'3. Un contactor 18 que puede conectarse a plots que proporciona un estado lógico 0 ó 1 se conecta a las terceras entradas de las puertas \bar{O} 14, 15, 24, 25. Es posible así al enviar el estado 1 sobre esta entrada anular los impulsos de salida y por tanto detener el convertidor por razones de seguridad.
- 10.

15. La disposición en la figura 3 de las señales $\overline{1+1'}$ y $\overline{4+4'}$ unas por debajo de las otras permite comprobar que las dos señales no conducen al mismo tiempo cuando cambian de estado. Por consiguiente los transistores de potencia de la misma rama tales como T1 y T3 no conducen simultáneamente en los momentos del cambio del estado, lo que permite evitar los cortocircuitos entre la alta tensión y la masa.

20. En la figura 1 se ve un segundo oscilador 20 gobernado en tensión que está desfasado un ángulo $\Delta \phi$ con respecto al primer oscilador 10. El oscilador 20 proporciona impulsos a la frecuencia 6f como el primer oscilador 10. Estos impulsos están divididos por un divisor por seis 21 similar al divisor 11 y retardados por un dispositivo de retardo Δt , 22 similar al dispositivo de retardo 12 y después divididos por un divisor por seis, 23 idéntico a 13. Los divisores 21 y 23 proporcionan respectivamente impulsos 1ϕ a 6ϕ y $1'\phi$ a $6'\phi$ que no son diferentes de los impulsos 1 a 6 y 1' a 6' más que por el desfase $\Delta \phi$. A título de ejemplo impulsos 1ϕ y $1'\phi$ son aplicados a una puerta \bar{O} , 24, amplificados por el amplificador
- 25.
30. 26 y enviados a las bases de los transistores T4 y T'4. Así

mismo los impulsos 4ϕ y $4' \phi$ son aplicados a una puerta $\bar{0}$, 25
amplificados por el amplificador 27 y enviados a las bases
de los transistores T2 y T'2.

5. En la figura 4a se puede ver los diferentes impulsos
enviados a las bases de los transistores T1, T2, T3, T4. Se
ve que los impulsos enviados a las bases de transistores T2 y
T4 están decalados un ángulo $\Delta \phi'$ con respecto a los envia-
dos a T1 y T3. El decalaje Δt debido a los dispositivos de
retardo 12 y 13 noha sido representado en la figura 4a por ra-
10. zones de simplificación. La substracción de las diferencias
de potencial VA-VD y VB-VD da VA-VB cuya configuración periò-
dica puede ser transformada en una sinusoides.

15. A fin de regular esta tensión de salida, esta es en-
viada a un dispositivo de rectificación, filtrado y división
de tensión 28 y despues a un diodo de 29 que forma parte de
los cinco diodos 29 a 33 que permiten realizar la función lò-
gica 0. Los cátodos de los diodos son todos conectados a
una entrada de un comparador 34 cuya otra entrada es llevada
a una tensión de referencia 35. La salida del comparador 34
20. gobierna el defasado $\Delta \phi$ del oscilador gobernado en tensión
20.

25. Así pues un ángulo de defase pequeño (figura 4a) tiene
como efecto crear ondas rectangulares de gran duración. Un àn-
gulo de desfase mayor (figura 4b) tiene por efecto crear on-
das rectangulares (VA-VB) de menor duración. En el caso de la
figura 4a, la alta tensión aplicada al + es relativamente dé-
bil y en el caso de la figura 4b esta alta tensión es relati-
vamente importante. En ambos casos el producto de la duración
de la señal por la amplitud es constante y esta es la finali-
30. dad a lograr. Para conseguir esto cuando la alta tensión es

5. más baja, la tensión rectificadora aplicada a la primera entrada del comparador 34 es igual a la tensión de referencia 35 y el defase $\Delta\theta$ del oscilador 20 es nulo. Cuando la alta tensión aumenta, la tensión rectificadora -aumenta igualmente y la diferencia con la tensión de referencia aumenta, lo que tiene por efecto hacer aumentar el ángulo de defase $\Delta\theta$ y por consiguiente disminuir la tensión de salida del convertidor.

10. El diodo 29 sirve para la regulación de tensión de salida en función de las variaciones de la alta tensión. El ánodo del diodo 30 es igualmente conectado a un filtro-rectificador no representado, el cual recibe la tensión de un transformador de intensidad dispuesto en los bornes del conductor recorrido por la corriente que procede de los arrollamientos secundarios L y L'. El cambio del diodo 30 sirve así para limitar la corriente que pasa por el secundario del convertidor.

15. Los diodos 31, 32, 33 sirven para la subordinación de $\Delta\theta$ durante el arranque. El diodo 31 está previsto para la fase 1, y los diodos 32 y 33 para las fases 2 y 3, respectivamente cuyas conexiones no han sido representadas.

20. Un control del ángulo $\Delta\theta$ es indispensable para el arranque puesto que el ángulo $\Delta\theta$ en el arranque es cualquiera y es preciso absolutamente evitar obtener un defase correspondiente a una tensión baja cuando la alta tensión está en su nivel alto.

25. En la figura 1 se ve un dispositivo 36 utilizado para la secuencia de arranque. Este dispositivo proporciona una tensión que tiene la forma de la curva de la figura 5. En ausencia de la alta tensión, la curva describe la recta de ordenada VMAX que puede ser 50 voltios. En presencia de la

30.

5. alta tensión la curva decrece exponencialmente (descarga de un condensador) hasta un valor de V_{MIN} que puede ser de 10 voltios. A través de una resistencia 41, esta tensión es aplicada al colector de un transistor 37 cuyo emisor está en masa y la base está conectada a través de una resistencia 38 a la salida de puerta O exclusiva, 39. Las entradas de la puerta O exclusiva 39 se conectan a los divisores 11 y 21 en particular para la fase 1 descrita en la figura 1 a las salidas 1 y 1 \emptyset . Un integrador 40 se dispone a la salida del colector del transistor 37. Este integrador 40 se conecta al ánodo del diodo 31 cuyo cátodo reúne el comparador 34 y el segundo oscilador gobernado en tensión 20. En la figura 6 se ve las señales 1 y 1 \emptyset desplazadas un ángulo $\Delta\emptyset$ mayor. A la salida de O exclusiva 39 se ve la señal 1. $\emptyset + \bar{1} \cdot \emptyset$. A. Al estado lógico 0 presentado por una última señal correspondiente la conducción del transistor 37 que proporciona a su colector impulsos positivos de tensión V_c de duración relativamente corta. Estos últimos impulsos integrados por el integrador proporcionan una tensión tal como V_A que ataca al oscilador gobernado en tensión, 20. El ángulo $\Delta\emptyset$ es entonces reducido progresivamente. En efecto cuando la alta tensión es aplicada, la secuencia de arranque es accionada ocasionando una disminución de la tensión aplicada sobre el colector y por ende una disminución de la tensión V_A a la salida del integrador y por consiguiente una disminución del ángulo $\Delta\emptyset$.
- 10.
- 15.
- 20.
- 25.

30. El convertidor según la invención permite por tanto una utilización de transistores de alta potencia y alta tensión merced a la presencia del circuito de arranque, de la disposición de los onduladores en serie entre la alta tensión y la masa, merced a un ataque de todos los transistores de potencia de igual fase, por señales adecuadas y también merced

al envío de señales, que no hacen conductores al mismo tiempo, los transistores de una misma rama del ondulator en H.

5. Las aplicaciones son del campo de los convertidores de tensión continua en tensión alterna monofásica o trifásica utilizados en las instalaciones eléctricas ferroviarias, así como del campo de los convertidores continua-continua siendo rectificadas la tensión de salida alterna y filtrada.

10. Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alteren su principio fundamental.

REIVINDICACIONES

15.

L.- Perfeccionamientos en convertidores de potencia de alta tensión del tipo que utilizan transistores que comprenden un ondulator elemental en H con cuatro transistores, cuya rama horizontal de la H comprende el primario de un transformador, siendo alimentadas las bases del transistor pertenecientes a la rama vertical izquierda de la H por un oscilador piloto, que proporciona impulsos de una cierta periodicidad al transistor superior izquierdo e impulsos inversos de los anteriores al transistor inferior izquierdo, siendo alimentadas las bases del transistor pertenecientes a la rama vertical derecha de la H por un segundo oscilador gobernado en tensión que proporciona impulsos desfasados un ángulo $\Delta\theta$ al transistor inferior derecho e impulsos e impulsos inversos de los anteriores al transistor superior derecho, estando constituido el convertidor por una pluralidad de los onduladores en H dis-

30.

5. puestos en serie entre la alta tensión y la masa, siendo puestas en serie los secundarios de los transformadores, caracterizados porque los primeros y segundos osciladores proporcionan cada uno pares de primeras señales no retardadas y pares de segundas señales retardadas un tiempo Δt tanto en el frente anterior como en el frente posterior, siendo aplicada la primera señal de un par correspondiente a la segunda señal del mismo par, cada una, a una puerta NI que proporciona incluso a los transistores correspondientes, de tal forma que los transistores inferior y superior de un mismo lado de la H no conduzcan simultáneamente cuando cambian de estado lógico.
- 10.

15. 2.- Perfeccionamientos según la reivindicación 1, caracterizados porque la primera señal del primer oscilador y la primera señal correspondiente del segundo oscilador atacan a una puerta O exclusiva cuya salida se conecta a la base de un transistor de conmutación cuyo colector se conecta, por una parte, a través de una resistencia a un dispositivo que proporciona una tensión relativamente decreciente, y, por otra parte, a un integrador conectado al ánodo de un tercer diodo cuyo cátodo se conecta a un comparador cuya otra entrada recibe una tensión de referencia, atacando la salida del comparador al segundo oscilador.
- 20.

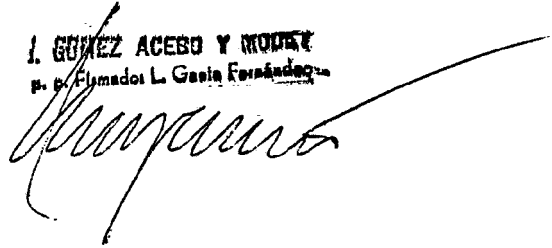
25. 3.- Perfeccionamientos en convertidores de potencia de alta tensión, tal y como queda sustancialmente descrito en la presente Memoria, y en los dibujos adjuntos.

Esta Memoria consta de trece hojas, escritas a máquina por una sola cara.

Madrid, 1^a MAYO 1976

L'ELECTRONIQUE DES VEHICULES ET DES RESEAUX
(E.V.R.).

I. GONZALEZ ACEBO Y RODRIGUEZ
p. e. Elmadad L. Garcia Fernández



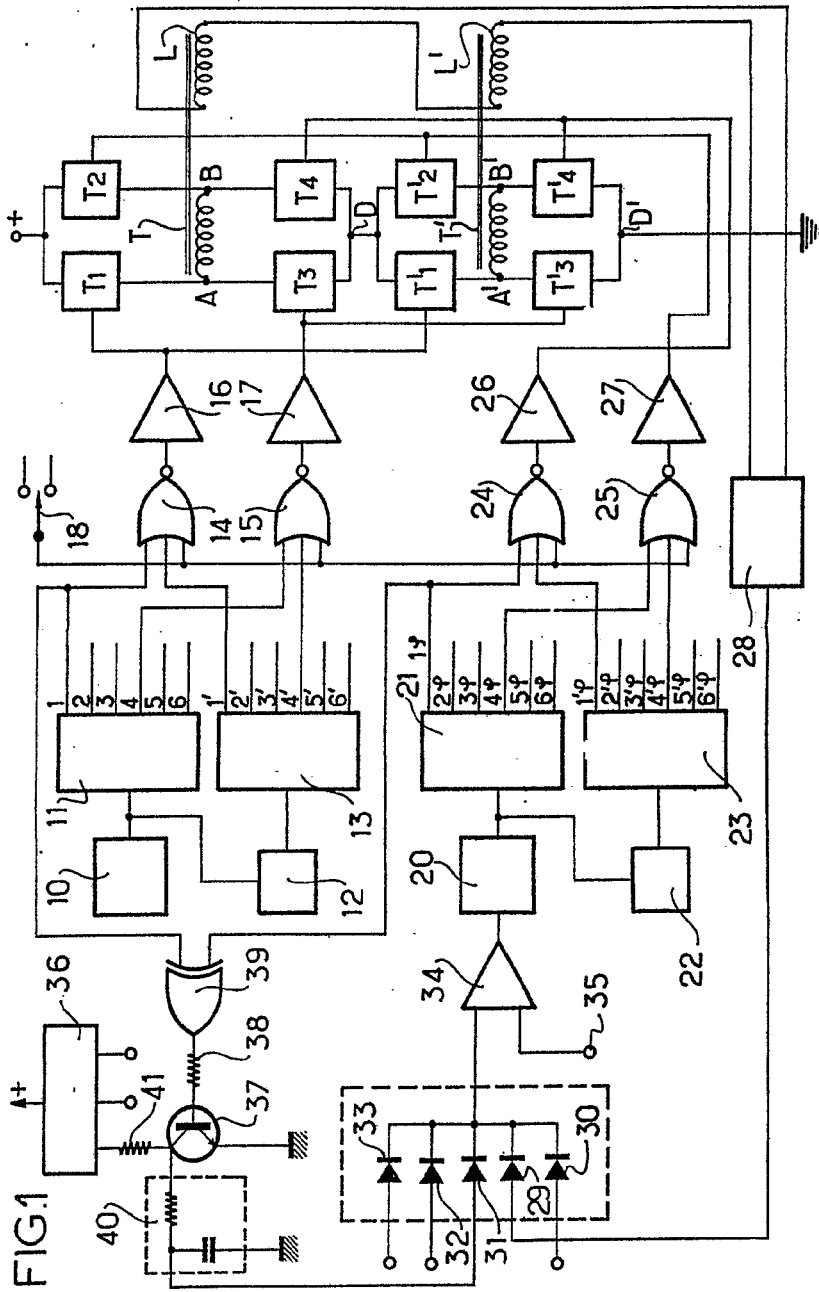
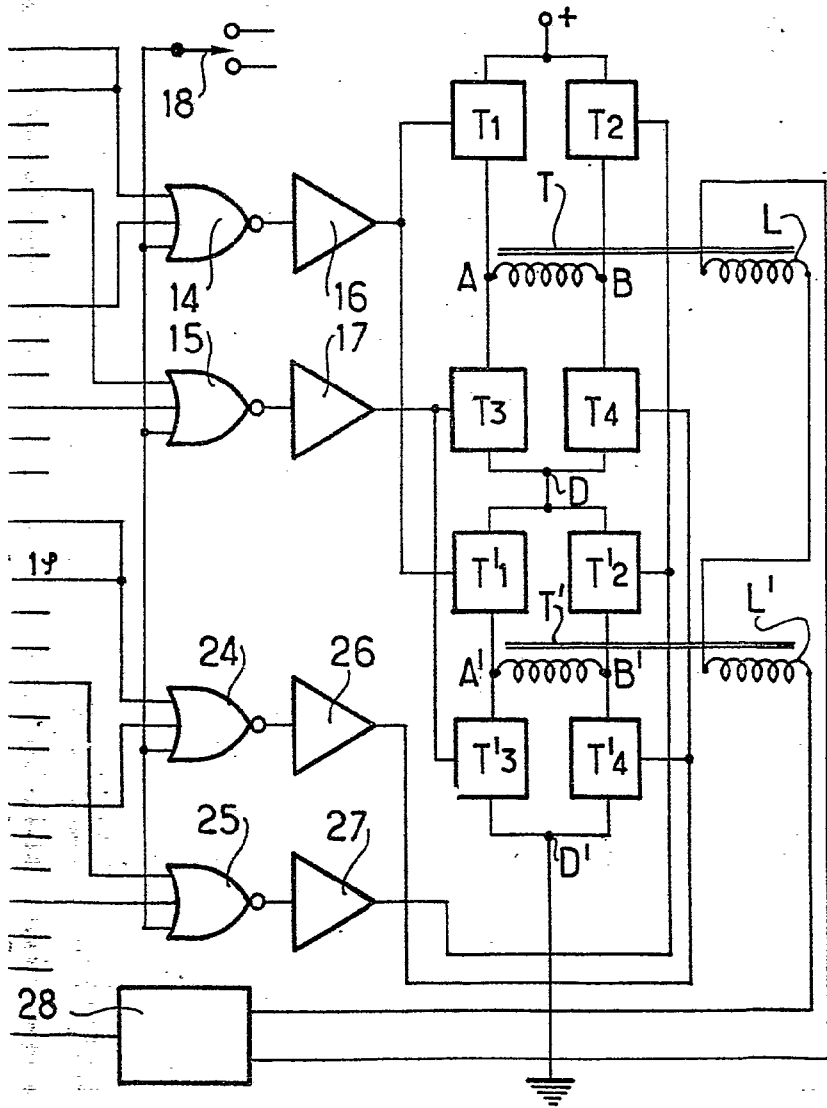


FIG.1

RECEIVED
1968
Meyers

POOR
QUALITY



ESCUELA
VALENTIN

TRABAJO Nº 01

[Handwritten signature]

**POOR
QUALITY**

FIG.2

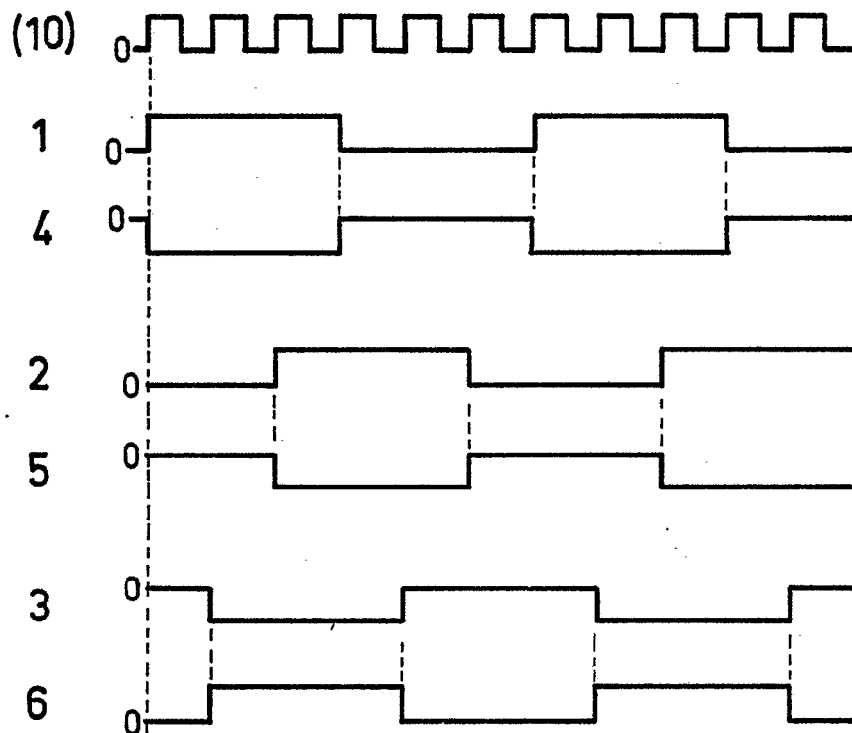
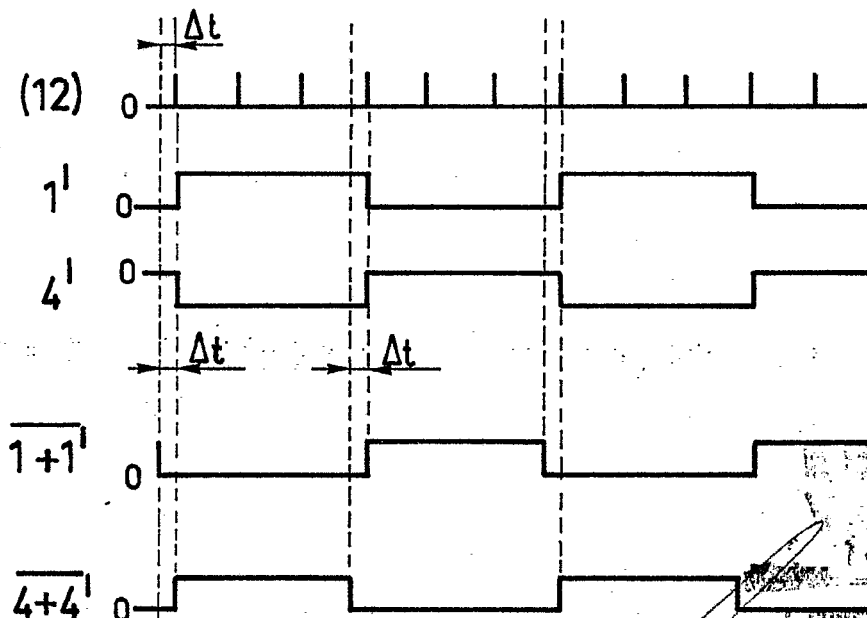


FIG.3



RECEIVED
14 MAY 1976

J. GOMEZ ACEBO Y MONEV
p. p. Firmador L. Gascón Fernández

FIG.4a

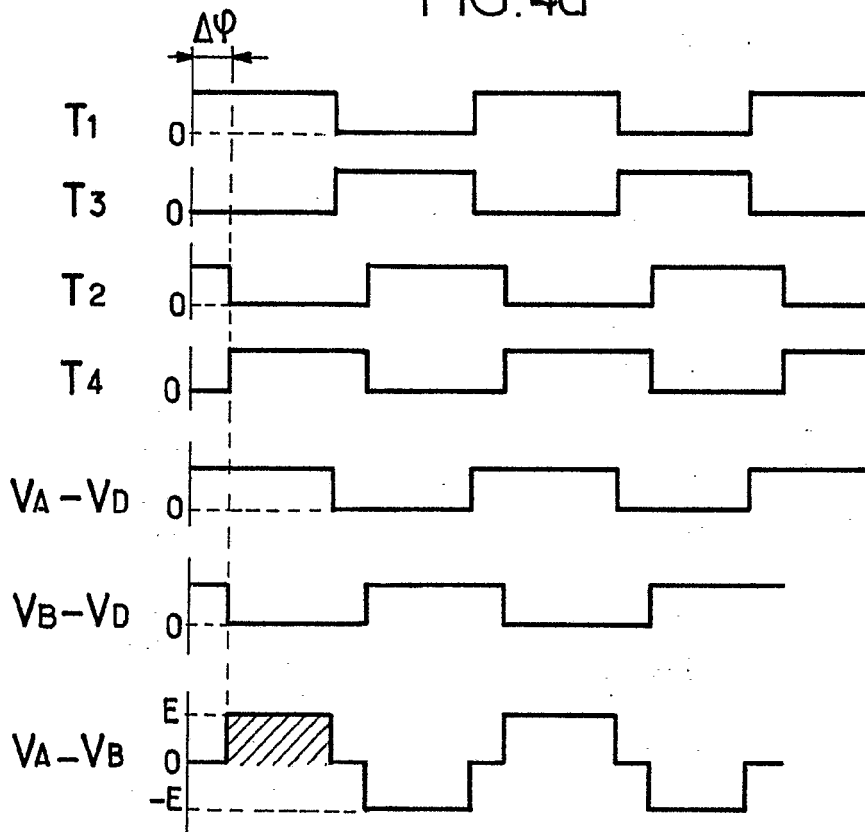
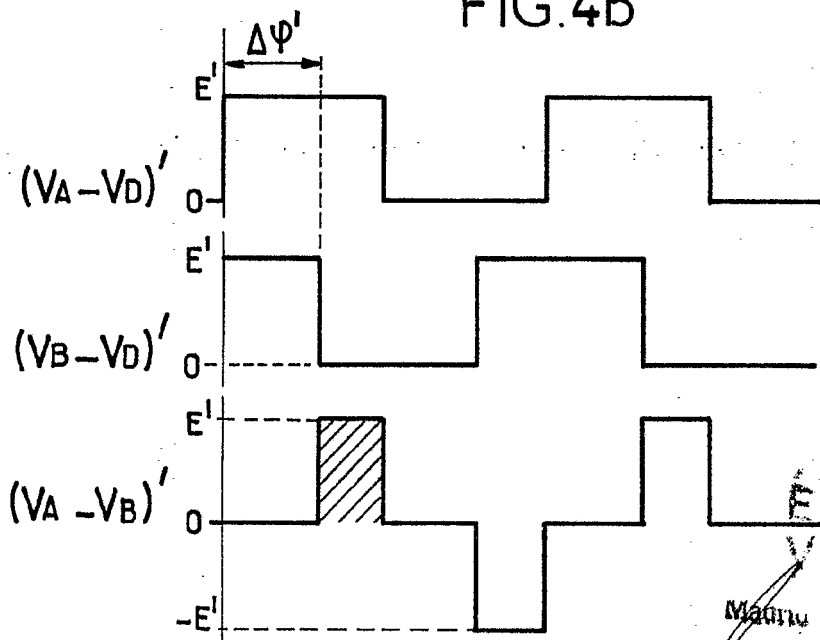


FIG.4b



ESCALA VARIABLE
MAY 1976

J. GOMEZ ACEBU Y NOGUE
Elmadaj L. Gósta Fernández

FIG.5

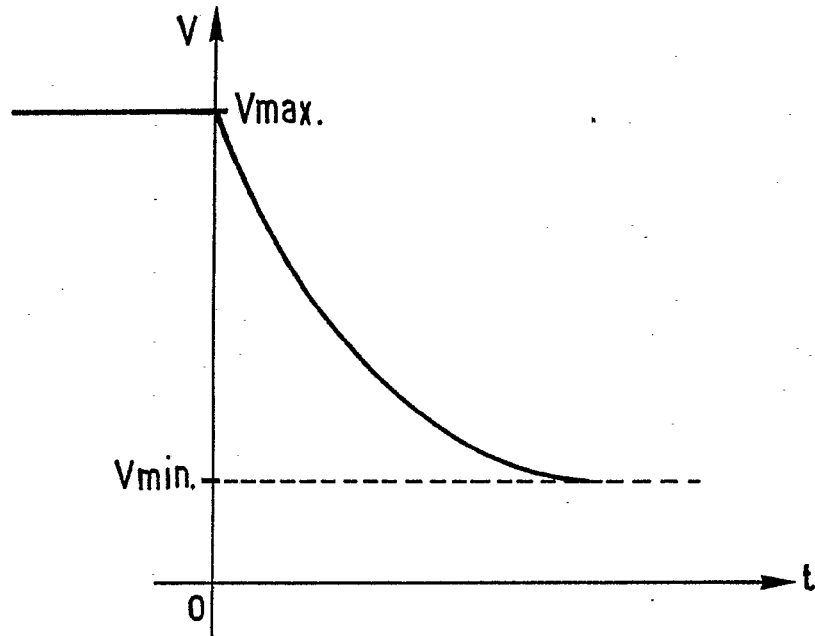
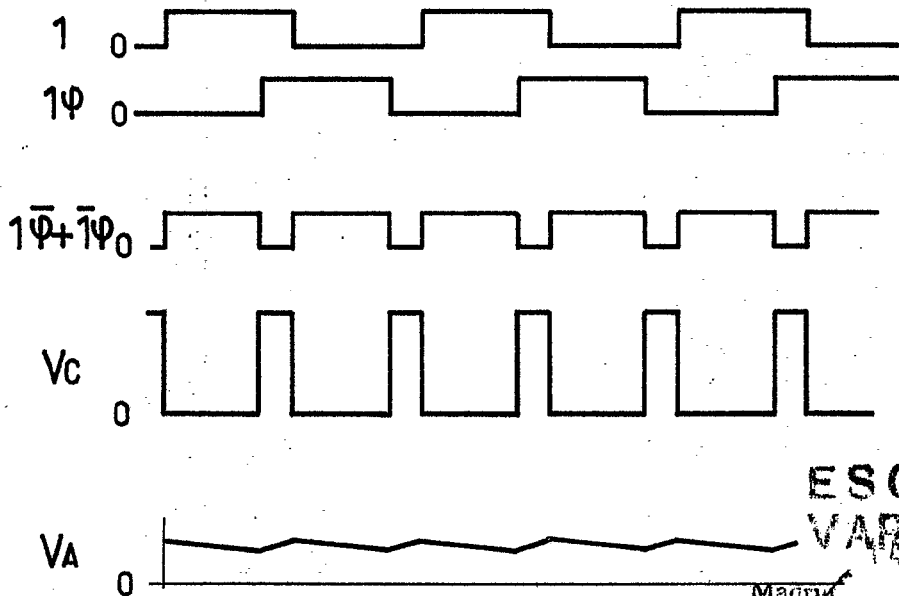


FIG.6



ESCALA
VARIABLE
MAYO 1976

Madrid
J. GOMEZ ADEGO Y COMESES
Ingenieros Técnicos de L. Gaita Ferrandiz