

MINISTERIO DE INDUSTRIA
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

19 ES	21 447842	10 AI
22	FECHA DE PRESENTACION 12-5-1976	

PATENTE DE INVENCION

P.- 62.902

Case No 29679-
(MDB) 76-F-209-
MDB

50 PRIORIDADES:	32 FECHA	33 PAIS
31 NUMERO 577.366	14-5-75	EE.UU.

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL G01S	62 PATENTE DE LA QUE ES DIVISIONARIA
------------------------	--	--------------------------------------

54 TITULO DE LA INVENCION "UN SISTEMA PARA MUESTREAR GEOMETRICAMENTE UNA SEÑAL DE ENERGIA RADIANTE" 15 ABR. 1977.

71 SOLICITANTE (S) RAYTHEON COMPANY
--

DOMICILIO DEL SOLICITANTE 141 Spring Street, Lexington, Massachusetts, Estados Unidos de América

72 INVENTOR (ES) Robert Emmett Kirkland
--

73 TITULAR (ES)

74 REPRESENTANTE DON ALBERTO DE ELZABURU MARQUEZ

1 Para recibir energía radiante se utilizan formacio-
nes o agrupaciones ordenadas de elementos, tales como una
formación de antena para radar o una formación ordenada de
transductores para "sonar", en unión de circuitos eléctricos,
5 para localizar las fuentes de dicha energía radiante. Las se-
ñales de energía radiante que se propagan hacia la formación
ordenada de elementos receptores experimentan amplias varia-
ciones en la gama dinámica de sus amplitudes, según la inten-
sidad de las fuentes y la distancia a que éstas se hallen de
10 los elementos receptores. Entre los circuitos eléctricos uti-
lizados para formar el haz receptor se incluyen con frecuen-
cia circuitos de muestreo numéricos (por dígitos) que tienen
que ser sensibles o capaces de responder a las amplias varia-
ciones de amplitud, así como circuitos multiplicadores para
15 multiplicar las señales de los elementos receptores respecti-
vos por unos coeficientes de corrección de directividad con
el fin de generar con más precisión una forma prescrita de
diseño de directividad del haz que se recibe.

20 Se plantea el problema de que la generación de una
pluralidad de haces receptores hace necesario el almacenaje
de historiales pasados de muestreo de datos, partiendo de
las señales de los elementos receptores respectivos. En el
caso de señales de una amplia gama dinámica, es necesario
almacenar muchos más bitios de muestreo numérico que para
25 una señal de amplitud fija. Si bien, para reducir la gama
dinámica, se utiliza frecuentemente un control automático de
ganancia en la amplificación de las señales recibidas, este
control puede ser difícil o imposible de realizar en situa-
ciones que impliquen un rápido desvanecimiento de la señal
30 a lo largo del trayecto de su propagación, y cambios súbitos

1 de ecos múltiples tales como los que pueden producirse en el
caso del "sonar" por reverberaciones sónicas. Además, la mul-
tiplicación numérica para conseguir la corrección de directi-
vidad antes citada puede ser indebidamente engorrosa o com-
5 plicada en aquellas situaciones en las que el número de bi-
tios de cada muestra numérica presentada al multiplicador
exceda con mucho del de los necesarios para formar un haz
en circunstancias de intensidad de señal esencialmente cons-
tante.

10 Los problemas mencionados se superan, obteniéndose
otras ventajas además, por medio de un sistema formador de
haz que, con arreglo a la presente invención, utiliza el
muestreo geométrico de los datos de las señales proporciona-
das por los respectivos elementos receptores. Si bien las
15 enseñanzas de esta invención son aplicables a señales tanto
de energía electromagnética como de energía sónica, la inven-
ción, según se ha visto, resulta particularmente útil en apli-
caciones de "sonar" y, por consiguiente, se enseñará la in-
vención haciendo referencia a una formación o agrupación or-
denada de transductores de "sonar" y a los circuitos eléctri-
cos acoplados a los mismos, en la que se hace uso del mues-
treo geométrico para formar haces de energía sónica. Con el
muestreo geométrico, cada número expresado en dígitos que
20 representa la magnitud de una muestra de la señal de "sonar"
está en la forma de exponente o logaritmo de base dos de la
magnitud real y efectiva de la muestra de datos. De esta ma-
nera, una señal numérica compuesta de un número de bitios
relativamente pequeño es capaz de representar una amplia gama
de amplitudes de señal de "sonar". Esto reduce en grado sumo

1 los requisitos de almacenaje o memoria para uso en la opera-
ción de formar los haces. También facilita la corrección de
directividad de las señales procedentes de cada uno de los
transductores, puesto que el procedimiento de multiplicación
5 puede ahora efectuarse mediante la adición del logaritmo de
un factor de recuento al logaritmo de la amplitud de la señal
de "sonar". La combinación de las señales corregidas en di-
rectividad o ponderadas se efectúa extrayendo primero el an-
tilogaritmo de las señales, para obtener sus amplitudes ver-
10 daderas ponderadas, después de lo cual se suman unas con
otras las amplitudes ponderadas hasta obtener el haz recep-
tor.

El muestreo geométrico se obtiene por medio de un
bucle de realimentación o retroacción que hace uso de un com-
15 parador acoplado entre una señal de referencia y la señal re-
cibida por un transductor. La señal de referencia se obtiene
de un convertidor de numérico en analógico acoplado por me-
dio de un descodificador a un registro de aproximaciones su-
cesivas, el cual, a su vez, está excitado por la salida del
20 comparador. El descodificador, en respuesta a un número ex-
presado en dígitos, que viene del registro de aproximaciones
sucesivas, excita sólo un bitio cada vez, de la entrada nu-
mérica que va al convertidor de numérico en analógico, obte-
niéndose de ese modo, para la señal de referencia, unas sa-
25 lidas analógicas relacionadas entre sí por factores de dos.
Como consecuencia de esta relación de factores de dos, el
número expresado en dígitos que hay a la salida del registro
de aproximaciones sucesivas es, por lo tanto, el logaritmo
de base dos de la señal de transductor aplicada al compara-
30 dor.

1 En una determinada forma de realización del inven-
to, entre el descodificador y el convertidor de numérico en
analógico hay un conmutador selector para conmutar selectiva-
mente un juego o grupo de líneas que viene del descodifica-
5 dor llevándolas a uno de entre una pluralidad de juegos co-
rrespondientes de terminales de entrada del convertidor de
numérico en analógico. Uno de estos juegos de terminales de
entrada representa señales de amplitud relativamente baja,
en tanto que un segundo juego de terminales de entrada de
10 los citados representa una señal de una amplitud relativamen-
te grande. Esto da una gama múltiple de señales logarítmicas
que permite el uso de un logaritmo de relativamente pocos
dígitos para representar una señal de amplia gama dinámica.
En una segunda forma de realización del invento, hay un des-
15 codificador acoplado a una pareja de convertidores de numéri-
co en analógico, donde uno de los convertidores representa
señales de amplitud grande mientras el otro convertidor re-
presenta señales de pequeña amplitud, estando las salidas de
los dos convertidores conectadas a un sumador que suma las
20 salidas, unas con otras, dando la referencia para el compara-
dor. El convertidor de numérico en analógico que opera con
la señal de mayor amplitud se desacopla del sumador cuando
hay presente una señal de amplitud pequeña, con el fin de
mejorar la exactitud de la referencia.

25 Los aspectos arriba citados y otros rasgos caracte-
rísticos de la invención se explican en la descripción que
sigue, tomada en relación con los dibujos adjuntos, en los
cuales:

30 - la figura 1 es un esquema funcional de un forma-

1 dor de haces de "sonar" que lleva incorporado el muestreo
geométrico con arreglo a la presente invención;

- la figura 2 es un esquema funcional de una deter-
minada forma de ejecución del muestreador geométrico de la
5 fig. 1, e ilustra el uso de un conmutador selector entre el
descodificador y el convertidor de numérico en analógico; y

- la figura 3 es un esquema funcional de una va-
riante de ejecución del muestreador geométrico de la fig. 1,
en el que hay dos convertidores de numérico en analógico ac-
10 plados entre el descodificador y el comparador.

Con referencia ahora a la fig. 1, se ve en ella un
esquema funcional o por bloques de un sistema 20 que incluye
una formación ordenada 22 de transductores 24 para recibir
la energía sónica que incide en ellos. En la formación 22 se
15 representan cinco de los transductores 24, a título de ejem-
plo para enseñar la invención, sobrentendiéndose que la for-
mación 22 puede comprender transductores adicionales en for-
mación o agrupación lineal o bien, por ejemplo, a lo largo
de una superficie curva, como en una formación cilíndrica.

20 Con arreglo a la invención, cada uno de los transductores 24
va acoplado a un canal de recepción 26 que comprende un pre-
amplificador 28, un muestreador geométrico 30, un registro
32 para almacenar un historial de muestras proporcionadas
por el muestreador geométrico 30, un conmutador 34 para se-
25 leccionar unas muestras concretas y específicas, de las al-
macenadas, un sumador 36 para compensar o corregir en direc-
tividad las muestras seleccionadas, por sumación de logarit-
mos, y una unidad de antilogaritmos 38 dotada de circuitos
eléctricos para convertir la representación logarítmica de
30 los datos tomados como muestra en el valor real y verdadero

1 de los mismos.

Cada uno de los canales 26 está además designado con los números 1 a 5, y representado con unos terminales A, C y D que van acoplados a unos terminales, designados de modo correspondiente, del muestreador geométrico 30, teniendo cada canal 26 también un terminal F acoplado al registro 32, un terminal G acoplado al conmutador 34 y un terminal W acoplado al sumador 36. Los terminales A, C, D y F están acoplados a un temporizador 40 para proporcionar unas señales de regulación de tiempo que hagan funcionar el muestreador geométrico 30 y el registro 32. Los terminales G de los canales 26 se hallan acoplados a unos terminales respectivamente numerados de un conmutador 42 que tiene sus terminales numerados G1 ... G5 de modo correspondiente, seleccionando el conmutador 42 las señales de mando, para los conmutadores 34, de una memoria 44. La memoria 44 almacena unas señales que representan magnitudes de retardo en el historial pasado de las señales procedentes de cada uno de los transductores 24, estando las magnitudes de retardo de acuerdo con el ángulo de incidencia sobre la formación o agrupación ordenada 22, de un haz incidente de energía sónica. El sistema 20 comprende también una memoria 46 que almacena los logaritmos de unos coeficientes de ponderación, acoplados por medio de un conmutador 48 a los terminales W de los respectivos canales 26, para efectuar la corrección de directividad del haz respectivo.

Las salidas de los canales 26 van acopladas, por medio de un conmutador 50 que elige las señales de unos canales concretos y específicos de los canales 26, para ser sumadas unas con otras por medio de un sumador 52. Un selector

1 de haz 54, capaz de responder a las señales de regulación de
tiempo procedentes del temporizador 40, proporciona unas se-
ñales de control de conmutador a los conmutadores 42 y 48, y
también una señal de control de conmutación, por medio del
5 terminal H, al conmutador 50. Cada señal de las que aparecen
en la salida del sumador 52 es una muestra de un haz de re-
cepción, viniendo el haz específico determinado por el conmu-
tador 50 y los conmutadores 34. Las muestras procedentes de
10 cada uno de los haces se almacenan luego en unos lugares con-
cretos y específicos dentro de una memoria 56, estando es-
tos lugares designados por un generador 58 de direcciones de
acceso excitado por unas señales que, por las líneas 60 y 62,
vienen respectivamente del temporizador 40 y del selector de
haz 54. En respuesta a las señales de tiempo que llegan del
15 temporizador 40 por la línea 64, y de las señales de acceso
que llegan del generador 58 de direcciones de acceso por la
línea 66, las muestras almacenadas para cada uno de los ha-
ces salen acopladas de la memoria 56 pasando a un filtro 68,
que mezcla las muestras de cada haz convirtiéndolas en una
20 señal analógica para su presentación en un dispositivo 70 de
presentación visual. Las señales de regulación de tiempo que
vienen del temporizador 40 por la línea 72, así como la se-
ñal que viene del selector de haz 54 por la línea 62, se ha-
llan acopladas a la presentación 70 para sincronizar la pre-
25 sentación de datos en ella, para el funcionamiento de la me-
moria 56.

Un sistema semejante al sistema 20 es el que se des-
cribe con mayor detalle en una solicitud de patente afín de
EE.UU. titulada "Un sistema formador de haces electrónicamen-
30 te estabilizado", que tiene el número de serie 546.373, pre-

1 sentada a nombre de A. H. Kits van Heyningen el 3 de febrero
de 1975, solicitud que revela una formación ordenada cilín-
drica con un registro de desplazamiento y conmutador selec-
tor acoplados a cada elemento transductor de la formación, de
5 manera análoga a la revelada por el registro 32 y el conmuta-
dor 34 de la fig. 1 de la presente solicitud. La mencionada
solicitud de patente de Kits van Heyningen muestra también,
en su fig. 6, la combinación de señales procedentes de trans-
ductores seleccionados de una fila de la formación y la com-
10 binación de señales procedentes de una pluralidad de filas
para proporcionar el gobierno [de directividad] de un haz
tanto en azimut como en elevación. Para facilitar la expli-
cación del muestreo geométrico de la presente invención en
un sistema formante de haces, el sistema 20 de la fig. 1 mues-
15 tra una formación ordenada 22 capaz de dirigir un haz sólo en
un sector azimutal, sobrentendiéndose que las enseñanzas de
la mencionada solicitud de Kits van Heyningen pueden utili-
zarse en la construcción de un sistema que lleve incorpora-
da la presente invención, para dirigir un haz tanto en ele-
20 vación como en azimut.

En funcionamiento, por lo tanto, la señal de cada
transductor 24 es tratada por su canal 26 correspondiente has-
ta presentarla en forma adecuada para la sumación, por parte
del sumador 52, con las señales de otros de los transducto-
25 res 24. En cada canal 26, el preamplificador 28 amplifica la
potencia de la señal del transductor hasta una magnitud ade-
cuada para ser tomada como muestra por el muestreador 30. El
muestreador 30 viene regulado en el tiempo por el temporiza-
dor 40 para tomar muestras con una frecuencia por lo menos
30 tan rápida como la frecuencia de Nyquist para los datos trans

1 portados por la señal del transductor. Las muestras se hacen
luego pasar, sincronizadas por el temporizador 40, desde el
muestreador 30 al registro 32, que tiene una capacidad de al
macenaje suficiente para almacenar el número de muestras que
5 aparecen durante el intervalo de tiempo necesario para que
una onda de energía sónica se propague pasando por la forma-
ción ordenada 22. En cada uno de los canales 26, los conmuta-
dores 34 respectivos extraen muestras contenidas en los co-
rrespondientes registros 32, de distinto retardos, con arre-
10 glo a las enseñanzas de formación de haz de la patente de
EE.UU. número 3.370.267 titulada "Un sistema de formar ha-
ces", concedida a nombre de H. J. Barry el 20 de febrero de
1968. Las señales de selección apropiadas se aplican al ter-
minal G de cada uno de los canales 26 con arreglo al haz es-
15 pecífico seleccionado por el selector de haz 54, viniendo el
juego de señales de mando, para los terminales G1 ... G5, acco-
plado desde la memoria 54 por el conmutador 42. Un juego co-
mo éste, de señales de control de conmutador para seleccio-
nar muestras de los retardos apropiados, se revela también
20 en la mencionada solicitud de patente de Kits van Heyningen.

La ponderación de las señales de muestra de los
transductores se efectúa en cada canal 26 por medio del su-
mador 36. La ponderación de señales en un sistema analógico
se explica en el libro titulado "Radar Handbook" ("Manual de
25 radar"), de M. I. Skolnik, editado por McGraw-Hill Book
Company en 1970, en la fig. 39 del capítulo 11. En el caso
de un sistema analógico, la ponderación puede efectuarse me-
diante el uso de unas resistencias variables que introducen
un factor multiplicativo para cada señal. En un sistema nu-
30 mérico se efectúa la ponderación multiplicando un número, ex

1 presado en dígitos, que represente la magnitud de la señal
de muestra por un segundo número expresado en dígitos que re
presente un factor de recuento o de ponderación. En el siste
ma de la fig. 1, el muestreador geométrico 30 proporciona un
5 número de dígitos que representa el logaritmo de base dos de
la amplitud de una muestra de señal y, por consiguiente, la
ponderación se efectúa sencillamente sumando entre sí la re
presentación logarítmica de la muestra de señal con el loga
ritmo del factor de ponderación. Estos logaritmos o exponen
10 tes se almacenan en la memoria 46 y son selectivamente aco
plados por el conmutador 48, en respuesta a unas órdenes que
vienen desde el selector de haz 54 a los terminales W1 ...
W5, a los sumadores 36 de los respectivos canales 26. Las sa
lidas de los respectivos sumadores 36, pues, como puede ver
15 se, son las magnitudes de las muestras de señal ponderadas,
en notación numérica logarítmica o exponencial. Debido al he
cho de que estos logaritmos son de base dos, los números ex
presados en binario que aparecen a la salida del sumador 36
son fácilmente convertidos, por la unidad antilogarítmica 38,
20 en número que representan la verdadera amplitud de cada mues
tra de señal. Como ejemplo de la sencillez de la conversión
logarítmica inversa, el número binario 100 representa el nú
mero 2 elevado a la cuarta potencia, que es igual a 16. La
operación logarítmica inversa de obtener la representación
25 binaria para el número 16 se efectúa sencillamente desplazan
do el 1 dos lugares a la izquierda. Así, como puede verse,
las señales de transductor individuales se ponderan fácilmen
te para dar la forma deseada al haz de recepción y reducir
el nivel de los lóbulos laterales.

30 Para facilitar la explicación del sistema 20, se su

1 pone que la presentación 70 incluye un osciloscopio de larga
persistencia en el cual es posible presentar secuencialmente
datos analógicos para las señales de cada uno de los haces,
siendo la persistencia de la presentación lo bastante larga
5 para poder obtener en ésta una imagen completa de la región
del espacio explorado por los haces de recepción. Por consi-
guiente, los juegos de muestras numéricas de los diversos ha-
ces, almacenados en la memoria 56, son uniformados por el
filtro 68 con el fin de eliminar la frecuencia de muestreo,
10 y son luego presentados en secuencia, en el dispositivo de
presentación visual 70, en respuesta a las señales de regu-
lación de tiempo presentes en las líneas 72 y 62. La anchura
de banda del filtro 68 es lo bastante amplia para dejar pa-
sar el espectro de los datos de las señales de transductor,
15 si bien es suficientemente estrecha para excluir toda per-
turbación o ruido no deseado. Se sobrentiende que pueden em-
plearse otras formas de filtros y presentaciones: por ejem-
plo, un filtro numérico en lugar del filtro analógico 68 pa-
ra reforzar la relación de señal a ruido.

20 Es de notar también que el uso de la representa-
ción logarítmica de las muestras de señal de transductor re-
duce grandemente los requisitos o necesidades de almacenaje
del registro 32. Por ejemplo, si el registro 32 es un regis-
tro de desplazamiento regulado en el tiempo por unos impul-
25 sos presentes en el terminal F, siendo cada célula del regis-
tro de desplazamiento una célula de varios pasos o etapas y
almacenando cada paso un solo dígito del número binario guar-
dado en cada célula, puede entonces, por ejemplo, almacenar-
se un número binario de tres dígitos lll, que representa el
30 logaritmo del número decimal 128, en una célula de tres pa-

1 sos, y no el número binario de 8 dígitos 10000000 que repre
senta el número decimal 128. El número binario de 3 dígitos
se aproxima a la amplitud de la muestra de señal de transduc
tor en ocho estados posibles de cuantificación de la muestra
5 de señal de transductor; tal muestreo tiene una exactitud mu
cho mayor que la del muestreo de un solo bitio proporcionado
por la rigurosa limitación que frecuentemente se hace en el
muestreo de señales de "sonar".

Con referencia ahora a la fig. 2, se ve en ella un
10 esquema funcional o por bloques del muestreador geométrico
30, que comprende un comparador 74, un registro de aproxima
ciones sucesivas 76, un descodificador 78 y un convertidor
de numérico en analógico designado en lo que sigue D/A 80,
que está acoplado al descodificador 78 por un conmutador 82.
15 El muestreador 30 comprende además un detector 84, un filtro
86 de paso bajo y un convertidor de analógico en numérico de
signado en lo que sigue A/D 88, que va acoplado por un termi
nal D al temporizador 40 y proporciona, por la línea 90, una
señal para controlar al conmutador 82. También se ven en la
20 figura los terminales A, B, C y E, que se representaron an
tes en la fig. 1. El comparador 74 va acoplado al terminal B
para recibir señales del preamplificador 28 de la fig. 1, y
está también acoplado por la línea 92 al D/A 80, que propor
ciona una tensión analógica de referencia por la línea 92 pa
25 ra ser comparada con la señal de transductor que hay en el
terminal B. La salida del registro 76 es un número binario
de varios dígitos, con líneas individuales 94 que represen
tan dígitos individuales, estando las líneas 94 indicadas co
mo confundiéndose en un cable 96 acoplado a la entrada del
30 descodificador 78 y un segundo cable 98, que contiene también

1 la línea 90 y va acoplado al terminal E. El descodificador
78 se representa dotado de ocho líneas de salida 100, por me
dio de las cuales va acoplado al conmutador 82, habiendo do-
ce líneas 102 que acoplan el conmutador 82 a la entrada del
5 D/A 80.

El funcionamiento, por lo tanto, el comparador 74
aplica un nivel lógico de 1 o de 0 al registro 76, según las
amplitudes relativas de las señales presentes en el terminal
B y en la línea 92. El registro 76 de aproximaciones sucesi-
10 vas es un dispositivo obtenible en el mercado, y un registro
de éstos es el fabricado por Advanced Micro Devices, con el
número de pieza o tipo Am2502. El registro 76 es capaz de res-
ponder a la señal presente en la línea 104, que viene del com-
parador 74, dando por las líneas 94 un número en dígitos, cu-
15 yos dígitos individuales vienen dados secuencialmente en res-
puesta a unos impulsos individuales de reloj, de los presen-
tes en el terminal C. El primer dígito que aparece en una
línea 94 es el bitio más significativo, que activa al desco-
dificador 78, excitando una línea 100 que activa al D/A 80
20 con el fin de poner en la línea 92 una señal de referencia
que tenga una amplitud situada hacia el centro del intervalo
ó gama total de magnitudes de la señal de referencia disponi-
ble del D/A 80. La señal presente en la línea 104, pues, sig-
nifica la relación de amplitudes entre la señal del terminal
25 B y la señal presente en la línea 92, siendo esta información
utilizada por los circuitos lógicos contenidos en el registro
76, para alterar el valor del bitio más significativo, si es
necesario. Por ejemplo, en el caso de que la señal presente
en el terminal B sea mayor que la señal de referencia presen-
30 te en la línea 92, el bitio más significativo en la línea 94

1 está entonces al nivel alto, y una tensión de nivel alto en
la línea 92 indica un estado lógico de 1, en tanto que una
tensión de nivel bajo representa un estado lógico de 0. Supo-
niendo, por ejemplo, que la amplitud de la señal en el termi-
5 nal B es mayor que la mitad de la máxima señal de referencia
posible pero menor que las tres cuartas partes de la máxima
señal de referencia posible, el segundo dígito que aparezca
en una línea 94 está también a nivel alto, de modo que, en el
caso de una salida de tres dígitos del registro 76, el bitio
10 más significativo y el de enmedio están ambos a 1. Por con-
siguiente, se activa la sexta línea, de las líneas de salida
100 que parten del descodificador 78. La sexta línea va aco-
plada, por medio del conmutador 82, a la sexta de las líneas
102 que van al D/A 80, lo que hace que la señal de referen-
15 cia en la línea 92 tenga una magnitud igual a las tres cuar-
tas partes de la máxima magnitud posible. El comparador 74 se-
ñala entonces al registro 76 que la señal de referencia es
mayor que la señal presente en el terminal B, con el resulta-
do de que la salida del registro 76 cambia, pasando a ser el
20 número binario 101, y esto activa la quinta línea, de las
líneas 100. Una vez proporcionados por el registro 76 todos
los dígitos por las líneas 94, el registro 76 da automática-
mente por terminada su operación y retiene el número final en
dígitos en las líneas 94, hasta que el registro 76 vuelve a
25 ser interrogado por la señal presente en el terminal A.

La señal presente en el terminal A viene marcada o
sincronizada por el temporizador 40 a la frecuencia de mues-
treo del sistema, viniendo los impulsos de reloj del termi-
nal C proporcionados a una frecuencia mucho mayor, para com-
30 pletar el funcionamiento del registro 76 en un intervalo de

1 tiempo menor que el intervalo entre muestras sucesivas de la
señal procedente del preamplificador 28 de la fig. 1. Los im
pulsos de regulación de tiempo presentes en el terminal F de
la fig. 1 son sincronizados a la misma frecuencia que las se
5 ñales de interrogación del terminal A pero retrasados respec
to a éstas en una magnitud de tiempo suficiente para asegu-
rar que se termina la operación del registro 76. Asimismo,
las señales presentes en los terminales G y W de la fig. 1
se actualizan a la frecuencia de muestreo del sistema, y es
10 tán sincronizadas con el mismo cuadro de tiempos que las se
ñales presentes en los terminales A, C y F, por medio del
temporizador 40.

El conmutador 82 de la fig. 2 acopla las líneas
100 a las ocho primeras líneas del grupo de líneas 102 o
15 bien, como alternativa, acopla las líneas 100 a las líneas
5 ... 12 del grupo de líneas 102, dependiendo este funciona-
miento del conmutador 82 de que la señal presente en la línea
90 esté a nivel alto o bajo. Cuando se utilizan las líneas 1
a 8 del grupo de líneas 102, la amplitud máxima de la señal
20 de referencia presente en la línea 92 tiene lugar al activar
se la octava línea del grupo de líneas 102. Cuando se utili
zan las líneas 5 ... 12 del grupo de líneas 102, la amplitud
máxima de la señal de referencia presente en la línea 92 se
aumenta en un factor de dos elevado a la cuarta potencia, o
25 sea de dieciséis. Así, como puede verse, el uso del conmuta-
dor 82 permite al muestreador 30 funcionar en un intervalo
pequeño (reducido) o un intervalo grande (elevado) de la se
ñal de referencia presente en la línea 92, para dar acomodo
a las señales de transductor del terminal B en un intervalo
30 reducido de valores (por ejemplo, de un milivoltio a 128 mi

1 livoltios) o en un intervalo elevado (de 16 milivoltios a
2048 milivoltios). El intervalo elevado o el reducido viene
indicado por la tensión de nivel alto o bajo presente en la
línea 90, línea ésta que se une al cable 98 para servir co-
5 mo un bitio más del número binario almacenado en el registro
32 de la fig. 1, pasándose este bitio al sumador 36 y la uni-
dad antilogarítmica 38 con el fin de indicar el intervalo
elevado o reducido, para posibilitar los cálculos matemáti-
cos del sumador 36 y la unidad antilogarítmica 38.

10 Es de notar que cada línea 100 acopla un dígito,
por separado, del número binario aplicado a la entrada del
D/A 80. Como en un momento dado cualquiera sólo hay una de
las líneas 100 al nivel alto, existen solamente ocho números
distintos posibles expresados en dígitos, uno de los cuales
15 es el que se presenta al D/A 80. En el intervalo bajo o re-
ducido, estos números son 1, 10, 100, siendo el octavo núme-
ro el 1 seguido de siete ceros. En el intervalo alto o ele-
vado, los ocho números posibles son el 1 seguido de cuatro
ceros, el 1 seguido de cinco ceros y así sucesivamente, has-
20 ta el 1 seguido de once ceros. Cada número es doble del pre-
cedente y, por consiguiente, el muestreador 30 recibe el nom-
bre de muestreador geométrico. El número dígito que aparece
en las líneas 94 indica el número de ceros que siguen al 1
en las líneas 100 y, como puede verse, es el logaritmo de ba-
25 se dos del número representado por las líneas 100.

El detector 84 percibe la amplitud de la señal del
transductor presente en el terminal B, para hacer funcionar
el conmutador 82 en el sentido de pasar del intervalo reduci-
do al intervalo elevado. Las fluctuaciones de amplitud perci-
30 bidas por el detector 84 se uniformizan por medio del filtro

1 86 de paso bajo, obteniéndose un valor medio de la amplitud
de la señal del transductor, valor medio que se presenta al
A/D 88. El A/D 88 es un convertidor de analógico en numérico
de un solo bitio que, por ejemplo, puede ser un comparador
5 de desconexión periódica que tiene una referencia de tensión,
a comparar con la salida del filtro 86. Cuando la salida del
filtro 86 excede de la referencia, la señal en la línea 90 es
tá a nivel alto. El A/D 88 está activado por una señal de
regulación de tiempo proporcionada por el temporizador 40,
10 por medio del terminal D. La señal de regulación de tiempo
en el terminal D puede venir proporcionada a la misma fre-
cuencia, o a menor frecuencia, que la señal de muestreo del
sistema, del terminal A; no obstante, cada señal de regula-
ción de tiempo presente en el terminal D precede inmediata-
15 mente a la interrogación del registro 76 por parte de la se-
ñal presente en el terminal A. De esta manera, la conmuta-
ción del conmutador 82 se efectúa antes de la operación del
registro 76.

Con referencia ahora a la fig. 3, se ve en ella una
20 variante de realización del muestreador geométrico, designa-
da en su conjunto por la referencia 30A. El muestreador 30A
comprende el comparador 74, visto anteriormente en la fig. 2,
un registro 76A similar al registro 76 de la fig. 2 pero que
tiene una salida de cuatro líneas, un descodificador 106 se-
25 mejante al descodificador 78 de la fig. 2 pero que tiene una
entrada de cuatro líneas y una salida de dieciséis líneas,
dos convertidores de numérico en analógico, designados en lo
que sigue con las referencias D/A 108 y D/A 110, un conmuta-
dor 112, una carga 114 que tiene una impedancia igual a la
30 impedancia de salida del D/A 110, y un sumador 116. El mues

1 treader 30A pone de manifiesto el uso de dos convertidores
de numérico en analógico: uno de ellos, el D/A 108, que se
utiliza para dar una referencia al comparador 74, para peque
ños valores de la señal de transductor presente en el termi
5 nal B, en tanto que el segundo convertidor, el D/A 110, se
utiliza para valores grandes de la señal de transductor en
el terminal B. Una de las dieciséis líneas 118 adopta un va
lor de nivel alto, designado por el número de cuatro dígitos
presente en las líneas 120 que salen del registro 76A. El
10 registro 76A da también, por la línea 122, una salida que es
el complemento del bitio más significativo del número, expre
sado en dígitos, que aparece en las líneas 120. La señal pre
sente en la línea 122 hace funcionar el conmutador 112 en el
sentido de desacoplar el D/A 110 del sumador 116 cuando hay
15 presentes valores pequeños de la señal de transductor en el
terminal B, acrecentándose así la exactitud de la señal de
referencia proporcionada, en la línea 124, al comparador 74.

El funcionamiento del muestreador geométrico 30A
es similar al del muestreador 30 de la fig. 2 cuando el con
20 mutador selector 82 está puesto en el intervalo bajo o redu
cido. Las señales presentes en los terminales A, B y C pro
porcionan en el muestreador 30A las mismas funciones que en
el muestreador 30. La señal presente en el terminal E del
muestreador 30A se utiliza de igual manera que la señal pre
25 sente en el terminal E del muestreador 30, salvo en el hecho
de que el muestreador 30A utiliza en el terminal E un número,
expresado en dígitos, de cuatro bitios, en tanto que el mues
treador 30 da por el terminal E un número de tres bitios nu
méricos más un cuarto dígito que representa la posición del
30 conmutador 82. Para señales de gran amplitud, las salidas

1 analógicas del D/A 110 y del D/A 108 se suman entre sí, por
medio del sumador 116, para dar la referencia 124. Para va-
lores bajos o reducidos de la señal de transductor, cuando
el D/A 110 se desacopla del sumador 116 por la acción del
5 conmutador 112, el conmutador 112 acopla la carga 114 al su-
mador 116 con el fin de poner, en sustitución, el mismo va-
lor de impedancia presentado por el D/A 110, de modo que el
funcionamiento del conmutador 112 no altere el valor de la
señal analógica proporcionada por el D/A 108. Por ello, el
10 D/A 108 puede utilizar circuitos destinados a señales peque-
ñas dando una referencia de alta precisión que no es afecta-
da por las señales de salida del D/A 110 cuando este último
es puesto fuera de circuito por el conmutador.

Se sobrentiende que las formas de realización arri-
15 ba descritas son meramente ilustrativas, y que a las perso-
nas versadas en la materia se les pueden ocurrir muchas va-
riantes de las mismas. Por consiguiente se desea que esta in-
vención no se considere limitada a la forma de ejecución
aquí descrita, sino tan sólo en lo definido por las reivin-
20 dicaciones finales.

25

REIVINDICACIONES

30

Los puntos de invención propia y nueva, que se pre

1 sentan para que sean objeto de esta solicitud de Patente de
Invención en España, por VEINTE años, son los que se reco-
gen en las reivindicaciones siguientes:

5 1ª.- Un sistema para muestrear geométricamente una
señal de energía radiante, el cual comprende: una formación
o agrupación de elementos receptores; una pluralidad de mues-
treadores, algunos de los cuales van acoplados a algunos,
respectivos, de dichos elementos receptores, comprendiendo
10 cada uno de dichos muestreadores unos medios de señal de re-
ferencia, un comparador para comparar una señal proporcio-
na da por uno de dichos elementos receptores con una señal de
referencia de dichos medios de señal de referencia, y unos
medios, acoplados entre el citado comparador y dichos medios
15 de referencia, para hacer variar el valor de dicha referen-
cia, comprendiendo los citados medios de hacer variar dicho
valor unos medios descodificadores dotados de señal de en-
trada y señal de salida, designando dicha señal de salida de
descodificador una magnitud de la citada señal de referen-
cia y siendo dicha señal de entrada de descodificador una re-
20 presentación logarítmica de la amplitud de una muestra de di-
cha señal de energía radiante.

25 2ª.- El sistema de la reivindicación 1ª, que com-
prende además unos medios, acoplados a dicha pluralidad de
muestreadores, para sumar con dichas representaciones loga-
rítmicas de algunas (respectivas) de dichas muestras, los lo-
garitmos de algunos (respectivos) factores ponderadores, de
una pluralidad de ellos, para conformar un haz de energía ra-
diante.

30 3ª.- El sistema de la reivindicación 2ª, que com-
prende además unos medios, acoplados a dichos medios sumado

1 res, para combinar dichas sumas logarítmicas de las represen-
taciones de muestra y los factores ponderadores, hasta for-
mar dicho haz de energía radiante.

5 4ª.- El sistema de la reivindicación 3ª, en el que
dichos medios de combinar incluyen unos medios para formar
la representación logarítmica inversa de cada una de dichas
sumaciones logarítmicas de las representaciones de muestra y
los factores ponderadores.

10 5ª.- El sistema de la reivindicación 4ª, que com-
prende además unos medios de retardar algunas (respectivas)
de dichas representaciones de muestra logarítmicas en unos
tiempos o valores de retardo prefijados, hasta formar haces
de dicha energía radiante en una pluralidad de direcciones;
y en el cual dichos medios de combinar incluyen unos medios
15 acoplados a dichos medios de retardo, para almacenar juegos
de muestras de cada uno de los haces de energía radiante de
dicha pluralidad de ellos.

20 6ª.- El sistema de la reivindicación 1ª, en el que
dichos medios de hacer variar comprenden un registro de apro-
ximaciones sucesivas, acoplado entre dicho comparador y los
citados medios descodificadores.

25 7ª.- El sistema de la reivindicación 6ª, en el que
dichos medios de hacer variar comprenden, además un converti-
dor de numérico en analógico acoplado entre dichos medios
descodificadores y el citado comparador, sirviendo la señal
de salida de dicho convertidor de numérico en analógico co-
mo [señal de] referencia para el citado comparador.

30 8ª.- El sistema de la reivindicación 7ª, en el que
dichos medios de hacer variar comprenden además un conmuta-
dor selector acoplado entre dichos medios descodificadores y

1 el citado convertidor de numérico en analógico, teniendo di-
chos medios descodificadores una pluralidad de líneas acopla-
das entre dichos medios descodificadores y el citado conmu-
tador selector, para poner en comunicación dicha señal de sa-
5 lida de descodificador con dicho conmutador selector, tenien-
do dicho convertidor de numérico en analógico una pluralidad
de líneas de entrada, en número mayor que el de dicha plura-
lidad de líneas de salida de los citados medios descodifica-
dores, acoplando dicho conmutador selector, selectivamente,
10 la citada pluralidad de líneas de salida de dichos medios
descodificadores a un número igual de líneas de entrada de
dicha pluralidad de líneas de entrada del citado convertidor
de numérico en analógico, con el fin de hacer variar la ga-
ma logarítmica de valores de dicha referencia.

15 9ª.- El sistema de la reivindicación 8ª, que com-
prende además unos medios, capaces de responder a un valor
medio de las señales recibidas por dichos elementos recepto-
res, para hacer funcionar dicho conmutador selector dando
una gama de valores para la citada referencia.

20 10ª.- El sistema de la reivindicación 6ª, en el que
dichos medios de hacer variar comprenden además unos conver-
tidores primero y segundo, de numérico en analógico, acopla-
dos entre dicho comparador y los citados medios descodifica-
dores, con el fin de proporcionar valores respectivamente pe-
25 queños y grandes de la señal de referencia, y unos medios pa-
ra sumar una con otra las salidas de señal de referencia de
cada uno de dichos convertidores de numérico en analógico,
con el fin de proporcionar dicha señal de referencia al ci-
tado comparador.

30 11ª.- El sistema de la reivindicación 10ª, que com

1 prende además unos medios, acoplados entre dichos medios su
madores y dicho segundo convertidor de numérico en analógi-
co, para desacoplar de dichos medios sumadores dicho segun-
do convertidor de numérico en analógico para valores relati
5 vamente bajos de las señales proporcionadas por dichos ele-
mentos receptores.

12ª.- Un sistema para muestrear geométricamente
una señal de energía radiante.

Tal y como se ha descrito en la Memoria que ante-
10 cede, representado en los dibujos que se acompañan y para
los fines que se han especificado.

Esta Memoria consta de veinticuatro hojas escri-
tas a máquina por una sola cara.

15 Madrid, 05. NOV 1976

P.A.

Alberto de Elizaburu
Por Poder,



20

25

30

VGD.

Alberto de ...
PATENT

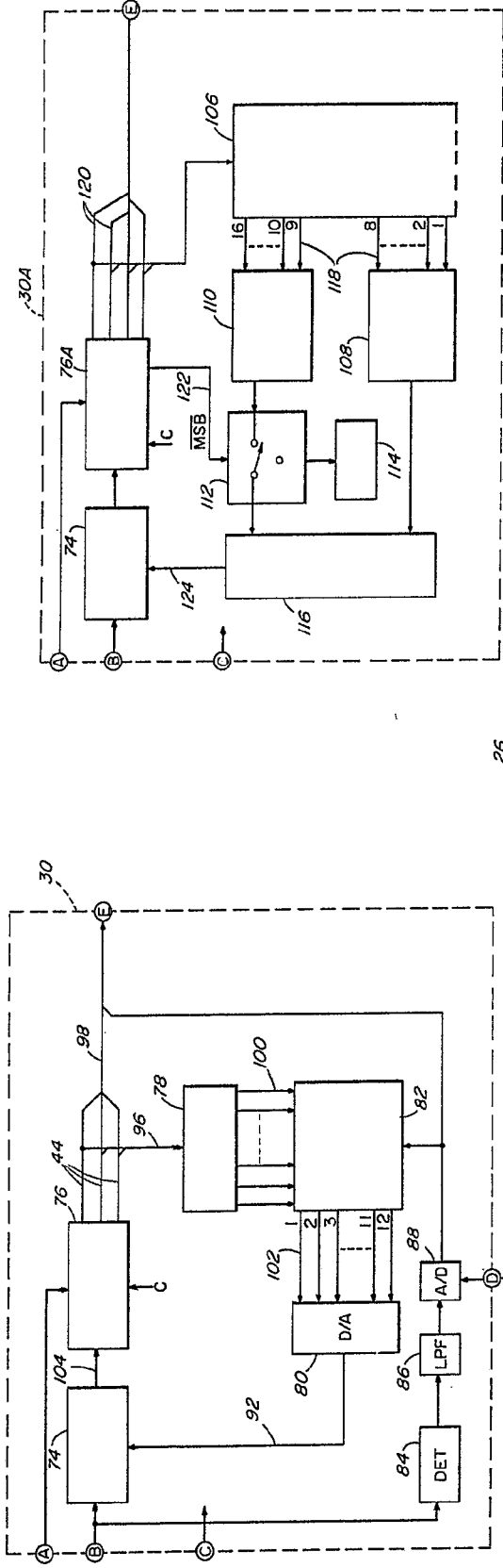


FIG. 3

FIG. 2

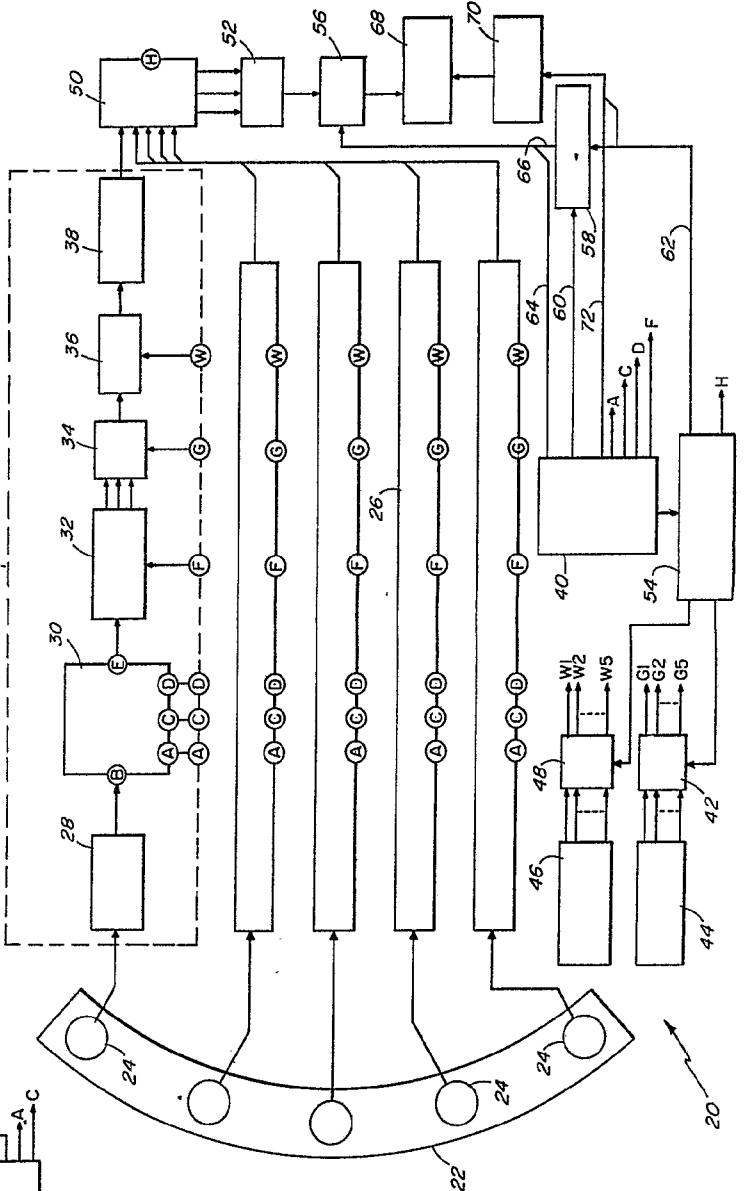


FIG. 1

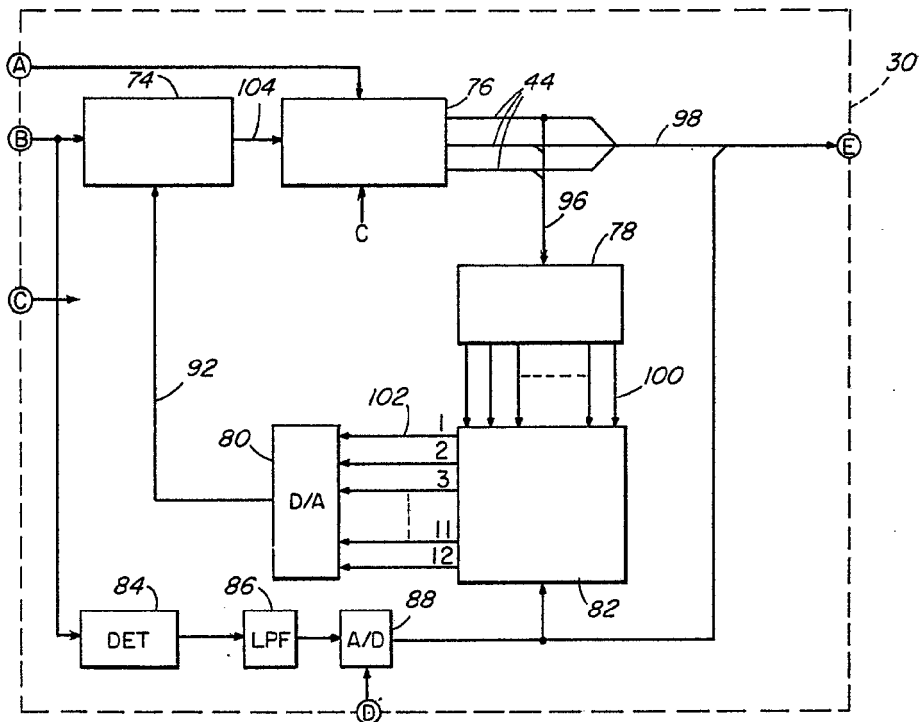
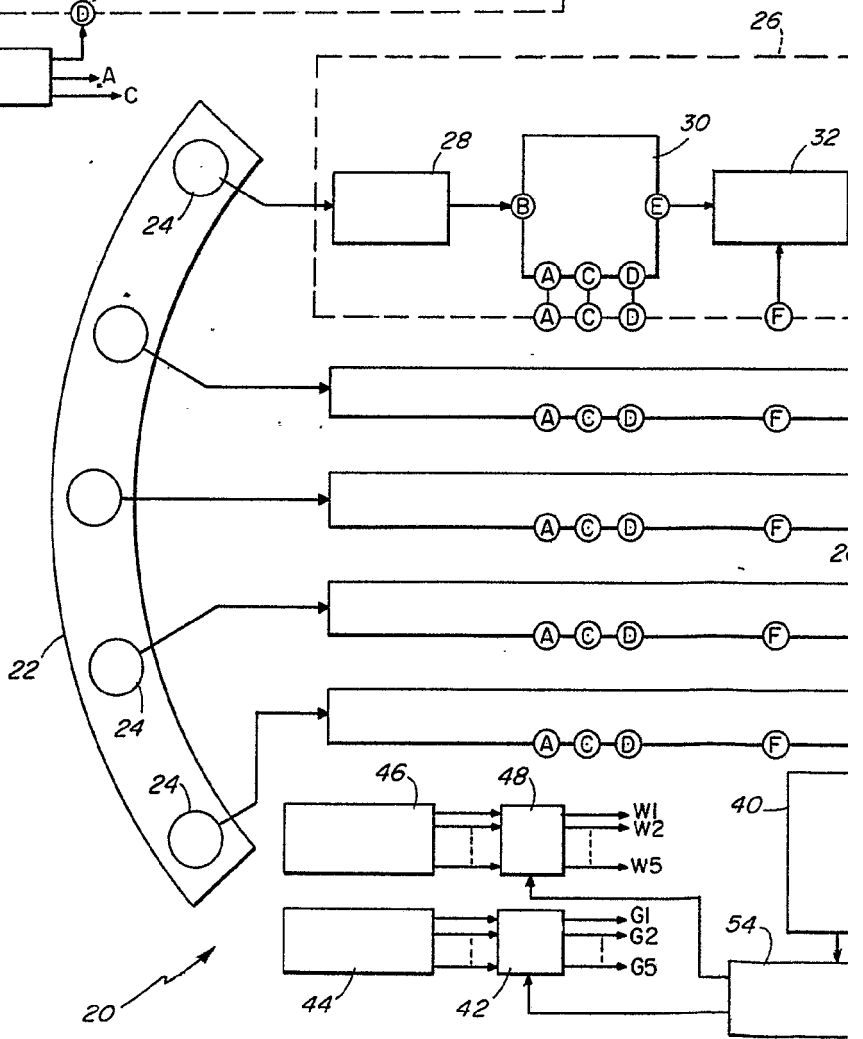


FIG. 2 40

FIG. 1



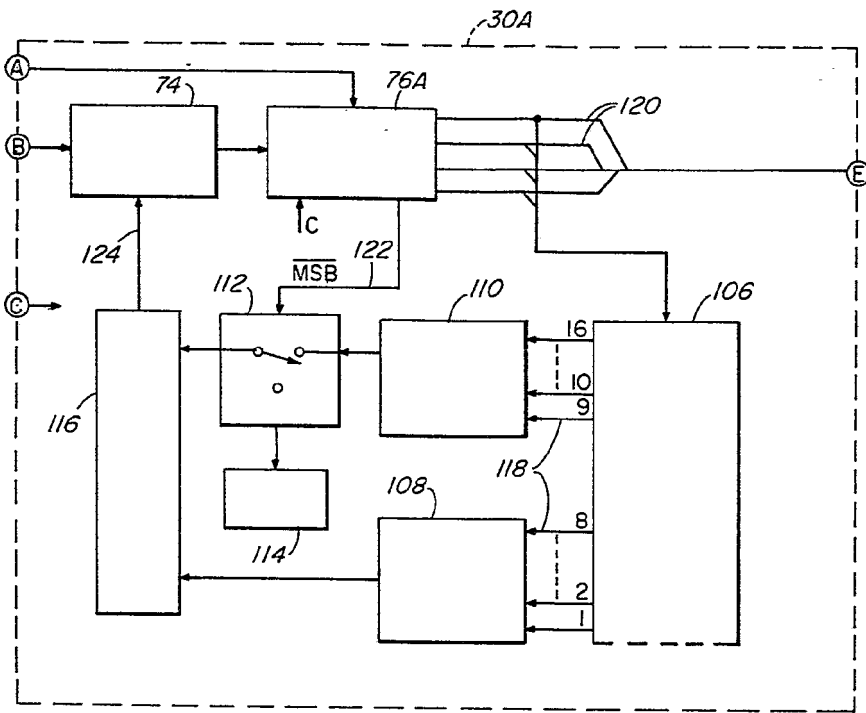
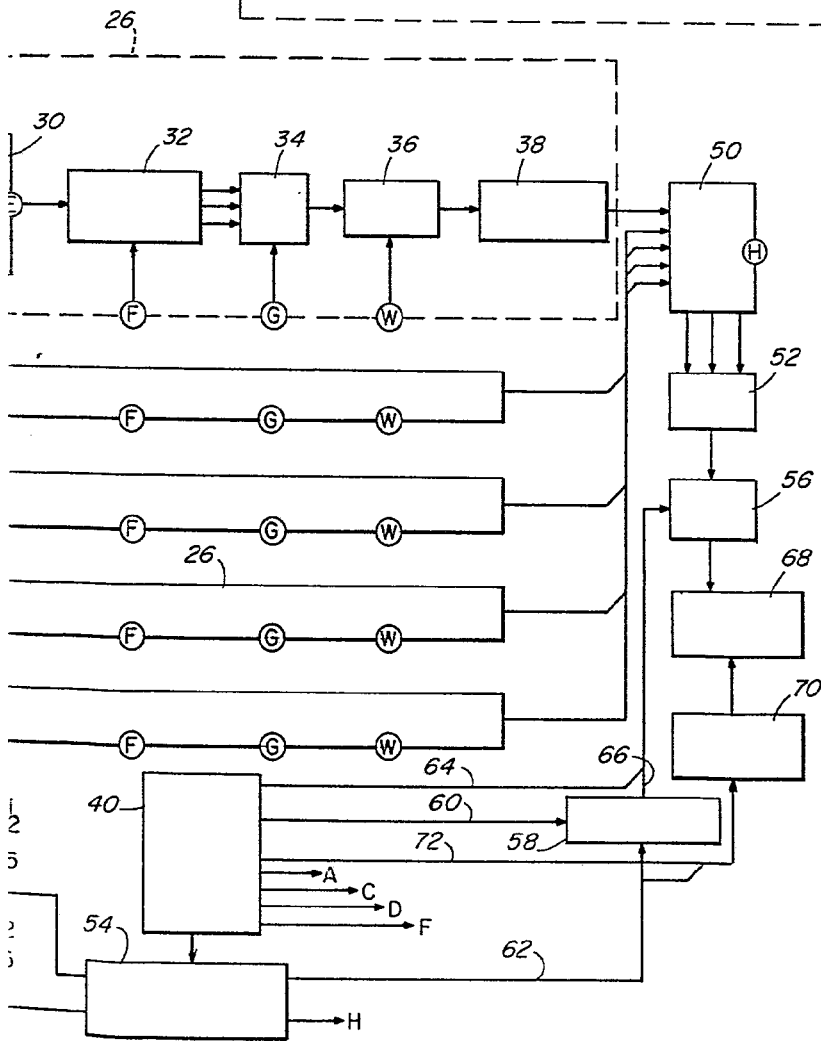


FIG. 3



Alberto de
Per P...