

MINISTERIO DE INDUSTRIA
REGISTRO DE LA PROPIEDAD INDUSTRIAL



10	ES	11	NUMERO	10	A1
		21	447531		
		22	FECHA DE PRESENTACION		
			30-4-76		

PATENTE DE INVENCION

P.- 62.795

H.W. Bleckmann-6

30	PRIORIDADES:	32	FECHA	33	PAIS
	31	NUMERO			
		P 25 19 866.7	3-5-75		Rep.Fed.AL.

47	FECHA DE PUBLICIDAD	61	CLASIFICACION INTERNACIONAL	62	PATENTE DE LA QUE ES DIVISIONARIA
			B60T		

54	TITULO DE LA INVENCION
	"UN DISPOSITIVO MEJORADO PARA LOS SISTEMAS DE CONTROL ANTI-DESGLIZAMIENTO"

71	SOLICITANTE (S)
	ALFRED TEVES, GMBH

	DOMICILIO DEL SOLICITANTE
	Guerickestrasse 7, 6 Frankfurt am Main, República Federal Alemana

72	INVENTOR (ES)
	Hans-Wilhelm Bleckmann

73	TITULAR (ES)

74	REPRESENTANTE
	D. FERNANDO DE ELZABURU MARQUEZ

P.- 62.795

El presente invento se refiere a un dispositivo para los sistemas de control anti-deslizamiento, que convierte la cadencia de un tren de impulsos, que es proporcional a la velocidad de rotación de la rueda de un vehículo, en un número binario para su utilización en un computador digital, para los sistemas de control anti-deslizamiento.

En los sistemas de control anti-deslizamiento existe siempre el problema de convertir la velocidad rotacional de la rueda, que se mide como un tren de impulsos, en una señal que controla la presión de frenado, siendo proporcional la cadencia de dicho tren de impulsos a la velocidad de rotación. Como este método necesita, como norma, un proceso de computación que implica muchas etapas, las inexactitudes que tienen lugar en tales dispositivos utilizando elementos analógicos son a menudo relativamente elevadas, de tal manera que no pueden emplearse de un modo totalmente satisfactorio estos dispositivos analógicos, y menos teniendo en cuenta que los módulos analógicos son relativamente caros. Como consecuencia ya se consideró el uso de computadores digitales en el funcionamiento de los sistemas de control anti-deslizamiento. Por ejemplo se conoce un dispositivo de control anti-deslizamiento por la solicitud alemana de patente nº DT-OS 2.230.540 en donde los impulsos que llegan desde el sensor de la rueda se encuentran en dos intervalos semejantes y sucesivos, y se comparan con otro, de tal manera que la diferencia entre el número de impulsos contado para intervalos sucesivos es indicativo de la aceleración de la rueda. Es evidente de esto que este intervalo debe ser sustancialmente mayor que un período de la cadencia de impulso más lenta de este tren de im-

pulsos. Transcurrirá por tanto un tiempo relativamente largo hasta que esté disponible un valor que indique la aceleración rotacional de la rueda, por lo que no es posible una respuesta rápida y como consecuencia, un exacto control anti-deslizamiento.

5 En la Patente US nº 3.805.089 que se ocupa de un dispositivo como el mencionado anteriormente, cada impulso que llega desde el sensor de la rueda corrige un número binario que es representativo de la velocidad rotacional. Esto se consigue porque siempre que llega un impulso se compara el contenido de un primer registro con un valor predeterminado. La diferencia entre los dos valores se transfiere a un segundo registro que suma esta diferencia a su contenido tomando en cuenta el signo. El contenido del segundo registro se lee en un primer registro a una cadencia constante y elevada, esto es, se suma al valor ya existente en el primer registro. Cuando se comparan el contenido del segundo registro con el valor predeterminado, el segundo registro se repone simultáneamente a cero. Esto resulta en una configuración de realimentación de la diferencia determinada por el comparador a través de dos registros, cuya diferencia es indicativa de la aceleración rotacional de la rueda. Ya que el segundo registro funciona como un integrador, su contenido binario representa la velocidad instantánea de la rueda. Consecuentemente, este dispositivo proporciona en todo momento un número binario representativo de la velocidad rotacional, que se corrige a la llegada de cada nuevo impulso.

15 Sin embargo, este dispositivo conocido tiene la desventaja decisiva de que en el caso de un bloqueo repen-

5 tino de la rueda la cadencia de impulso bajará a ^ecero de tal manera que no aparecerá señal en el comparador para disparar la función de comparación. En este caso, no sería posible determinar la diferencia entre el contenido del primer registro y el valor predeterminado, de tal modo que no podría corregirse el contenido del segundo registro. El segundo registro continuaría enviando al computador conectado una señal indicativa de la velocidad rotacional de la rueda anterior, aunque la rueda se hubiera detenido. En el mismo momento, el contenido del primer registro continuaría aumentando hasta su overflow.

10 El dispositivo de la Patente norteamericana n° 3.805.089 no proporciona, por lo tanto, la velocidad rotacional de la rueda, esto es, el contenido del segundo registro para un control subsecuente de anti-deslizamiento o similar, sino que proporciona el promedio de la diferencia obtenida por el comparador y que representa la deceleración de la rueda, por medio de un tercer registro durante un intervalo predeterminado para su empleo posterior. Así, este dispositivo conocido, no permite el uso de la señal que normalmente indica la velocidad rotacional de la rueda como se deduce del caso descrito anteriormente, que es frecuente en sistemas de control anti-deslizamiento.

15 El objetivo del presente invento es convertir un tren de impulsos que tiene una cadencia proporcional a la velocidad rotacional de la rueda en un número binario, siendo repuesto dicho número binario a cero también cuando la rueda se bloquea repentinamente. En este proceso, el valor de este número binario se corregirá en el momento de un impulso de reloj rápido, como se requiere en los siste

20

25

30

mas de control anti-deslizamiento.

Este objeto se consigue por las características descritas en la reivindicación principal. Las ventajas del dispositivo construido según el invento están en que está disponible en cualquier momento un número binario indicati
vo de la cadencia de impulso y, consecuentemente, de la ve-
locidad rotacional de la rueda, siendo corregido dicho nú-
mero siempre que tenga lugar un impulso de reloj. Ya que un computador conectado funcionará normalmente con un re-
loj y ya que sería conveniente utilizar el mismo reloj, ca
da ciclo de funcionamiento del computador tiene un número binario siempre actualizado a su disposición. En virtud del diseño del invento, se aseguran que no pueden ocurrir eta-
pas de funcionamiento durante las que este número binario no se ajuste al estado real de la rotación de la rueda. Una venta-
ja particular está también en el diseño extremadamente sencillo del dispositivo que incorpora el invento.

Las configuraciones determinadas caracterizadas en las reivindicaciones permiten una mejora del invento, en particular una corrección aun más rápida del número бина
rio generado para proporcionar una estabilización adicio-
nal. Esto permite que se pueda construir a partir de compo-
nentes individuales que son particularmente sencillos, eco
nómicos y no susceptibles de averías.

En la descripción que sigue aparecerán otras venta-
jas del invento, junto con los dibujos que se acompañan, en los cuales:

La fig 1 es un diagrama bloque que muestra una configuración del invento.

La fig 2 es un diagrama bloque que muestra el dis

positivo construido de acuerdo con el invento y que incluye adicionalmente un estabilizador; y

5 La fig 3 es un circuito del dispositivo construido de acuerdo con el invento que incorpora elementos particularmente sencillos.

10 En la fig 1, existe un comparador 1 al que se aplica un tren de impulsos indicado por la flecha 2, originando dicho tren de impulsos en un captador de la velocidad rotacional inductivo no mostrado. El comparador 1 recibe además, a través de la línea 3, un tren de impulsos comparador desde el generador de frecuencia controlable 4. En el estado transitorio del dispositivo del invento, el tren de impulsos comparador corresponde a un tren de impulsos que llega del captador de la velocidad rotacional inductivo.

15 Se aplica un reloj al comparador por el generador de reloj 5, a través de una línea 6. Siempre que tenga lugar un reloj, el comparador 1 realizará una función de comparación entre el tren de impulsos y el tren de impulsos comparador. La diferencia entre estos dos trenes de impulsos pasa entonces a un registro 9 a través de la línea 7 en forma binaria. El registro 9 está preparado de tal manera que siempre añade el número binario que recibe de la línea 7 a su contenido almacenado, considerando también el signo.

20 A través de una línea 8, el reloj se aplica también al registro 9 de tal manera que con cada reloj, el contenido del registro se transfiere a través de la línea 10 al generador de frecuencia controlable, de tal manera que el contenido del registro 9 no cambia ni desaparece. A

través de la línea 11 que se deriva de la línea 10 o que puede acoplarse directamente a una salida del registro 9, dicho número binario que está presente en la línea 2 y es indicativo de la frecuencia del tren de impulsos, pasará a un computador no mostrado. A través de la línea 12, que se conecta al generador de reloj 5, el reloj además, se transfiere al computador.

El número binario acoplado al generador de frecuencia 4 a través de la línea 10 lo disparará para generar un tren de impulsos de comparación cuya frecuencia es proporcional a la frecuencia del número binario y así corresponde a la frecuencia de la velocidad rotacional representada por el número binario. Como ya se ha mencionado, este tren de impulsos de comparación se aplicará, a través de la línea 3, al comparador 1, agregado a la cadencia de impulsos producida por el captador de la velocidad rotacional.

El modo de funcionamiento del dispositivo construido según los principios del presente invento puede resumirse como sigue: Partiendo del caso sencillo en que la velocidad rotacional de la rueda no cambia en algún tiempo, el dispositivo del invento estará en el estado transitorio. En este caso, el captador de la velocidad rotacional proporcionará un tren de impulsos cuya cadencia no cambiará en virtud de la velocidad rotacional constante de la rueda. El contenido del registro 9 alcanzará así un valor que corresponde a esta cadencia de impulsos. El número binario transferido al generador de frecuencia 4 desde el registro 9 siempre que tenga lugar un impulso de reloj, hará que el generador de frecuencia 4 genere un tren de impulsos de comparación cuya cadencia corresponde a la cadencia del

tren de impulsos generado por el captador de la velocidad rotacional. Así, el número de impulsos que llegan a través de las líneas 2 y 3 en el comparador 1 dentro de un reloj, es siempre el mismo. El comparador 1 no determina por lo tanto la diferencia entre el tren de impulsos y el tren de impulsos comparador que llegaría al registro 9 a través de la línea 7. El contenido del registro 9 no cambia, manteniendo su valor original, de tal manera que también el generador de frecuencia 4 continúa generando el tren de impulsos de comparación a la misma cadencia. A través de la línea 11, el computador recibe así siempre el mismo número binario indicativo de la velocidad rotacional de la rueda.

Cuando por cualquier razón tiene lugar un cambio en la velocidad rotacional, la frecuencia de los impulsos generados por el captador de la velocidad rotacional cambiará consecuentemente. El comparador 1 determinará el grado de variación de la velocidad rotacional, ya que la frecuencia de comparación del tren de impulsos de comparación todavía no puede cambiar en este momento. La diferencia establecida por el comparador 1 se aplica al registro 9 a través de la línea 7, corrigiendo en consecuencia su contenido. El contenido del registro corregido 9 que se ajusta al comportamiento rotacional cambiado de la rueda, se aplica entonces al generador de frecuencia a través de la línea 10 y al computador a través de la línea 11 como un nuevo número binario que representa la velocidad rotacional de la rueda. También el generador de frecuencia ajustará así el tren de impulsos de comparación que produce al tren de impulsos producido por el captador de la velocidad rotacional.

Como se deducirá de lo anterior, el número bina-

rio transferido del registro 9 al computador a través de la línea 11, está siempre ajustado a la velocidad rotacional de la rueda real siempre que aparezca un reloj. Si en este proceso la cadencia seleccionada del reloj es mayor que la cadencia generada por el captador de la velocidad rotacio-
5 nal, que es posible sin dificultades, resulta una rapidez inconcebible hasta ahora en la corrección del número binario que representa la velocidad rotacional.

Además, a diferencia de los dispositivos anteriores semejantes, el dispositivo construido de acuerdo con el invento proporciona que el registro 9 no retiene permanentemente un valor erróneo cuando la rueda se bloquea repentinamente sino que la cadencia de impulsos del captador de la velocidad rotacional pasa a cero. También en este ca-
10 so, la diferencia determinada por el comparador mediante el reloj, hará que el contenido del registro se reponga a cero, haciendo también que el número binario representado en la línea 11 sea igual a cero.

En la configuración de la fig. 2, se han asignado número de referencia semejantes a los de la configuración anterior, siendo el mismo el circuito básico de tal manera que estas partes no necesitan ser explicadas de nuevo. La diferencia esencial con la configuración de la fig 1 consiste en que se interpone un multiplicador 13 en la
20 línea 7 entre el comparador 1 y el registro 9, multiplicando la diferencia entre el tren de impulsos y el tren de impulsos de comparación según se determina por el comparador 1, por un factor constante. De esto resulta que la capacidad del registro 9 puede seleccionarse libremente, sencilla-
25 mente, el factor del multiplicador 13 debe ser coordinado
30

con esta capacidad. Así, el número binario que llega al computador a través de la línea 11 puede adaptarse a los requerimientos del computador como a su capacidad de dígito en el dispositivo del invento.

5 Otra diferencia respecto a la fig 1 consiste en que las derivaciones de la línea 7 comienzan en esta línea entre el comparador 1 y el multiplicador 13 y llevan a un sumador 15 a través de un segundo multiplicador. El sumador 15 conecta además con el registro 9 a través de la línea
10 10. Una salida del sumador 15 se acopla a su vez al generador de frecuencia a través de la línea 10'.

Se consigue mediante un segundo multiplicador 14 y el sumador 15 que una diferencia entre el tren de impulsos del captador de la velocidad rotacional y el tren de impulsos comparador determinado por el comparador 1, se aplique
15 que adicionalmente al generador de frecuencia 4, amplificado por el factor del segundo multiplicador 14. Este método hace posible que el generador de frecuencia 4 ajuste el tren de impulsos de comparación al tren de impulsos cambiando
20 del captador de la velocidad rotacional más rápidamente, con el resultado de que se suprime la tendencia a oscilar que está siempre presente en tales circuitos y que el dispositivo del invento alcanza su estado transitorio más rápidamente. Esto tendrá un efecto positivo particularmente
25 si la cadencia del generador del reloj 5 es sustancialmente mayor que la más alta cadencia posible del captador de la velocidad rotacional.

La fig 3 muestra un circuito que incorpora el dispositivo del invento utilizando elementos funcionales particularmente económicos. Tales elementos permiten, en par-
30

5 ticular, que el generador de frecuencia 4 sea formado por un simple sumador y un registro de conversión con impulso de overflow. Debido a la aplicación en serie de las técnicas de computación, todos los sumadores utilizados requie-
10 ren una capacidad de no más de un bit y deben proporcionar la función de portador. La única condición que debe satisfacerse en el diseño del dispositivo del invento está en que la cadencia del reloj debe ser mayor que la cadencia más elevada posible generada por el captador de la velocidad rotacional.

La configuración de la fig 3 proporciona de nuevo un generador de reloj 5 que genera, además, un reloj maestro cuya cadencia es un múltiplo entero de la cadencia del reloj, siendo la relación entre el reloj maestro y la ca-
15 dencia de reloj dependiente de la capacidad de dígito, como explicaremos después. El reloj maestro generado por el generador de reloj 5 se aplica, a través de una línea 8, a un distribuidor 20 que distribuye el reloj maestro entre las líneas a las que se asignan valores entre 0 y X, de tal
20 manera que el primer reloj maestro de un ciclo de computación está presente en la línea de valor 0, y cualquier reloj maestro subsecuente en cualquier línea de valor subsecuente. Cuando se alcanza la línea de valor X, se termina el ciclo de computación y el siguiente reloj maestro se
25 aplicará a la línea de valor 0. La línea de valor 0 predetermina al mismo tiempo el reloj. De esto será evidente que la cadencia de reloj es igual a la cadencia de reloj maestro producida por el generador de reloj 5 dividido por $X+1$. Además, la línea de valor 0 representa en números binarios
30 el dígito 2^0 , esto es, el último bit significativo de todo

el conjunto. En la configuración de la fig 3, el invento proporciona que el bit más significativo, representado por la línea de valor X, contiene el signo. Suponiendo, por ejemplo, que todo el conjunto tiene que tener una capacidad
5 de 10 bits, el número binario habrá de tener un valor entre -512 y +511, proporcionando así un total de 1024 alternativas posibles.

El comparador 1 está diseñado como un elemento de incremento y decremento de tres-pasos que tiene 3 entradas
10 de señal y 2 salidas de señal. Dos entradas de señal son positivas para incremento y la tercera entrada de señal es negativa para decremento. De las salidas de señal, una es positiva y la otra negativa. El comparador 1 puede recibir tres estados de señal, dependiendo de cómo esten representados muchos impulsos de entrada en dicha entrada en el momento de un reloj. En la técnica de computación serie, estos impulsos de entrada se producen por impulsos de corriente o tensión que están definidos como un lógico 1.
15

Antes de continuar con la descripción, debe mencionarse que tal circuito permite la representación en una línea de solo dos estados² bien la presencia en la misma de una corriente o de una tensión, que corresponde entonces a un lógico 1 o a la no presencia de una corriente o tensión, que indica un lógico 0. Por lo tanto, el comparador 1 que
20 se supone que tiene tres estados de conmutación, tiene dos salidas, una positiva y una negativa. Considerando el modo de funcionamiento del comparador y suponiendo que está en el estado "0", esto es, que no hay señal presente en ninguna salida, se conmutará al estado "+1" cuando se aplique
25 el siguiente impulso de entrada secuencial a una entrada
30

positiva, esto es, estará entonces presente una señal en la salida positiva. Cuando se aplique el siguiente impulso de entrada secuencial a la entrada negativa, el comparador 1 volverá al estado "0" de tal manera que ninguna de sus salidas tendrá señal. Si llega otro impulso negativo, el comparador conmutará al estado -1, esto es, estará presente una señal en su salida negativa. Cuando el comparador está en el estado "+1" ó "-1" y llega una señal de entrada que lo haría más positivo o negativo, su salida no cambiará. Además, una entrada de reloj del comparador 1 está acoplada a la línea de valor 0 de tal manera que una una señal de salida del comparador 1 solamente puede cambiarse si llega un reloj que está predeterminado por la línea de valor 0.

La salida positiva del comparador 1 se acopla a una entrada de un sumador serie 27 a través de un circuito puerta 21 diseñado como una puerta AND. Las líneas de valor 2 y 3 conectan con la entrada segunda del circuito puerta 21. Ya que una señal, si existe, está presente en la salida positiva del comparador 1 durante lo que dura un reloj, el circuito puerta 21 transferirá cada señal al sumador 27 solamente con los valores 2 y 3. Por medio de estos valores 2 y 3, el sumador 27 recibe el número binario "+12".

De la misma manera, la salida negativa del comparador 1 está acoplada a la entrada del sumador 27 a través de un circuito puerta 22 que está diseñado como una puerta AND cuya segunda entrada se aplica por la señal invertida de las líneas de valor 2 y 3. Así, el número binario presentado en este caso al sumador 27 representa el valor "-13".

La diferencia entre los valores absolutos de los

números binarios presentados al sumador 27 en los dos canales no tiene importancia, ya que el ciclo de funcionamiento se realiza muy rápidamente, por lo tanto una diferencia entre el valor positivo y el negativo no tiene consecuencia dado que la aparición de un error menor será corregido en el siguiente ciclo secuencial.

De la misma manera, la salida positiva y negativa del comparador 1 se acopla a un sumador 28 a través de los circuitos puerta 23 y 24. El circuito puerta 23 está acoplado a la línea de valor 4, mientras que el circuito puerta 24 se acopla a una línea de valor invertido debido al elemento 26. El circuito puerta 23 aplica así a una entrada del sumador 28 el número binario "+16", mientras que el circuito puerta 24 aplica el número binario "-17". En este caso además, los dos valores absolutos difieren uno del otro en el valor "1" como consecuencia de la conversión de la línea de valor 4.

El sumador 27 forma, junto con un registro de conversión 29, el registro de almacenaje. La entrada del registro de conversión 29 se acopla a la salida del sumador 27. La posición del dígito menos significativo del registro de conversión se conecta a una segunda entrada del sumador 27 a través de la línea de retorno 30. En esta configuración, el sumador 27 tiene una función de portador esto es, si está presente un lógico "1" en ambas entradas, la salida será un lógico "0", y se almacenará un lógico "1" en la posición siguiente, esto es, para la siguiente etapa de computación que se dispara por el reloj maestro. Ya que, como hemos mencionado, el sumador 27 suma las dos entradas cuando tiene lugar un reloj maestro, se acopla directamente

al generador de reloj 5 a través de una línea 6. De la misma manera, el registro de conversión 29 conecta con el generador de reloj 5 a través de la línea 6. Además, el sumador 27 tiene una entrada de reposición para la función portadora que se acopla a la línea de valor X para evitar que el portador se transfiera al siguiente ciclo que produciría un resultado erróneo en este siguiente ciclo. Como se ha mencionado anteriormente la salida del sumador 27 se acopla a la entrada del registro de conversión 29. Simultáneamente, la salida del sumador 27 se acopla también al sumador 28.

El sumador 28 opera de la misma manera con el reloj maestro y se conecta por lo tanto al generador maestro 5 a través de la línea 6. Similar al sumador 27, tiene una función portadora y a este fin se acopla una entrada de reposición a la línea de valor X. La salida del sumador 28 se aplica a un sumador 27' que coopera con el registro de conversión 29' de la misma manera que con el sumador 27.

La salida del sumador 27' acoplada a la entrada del registro de conversión 29' conecta con un elemento 30 que determina el overflow del registro de conversión 29'. El elemento 30 envía un impulso de salida siempre que el registro de conversión exceda su límite de capacidad superior e inferior. Se comprenderá que en este caso, el contenido del registro de conversión 29' cambiará al número binario de su límite de capacidad opuesto.

Además, el sumador 27' está acoplado a la salida a un circuito puerta 31 a través de una línea 32, siendo dicho circuito puerta una puerta AND, acoplada su segunda entrada a una línea de valor X. Ya que, como se ha mencionado anteriormente, el bit más significativo del registro

de conversión define el signo, aparecerá un impulso a la salida del circuito puerta 31 si el contenido del registro de conversión 29' es negativo. La salida del circuito puerta 31 se aplica directamente a un circuito puerta 33 y se invierte por un elemento 34 para ser aplicado a un circuito puerta 35. La segunda entrada de cada circuito puerta 33 y 35, que son sendas puertas AND, recibe el impulso de salida del elemento 30 que indica el overflow del registro de conversión 29'. La salida del circuito puerta 33 se acopla a la entrada negativa del comparador 1, mientras que la salida del circuito puerta 35 se acopla a la entrada positiva del comparador 1. El tren de impulsos producido por el captador de la velocidad rotacional se aplica a la segunda entrada positiva del comparador 1. Antes de esto, este tren de impulsos ha sido convertido en impulsos de cuenta.

Al estudiar el funcionamiento total hagamos primeramente una panorámica del estado transitorio en el que no aparece señal de salida en el comparador 1. En este estado, el registro 29 retendrá un número binario indicativo de la velocidad rotacional de la rueda. Con cada reloj, este número binario será presentado al computador (no mostrado) a través de la línea 11. Además, este número binario se añadirá al contenido del registro 29' con cada reloj. Considerando el caso en que la velocidad rotacional de la rueda es muy pequeña, tendrá lugar un número determinado de impulsos de reloj durante el período, entre la aparición de los impulsos sucesivos del captador de la velocidad rotacional. A pesar del bajo significado del número binario retenido en el registro de conversión 29 a bajas velocidades rotacionales, este número de impulsos de reloj provocará, debido a

las frecuentes operaciones de acumulación en el registro de conversión 29', un overflow del registro de conversión 29' con signo positivo, de tal manera que por medio del elemento 30 y de los circuitos puerta 31 a 35 se aplicará un impulso de comparación a la entrada negativa del sumador 1
5 junto con el siguiente impulso secuencial que llega del captador de la velocidad rotacional. Así, el comparador 1 no está en una posición para determinar una diferencia de tal manera que ninguna de sus salidas proporcionará señal y volverá a comenzar el mismo ciclo.
10

Considerando el caso en el que la rueda gire a una velocidad dos veces superior a la en el caso anterior, solamente tendrán lugar la mitad del número de impulsos anterior entre dos impulsos sucesivos del captador de la velocidad rotacional. Sin embargo, como en este caso el número binario del registro de conversión 29 es dos veces más elevado que antes, la mitad del número de impulsos de reloj provocará un overflow del registro de conversión 29'.
15

En los dos casos mencionados anteriormente, no se ha mencionado intencionadamente el modo en que se ajusta el dispositivo del invento, a fin de hacer más fácil de entender el modo de funcionamiento. Refiriéndonos ahora al caso en que la cadencia de impulsos producidos por el captador de la velocidad rotacional cambia, aparecerá una señal en la salida positiva del comparador 1, si aumenta, y en la salida negativa del comparador 1, si disminuye. Esto proporcionará la corrección del número binario en el registro de conversión 29 a través del circuito puerta 21 ó 22 y el sumador 27. Esta corrección se efectuará en etapas similares que están predeterminadas por los circuitos puerta 21
20
25
30

y 22. Sin embargo, a fin de conseguir un ajuste rápido del número binario cuando el cambio es brusco, el cambio marcado en esta cadencia de impulsos, se aplica un número adicional binario a un registro de conversión 29' a través de los circuitos puerta 23 y 24 y el sumador 28 dentro de un ciclo durante el cual está presente una salida en el comparador 1. Se consigue por este método el que el dispositivo alcance el estado transitorio más rápidamente.

Ha de quedar entendido que la relación de los números binarios en las salidas de los circuitos puerta 21, 22 y 23, 24 se citan como ejemplo refiriéndonos a la fig 3, que no es óptimo para este caso. Es necesario adaptar esta relación a las condiciones de funcionamiento particulares encontradas. Para utilizar en un dispositivo de control anti-deslizamiento, será apropiado acoplar el circuito puerta 21 a la línea de valor 0 y así aplicar al sumador 27 el dígito binario "1". En este caso, la salida negativa del comparador 1 debe acoplarse directamente a la entrada del sumador 27 sin que se interponga el circuito puerta 22, de tal modo que no haya diferencia entre el valor positivo y el negativo. Respecto a los circuitos puerta 23 y 24, será conveniente conectarlos con la línea de valor 7 si la capacidad del registro de conversión es de 10 bits y si la cadencia de reloj es aproximadamente el doble de la cadencia de impulsos más elevada posible del captador de la velocidad rotacional. Sin embargo ha de quedar entendido que estos valores tendrán que ser determinados mediante pruebas de optimización del dispositivo.

Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de

ejemplo y no debe considerarse como limitación de su alcance.

5

REIVINDICACIONES

10

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

15

20

25

30

1ª.- Un dispositivo para los sistemas de control anti-deslizamiento, que convierte la cadencia de un tren de impulsos que es proporcional a la velocidad rotacional de la rueda de un vehículo en un número binario para su empleo en un computador digital en los sistemas de control anti-deslizamiento, caracterizado porque el tren de impulsos se aplica a un comparador (1), porque una salida del comparador se acopla a una entrada de un registro de almacenaje (9', 27 29, 30) que suma acumulativamente su contenido tomando en cuenta el signo, y por que un generador de frecuencia (4; 27', 29') está controlado dependiendo del contenido del registro (9; 27, 29, 30) siendo aplicado el tren de impulsos de comparación producido por dicho generador al comparador (1), siendo adaptado dicho comparador (1) para establecer una diferencia entre las frecuencias de los dos trenes de impulsos en la forma de un número binario, siendo aplicado dicho número binario al registro (9; 27,

29, 30) de tal manera que el contenido de dicho registro (9; 27, 29, 30) representa el número binario correspondiente a la frecuencia, siendo controlados dicho comparador (1) y el registro (9; 27, 29, 30) por un reloj.


5 2ª.- Un dispositivo, según la reivindicación 1, caracterizado porque la cadencia del reloj es mayor que la cadencia de impulsos más elevada a ser convertida en número binario.

10 3ª.- Un dispositivo, según las reivindicaciones 1 y/o 2, caracterizado porque el número binario a la salida del comparador (1) está limitado a un valor máximo, preferiblemente a más y menos "1".

15 4ª.- Un dispositivo, según la reivindicación 1 o cualquiera de las reivindicaciones anteriores, caracterizado porque el generador de frecuencia (4; 27, 29) está diseñado como un segundo registro de capacidad limitada (27', 29') que suma el número binario presente a la salida del registro (9; 27, 29, 30) durante el reloj respectivo y que corresponde a la cadencia de impulsos de su contenido registrado, siendo adaptado el contenido de dicho registro para ser situado a un límite de capacidad opuesta cuando se alcanza su límite de capacidad, por medio del cual, en el mismo momento, puede aplicarse un impulso de comparación al comparador (1).

25 5ª.- Un dispositivo según el punto 1 o cualquiera de las reivindicaciones siguientes, caracterizado porque la salida del comparador (1) se acopla a la entrada del registro (9; 27, 29, 30) a través de un multiplicador de factor constante (13; 21, 22, 25).

30 6ª.- Un dispositivo según la reivindicación 1 o



cualquiera de las reivindicaciones siguientes, caracterizado porque la salida del comparador (1), además de estar acoplada a la entrada del registro (9; 27, 29, 30) conecta con un segundo multiplicador de factor constante (14; 23, 24, 26) y porque la salida del registro (9; 27, 29, 30) y una salida del multiplicador (14; 23, 24, 26) están acopladas a un sumador (15, 28) cuya salida conecta con el segundo registro (27', 29').

7ª.- Un dispositivo según la reivindicación 6, caracterizado porque la salida del registro (27', 29) está acoplada a un detector de signo (31) adaptado para abrir, cuando el número binario presente tiene un signo positivo, un circuito puerta (35) que gobierna una entrada negativa del comparador (1) y, cuando el número presente tiene un signo negativo, un circuito puerta (33) que gobierna una entrada positiva del comparador (1), y porque el impulso de comparación se aplica a ambos circuitos puerta.

8ª.- Un dispositivo según la reivindicación 1 o cualquiera de las reivindicaciones siguientes, caracterizado porque los registros (9; 27, 29, 30; 27', 29') están diseñados como registros de conversión (29, 29') que tienen una capacidad de dígitos \lfloor (bits semejante y sumadores serie (27, 27')) que incluyen la función de portador conectados antes, siendo generado el impulso de comparación por el overflow del segundo registro (27', 29'), y porque existe un reloj maestro para todos los elementos cuya cadencia es un múltiplo de la cadencia de reloj, correspondiendo dicho múltiplo a la capacidad de dígitos de los registros (9; 27, 29, 30; 27', 29'), de tal manera que cada reloj maestro está asignado a un cierto valor, y porque el signo está de-

finido como el valor más significativo.

5 9ª.- Un dispositivo, según la reivindicación 8, caracterizado porque cada reloj maestro de un cierto valor proporciona la apertura de los circuitos puerta (21, 22, 23, 24, 31) al que se asigna este cierto valor, y porque el reloj es un reloj maestro que tiene valor cero.

10 10ª.- Un dispositivo, según la reivindicación 9, caracterizado porque el comparador (1) tiene una salida negativa y una positiva, porque una señal de salida puede cambiarse solamente con el reloj, porque ambas salidas están acopladas al primer registro (27, 29, 30) y al sumador (28) a través de los circuitos puerta (21, 22, 23, 24) que forman los multiplicadores, y porque el factor constante se suministra por los circuitos puerta (21, 22, 23, 24) por
15 medio del reloj maestro que tiene el valor respectivo.

11ª.- "UN DISPOSITIVO MEJORADO PARA LOS SISTEMAS DE CONTROL ANTIDESLIZAMIENTO"

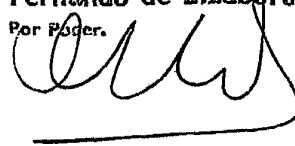
20 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veintidos hojas escritas a máquina por una sola cara.

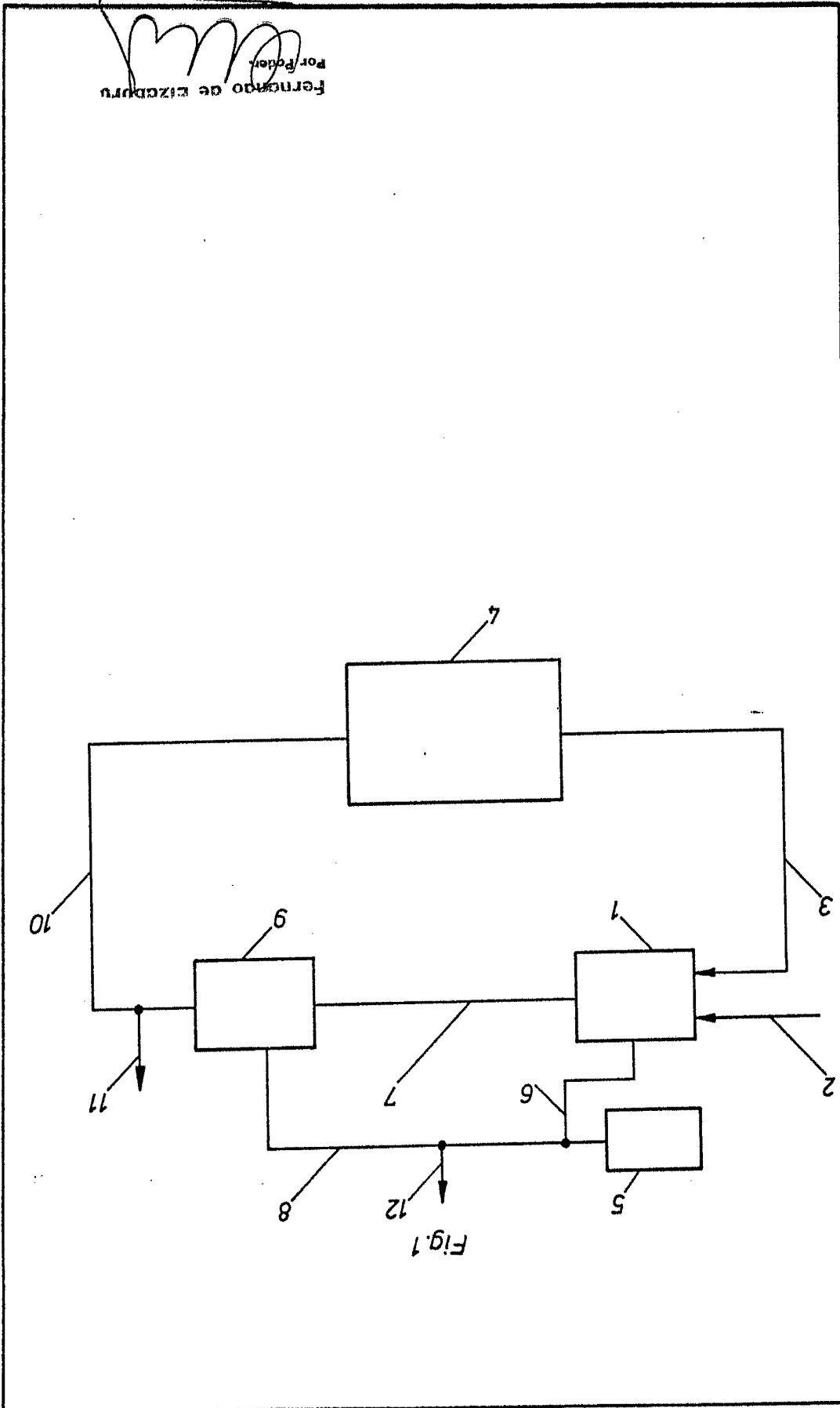
Madrid, 30. ABR. 1976

P.A.

Fernando de Elizaburu
Por Poder.



 E.R.R.



Fernando de Eizaburu
 Por Poder

Fernando de Eizaburu
Por Favor.

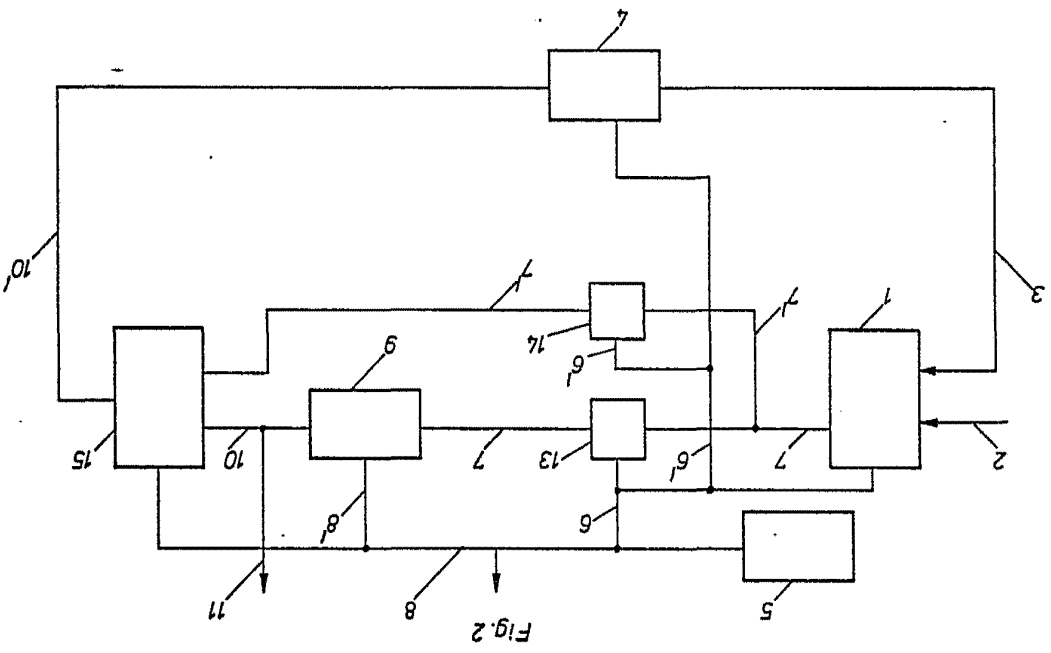
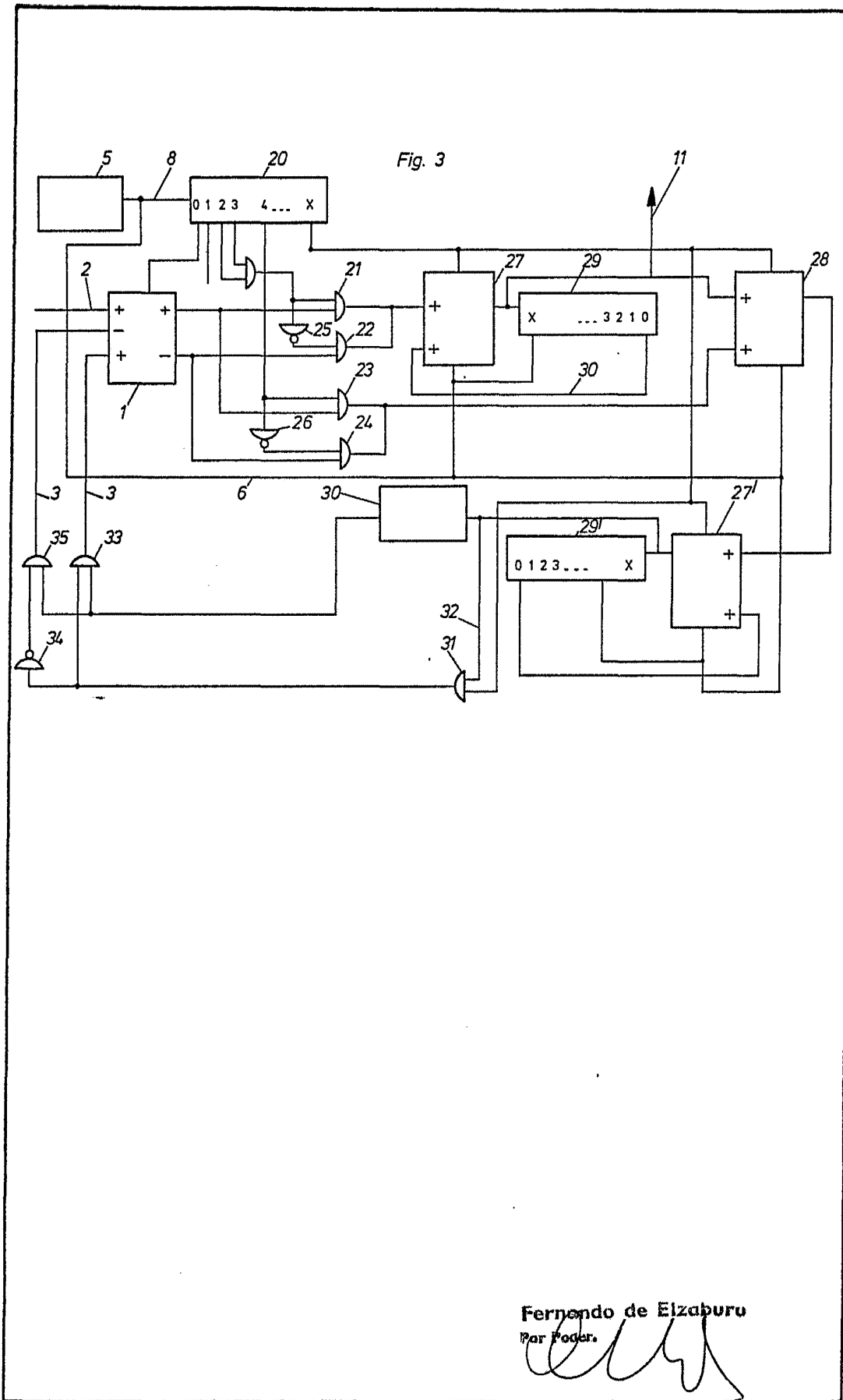


Fig. 2

62 795

II/III

ALFRED BEVES, GMER



Fernando de Elizaburu
Por Poder.