



ESPAÑA

19 ES	11	NUMERO	7503820	15 A1
	21	FECHA DE PRESENTACION		
	22			

PATENTE DE INVENCION

50 PRIORIDADES:	31 NUMERO	32 FECHA	33 PAIS
	7503820	1.Abril.75	Holanda

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	G05B	

54 TITULO DE LA INVENCION
"UN DISPOSITIVO CONTROLADO POR PROGRAMA"

71 SOLICITANTE (S)
STANDARD ELECTRICA, S.A.

DOMICILIO DEL SOLICITANTE
Madrid, calle de Ramirez de Prado, Nº 5.

72 INVENTOR (ES)
Raymond Theodoor Gustaaf, Boute, Ingeniero belga, domicilio: Dendermondsesteenweg 407, 9120 De Zintelbergen, Bélgica.

73 TITULAR (ES)
STANDARD ELECTRICA, S.A.

74 REPRESENTANTE
D. Eugenio Barroso Espinosa de los Monteros.

CONCEDIDA

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE IN-
VENCION EN ESPAÑA POR: " UN DISPOSITIVO CONTROLADO
FOR PROGRAMA", A NOMBRE DE STANDARD ELECTRICA, S.A.
DOMICILIADA EN MADRID, CALLE DE RAMIREZ DE PRADO,
Nº 5.

El presente invento se refiere a un dispositivo controlado por programa que incluye una memoria para almacenar un programa de instrucciones y una unidad de control que incluye un circuito de entrada con varias de ellas para recibir diferentes variables de entrada, un circuito de control adaptado para realizar dicha instrucción en las variables de entrada y proporcionar así un valor para diferentes variables de salida, y un circuito de salida con varias de ellas a través de las cuales se recogen las diferentes variables de salida.

5

10

Tal dispositivo controlado por programa, cuya unidad de control está adaptada para realizar cierto número de operaciones lógicas sobre variables de entrada binarias de acuerdo con las instrucciones del programa y a fin de obtener las correspondientes variables de salida, se conoce generalmente como un controlador programable que implica una sucesión de conjuntos de valores de las variables de entrada que llevan a una sucesión correspondiente de valores de las variables de salida. Los estados binarios de las variables de entrada mencionadas anteriormente corresponden, por ejemplo, a las condiciones de abierto o cerrado de cierto número de conmutadores, mientras que los estados binarios de las variables de salida corresponden, por ejemplo, a la condición de activado o desactivado de los correspondientes dispositivos de salida tales como solenoides, arranques de motores, etc.

En este controlador programable ya conocido, el programa de instrucción comprende generalmente un número de instrucciones que controlan secuencialmente la ejecución de las operaciones AND, OR, INVERT que se necesitan para la evaluación de una expresión Boolean. Ya que cada variable de salida puede ser una función de todas las variables de entrada y salida, el número de instrucciones de programa a ser ejecutadas para obtener una variable de salida depende del número de implicaciones primeras de las variables de entrada y salida y de la forma más sencilla de la expresión Boolean con estas implicaciones. Por ejemplo, una expresión con 5 variables (incluyendo posiblemente alguna o todas las variables de salida) puede necesitar alrededor de seis implicaciones con tres o cuatro literales por implicación

y puede requerir la ejecución de 27 instrucciones de programa o etapas. En tal caso, puede necesitarse más de una instrucción por variable de entrada y esta variable aparece más de una vez en la expresión Boolean, como es el caso normalmente. Además, las instrucciones de programa se realizan independientemente a partir del valor binario de las variables y, en muchos casos, el valor de una variable de salida está ya fijo después de un número de instrucciones menor que el número total de las instrucciones de programa requeridas por variable de salida.

Pueden encontrarse más detalles, acerca de la terminología Boolean procedente en las páginas 61 a 109 del libro "Diseño Lógico de Computadores Digitales", L 1959, por Montgomery Phister, Jr. publicado por John Wiley & Sons, Inc., N. York.

De lo anterior se deduce que en ciertos casos, se realizan un cierto número de etapas de programa superfluas para obtener el valor de una variable de salida.

Un objetivo del presente invento es proporcionar un controlador programable en donde se necesiten menos instrucciones para evaluar las variables de salida.

El presente invento está caracterizado porque dicho programa incluye un conjunto de instrucciones tipo únicas que incluyen cada una la dirección de una variable de entrada a ser leída y porque el circuito de control está adaptado para derivar, del valor de dicha variable de entrada leída, la dirección es la siguiente instrucción de entre, por lo menos, dos instrucciones.

En un sistema binario, este valor será 0 ó 1 y la elección de la siguiente instrucción dependerá

del mismo.

Otra característica del invento está en que dicho programa incluye además un segundo conjunto de instrucciones tipo único cada una de las cuales incluye la dirección de una variable de salida para ser activada, su valor y la dirección de la siguiente instrucción.

De esta manera se evitan etapas de instrucción. En el caso de los casos, cuando todas las variables de entrada han sido examinadas para evaluar una variable de salida, el número de pasos del programa es igual a $n+1$, esto es, el número de variables de entrada n más una instrucción para obtener la variable de salida. Para m variables de salida, el número de pasos por variables de salida es menor que $n+1$. Dependiendo del valor binario de la variable de entrada examinada y de la función de conmutación que enlaza la anterior variable de salida con las n variables de entrada, puede obtenerse una variable de salida a la salida del controlador después de considerablemente menos de n pasos de programa.

Nótese que la configuración del programa mencionada anteriormente, en donde la elección de la instrucción siguiente depende del valor binario de la variable de entrada, se conoce generalmente como un programa de decisión-binaria, descrito por C.Y. Lee en su artículo "Representación de Circuitos de Conmutación por Programas de Decisión Binaria" en las páginas 985 a 999 y publicada en la revista Técnica del Sistema Bell de Julio de 1959.

Sin embargo, el programa de decisión-binaria descrito se utiliza como un medio para representar circuitos de conmutación de hilos conductores para implementar una función de conmutación fija. En la presente

aplicación, el programa de decisión binaria se emplea como el programa operacional real para un dispositivo programable con "hardware" fijo, capaz de implementar diferentes funciones de conmutación modificando solamente el programa.

Una configuración del controlador programable incluye una memoria para almacenar el programa de instrucciones y una unidad de control. Esta unidad de control comprende un circuito de entrada a cuyas entradas se aplican los valores binarios de las variables de entrada, un circuito de salida en cuya salida se recogen los valores binarios de las variables de salida y un muy sencillo multicircuito lógico para procesar las variables de entrada que siguen las instrucciones del programa. Estas instrucciones son del mismo tipo y se denominan de bifurcación ó de salida dependiendo de si examinan una entrada o componen el valor de una variable de salida. En el caso de una instrucción de bifurcación y cuando tiene lugar un impulso de reloj, se direcciona la memoria y se leen las direcciones de las dos siguientes instrucciones posibles. La selección de la dirección de la siguiente instrucción depende del valor binario de la variable de entrada leída. Si la instrucción es una instrucción de salida, el valor binario de la variable de salida leída se aplica a una salida correspondiente del circuito de salida, y la dirección de la siguiente instrucción se suministra a la memoria. De esta manera se manejan todas las variables de entrada y salida. Las últimas instrucciones de salida contienen la dirección de la primera instrucción, de tal manera que el programa comienza de nuevo para obtener eventualmente

un nuevo conjunto de valores de salida cuando se modifican los valores de entrada.

Los objetivos anteriores y otras características del invento aparecerán más detalladas en la descripción que sigue, junto con los dibujos que se acompañan en los cuales:

La Fig. 1 representa esquemáticamente un dispositivo controlado por programa según el presente invento;

La Fig. 2 es una carta de flujo que muestra el funcionamiento del dispositivo representado en la fig. 1.

Refiriéndonos a la fig. 1, el dispositivo controlado por programa, y más concretamente, el controlador programable mostrado esquemáticamente en ella, incluye una memoria PR y una unidad de control CU. La memoria PR es una memoria programable de lectura solamente que tiene una entrada de dirección 1, las salidas de dirección 3, 4 y 5, y una salida de datos 2.

La unidad de control CU incluye un circuito de control con un multicircuito lógico, un circuito de entrada o selector de datos DS que tiene una entrada de dirección al, las entradas L1 a L11 y la salida DSO y un circuito de salida que comprende un decodificador DC y los enclavamientos de salida OL1 y OL2, el último de los cuales tiene las salidas O1 a O4. El selector de datos DS conecta una entrada Ii (i=1 a 11) a su salida DSO cuando la dirección de Ii se aplica a su entrada de dirección al. De esta manera, el estado binario de una variable de entrada Xi (i=1 a 9) se aplica a la entrada correspondiente Ii (i=1 a 9) o el estado binario de una variable de salida Ui (i=1, 3) reali-

mentada desde las salidas O_i ($i=1, 3$) a las entradas I_{10} e I_{11} a través de las líneas de realimentación F_1 y F_3 respectivamente, aparece en la salida del selector de datos DSO. El decodificador DC tiene una entrada de activación E_3 , una entrada de dirección a_2 y las salidas W_1 a W_5 conectadas a las entradas de escritura del enclavamiento OL_1 . Las salidas del decodificador y las entradas del enclavamiento tienen las mismas referencias. Este decodificador DC activa una salida W_i ($i=1, a 5$) cuando la dirección correspondiente se aplica a su entrada de dirección a_2 y cuando la entrada de activación E_3 está activada.

El enclavamiento OL_1 tiene una entrada de datos a_3 conectada al terminal t de la salida de dirección de la memoria 5, una entrada de impulso de reloj cpl y las salidas V_1 a V_5 . El decodificador DC y los enclavamientos de salida OL_1 y OL_2 están conectados en cascada, como se indica. A la llegada de un impulso de reloj aplicado a la entrada de impulso de reloj cpl , el enclavamiento de salida OL_1 aplica el estado binario en ese momento en la entrada de datos a_3 a una salida V_i si se activa una entrada de escritura correspondiente W_i . El enclavamiento de salida OL_2 conecta las salidas V_i ($i=1$ a 4) de OL_1 a las salidas respectivas O_i ($i=1$ a 4) cuando se activa la salida V_5 . Es evidente que el número de entradas y salidas no está necesariamente limitado a 11 y 4, respectivamente. Este número que es, normalmente, una potencia de 2, sería generalmente mayor.

Como ya hemos mencionado, el estado binario de las variables de entrada X_1 a X_9 se aplican a las entradas I_1 a I_9 . Los estados binario anteriores corresponden,

por ejemplo, a las condiciones de abierto o cerrado de ciertos conmutadores. Los estados binarios de las variables de salida U1 a U4, están recogidos en las salidas O1 a O4, respectivamente. Estos estados corresponden, por ejemplo, a las condiciones de activado o desactivado de ciertos solenoides de relés, arranques de motor, etc.

El multicircuito lógico comprende las memorias intermedias B1, B2 y B3 las dos últimas de las cuales tienen las entradas de activación E2 y E1 respectivamente un enclavamiento de dirección AL que tiene una entrada de dirección 6 y una entrada de impulso de reloj cp2, un generador de impulso de reloj CP, una puerta-OR, OR, y un inversor IN. Las memorias intermedias B1, B2 y B3 se utilizan como adaptador entre la memoria PR y los circuitos de entrada y salida y el multicircuito lógico de la unidad de control CU. La memoria intermedia B1 incluye las etapas B/O a BZi para transferir los valores binarios B/O=0 ó 1, y la dirección de una entrada Ii o una salida Oi leída en la memoria PR, respectivamente. Las memorias intermedias de dirección B2 y B3 llevan las direcciones de las instrucciones del programa por los "busses" de dirección que conectan las salidas de las memorias intermedias B2 y B3 a la entrada 6 del enclavamiento de dirección AL, como explicaremos después.

Por otra parte, la salida de la etapa intermedia B/O está conectada a la entrada de activación E3 del decodificador DC, y por otra parte, a una de las entradas de la puerta-OR, OR cuya otra entrada está conectada a la salida DS0 del selector de datos DS. La salida de la puerta-OR, OR está conectada a la entrada de activación E1 de la

5 memoria intermedia B2 a través del inversor IN, por otra parte. La salida de la memoria intermedia Bzi está conectada a las entradas de dirección al y a2 del selector de datos DS y el decodificador DC a través de los "busses" de dirección respectivamente.

10 El programa de instrucción utilizado a fin de computar los valores de las variables de salida mencionadas anteriormente U1 a U4 forman un conjunto de valores variables de entrada Zi que pueden incluir posiblemente cierto número de valores variables de salida de realimentación, es un programa de decisión-binaria de la forma explicada por C.Y. Lee en su artículo mencionado anteriormente. Tal programa de decisión-binaria está constituido por una secuencia de instrucciones del mismo tipo en donde la dirección de cada instrucción siguiente depende del valor

15 binario de una variable leída. Como resultado del anterior examen secuencial de cada variable de entrada, se obtiene el valor binario de cada variable de salida. El método mencionado anteriormente, aparecerá más claro en el ejemplo siguiente, donde nueve variables de entrada X1 a X9 conectadas a las entradas I1 a I9 respectivamente, y donde dos salidas U1 y U3 (de un total de cuatro U1 a U4) se realimentan a las entradas I10 e I11, respectivamente.

20

25 Se supone que las variables de entrada X1 a X9 y las dos de salida U1 a U4 están enlazadas por las expresiones de Boolean.

$$U1 = X1X3 + X1U1$$

$$U2 = X2X4$$

30
$$U3 = X6 (X4X5 + X7X8 + X8X9)$$

$$U_4 = X_4 U_3$$

en donde los valores de las variables de salida U_1 y U_3 se realimentan, ya que intervienen en el resultado de las variables de salida U_1 a U_4 , respectivamente.

5 En la fig. 2, donde se muestra el método utilizado, aparece un árbol de decisión binaria para facilitar su entendimiento. Se examina el valor binario de cada variable de entrada y la siguiente decisión depende del valor binario de la variable examinada. Primeramente se
 10 examina el valor binario de X_1 . Cuando $X_1=0$ $U_1=0$, mientras que cuando $X_1=1$, tiene que examinarse X_3 . Cuando $X_3=0$ tiene que examinarse el valor de U_1 . Cuando $X_3=1$, $U_1=1$, etc. Después de haberse obtenido el valor de la variable de salida U_1 , se examina X_4 de la manera explicada anteriormente. De
 15 esta manera se obtienen todos los valores de la variable de salida al final del ciclo del programa. La variable de salida U_5 es una variable de salida ficticia, cuya necesidad la explicaremos más adelante.

20 El programa correspondiente de instrucción a ser realizado para obtener estas variables de salida se muestra en la TABLA I. Este programa incluye la sucesión lógica de instrucciones de Bifurcación (B) y Salida (O). La instrucción de bifurcación se da en tanto es necesaria para examinar una variable de entrada y obtener un valor
 25 de la variable de salida. Se da una instrucción de salida cuando el valor binario de la variable de salida sigue lógicamente.

30 Cada instrucción de rama B incluye un código de operación B/O=0, la dirección de una entrada y las direcciones de dos instrucciones, una de las cuales es una

TABLA I

	Dirección de instrucción	Instrucción de Bifurcación/Salida. E/O	Variable	Dirección siguiente instrucción cuando la variable es 0.	Dirección siguiente instrucción cuando la variable es 1.	Valor variable de salida
5	A1	B	X1	A2	A3	
	A2	O	U1	-	A6	0
	A3	B	X3	A4	A5	
	A4	B	U1	A2	A5	
10	A5	O	U1	-	A6	1
	A6	B	X4	A7	A8	
	A7	O	U2	-	A9	0
	A8	B	X2	A10	A11	
	A9	O	U4	-	A14	0
	A10	O	U2	-	A12	0
	A11	O	U2	-	A12	1
15	A12	B	U3	A9	A13	
	A13	O	U4	-	A14	1
	A14	B	X6	A15	A16	
	A15	O	U3	-	A22	0
	A16	B	X4	A17	A18	
	A17	B	X8	A15	A19	
	A18	B	X5	A17	A20	
20	A19	B	X7	A21	A20	
	A20	O	U3	-	A22	1
	A21	B	X9	A15	A20	
	A22	O	U5	-	A1	1

25 La instrucción con dirección A1 es una instrucción de bifurcación. B y se examina X1. Si X1=0, tiene que ejecutarse la instrucción con dirección A2. Esta es una instrucción de salida. El valor binario de la variable de salida es 0, como se indica en la quinta columna, y A6 es la dirección de la instrucción siguiente. Si X1=1, tiene que realizarse la instrucción siguiente con dirección A3. Es-

30

ta es una instrucción de bifurcación. Si $X_3=0$ ó 1 la dirección de la instrucción siguiente es A_4 ó A_5 , respectivamente. La instrucción con dirección A_5 es una instrucción de salida, ya que ahora el valor binario 1 de la variable de salida U_1 es conocido, y A_6 es la dirección de la siguiente instrucción. Esto continua hasta que los valores de todas las variables de salida han sido obtenidos y entonces, se repite el ciclo de programa.

De lo anterior se deduce que el número máximo de pasos a ser realizados es igual al número de variables de entrada y de variables de salida. Puede necesitarse posiblemente una instrucción suplementaria con dirección A_{22} , en el caso de que se utilice un segundo enclavamiento de salida OL_2 , como explicaremos después.

El funcionamiento del controlador programable que se muestra en la fig. 1 es como sigue. Se supone que la memoria PR se direcciona con la dirección A_1 . La instrucción correspondiente es una instrucción de bifurcación para la cual $B/O=0$ que comprueba la variable de entrada X_1 .

Después explicaremos como se obtiene la dirección de la memoria A_1 . Las etapas intermedias B/O y BZ_i transfieren el valor binario $B/O=0$ y la dirección de la entrada I_1 .

Si $X_1=0$, la salida del selector de datos DSO será baja, ya que el estado de X_1 aplicado al terminal de entrada I_1 se suministra a la salida DSO como se ha explicado anteriormente. Ya que también $B/O=0$, la salida de la memoria intermedia B_2 se activa, mientras que se desactiva la salida de la memoria intermedia B_3 . Esta memoria intermedia B_2 , que se activa para transferir las direcciones de

instrucción de la cuarta columna (la variable es 0) de la TABLA I, transfiere ahora la dirección A2 que aparece en la entrada del enclavamiento de dirección 6. Cuando aparece un impulso de reloj, y más concretamente, en el borde delantero del mismo, el enclavamiento de dirección AL suministra la dirección A2 a la entrada de la memoria 1. Como consecuencia de ello, se lee la instrucción con dirección A2. Esta instrucción es una instrucción de salida para la cual B/O=1 y que se utiliza para hacer que la variable de salida U1 aparezca en la salida O1. Las etapas intermedias B/O y BZi transfieren el valor binario B/O=1 y la dirección de la variable de salida U1. El estado binario de esta variable de salida (U1=0) que aparece en el terminal t de la salida de dirección de la memoria 5 se aplica a la entrada de datos a3 de los enclavamientos O11. Ya que ahora B/O=1 la memoria intermedia B3 y el decodificador DC se activan. Debido a esto el decodificador DC activa su salida W1 y aparece la dirección A6 en la entrada del enclavamiento de dirección 6, activándose la memoria intermedia B3 para transferir las direcciones de la quinta columna (variable verdad) de la TABLA I. Al tener lugar el siguiente impulso de reloj y con el borde delantero del mismo, el enclavamiento de salida O11 suministra el valor binario 0 en su salida V1 y se direcciona la memoria PR con la dirección A6 de la siguiente instrucción, que es una instrucción de bifurcación que comprueba la variable de entrada X4.

La instrucción con dirección A7 ó A8 se realizará subsecuentemente dependiendo de si X4 tiene el valor binario 0 ó 1, respectivamente.

Si X1=1, la salida del selector de datos

DSO será alta y solamente la memoria intermedia B3 estará
 activada, de tal manera que la dirección A3 aparece en la
 entrada del enclavamiento de dirección 6. Con la llegada
 del primer impulso de reloj la memoria se direcciona con
 5 A3, y un pequeño intervalo de tiempo después, la memoria
 intermedia transfiere la siguiente información.

Memoria intermedia	Información	Comentarios
B/O	0	Instrucción de bifurcación.
Bzi	dirección I3	Examine X3
B2	A4	Depende del valor binario de X3.
B3	A5	

15 El estado de la variable de entrada X3 aparece
 ahora en la salida del selector de datos DSO, y serán eje-
 cutadas las instrucciones con dirección A4 ó A5 dependiendo
 de si X3 tiene el valor binario 0 ó 1, respectivamente. To-
 das las instrucciones del programa se realizan así secuen-
 20 cialmente de la manera descrita anteriormente hasta que los
 valores de todas las variables de salida han sido obtenidos
 en los terminales de salida del enclavamiento de salida OL1.
 Con la última instrucción de salida 22 se activa la salida
 V5 del enclavamiento de salida OL1 y cuando aparece un im-
 25 pulso de reloj que también activa el enclavamiento de di-
 rección A1 para suministrar la dirección A1 a la memoria
 PR, los estados de las variables de salida U1 a U4 se trans-
 fieren a las respectivas salidas O1 a O4 del enclava-
 miento de salida OL2 que, a su vez, ha sido activa-
 30 do por la salida V5 del enclavamiento de salida OL1.

Nótese que la utilización de un segundo enclavamiento de salida OL2 solamente es necesario cuando puedan ocurrir condiciones de velocidad excesiva, esto es, cuando los valores de la variable de salida se computen
5 utilizando otros valores de la variable de salida que ya fueron cambiados durante el mismo ciclo del programa. Esto puede ocurrir, por ejemplo, cuando X9=U1.

Nótese también que es necesario proporcionar cierto número de instrucciones suplementarias que se refieren
10 automáticamente a la instrucción con dirección A1, por ejemplo, en el arranque del controlador, las memorias intermedias B2 y B3 pueden almacenar una dirección que no sea ninguna de las A1 a A22, de tal manera que el controlador no podría iniciar este programa en ausencia de estas instrucciones
15 complementarias.

Aunque el ejemplo anterior ha considerado valores binarios, cuyo valor determina la elección de la
dirección de la instrucción siguiente, ha de quedar entendido que el invento no se limita al empleo de los menciona-
20 dos valores binarios. En el caso de que las variables sean más de dos, por ejemplo, tres, la instrucción incluiría por ejemplo, tres direcciones de instrucción próxima posibles dependiendo la elección de la siguiente instrucción del valor de la variable examinada.

25 Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de ejemplo y no debe considerarse como limitación de su alcance.

El presente invento corresponde a una solici-
30 tud de patente formulada en Holanda el día 1 de Abril de

1975, señalada con el número 75 03820 y se acoge, por lo tanto a los beneficios que otorgan los convenios internacionales vigentes.

-----NOTA-----

5 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de 20 años son los siguientes:

10 1.- Un dispositivo controlado por programa que incluye una memoria para almacenar un programa de instrucciones y una unidad de control que incluye un circuito de entrada con varias de ellas para recibir diferentes variables de entrada, un circuito de control adaptado para realizar dicha instrucción en las variables de entrada y proporcionar así un valor para diversas variables de salida, y un
15 circuito de salida con varias de ellas a través de las cuales pueden recogerse las diversas variables de salida. Caracterizado porque el programa incluye un conjunto de instrucciones tipo único que incluye cada una la dirección de una variable de entrada a ser leída y porque el circuito de control
20 está adaptado para deducir, del valor de la variable de entrada leída, la dirección de la siguiente instrucción de entre, por lo menos, dos instrucciones.

25 2.- Un dispositivo controlado por programa, según el punto 1, caracterizado porque dicho programa incluye además un segundo conjunto de instrucciones tipo único cada una de las cuales incluye la dirección de una variable de salida, su valor y una dirección de la siguiente instrucción.

30 3.- Un dispositivo controlado por programa, según el punto 1, caracterizado porque la elección de la

siguiente instrucción de entre, por lo menos, dos instrucciones, depende del valor binario de la variable de entrada y porque cada instrucción del conjunto incluye la dirección de, por lo menos, una de dichas dos instrucciones.

5 4.- Un dispositivo controlado por programa según el punto 3, caracterizado porque las instrucciones del conjunto incluyen cada una las direcciones de las dos instrucciones.

10 5.- Un dispositivo controlado por programa según los puntos 1 y 2, caracterizado porque las instrucciones del primero y del segundo conjuntos incluyen cada una un código de operación que tiene valores complementarios para los conjuntos primero y segundo, respectivamente.

15 6.- Un dispositivo controlado por programa, según el punto 4, caracterizado porque incluye además un generador de impulsos de reloj porque el circuito de control incluye el multicircuito puerta (OR, IN, AL) que colabora con el circuito de entrada (DS) permitiendo que la siguiente dirección de instrucción se aplique a la entrada
20 de lectura de la memoria (PR) en cada impulso de reloj.

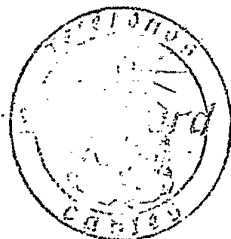
 7.- Un dispositivo controlado por programa según el punto 1, caracterizado porque el circuito de salida incluye un primer (OL1) y un segundo (OL2) enclavamiento de salida acoplado en cascada, siendo dicho primer
25 enclavamiento capaz de suministrar el valor binario de las variables de salida a sus salidas durante el ciclo del programa, y activar el segundo enclavamiento de salida al final de cada ciclo de programa, suministrando dicho enclavamiento de salida todas las variables de salida en su salida.

30 8.- Un dispositivo controlado por programa.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y a los fines especificativos.

5 Esta Memoria consta de diecinueve hojas escritas por una sola cara.

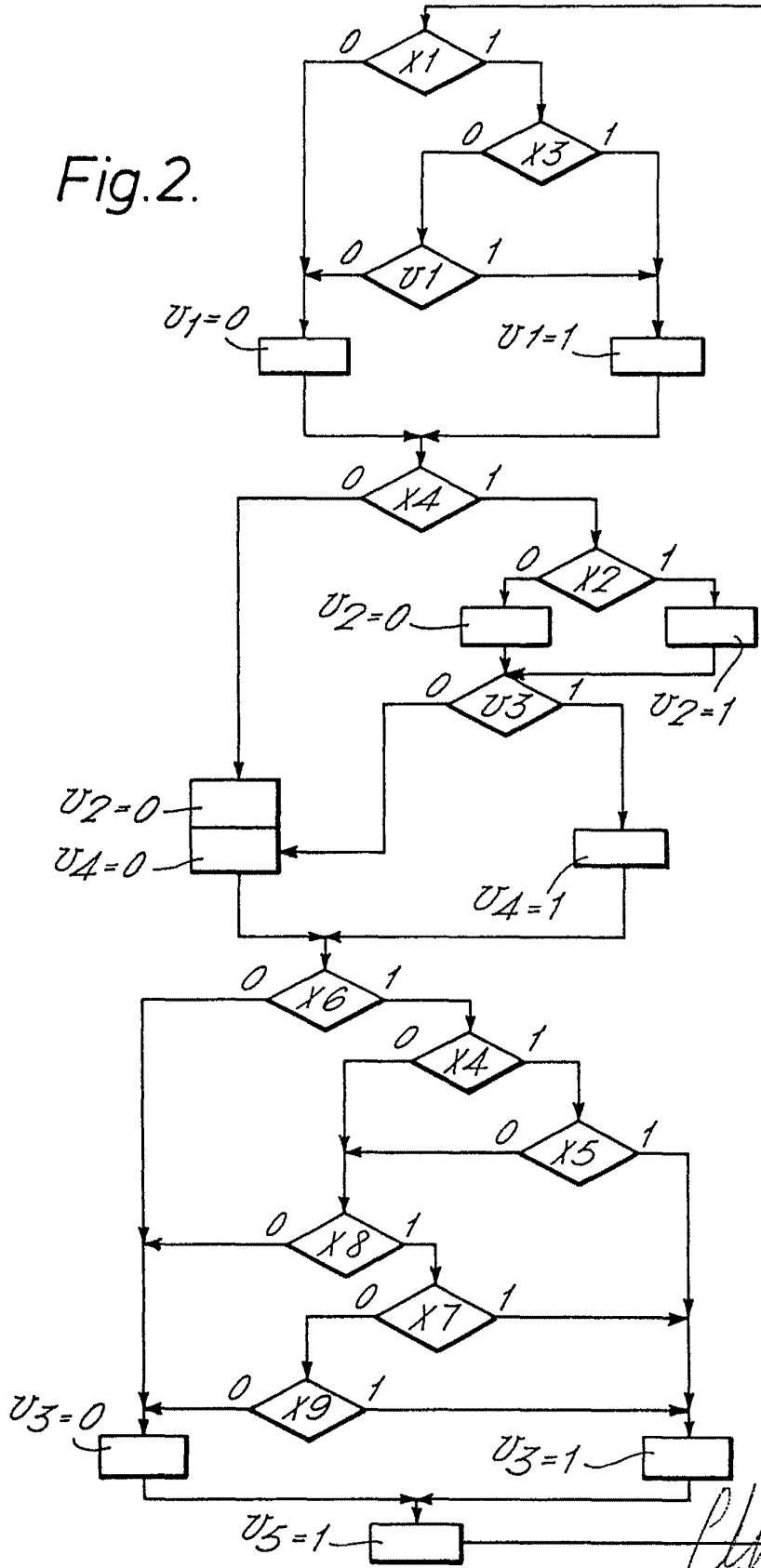
Madrid, 31 MAR. 1976



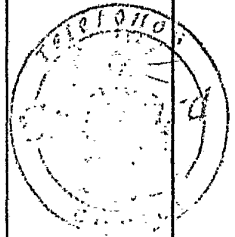
Eugenio Barroso
EUGENIO BARROSO
Secretario General

2/2

Fig. 2.



31 MAR. 1976



Eugenio Barroso
 EUGENIO BARROSO
 Secretario General