



ESPAÑA

ES	11	NUMERO	445097	A1
	21	FECHA DE PRESENTACION		
	22			

P.- 62.255  
Dtp/B.II/60088/IM 3770

PATENTE DE INVENCION

30	PRIORIDADES:	32	FECHA	33	PAIS
	31) NUMERO				
	75/01975-0		21.2.75		Suecia

47	FECHA DE PUBLICIDAD	51	CLASIFICACION INTERNACIONAL	62	PATENTE DE LA QUE ES DIVISIONARIA
			G06F		

64	TITULO DE LA INVENCION
	"UN APARATO PARA LA DISTRIBUCION DE SEÑALES DE IMPULSO DE SIEMPRE MISMO"

71	SOLICITANTE (S)
	TELEFONLITTEBOLAGET L N ERICSSON

	DOMICILIO DEL SOLICITANTE
	126 25 Estocolmo, Suecia

72	INVENTOR(ES)
	Carl-Axel Ingemar Roseen

73	TITULAR (ES)

74	REPRESENTANTE
	D. ALBERTO DE ELZABURU MARQUEZ

5

El presente invento se refiere a un aparato para distribución de señales de impulsos de sincronismo del tipo en que son generadas señales de sincronismo por medio de un contador digital controlado por un oscilador principal.

10

15

En las especificaciones de los circuitos integrados se establece el grado de magnitud de carga a que pueden estar sometidas las salidas del circuito, expresado como número permitido de cargas unitarias. Se especifica adicionalmente cuántas cargas unitarias representa cada uno de los circuitos y de este modo el diseñador estará informado directamente de si será necesaria amplificación de señal cuando haya de ser distribuida una señal a un número mayor de circuitos receptores de señal. Ello será necesario más frecuentemente cuando se distribuyan señales de sincronismo en un sistema digital de mayor volumen de circuitos, siendo una solución común que la fuente de señal de sincronismo esté cargada por un número de amplificadores separadores, excitando cada uno a su vez un número de cargas. Esta solución tiene la desventaja de que los ampli

20

25

5           ficadores individuales provocarán un grado de retardo variable sobre las señales de sincronismo transferidas, hecho que es específicamente apreciable para frecuencias de señal de sincronismo altas. Este retardo variable implica que las señales de sincronismo aparecerán con una diferencia de fase correspondiente en diversas partes del sistema digital.

10           Las señales de sincronismo son generadas normalmente por un contador digital, controlado por un oscilador principal. Las señales de sincronismo pueden derivarse de los pasos de contador individuales pero más frecuentemente el contador está seguido por un descodificador con salidas correspondientes a posiciones de cómputo definidas. Una posible disposición para obtener un gran número de salidas de señal de sincronismo en paralelo sin introducir retardos adicionales superiores a aquéllos que son producidos en el contador y el descodificador sería conectar varios contadores en paralelo, cada uno con su propio descodificador, donde todos los contadores están controlados por el oscilador principal. Con el fin de hacer tal disposición útil en la práctica, sin embargo, se requieren medios especiales para sincronizar los contadores entre sí con el fin de que los ciclos de cómputo se correspondan. La sincronización puede obtenerse, por ejemplo, por medio de una disposición basada en la Patente Rusa 298077 que incluye un

15

20

25

circuito de decisión mayoritaria en combinación con cada uno de los contadores y circuitos para generar impulsos de activación para los contadores cada vez que la mayoría de los contadores han cambiado el valor de sus dígitos en el paso de contador más significativo, es decir dos veces en cada ciclo de cómputo. Esta solución lleva consiguientemente a una cantidad bastante grande de componentes en conexión con cada uno de los contadores lo cual reduce la fiabilidad y solamente conduce a obtener igualdad entre las posiciones de contador más significativas. Sin embargo, en la mayoría de los casos es deseable obtener señales de sincronismo en varias ocasiones durante el ciclo de cómputo y por tanto todas las posiciones de contador son igualmente esenciales. De acuerdo con el invento el problema se resuelve por cuanto se hace que el oscilador principal controle un contador principal, cuyas salidas proporcionan estados de control para un número de contadores subordinados que son incrementados por impulsos de activación que son sincrónicos con el oscilador principal y que son suministrados a los contadores subordinados en paralelo, derivándose entonces las señales de impulsos de sincronismo de las salidas de los contadores subordinados.

Se describirá el invento a continuación por medio de una realización, haciéndose referencia al dibujo adjunto.

De acuerdo con la realización, el aparato representado en el dibujo incluye un contador principal que consiste en dos circuitos FF1, FF2 de báscula biestable del tipo T, que están controlados por un oscilador KL principal. La característica de un circuito de báscula biestable del tipo T es que el cambio desde el estado existente al otro estado, por ejemplo del estado 1 al estado 0, tiene lugar cada vez que es recibido un impulso sobre la entrada T. El mismo oscilador principal suministra también impulsos de activación para un número de contadores subordinados, tres de los cuales están representados en el dibujo. De acuerdo con el ejemplo en la parte más alta del dibujo, cada uno de estos contadores comprende dos circuitos FF3, FF4 y FF5, FF6, de báscula biestable del tipo JK, respectivamente, que reciben estados de control de las salidas del contador principal, como se describirá posteriormente. Un circuito de báscula biestable del tipo JK es activado por medio de un impulso de disparo aplicado sobre la entrada G al estado binario indicado por la activación de cualquiera de las entradas J o K. De acuerdo con la realización, el aparato incluye también descodificadores AK1, AK2, conectados a cada uno de los contadores subordinados, de cuyas salidas son suministradas señales de impulsos de sincronismo en posiciones de cómputo definidas. En la parte baja del dibujo está también representado un contador subordinado

de un diseño alternativo, a saber en la forma de un contador de anillo. Está formado por cuatro circuitos FF7-FF10 de báscula biestable del tipo D que reciben estados de control de un descodificador AK3 conectado al contador principal. La característica de un circuito biestable del tipo D es que es conmutado por impulsos de disparo aplicados sobre una entrada G a un estado definido por el estado binario presente sobre la entrada D.

Los dos circuitos FF1, FF2 de báscula biestable forman un contador cíclico de módulo 4 que es incrementado en sincronismo con los impulsos de control aplicados sobre el circuito KP procedentes del oscilador KL principal. De este modo, las salidas U10, U11 cambian de estado para cada impulso de control y las salidas U20, U21 para cada segundo impulso de control. Sin embargo, el cambio de estado correspondiente a las últimas salidas está algo retardado debido al retardo de conmutación del circuito FF1 de báscula biestable. Los estados binarios presentes sobre las salidas U10, U11 están alimentados a las entradas J, K de los circuitos FF3, FF5, etc, de báscula biestable, mientras que los estados presentes sobre U20, U21 son alimentados a las entradas J, K de los circuitos FF4, FF6, etc, de báscula biestable. Simultáneamente con la aparición de un impulso de sincronismo sobre el circuito KP, estos estados serán así transferidos a los circuitos de báscula biestable

del tipo JK y esta transferencia será iniciada simultáneamente para todos los contadores subordinados. De acuerdo con la realización, se utiliza también el mismo impulso de sincronismo para incrementar el contador principal y de este modo el último será activado en el mismo instante a la siguiente posición de cómputo y suministrará estados de control para el siguiente cambio de estado de los contadores subordinados. De acuerdo con lo anterior, el cambio de estado de los contadores subordinados se inicia simultáneamente, pero debido a diferencias en los componentes, el cambio de estado tendrá lugar con un retardo diferente en cada contador. La diferencia de tiempo para el cambio de estado de dos salidas de contador subordinado correspondientes, por ejemplo U30 y U50, depende por esta disposición, sin embargo, solamente de la distribución de datos de componentes concerniente a un único paso lógico. Por supuesto, se producirán diferencias de tiempo adicionales si, como ha sido indicado en el dibujo, los contadores subordinados están seguidos por descodificadores AK1, AK2, etc, individuales que suministran señales de sincronismo sobre sus salidas KS1, KS2, etc, en posiciones de cómputo definidas.

Dentro del alcance del invento el aparato descrito anteriormente puede ser modificado de diversos modos. Los contadores, por ejemplo, pueden estar realizados en la

forma de los llamados contadores de Moebius, los cuales para factores de división superiores a cuatro, necesitan obviamente más pasos que los contadores binarios y requieren supervisión, pero por el contrario, tienen otras ventajas.

5 Una ventaja es que los descodificadores de los contadores Moebius requieren menos componentes para factores de división superiores a cuatro. Otra ventaja es que puede permitirse una frecuencia de oscilador más alta, puesto que todos los pasos contadores están sincronizados y de este modo no se origina retardo entre los cambios de estado de los pasos de contador individuales. Como modificación adicional, el contador principal y los contadores subordinados pueden adoptar diferentes formas. Insertando un descodificador AK3 directamente después del contador principal,

10 como se representa en el dibujo, los contadores subordinados pueden tener así la forma de contadores de anillo, por ejemplo FF7 -FF10, cuya ventaja es que las señales de sincronismo descodificadas pueden ser tomadas directamente de las salidas de contador subordinado, por ejemplo KS3 y la

15 distribución de fase de las señales se reducirá a un mínimo. Sin embargo, con esta disposición la frecuencia de funcionamiento del oscilador principal no puede escogerse tan alta como en el caso de la primera disposición descrita, debido a la distribución de fase de los estados de control

20 del contador subordinado, originada por el descodificador.

25

## REIVINDICACIONES

---

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

15

20

25

1ª.- Un aparato para la distribución de señales de impulso de sincronismo del tipo en que son generadas señales de sincronismo por medio de un contador digital controlado por un oscilador principal, caracterizado porque con el fin de obtener una distribución baja de las posiciones de fase de la señal de sincronismo, cuando las señales de sincronismo son suministradas a un gran número de receptores, dicho aparato incluye un contador FF1, FF2 principal que está controlado por dicho oscilador KL principal y un número de contadores FF3, FF4; FF5, FF6 subordinados que son incrementados por impulsos de activación que son comunes a todos los contadores subordinados y que están en sincronismo con el oscilador principal, de acuerdo con estados de activación correspondientes a las posiciones de cómputo de dicho contador principal, derivándose dichas señales de sincronismo de los contadores subordinados.

2ª.- Un aparato de acuerdo con la reivindicación 1ª, comprendiendo cada uno de dichos contadores subordinados tantos pasos de contador como dicho contador principal, derivándose dichos estados de activación directamente de las salidas de paso de contador principal individuales y siendo alimentados a las entradas de control de los correspondientes pasos de contador subordinado.

3ª.- Un aparato de acuerdo con la reivindicación 2ª, estando derivadas dichas señales de sincronismo de dichos contadores subordinados por intermedio de descodificadores AK1, AK2.

4ª.- Un aparato de acuerdo con la reivindicación 1ª, caracterizado porque al menos uno de dichos contadores FF7-FF10 subordinados está realizado en la forma de un contador de anillo, derivándose cada uno de dichos estados de activación para estos contadores subordinados de dicho contador principal a través de descodificadores AK3 y siendo suministrados a un paso en el respectivo contador subordinado que corresponde a cada una de las posiciones de contador descodificadas, y porque los restantes contadores FF3, FF4; FF5, FF6 subordinados tienen tantos pasos de contador como el contador principal, derivándose los estados de activación para dichos contadores subordinados restantes directamente de las salidas de paso de contador principal individuales y siendo alimentados a las entradas de control

de los correspondientes pasos de contador subordinado.

5 5ª.- Un aparato de acuerdo con la reivindicación 4ª, estando derivadas dichas señales de sincronismo de dichos contadores subordinados restantes por intermedio de descodificadores AK1, AK2.

6ª.- Un aparato para la distribución de señales de impulso de sincronismo.

10 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de once hojas escritas a máquina por una sola cara.

Madrid,

12 FEB. 1976

P.A.

Alberto de Alarcón  
Por Poderes

