

MINISTERIO DE INDUSTRIA  
REGISTRO DE PROPIEDAD INDUSTRIAL



(11) ES	(12) NÚMERO DE PATENTE 444.366	(13) A1
(14)	(15) FECHA DE PRESENTACION 16-1-76	

## PATENTE DE INVENCION

(16) PRIORIDADES		
(17) NÚMERO 541.415	(18) FECHA 16 Enero de 1.975	(19) PAIS Estados Unidos
(20) FECHA DE PUBLICIDAD	(21) CLASIFICACION INTERNACIONAL H01R 33/76. —	(22) PATENTE DE LA QUE ES DIVISIONARIA
(23) TITULO DE LA INVENCION PERFECCIONAMIENTOS EN APARATOS PARA EQUILIBRAR CUADRIPOLOS DIFERENCIALES.		
(24) SOLICITANTE (ES) WESTERN ELECTRIC COMPANY INCORPORATED		
(25) DOMICILIO DEL SOLICITANTE residente en 195 Broadway, New York 10007, EE.UU. de A.		
(26) INVENTOR (ES) RICHARD LARRY UREILEY		
(27) ABOGADO (ES)		
(28) REPRESENTANTE GOMEZ-ACEBO		

Este invento se refiere a aparatos para equilibrar cuádrupolos diferenciales destinados a acoplarse a un cable bidireccional en un primer polo previamente elegido de los accesos de la señal.

5                   En muchas aplicaciones de transmisiones donde la comunicación bidireccional se efectúa por cable las señales que recorren las dos direcciones se tienen que separar periódicamente de forma que se puedan amplificar. La separación de las señales se realiza generalmente en un cuádrupolo biconjugado, conocido como cuádrupolo diferencial (y que en adelante así se  
10                   llamará), para conectar el cable bidireccional a un polo o acceso previamente elegido del cuádrupolo y conectando una red equilibradora apropiada a otro polo previamente elegido del cuádrupolo diferencial. Las señales separadas aparecen en los  
15                   dos polos restantes del cuádrupolo diferencial al que se conectan las líneas unidireccionales.

                  Para conseguir equilibrio del cuádrupolo diferencial y, por lo tanto, una separación apropiada de las señales, se sabe que la impedancia de la red equilibradora debe  
20                   coincidir con la impedancia del cable bidireccional. Un desequilibrio de impedancia entre el cable bidireccional y la red equilibradora puede dar por resultados reflejos de la señal que, a su vez, pueden dar por resultado un comportamiento inaceptable por pérdida por reflexión o atenuación de equilibrio, inestabilidad de los amplificadores en los circuitos telefónicos, o ecos que resultan subjetivamente molesto al usuario  
25                   del teléfono.

                  Como las instalaciones actuales de transmisión telefónica tienen una amplia gama de impedancias, frecuentemente ha sido necesario construir redes equilibradoras de pre-  
30

cisión que pudieran ajustarse manualmente para hacer coincidir la impedancia de línea de una pluralidad de instalaciones, o fabricar un gran número de redes equilibradoras diferentes. En ambos casos, las redes equilibradoras de la tecnología anterior han sido frecuentemente complejas y de tamaño bastante grande.

Los problemas anteriores, o sea, el de controlar una red equilibradora asociada con una red diferencial para equilibrar automáticamente la red diferencial a cualquier cable dentro de una amplia gama de cables telefónicos disponibles, y hacer coincidir automáticamente la impedancia de una red diferencial con un cable de transmisión ajustando la red equilibradora de la red diferencial en respuesta a las condiciones de la señal del cuadripolo diferencial se resuelven según el invento con un aparato que se caracteriza porque una red equilibradora que tiene un polo o acceso de entrada acoplado a un segundo polo previamente elegido de dichos accesos de la señal de la red diferencial y está destinado a mostrar en el acceso de entrada una impedancia variable previamente elegido sensible a las señales de control de impedancia, y un circuito detector sensible a las señales de salida del primer acceso y del segundo acceso para desarrollar las señales de control de impedancia.

En el dibujo:

La figura 1 ilustra el diagrama general de conjuntos de un sistema de red diferencial o cuadripolo automático que incorpora los principios de este invento.

La figura 2 representa un circuito básico de síntesis de impedancia útil en la puesta en práctica de la red equilibradora 110 del circuito de la figura 1.

La figura 3 representa una modalidad de etapa de relación de transferencia de voltaje 18 de la red equilibradora diferencial 110 de la figura 1; y

La figura 4 representa un diagrama de conjuntos de una modalidad de circuito detector 120 de la figura 1.

Un sistema de cuadripolo diferencial típico lleva un cable birireccional conectado a un primer acceso de señal del cuadripolo y una red equilibradora conectada a un segundo acceso de señal del cuadripolo, según este invento, se consigue equilibrio automático de la red midiendo la magnitud y fase de la señal en un primer y segundo polos o accesos en respuesta a una señal de prueba alimentada a un tercer polo o acceso del cuadripolo diferencial, y desarrollando dos señales de control para aceptar a los parámetros de impedancia de la red equilibradora. Una, que es una señal de control de ganancia, representa la diferencia en magnitud entre las dos señales medidas, y la otra, que es una señal de control de frecuencia, representa la diferencia en fase entre las dos señales medidas. De un modo más específico, para aplicaciones de instalaciones de cables sin carga, la red de impedancia equilibradora se pone en práctica convenientemente con un circuito que tiene una función de impedancia que se caracteriza por tener un multiplicador de impulsos ajustables, un polo real ajustable en el campo de la frecuencia, un polo real fijo en el campo de la frecuencia, y dos ceros reales fijos en el campo de la frecuencia. Según el invento, la señal de control de ganancia desarrollada ajusta el multiplicador de impulsos y la señal de control de frecuencia controla el polo ajustable. Para aplicaciones en instalaciones de cables telefónicos con carga, la red de impedancia equilibradora se pone conveniente-

mente en práctica con un circuito que muestra una función de impedancia que se caracteriza por un multiplicador de impulsos, un cero real ajustable en el dominio de la frecuencia, un par de ceros conjugados complejos fijos en el dominio de la frecuencia, un par de polos conjugados fijos en el dominio de la frecuencia, y un polo real fijo en el dominio de la frecuencia. Según este invento, la señal de control de ganancia desarrolla ajusta el multiplicador de impulsos y la señal de control de frecuencia controla el cero ajustable.

Quando se consigue un equilibrio apropiado del cuadripolo diferencial las señales de control de la ganancia y de control de la frecuencia se almacenan en un circuito de muestreo y retención, se desconecta la señal de prueba, y el sistema queda dispuesto para funcionar.

La figura 1 ilustra el diagrama de conjuntos general de un sistema de cuadripolo diferencial automático que incorpora éste invento. En la figura 1, el polo ó acceso A de un cuadripolo diferencial telefónico 100 se conecta a una línea de transmisión bidireccional 210, el polo o acceso C del cuadripolo diferencial 100 se conecta a una red equilibradora diferencial 110, y los polos o accesos B y D del cuadripolo diferencial 100 se conecta a dos líneas de transmisión unidireccional LTU. Además, en la figura 1, un circuito detector 120 se conecta a los accesos a polos A y C del cuadriplo diferencial 100 por las líneas 211 y 212, respectivamente. El circuito detector 120 desarrolla dos señales de control SC, y alimenta las señales de control SC a la red equilibradora 110 para afectar a los valores de los parametros de impedancia de la red equilibradora. La red, equilibradora diferencial 110 presenta una impedancia particular al polo o acceso C del cuadri-

5 polo diferencial 100. Cuando esta impedancia igual a la impedancia característica del cable bidireccional, una señal alimentada a una u otras de las líneas unidireccionales (polos o accesos B o D del cuadripolo diferencia 100) desarrolla señales en los polos accesos A y C del cuadripolo diferencial 100 que son de igual magnitud y fase.

10 El equilibrio del cuadripolo diferencial se consigue alimentando una señal de prueba en una de las líneas unidireccionales, midiendo la magnitud y fase de las señales en los accesos o polos A y C y modificando los parámetros de impedancia de la red 110 para igualar las señales medidas. Verdaderamente, se ha podido averiguar que la elección particular de las mediciones de magnitud y fase ofrece un medio eficaz, convergente y estable para conseguir coincidencia de impedancia por control de los parámetros de impedancia de la red equi-  
15 libradora 110.

20 Cuando se consigue un equilibrio apropiado del cuadripolo diferencial, las señales de control de ganancia y de control de frecuencia se almacenan en un circuito de muestreo y retención con lo que se continuarán alimentando señales de control apropiadas al red equilibradora 110, la señal de prueba se desconecta, y prosigue la comunicación normal.

25 Según los principios de éste invento, la red equilibradora 110 presenta una impedancia particular controlable al polo o acceso C del cuadripolo diferencial 100. Esta impedancia, que es compleja, se puede aproximar en general por una expresión que tiene un número definido de polos y ceros en el dominio de la frecuencia, y se puede sintetizar por una variedad de técnicas. La figura 2 representa un circuito básico que  
30 emplea una técnica de síntesis para realizar una impedancia

estable arbitraria. En la figura 2, el terminal de entrada de un amplificador operacional 30, que sirve como amplificador compensador, se conecta a un terminal de entrada del circuito 11. El terminal de salida del amplificador 30 se conecta a un primer terminal de entrada de un amplificador operacional 17 y se conecta también a un terminal de entrada 26 de una etapa de relación de transferencia de voltaje 18. Un terminal de salida 27 de la etapa de relación de transferencia de voltaje 18 se conecta a un segundo terminal de entrada del amplificador operacional 17, y el terminal de salida del amplificador operacional 17 se conecta al terminal de entrada del amplificador compensador 30 por un resistor de realimentación  $R_{2g}$ . Los terminales comunes 16, 28 y 23 del amplificador compensador 30, la etapa de relación de transferencia de voltaje 18 y el amplificador operacional 17, respectivamente, se conectan cada uno a un terminal común 12 de la red equilibradora diferencial 110. La etapa de relación de transferencia de voltaje 18 se conecta también a tres terminales de control de los parámetros 13, 14 y 15. La función de los terminales de control de los parámetros y su interconexión detallada en la etapa 18 y en el circuito de la figura 1, se describirán mas adelante.

El amplificador 30 puede ser de la variedad inversora o sin inversión. Si el amplificador 30 es una etapa compensadora sin inversión, la etapa de relación de voltaje de transferencia 18 se conecta entre el terminal de salida del amplificador 30 y el terminal inversor del amplificador 17. Por el contrario, si el amplificador 30 es una etapa inversora, la etapa de relación de transferencia de voltaje 18 se conecta entre el terminal de salida del amplificador 30 y el terminal de entrada no inversor del amplificador 17.

Cualquiera que sea el tipo de amplificador compensador 30 que se emplee se puede demostrar que, cuando un voltaje  $e_{in}$  se alimenta al terminal de entrada del amplificador compensador 30, el voltaje de salida del amplificador operacional 17 es  $(1 - T(s)) e_{in}$ , donde  $T(s)$  es la relación de transferencia del voltaje de la etapa 18. Suponiendo que la impedancia de entrada del amplificador 30 sea muy grande si se compara con el valor de resistencia de  $R_{29}$ , (una suposición que es válida en general cuando hay por medio amplificadores operacionales) se puede demostrar que la corriente de entrada  $i_{in}$  fluye esencialmente tan solo a través del resistor  $R_{29}$  y se puede expresar como

$$i_{in} = e_{in} T(s)/R_{29} \quad (1)$$

Por lo anterior, se podrá ver que la impedancia de entrada del circuito entre el terminal de entrada 11 y el terminal común 12 es

$$Z(s) = e_{in}/i_{in} = R_{29}/T(s) \quad (2)$$

Existe una gran variedad de técnicas de circuito para sintetizar configuraciones de circuito pasivas y activas que tienen funciones de transferencia precisas de polo-cero en el plano de la izquierda del campo de la frecuencia. Por consiguiente, la etapa 18 se puede sintetizar para producir virtualmente cualquier  $T(s)$  estable con el resultado de que la organización de circuito de la figura 2 permite la realización precisa de virtualmente cualquier función de impedancia estable. De éste modo, en esencia, la configuración de circuito de la figura 2 reduce la difícil tarea de conseguir impedancia de entrada a la tarea más fácil de sintetizar un circuito (etapa 18) que tiene una relación de transferencia del voltaje predefinido cuyos lugares de cero y de polo corresponden a los

lugares de polos y de cero, respectivamente de la impedancia de entrada deseada.

Utilizando la configuración de circuito de la figura 2 como red equilibradora diferencial en una instalación de cable bidireccional sin carga, se ha podido averiguar que prácticamente todos los cables telefónicos actuales (incluyendo instalaciones de varias longitudes de cables de los números 19, 22, 24 y 26, instalaciones con cables de diversas secciones mezcladas, instalaciones con terminales telefónicas normales y terminaciones de enlace PBX, e instalaciones que comprenden una gran longitud de una ramificación puente situada en cualquier punto a lo largo de la longitud del cable) se pueden simular adecuadamente por una función de impedancia que tiene una pluralidad de terminada de polos y ceros en el campo de la frecuencia. Además, se ha averiguado que se pueden cumplir los objetivos normales de pérdida por reflexión y eco en todas las configuraciones de cables sin carga mencionados mediante una red equilibradora que tiene una función de impedancia bicuadrática expresada por:

$$A(s) = K_a (sZ_1 + 1) (sZ_2 + 1) / (sP_1 + 1) (sP_2 + 1) \quad (3)$$

donde  $K_a$  es un multiplicador de impulsos ajustables (DG),  $1/Z_1$  y  $1/Z_2$  son ceros reales fijos,  $1/P_2$  es un polo real fijo y  $1/P_1$  es un polo controlable o un polo real ajustable. Según la ecuación (2) derivada para el circuito de la figura 2, la función de impedancia expresada por la ecuación 3 se puede sintetizar en el circuito de la figura 2 estableciendo la función de transferencia de la etapa 18 como:

$$T(s) = R_{29} (sP_1 + 1) (sP_2 + 1) / K_a (sZ_1 + 1) (sZ_2 + 1) \quad (4)$$

Esta función de transferencia se puede sintetizar, por ejemplo, mediante el circuito de filtro activo de la figura 3.

La figura 3 representa un filtro activo que se puede emplear con utilidad como etapa de transferencia de voltaje 18 de la figura 2. En la figura 3, el resistor  $R_1$  se conecta entre el terminal de entrada 26 de la etapa 18 y el terminal de entrada inversor del amplificador operacional 31. El terminal de entrada sin inversión del amplificador 31 se conecta al terminal común 28 y a la entrada sin inversión de un amplificador operacional 32. La señal  $e_2$ , en el terminal de salida del amplificador 31, se alimenta al terminal de entrada inversor del amplificador operacional 32 por una interconexión en serie de un capacitor  $C_2$  y un resistor  $R_3$ . Una interconexión en serie de un capacitor  $C_1$  y un resistor  $R_2$  se conecta entre el terminal de salida y el terminal de entrada inversor del amplificador operacional 31. Además una red  $Z_4$  se conecta entre el terminal de salida y el terminal de entrada inversor del amplificador operación 32. Finalmente, el terminal de salida del amplificador 32 se conecta al terminal de salida 27 de la etapa 18. Para sintetizar la función de impedancia de la ecuación (3), la red  $Z_4$  se caracteriza por tener una función de impedancia que tiene la expresión:

$$Z_4(s) = K_b(sA+1)/(sB+1) \quad (5)$$

donde  $K_b$  es una constante que tiene un valor particular según se deduce a continuación. La red  $Z_4$ , en su forma más simple, puede comprender un resistor conectado en serie a una combinación en paralelo de un resistor y un capacitor. Investigando detenidamente la figura 3, se podrá ver que:

$$e_{in}/R_1 = -e_2 sC_1/(sC_1 R_2 + 1) \quad (6)$$

que

$$e_2 sC_2/(sC_2 R_3 + 1) = -e_o (sB+1)/K_b (sA+1) \quad (7)$$

y que, por lo tanto.

$$T(s) = e_o/e_{in} = K_b C_2 (sA+1) (sC_1 R_2+1) / R_1 C_1 (sC_2 R_3+1) (sB+1) \quad (8)$$

El hecho que éste circuito cumple con los requisitos de la ecuación (4) se puede apreciar comparando la parte de la derecha de la ecuación (4) con la parte de la derecha de la ecuación (8). Cuando se efectúa esta comparación, el término  $C_1 R_2$  se puede establecer igual a  $P_1$ , el término  $C_2 R_3$  se puede establecer igual a  $Z_1$ , el término A se puede establecer igual a  $P_2$ , el término B se puede establecer igual a  $Z_2$  y el término  $K_b C_2 / R_1 C_1$  se puede establecer igual al término  $R_{2g} / K_a$ . La ajustabilidad del factor  $K_a$  en escala de corriente continua según exige la ecuación (3) se puede realizar controlando el valor del resistor  $R_1$ , o el resistor  $R_{2g}$ , y la ajustabilidad de  $P_1$  exigida por la ecuación (3) se puede conseguir controlando el valor del resistor  $R_2$ . Por consiguiente, en la figura 3, los resistor  $R_1$  y  $R_2$  se ilustran como resistores ajustables, sensibles respectivamente a una señal de control de ganancia en el terminal 13 y a una señal de control de polo en el terminal 14. El resistor  $R_3$  puede ser también ajustable y sensible a una señal de control de cero en el terminal 15.

El circuito detector 120 de la figura 1 proporciona una medida de la desigualdad de las señales en los accesos 1 y 3 del cuadripolo diferencial 100 de la figura 1 y desarrolla señales de control apropiados que se alimentan a la red equilibradora 110 durante el equilibrio automático y después. Según se ha descrito anteriormente, la medida de desigualdad está indicada por la desigualdad en magnitud y en fase de las dos señales medidas. Por consiguiente, el circuito detector 120 comprende dos secciones: Una sección que mide la desigualdad de magnitud y una sección que mide la desigualdad de fase.

La figura 4 representa una modalidad para el circuito detector 120 con elementos activos 41, 42 y 43 que comprenden la sección de medición de magnitud y los elementos activos 50, 51, 52, 53, 55 y 56 que comprenden la sección de medición de fase.

En la sección de medición de magnitud, la señal que aparece en el acceso A del cuadripolo diferencial 100 de la figura 1 se conecta, por la línea 211, a un circuito de magnitud positiva 41, y la señal que aparece en el acceso 3 del cuadripolo diferencial 100 en la figura 1, se conecta, por la línea 212, a un circuito de magnitud negativa 42. Los circuitos de magnitud 41 y 42 pueden ser circuitos pasivos, por ejemplo rectificadores puente de diodo de onda completa, o pueden ser circuitos de magnitud activa según se describe, por ejemplo, en un artículo titulado "Amplificador de valor absoluto simple" publicado el 20 de junio de 1.974 en una edición de EDN, página 78. En el artículo anterior, la figura 2, representa un circuito de magnitud positiva de ganancia unidad. El circuito de magnitud negativa se puede obtener simplemente invirtiendo la polaridad de los diodos ilustrados en el circuito.

Las señales de salida de los circuitos 41 y 42 de la figura 4 se conectan por los resistores  $R_{44}$  y  $R_{45}$ , respectivamente, al terminal de entrada del amplificador inversor 43. Un capacitor  $C_{46}$  se conecta entre los terminales de salida y de entrada del amplificador 43, y el terminal de salida del amplificador operacional 43 se conecta a un circuito de muestre y retención 61. La señal de salida del circuito 61 se conecta a un terminal de salida de control de la ganancia 20 del circuito 120, y el terminal 20 del circuito

120 se conecta al terminal 13 de la red equilibradora 110.

5 El circuito de muestreo y retención (S/H) 61 transfiere su señal de entrada a su terminal de salida o mantiene en su terminal de salida la última señal transferida. Durante el equilibrio automático de los cuadripolos diferenciales, el circuito S/H 61 transfiere continuamente su señal de entrada al terminal de salida 20 del circuito 120. Cuando se consigue un equilibrio del cuadripolo diferencial apropiado, se hace que el circuito 61 mantenga su última señal transferida. Esto permite la desconexión de la señal de prueba y el comienzo del funcionamiento normal. El circuito de muestreo y retención 61 puede ser un circuito analógico o un circuito digital. Un circuito S/H digital se puede poner en práctica con un convertidor de A/D sensible a la señal de entrada que se muestrea, un registrador de almacenamiento digital sensible a la señal de salida del convertidor de A/D y a la señal de control de muestreo, y un convertidor de D/A sensible a la señal de salida del registrador de almacenamiento digital.

15 En la sección de medición de fase, la línea 212 se conecta a un circuito disparador de Schmitt 50, y la línea 211 se conecta a un circuito disparador de Schmitt 51. Los circuitos disparadores de Schmitt 50 y 51 cuadran la onda de la señal de entrada de modo que se pierda toda la información de amplitud y se conserve solamente la información de fase (mediante retención de la información de cruce cero). La señal de salida no invertida (Q) del circuito disparador 50 se conecta a las entradas D y de reposición (R) de un basculador D 52, y la señal de salida invertida ( $\bar{Q}$ ) del circuito disparador 50 se conecta a las entradas D de reposición (R)

de un basculador D 53. La señal de salida del circuito disparador 51 se conecta a las entradas de cronometración (C) de los basculadores 52 y 53. Los basculadores 52 y 53 transfieren su señal de entrada a su salida al aparecer una transición de la señal alimentada a sus entradas de cronometración, y los basculadores 52 y 53 ponen su salida a cero al aparecer un nivel bajo en su entrada de reposición. Los basculadores 52 y 53 pueden ser basculadores de Texas Instruments Inc SN7474.

10 Cuando la señal de entrada del circuito disparador 50 dirige (en tiempo) la señal de entrada del circuito disparador 51, el basculador 52 desarrolla una señal de salida que tiene impulsos cuyas longitudes dependen de lapso de tiempo entre las señales de entrada de los disparadores 50 y 51.

15 Cuando el basculador 52 desarrolla una señal de salida, no se desarrolla señal de salida en el basculador 53. Cuando la señal de entrada del circuito disparador 50 retarda la señal de entrada del circuito disparador 51, el basculador 52 no produce señal de salida mientras que el basculador 53 produce

20 una señal de salida que tiene un impulso cuyas longitudes dependen del retardo de tiempo entre las señales de entrada y los disparadores 50 y 51. La señal de salida del basculador 53 se niega en el amplificador inversor 55, y las señales de salida del amplificador 55 y el Basculador 52 se conectan

25 respectivamente al terminal de entrada del amplificador operacional inversor 56 por los resistores  $R_{54}$  y  $R_{59}$ . El terminal de salida del amplificador 56 se conecta a su terminal de entrada por un capacitor  $C_{47}$  y a un circuito de muestreo y retención 62. La señal de salida del circuito S/H 62 se conecta

30 a un terminal de salida 19 del circuito detector 120. La

señal de salida en el terminal 19 comprende las señales de control de frecuencia de la red equilibradora diferencial 110. En funcionamiento y en construcción, el circuito S/H 61.

5 Según los principios de éste invento, en una instalación de cables sin carga es necesario proporcionar una señal de control de polos. Por consiguiente, en una instalación de cables sin carga, el terminal de control de frecuencia 19 se conecta al terminal de control de polo 14 de la etapa de relación de transferencia de voltaje 18 de la red equilibradora diferencial 110.

10 Las instalaciones de cables cargados se caracterizan por bobinas de carga colocadas a intervalos prácticamente equidistantes a lo largo de la longitud de la línea de transmisión. Según se sabe en esta industria, las instalaciones de cables cargados se suelen usar en largas líneas de transmisión porque las bobinas de carga producen las pérdidas en el cable dentro de la gama de frecuencias de 500 Hz a 4.000 Hz. Una red equilibradora que simula la impedancia de los cables cargados se puede conseguir por una modalidad del presente invento. Además, se ha averiguado que una modalidad de éste invento puede equilibrar una línea de transmisión cargada de cables de diversas secciones, incluyendo, por ejemplo cables de secciones Nº 19, 22, 24 y 26 con longitudes variables de 5.490 m a 34,770 m. Además, cuando un cable cargado contiene una sección total próxima de 1.830 m, o cuando se simula una sección completa próxima con una red capacitadora incorporada colocada en paralelo con el cable, una impedancia de entrada de la forma:

30 
$$Z(s) = K_C(sZ_1+1)(s^2+Bs+F)/(sP_1+1)(s^2+Cs+D) \quad (9)$$

puede equilibrar prácticamente todas las instalaciones de cables cargados descritas donde  $K_0$  es un factor de ganancia ajustable,  $(sZ_1+1)$  contribuye con un cero real ajustable,  $(s^2+Es+F)$  contribuye con un par fijo de ceros conjugados complejos,  $(sP_1+1)$  contribuye con un polo fijo y  $(s^2+Cs+D)$  contribuye con un par fijo de polos conjugados complejos. Estudiando con detenimiento la ecuación (9), se podrá ver que la configuración de la red 18 representada en la figura 3 se puede utilizar convenientemente en combinación con el circuito de la figura 2 para sintetizar la función de impedancia expresada por la ecuación (9).

De un modo más específico, la red  $Z_4$  de la figura 3 se puede elegir para que proporcione el par de polos complejos y el par de ceros complejos (que, en su forma más simple, puede comprender un resistor conectado en serie a una combinación en paralelo de un capacitor y una combinación en serie de un resistor y un inductor), y la ajustabilidad requerida en  $1/Z_1$  del cero se puede poner en práctica haciendo que el resistor  $R_3$  en el circuito de la figura 3 sea un resistor ajustable. Por consiguiente, el resistor  $R_3$  de la figura 3 se representa como ajustable y sensible a una señal de control cero alimentada al terminal 15 de la red equilibradora diferencial 110. Esta señal de control se obtiene, en una instalación de cable cargado, conectando el terminal de control de frecuencia 19 del circuito detector 120 al terminal de control cero 15 de la red equilibradora diferencial 110.

Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alte-

REIVINDICACIONES  
=====

5                   1. Perfeccionamientos en aparatos para equilibrar  
cuadripolos diferenciales del tipo destinados a acoplarse a  
un cable bidireccional en un primer polo o acceso previamente  
elegido de los accesos de las señales, caracterizados,  
porque se dispone una red equilibradora que tiene un acceso de  
10                   entrada acoplado a un segundo acceso previamente elegido de  
los accesos de las señales del cuadripolo diferencial y desti-  
nado a mostrar en dicho acceso de entrada una impedancia pre-  
viamente elegida que tiene un número preseleccionado de pará-  
metro de impedancia variable mayor que uno; y un circuito de-  
tector sensible a las señales de salida del primer acceso y del  
segundo acceso para desarrollar señales de control de impedan-  
cia igual en número a dicho número preseleccionado para contro-  
15                   lar dichos parámetros de impedancia, respectivamente.

                  2. Perfeccionamientos según la reivindicación 1,  
caracterizados porque las señales de control de impedancia de-  
sarrolladas por el circuito detector comprenden una señal de  
control de ganancia y una señal de control de frecuencia.

20                   3. Perfeccionamientos según la reivindicación 2, ca-  
racterizados porque la señal de control de ganancia es repre-  
sentativa de la diferencia en magnitud entre las señales del  
acceso de dicho cuadripolo diferencial y el segundo acceso del  
cuadripolo diferencial; y porque la señal de control de fre-  
25                   cuencia es representativa de la diferencia de fase entre las  
señales en el primer acceso del cuadripolo diferencial y el  
segundo acceso de dicho cuadripolo diferencial.

                  4. Perfeccionamientos según la reivindicación 3, ca-  
racterizados porque cuando se dispone el aparato para conexión

5 a un cable bidireccional no cargado la impedancia variable  
previamente elegida mostrada por la red equilibradora, se  
caracteriza por tener un multiplicador de impulsos ajusta-  
ble, un polo ajustable y un polo real fijo en el dominio de  
frecuencia, y dos ceros reales fijos en el dominio de frecuan-  
cia; y porque la señal de control de ganancia desarrollada por  
el circuito detector está destinada a aceptar el multiplicador  
de impulsos ajustables, y una señal de control de frecuencia  
para aceptar al polo real ajustable en el dominio de la fre-  
10 cuencia.

5. Perfeccionamientos según la reivindicación 3,  
caracterizados porque cuando se dispone el aparato para  
conexión a un cable no cargado, dicha impedancia variable pre-  
viamente elegida exhibida por la red equilibradora, se carac-  
15 teriza además por tener un multiplicador de impulsos ajusta-  
bles, un par de ceros conjugados complejos fijos en el cam-  
po de la frecuencia, un par de polos conjugados fijos en el  
campo de la frecuencia, un cero real ajustable en el campo de  
la frecuencia, y un polo real fijo en el campo de la frecuencia,  
20 y porque la señal de control de frecuencia desarrollada por  
el circuito detector está destinada a aceptar al cero ajusta-  
ble en el campo de la frecuencia.

6. Perfeccionamientos según las reivindicaciones  
4 y 5, caracterizados porque la red equilibradora comprende  
25 un primer amplificador operacional acoplado a un segundo acce-  
so de señal previamente elegido del cuadripolo diferencial;  
una etapa de relación de transferencia de voltaje acoplada a  
la salida del primer amplificador operacional; un segundo am-  
plificador operacional cuya primera entrada se conecta al ter-

5 minal de salida de la etapa de relación de transferencia de voltaje y cuya otra entrada se conecta a la salida del primer amplificador operacional; un primer resistor que tiene uno de sus terminales conectados al terminal de salida del segundo amplificador y el otro de sus terminales conectados al segundo acceso de señal previamente elegida del cuadripolodiferencia, dicha señal de control de ganancia se desarrolla por medio de un primer dispositivo; y dicha señal de control de frecuencia se desarrolla por un segundo dispositivo.

10 7. Perfeccionamientos según la reivindicación 6, caracterizados porque, cuando el cuadripolo diferencial está destinado a acoplarse a un cable bidireccional sin carga en el primer acceso de señal previamente elegida del cuadripolo diferencial, la etapa de relación de transferencia de voltaje se caracteriza por una relación de transferencia de voltaje que tiene multiplicador de impulsos, dos polos en el dominio de la frecuencia y dos ceros en el dominio de la frecuencia y que tiene un primer terminal de control para afectar al valor del multiplicador de impulsos y un segundo terminal de control para afectar a la frecuencia de uno de dichos polos.

15 20 25 8. Perfeccionamientos según la reivindicación 6, caracterizados porque cuando el cuadripolo diferencial está destinado a acoplarse a un cable bidireccional cargado en un primer acceso de señal previamente elegido del cuadripolo diferencial, la etapa de relación de transferencia de voltaje se caracteriza por una relación de transferencia de voltaje que tiene un multiplicador de impulsos un polo real y un par de polos conjugados complejos en el dominio de la frecuencia, un cero real y un par de ceros conjugados complejos en el dominio de la frecuencia y que tiene un primer terminal

de control para afectar al valor de multiplicador de impulsos, y un segundo terminal de control para afectar a la frecuencia de uno de dichos ceros.

5 9. Perfeccionamientos en aparatos para equilibrar cuadripolos diferenciales, tal y como queda sustancialmente descrito en la presente Memoria, é ilustrado en los dibujos adjuntos.

10 Esta Memoria consta de 20 hojas, escritas a máquina por una sola cara.

Madrid, 2 OCT. 1976

WESTERN ELECTRIC COMPANY INCORPORATED

GOMEZ ACEDOS Y MORA  
D. P. Firmador L. Goñiz Forcadore

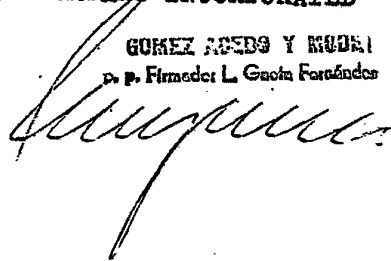


FIG. 1

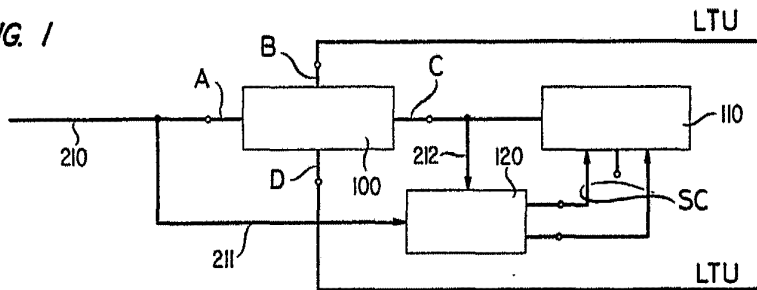


FIG. 2

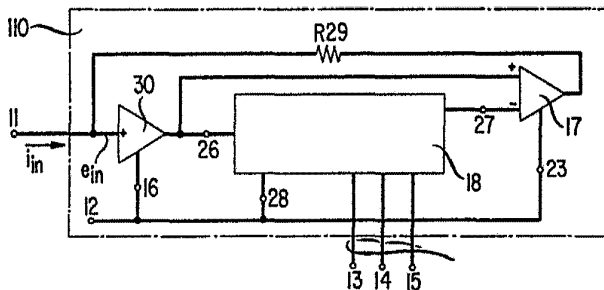


FIG. 3

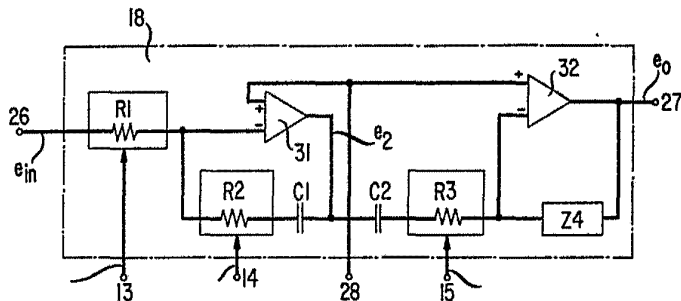
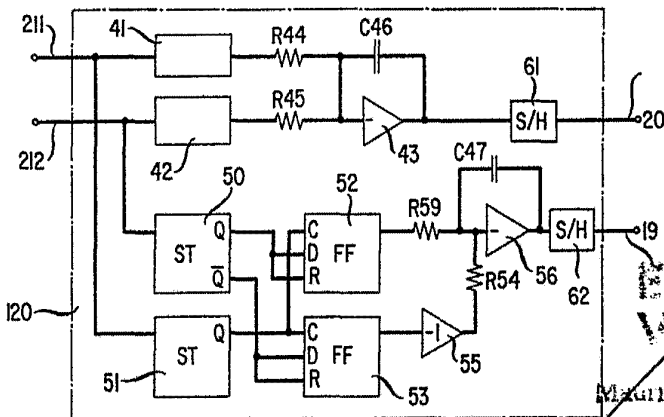


FIG. 4



ESCALA  
VARIABLE

MARCA DE PATENTE

W. WESTERN ELECTRIC COMPANY, INCORPORATED  
CINCINNATI, OHIO, U.S.A.

*[Handwritten signature]*