

10 NOV. 1975

442479

P.- 61.373

F 22137-Spain

MEMORIA DESCRIPTIVA

H04B

para solicitar PATENTE DE INVENCION

a nombre de GENERAL PUBLIC UTILITIES CORPORATION

entidad norteamericana

establecida en 80 Pine Street, Nueva York, Nueva York
10005, Estados Unidos de América

por: "UN APARATO DE COMUNICACIONES SINCRONO MEDIANTE LINEAS
DE DISTRIBUCION DE CORRIENTE"

Prioridad reivindicada: Estados Unidos de América, 23 de
Diciembre de 1.974 N° 535.352.

Antecedentes del invento.

El presente invento se refiere, en general, a las comunicaciones mediante líneas de distribución de corriente y, de una manera más particular, se refiere a técnicas y a aparatos nuevos para intercambiar datos digitales o numéricos mediante líneas de distribución de corriente entre una unidad central de control y módulos alejados de medición o control. El invento es especialmente útil para facilitar la vigilancia y el control automáticos del sistema de distribución de corriente y para leer aparatos contadores situados en puntos alejados con buena seguridad. Consigue esto usando el sistema existente de distribución de corriente entre una subestación; donde está situada una unidad típica de control central, y cada módulo alejado de contador o de control, no sólo como camino para la transmisión, sino también como fuente de sincronización. El invento, ventajosamente, incorpora menos componentes en los módulos alejados de contador o medidor y control que en la unidad central de control, para mantener bajos los costos del sistema.

Los contadores son típicamente leídos a intervalos periódicos por un lector en el domicilio de cada

cliente, y el lector registra a mano cada lectura del contador y devuelve la información referente a la fecha, domicilio y lectura a una oficina central. En la oficina central un perforista u otro operador convierte a mano estos datos en una forma adecuada para su tratamiento automático por computadoras de facturación.

5 Cuando los contadores están dentro de un edificio, y no hay nadie que permita la entrada del lector, el lector no registra la lectura de ese período. El lector puede dejar una tarjeta dirigida a la compañía, dándole instrucciones al cliente para que lea él mismo el contador, escriba la lectura en la tarjeta y la envíe por correo a la compañía. Alternativamente, la compañía puede calcular el consumo durante ese período, basándose en los consumos anteriores. Ambos enfoques están expuestos a inexactitudes. Además, incluso en sistemas en que el contador está situado al exterior y el lector tiene siempre acceso a él, la obtención y la conversión manuales de estas lecturas, para su tratamiento automático, es una cosa costosa, engorrosa y expuesta a errores en cada una de sus operaciones, entre la lectura inicial por parte del lector y el tratamiento automático de los datos para su facturación por la computadora.

15 20 25 Se ha propuesto ya cierto número de sistemas automáticos de lectura de contadores. Uno de ellos supone el empleo de líneas telefónicas para el transporte de los

datos. Otro considera la disposición de transceptores en cada domicilio del cliente, volando un avión sobre la zona para interrogar a los transpondedores del domicilio de cada cliente por medio de los transceptores. Todavía, otro enfoque considera el uso de líneas de distribución de corriente para comunicar los datos, pero con costosos enlaces que salvan cada transformador de distribución. Un inconveniente común a todos estos sistemas es su elevado coste.

Las compañías suministradoras vigilan actualmente la circulación de la corriente en las líneas de distribución en muy pocos lugares debido al elevado coste de las líneas telefónicas o a la limitada asignación de canales de radiofrecuencia. Los elementos de control, tales como los interruptores, son operados a mano, mientras que los condensadores de corrección del factor de potencia son operados por un reloj y no en respuesta a las demandas de carga. Cuando se produce el corte de la corriente debido a roturas en la línea de distribución, las compañías esperan a que el cliente se queje por teléfono para que les informe de la zona afectada, porque carecen de un método de vigilar o controlar el sistema de distribución en tiempo real.

Las compañías suministradoras, también, han de tener capacidad para satisfacer las demandas máximas de carga, en vez de la carga media o esencial. El método actual de ahorrar en las cargas máximas es rebajar la tensión de

distribución, lo cual es perjudicial para elementos tales como computadoras y acondicionadores de aire, o, en casos extremos, producir apagones en el área servida interrumpiendo el servicio, constituyendo una práctica mucho menos perjudicial ahorrar en las cargas máximas interrumpiendo el servicio a consumidores no esenciales, tales como calentadores de agua. Esto se hace en la actualidad gracias al empleo de relojes que pierden tiempo durante los cortes de corriente y, por tanto, no eliminan eventualmente la carga durante períodos de máximo consumo de corriente, o por ruegos al público en general para que desconecte las cargas no esenciales.

Resumen del invento

Un importante objeto de este invento es crear un sistema mejorado de comunicación mediante líneas de corriente.

Otro objeto del invento es conseguir el objeto precedente con un sistema relativamente económico para la transmisión de datos numéricos en el cual el sistema existente de transmisión de corriente se usa, no sólo como red de transmisión, sino también como fuente de señales de sincronización localmente disponibles en cada estación.

Otro objeto del invento es conseguir uno o más de los citados objetos en un sistema en el que las especifici-

caciones de equipo en los numerosos lugares de situación de módulos de contador o de control pueden relajarse con relación a las de las unidades centrales de control, mucho menos numerosas, para mantener bajos los costos, al tiempo que se conserva un intercambio seguro de datos a velocidades de transmisión razonables.

Otro objeto del invento es conseguir uno o más de los objetos precedentes con un sistema capaz de discriminar entre señales deseadas y señales indeseadas.

Todavía otro objeto del invento es el de conseguir uno o más de los objetos precedentes con un sistema que incorpora una disposición lógica que facilita la comunicación segura con costos relativamente bajos.

Otro objeto del invento es conseguir uno o más de los objetos precedentes mientras se leen contadores automáticamente en muchas posiciones alejadas y se transmiten automáticamente estas lecturas a un puesto central de facturación.

Otro objeto del invento es el de conseguir uno o más de los objetos precedentes al tiempo que se controlan automáticamente elementos del sistema de distribución de corriente en muchos lugares y se transmiten de modo exacto los estados de estos elementos a un puesto central de control de las operaciones.

Otro objeto del invento es el de conseguir uno

o más de los objetos precedentes al tiempo que se proporcionan medios para una rápida economía en las cargas máximas interrumpiendo el servicio para las cargas no esenciales.

5 Otro objeto del invento es conseguir uno o más de los objetos precedentes al tiempo que se proporcionan medios para medir el consumo de corriente durante las horas de máxima demanda.

Breve descripción de los dibujos

10 Otras numerosas características, objetos y ventajas del invento resultarán evidentes por la siguiente descripción cuando se lea en relación con los dibujos adjuntos, en los cuales:

15 La fig. 1 es un diagrama de bloques que ilustra la disposición lógica de un sistema de acuerdo con el invento;

20 la fig. 2, es un diagrama de bloques que ilustra la disposición lógica de un sistema de acuerdo con el invento que tiene un cierto número de unidades centrales de control a intervalos a lo largo de una red de distribución de corriente;

25 las figs. 3A-3G representan gráficamente la composición de mensajes para transferir datos entre la computadora de adquisición de datos y la unidad central de control y entre la unidad central de control y los transpondedores;

la fig. 4 es un diagrama de bloques que ilustra la disposición lógica de una unidad central de control;

la fig. 5 es un diagrama de bloques que ilustra la disposición lógica de un transpondedor;

5 la fig. 6 es un diagrama de bloques que ilustra la disposición lógica de un codificador de contador;

la fig. 7 es una representación gráfica de ruido espectral en función de la frecuencia, que se encuentra típicamente en una línea de corriente a 120 voltios;

10 la fig. 8A y la fig. 8B son representaciones gráficas de la transmisión en función de la frecuencia en una instalación real de acuerdo con el invento;

las figs. 9A y 9B son diagramas esquemáticos de circuito de condensadores de corrección del factor de potencia con redes de aislamiento en serie y paralelo, respectivamente;

15 la fig. 10 muestra las interconexiones específicas entre circuitos integrados que forman el modulador, el desmodulador y el control de tiempo para la unidad central de control;

20 la fig. 11 es un diagrama de tiempos o de sincronización que ilustra señales de tiempo típicas de modulador y desmodulador proporcionadas por el sistema de la fig. 10B;

25 la fig. 12 es un diagrama de tiempos útil para la comprensión de la forma en que los datos transmitidos por la

computadora de adquisición de datos son tratados por la unidad central de control;

5 la fig. 13 es un diagrama de tiempos que muestra formas de onda de las señales de tiempos del ciclo de instrucción de la unidad central de control;

la fig. 14 es un diagrama de tiempos que muestra formas de onda de las señales de tiempo del ciclo de interrogación de la unidad central de control;

10 la fig. 15 es un diagrama de tiempos que muestra las formas de onda de las señales del ciclo de interrogación relacionadas con la transferencia de los datos desde la unidad central a la computadora de adquisición de los datos;

15 la fig. 16 muestra formas de onda de señales de tiempo o sincronización de la exploración de la fase del desmodulador de la unidad central de control;

la fig. 17 muestra conexiones de circuito específicas entre circuitos integrados que forman el registro de entrada y el registro de código de sincronización;

20 la fig. 18 muestra interconexiones específicas entre circuitos integrados que forman el registro de instrucciones de la unidad central de control;

la fig. 19 muestra las interconexiones específicas entre componentes que forman el registro de estado de la unidad central de control;

25 la fig. 20 muestra interconexiones específicas entre

5 circuitos integrados que forman el registro de salida de la unidad central de control;

la fig. 21 muestra interconexiones específicas entre componentes que forman el desmodulador, el modulador y el control de tiempos para el transpondedor;

la fig. 22 muestra formas de onda de señal de tiempos del transpondedor de la fig. 21; y

la fig. 23 es un diagrama esquemático de circuito de un transmisor de transpondedor a modo de ejemplo.

10

Descripción de las realizaciones preferidas

15 Con referencia, ahora, a los dibujos y más particularmente a la fig. 1 de los mismos, se muestra en ella un diagrama de bloques que ilustra la disposición lógica de un sistema de acuerdo con el invento. Cuando resulte apropiado, los elementos correspondientes se han identificado por los mismos símbolos de referencia en todos los dibujos. Una computadora central 1 de facturación, que puede ser una IBM 20 360/95, prepara un archivo de datos que contiene información perteneciente a cada contador a leer o elemento a controlar, con el archivo de datos clasificado en un orden jerárquico de acuerdo con la adquisición de ellos y la identificación de la rama de control, identificación de la unidad de control central, identificación de la línea de distribución e identifica- 25 ción de fase, identificación del módulo del contador, identifi-

cación de la polaridad de reloj e identificación del tipo de contador. El archivo de datos es entonces transmitido por el enlace 18 de datos de gran velocidad, que puede ser un cable de interconexión, a una computadora de despacho de comunicaciones 2, que puede ser una Data General NOVA 840. La computadora 2 de despacho de comunicaciones transmite los partes pertinentes del archivo de datos a una multiplicidad de ramales de adquisición de datos y de control, tales como 3A a 3T, por medio de líneas de datos de gran velocidad 19A a 19T, respectivamente, que pueden ser líneas telefónicas o enlaces de microondas. El archivo de datos es cargado en la computadora de adquisición de datos que controla cada ramal, tal como el elemento 4 del ramal 3A, que puede ser una Data General NOVA 2/10.

Los ramales de adquisición de datos y de control, tal como el 3A, son intermedios con una multiplicidad de sistemas de distribución de corriente y de medición, tales como 6A a 6R, a través de una multiplicidad de unidades centrales de control, tales como 5A a 5R, que reciben datos de la computadora 4 de adquisición de datos por medio de enlaces de datos 20A a 20R, respectivamente. Basándose en el archivo de datos recibido de la computadora 2 de despacho de comunicaciones, la computadora 4 de adquisición de datos envía datos a una unidad central de control, tal como 5A, por el enlace de datos 20A, que puede ser una línea telefónica, un enlace de microondas

o cable de TV por cable, identificando la línea de distribución y la fase 21A sobre las que la unidad central de control 5A debe imprimir su señal de salida,. La línea de distribución y la fase 21A forman parte de una red de distribución 7. La
5 unidad central de control 5A señala a la computadora 4 de adquisición de datos cuándo ha completado la conmutación de su señal de salida a la línea indicada de distribución de corriente 21A. La computadora 4 de adquisición de datos envía entonces datos a la unidad central de control 5A dándole ins-
10 trucciones sobre qué módulo de contador, tal como 11A, y tipo de contador, tal como 15, ha de interrogar, la polaridad de reloj a usar para tal interrogación, y a qué régimen de datos debe contestar el módulo 11A de contador. La unidad de control central 5A comunica una señal de audiofrecuencia modulada que
15 contiene la dirección del módulo del contador, el tipo de contador y la información de régimen de datos de respuesta a la línea de distribución 21A. La señal se desplaza a lo largo de la red de distribución 7, que comprende la línea 21A de distribución de corriente, que puede ser una línea trifásica,
20 12,4 kV, y una multiplicidad de transformadores de distribución, 10A a 10M, hasta una multiplicidad de grupos de medición o cómputo, 8A a 8M. La multiplicidad de todos los módulos de contador o medición, tal como 11A a 11P, conectada a los secundarios de los transformadores de distribución a 240 o
25 120 voltios, 60 periodos (que es la frecuencia normal en los

Estados Unidos,) tal como la línea 24 del transformador de distribución 10A, reciben la señal de la unidad central de control y sus transpondedores, tales como el 12, desmodulan y descodifican la señal. El transpondedor 12, cuyo código de identificación localmente almacenado coincide con el de la señal descodificada, obtiene la lectura del contador designado, tal como el contador eléctrico 15, desde un codificador de contador, tal como 13, a través de la línea 26. El transpondedor 12 imprime luego a la red de distribución 7, por medio de la línea 24 y el transformador de distribución 10A, una señal de audiofrecuencia modulada que identifica el módulo contador (11A en el ejemplo) y el tipo de contador (15 en el ejemplo) especificando el régimen de datos de respuesta y dando la lectura del contador. La señal se desplaza a lo largo de la red de distribución 7 hasta la unidad central de control 5A, que desmodula la señal y envía los datos a la computadora 4 de adquisición de datos por medio del enlace de datos 20A. La computadora 4 de adquisición de datos verifica los datos para ver si tienen errores y, si encuentra alguno, repite el ciclo de interrogación a un régimen de baudios de contestación menor. Si no encuentra error, la computadora 4 de adquisición de datos almacena la lectura del contador en un archivo de datos. Después de que han sido interrogados todos los contadores asignados, transmite los datos de lectura de los contadores a la computadora central de facturación 1, por medio del enlace de

datos 19, la computadora 2 de despacho de comunicaciones y el cable 18. De una manera similar, el sistema puede leer también contadores de gas, como 16, y contadores de agua, como 17, usando codificadores de contador 13' y 13'', respectivamente.

5 Otra característica del invento es su capacidad para controlar la configuración de la red de distribución 7 conectando o desconectando condensadores de corrección del factor de potencia, como el 23, a o desde líneas de distribución, como 21A, y conectando o desconectando interruptores de línea de
10 distribución, tal como parte de 9N. El centro operativo 28 envía señales a un ramal de adquisición de datos y de control, tal como 3A, por medio del enlace de datos 29, la computadora 2 de despacho de comunicaciones y el enlace de datos 19A, para que se conecten o desconecten condensadores de corrección
15 del factor de potencia, como 23, a o desde la línea de distribución 21A. La computadora 4 de adquisición de datos selecciona la unidad de control central apropiada, como 5A, y envía entonces datos a la misma para identificar la línea de distribución y la fase, como 21A, sobre las que el control central
20 5A debe comunicar su señal de salida. La computadora 4 de adquisición de datos envía entonces datos a la unidad central de control 5A dándole instrucciones sobre qué módulo de control, tal como 9A, ha de ser mandado, la polaridad de reloj a usar para la interrogación, y a qué régimen de baudios el módulo
25 de control 9A debe contestar con el estado del interruptor. La

unidad central de control 5A comunica una señal de audiofrecuencia modulada que contiene la dirección del módulo de control, la instrucción al interruptor y la información de régimen de datos de respuesta sobre la línea de distribución 21A. La señal se desplaza a lo largo de la red de distribución 7, por una multiplicidad de transformadores de distribución, como 10A a 10M, hasta una multiplicidad de módulos de control, 9A a 9N, que reciben la señal de la unidad central de control. Sus transpondedores desmodulan y descodifican la señal y el transpondedor, tal como 12', cuyo código de identificación coincide con el de la señal descodificada, manda al interruptor 22, que puede ser el No. 178L793G51 del catálogo de General Electric, al estado deseado, conectando o desconectando así el condensador 23 de corrección del factor de potencia a o desde la línea de distribución 21A. El transpondedor 12' imprime luego una señal de audiofrecuencia modulada que contiene el código de identificación del módulo de control 9A, régimen de datos de respuesta y estado del interruptor por la red de distribución de corriente 7, a través de la línea 24 y el transformador de distribución 10A. La señal se desplaza entonces a lo largo de la red de distribución 7 hasta la unidad central de control 5A, que desmodula la señal y envía los datos a la computadora 4 de adquisición de datos por medio del enlace de datos 20A. La computadora 4 de adquisición de datos verifica los datos para ver si hay errores y, si encuentra alguno;

repite el ciclo de instrucción a un régimen menor de baudios de respuesta. Si no encuentra error, la computadora 4 de adquisición de datos transmite el estado del interruptor del condensador de corrección del factor de potencia al centro operativo 28 a través del enlace de datos 19A, la computadora 2 de despacho de comunicaciones y el enlace de datos 29.

Otra característica del invento es su capacidad para economizar cargas máximas desconectando dispositivos de elevado consumo de corriente, tales como calentadores de agua eléctricos. El centro operativo 28 envía señales a un ramal de control y de adquisición de datos, como el 3A, por medio del enlace de datos 29, la computadora 2 de despacho de comunicaciones y el enlace de datos 19A, para desconectar calentadores de agua. La computadora 4 de adquisición de datos envía datos a las unidades centrales de control 5A a 5R, dándoles instrucciones para interrogar a todos los módulos de contador, como 11A y 11B, por medio de una polaridad de reloj, código de identificación del calentador de agua y código de instrucción dados. Las unidades centrales de control 5A a 5R imprimen una señal de audiofrecuencia modulada que contiene el código de identificación del calentador de agua y el código de instrucción a las redes de distribución, como 7. La señal se desplaza a lo largo de las líneas de distribución de corriente, como 21A, por una multiplicidad de transformadores de distribución, como 10A a 10M, hasta una multiplicidad de módulos

de contador, como 11A a 11P. Todos los módulos de contador reciben la señal de la unidad de control central, y los transpondedores, como 12, usando la misma polaridad de reloj que la señal transmitida, desmodulan y descodifican correctamente la señal. Todos los transpondedores contienen el código de identificación de los calentadores y mandan a sus calentadores de agua asociados, como 14, al estado indicado por el código de instrucción. No se envía contestación a las unidades centrales de control en respuesta a este mensaje. De una manera similar, la computadora 4 de adquisición de datos interroga entonces a los módulos de contador usando la polaridad de reloj inversa. Así, la carga máxima es recordada en una cuantía considerable en un período de tiempo muy corto. Los dispositivos de gran consumo de corriente, tales como los calentadores de agua, pueden volver a conectarse de manera similar. Alternativamente, estos dispositivos pueden volver a conectarse después de un intervalo preajustado usando un relé de retardo o dispositivo similar.

De una manera semejante, el invento puede usarse para medir el consumo de corriente durante las horas de máxima demanda entre las 4 y las 8 de la noche. Un segundo codificador de medidores, o dispositivo similar, está previsto en cada punto de medición. Al comienzo del período de máxima demanda, el código de identificación del calentador es transmitido a todos los módulos medidores, junto con el código de fun-

ción que indica el comienzo de la medición de la máxima demanda. Los transpondedores, como 12, reciben la señal y ordenan al codificador del medidor de máxima demanda registrar la potencia que se está consumiendo. Al final del período de máxima demanda, el código de identificación de calentador es transmitido a todos los módulos medidores, junto con un código de función indicador del final de la medición de máxima demanda. Los transpondedores, como 12, reciben la señal y ordenan a los codificadores de medidor de demanda máxima detener el registro de la potencia que se está consumiendo. Alternativamente, los codificadores de medidor de demanda máxima pueden recibir la orden de detener el registro del consumo de potencia usando un relé de retardo, un temporizador o dispositivo similar. Cada codificador de medidor de máxima demanda puede ser leído entonces mensualmente o bimensualmente como antes se ha descrito.

Otra característica del invento es su capacidad de vigilar los parámetros operantes del sistema de distribución de corriente, tales como intensidad, voltaje y estado de los interruptores. Un transductor, tal como el de corriente 30, produce una señal digital que es proporcional a la corriente que circula por la línea de distribución 21A. Cuando se desea una medición de la corriente circulante en la línea de distribución 21A, el centro de operaciones 28 envía señales a la computadora 4 de adquisición de datos por me-

dio del enlace de datos 29, la computadora 2 de despacho de comunicaciones y el enlace de datos 19A. La computadora 4 de adquisición de datos envía datos a la unidad central de control 5A dándole instrucciones para que comunique su señal de salida a la línea 21A de distribución de corriente. La computadora 4 de adquisición de datos envía entonces datos a la unidad central de control 5A dándole instrucciones de interrogar al módulo de estado 31, la polaridad de reloj a usar para la interrogación y a qué régimen de baudios debe contestar el módulo de estado 31. La unidad central de control 5A imprime una señal de audiofrecuencia modulada que contiene la dirección del módulo de estado y la información del régimen de baudios de la contestación a la red de distribución 7, a través de una multiplicidad de transformadores de distribución, como 10A a 10M, al módulo de estado 31, donde el transpondedor 12'' desmodula y descodifica la señal. Como la dirección del transpondedor 12'' coincide con la señal desmodulada y descodificada, obtiene la señal digital representativa de la circulación de corriente del transductor de corriente 30. Luego, el transpondedor 12'' imprime una señal de audiofrecuencia modulada que contiene el código de identificación del módulo de estado 31, el régimen de baudios en la contestación y la información de la corriente en circulación por la línea 21A de distribución de corriente, a través de la línea 24' y el transformador de distribución 10M. La

señal se desplaza a lo largo de la red 7 de distribución de corriente a la unidad central de control 5A que desmodula la señal y envía los datos a la computadora 4 de adquisición de datos a través del enlace de datos 20A. La computadora 4 de adquisición de datos verifica los datos para ver si tienen error y, si encuentra algún error, repite el ciclo de interrogación con un menor régimen de baudios en la contestación. Si no encuentra error, la computadora 4 de adquisición de datos transmite los datos de la corriente en circulación al centro de operaciones 28 a través del enlace de datos 19A, la computadora 2 de despacho de comunicaciones y el enlace de datos 29.

Las subestaciones del sistema de distribución de corriente son posiciones ventajosas para las unidades centrales de control 5A a 5R. En este lugar, la unidad central de control, como la 5A, tiene acceso directo a todas las líneas de distribución y fases, tales como 21A a 21R, que salen de transformadores de transmisión, como 27A a 27R, respectivamente, permitiendo de este modo que una sola unidad central de control, como la 5A, comunique con todos los módulos de contador o medidor, como 11A a 11P, a los que suministra corriente la subestación.

Con referencia a la fig. 2, también se halla dentro de los principios del invento el situar las unidades centrales de control a intervalos a lo largo de la red de distribu-

ción 7'. Con esta disposición, la computadora 4' de adquisición de datos comunica con todas las unidades centrales de control como 5C a 5F, simultáneamente, sobre la base de línea compartida, a través del enlace de datos 20C, que puede ser una línea telefónica. El mensaje de la computadora de adquisición de datos contiene un código de dirección de la unidad central de control, y sólo la unidad central de control a la que corresponde esta dirección, como la 5C, responde al mensaje. Cada unidad central de control, como 5C a 5F, ha de comunicar sólo con un grupo medidor o contador, como 8C a 8F, respectivamente, reduciendo así las exigencias de corriente de la señal de salida de las unidades centrales de control. Las comunicaciones con un módulo de control, como 9B, se asignan a una sola unidad de control, como 5D.

Habiendo descrito brevemente la disposición física del sistema, describiremos ahora sus técnicas de funcionamiento. Con referencia a las figs. 3A-3G, se muestra la composición de los mensajes usados para transferir datos entre la computadora 4 de adquisición de datos y la unidad central de control 5, y entre la unidad central de control 5 y el transpondedor de contador o medidor 12. Los datos son transferidos entre la computadora 4 de adquisición de datos y la unidad central de control 5 a 285 baudios usando el formato de mensaje de grupos de 11 bitios de la fig. 3A. Pueden usarse otros regímenes de baudios y otros formatos de mensaje sin

5 apartarse por ello de los principios del invento. La señal está normalmente en el estado de parada (1 lógico) y el comienzo de un grupo de bitios viene señalado por un bitio de arranque (0 lógico). Luego se transmiten ocho bitios de datos, estando el final del grupo denotado por dos bitios de parada.

10 La computadora 4 de adquisición de datos envía mensajes de instrucción a la unidad central de control 5 que gobiernan su configuración. Estos mensajes consisten en tres grupos de bitios como se muestra en la fig. 3B. El primer grupo o batería de bitios consiste en los bitios de dirección de la unidad central de control, A16 y A17, el bitio K indicador del modo del mensaje, el bitio P de habilitación de ejecución de la instrucción y cuatro de los bitios de instrucción, C0, C1, C2 y C3. Los siguientes dos grupos de bitios contienen el resto de los bitios de instrucción, C4 a C19. Los bitios de dirección de la unidad central de control se usan para asegurar que sólo la apropiada unidad central de control responderá a un mensaje de instrucción, particularmente cuando se usa la disposición de línea compartida de la fig. 2. El bitio K de modo del mensaje se usa para delinear entre mensajes de instrucción y mensajes de interrogación desde la computadora 4 de adquisición de datos. Cuando el mensaje de la computadora 4 de adquisición de datos es una instrucción, el bitio P es interpretado como

15

20

25

bitio de capacitación o habilitación para la ejecución de
 la instrucción. Si el bitio P es un 1 lógico, el mensaje
 de instrucción es ejecutado, mientras que si el bitio P
 es el 0 lógico, el mensaje de instrucción no es ejecutado,
 5 habilitando así a la computadora 4 de adquisición de datos
 para obtener el estado de la configuración de la unidad
 central de control 5. La fig. 3B ilustra un mensaje en el
 que el bitio K es el 0 lógico, y el bitio P es el 1 lógico;
 por consiguiente, el mensaje es una instrucción para la uni-
 10 dad central de control 5 y los bitios de instrucción, C0 a
 C19, controlan los relés de potencia del transmisor y de
 selección de la línea de distribución de la unidad central
 de control de acuerdo con el ejemplo de la Tabla I.

15

TABLA I

<u>Instrucción</u>	<u>Acción</u>
C ₀	Conexión de la corriente del transmisor
C ₁	Desconexión de la corriente del transmisor
20 C ₂	Conexión del relé selector de fase A de la línea de distribución 1
C ₃	Desconexión del relé selector de fase A de la línea de distribución 1
C ₄	Conexión del relé selector de fase B de 25 la línea de distribución 1

TABLA I (Continuación)

	<u>Instrucción</u>	<u>Acción</u>
	C ₅	Desconexión del relé selector de fase B de la línea de distribución 1
5	C ₆	Conexión del relé selector de fase C de la línea de distribución 1
	C ₇	Desconexión del relé selector de fase C de la línea de distribución 1
	C ₈	Conexión del relé selector de fase A de la línea de distribución 2
10	C ₉	Desconexión del relé selector de fase A de la línea de distribución 2
	C ₁₀	Conexión del relé selector de fase B de la línea de distribución 2
	C ₁₁	Desconexión del relé selector de fase B de la línea de distribución 2
15	C ₁₂	Conexión del relé selector de fase C de la línea de distribución 2
	C ₁₃	Desconexión del relé selector de fase C de la línea de distribución 2
20	C ₁₄	Conexión del relé selector de fase A de la línea de distribución 3
	C ₁₅	Desconexión del relé selector de fase A de la línea de distribución 3
25	C ₁₆	Conexión del relé selector de fase B de la línea de distribución 3

TABLA I (Continuación)

<u>Instrucción</u>	<u>Acción</u>
5 C ₁₇	Desconexión del relé selector de fase B de la línea de distribución 3
C ₁₈	Conexión del relé selector de fase C de la línea de distribución 3
C ₁₉	Desconexión del relé selector de fase C de la línea de distribución 3.

10

Quando se usa la disposición de línea compartida de la fig. 2, es ventajoso aumentar el número de bitios de la dirección de la unidad central de control para permitir el uso de más unidades centrales de control. El campo de bitios de instrucción puede disminuirse correspondientemente, ya que la unidad central de control estará sólo conmutando entre las tres fases de una sola línea de distribución.

15

Después de realizar la deseada instrucción, la unidad 5 de control central transmite su estado a la computadora 4 de adquisición de datos utilizando el mensaje de ocho grupos de bitios representado en la fig. 3C. El grupo 1 de bitios contiene los bitios S0 a S7 indicadores del estado, el grupo 2 contiene los bitios S8 a S11 indicadores del estado, los bitios A16 y A17 de dirección

20

25

de la unidad central de control, el bitio K indicador del modo del mensaje, que es el 0 lógico, y el bitio P de ejecución de instrucción, y el grupo 3 contiene los restantes bitios S12 a S19 indicadores del estado. Los grupos 4 y 7 repiten el grupo 1, los grupos 5 y 8 repiten el grupo 2, y el grupo 6 repite el grupo 3. Así, el mensaje tiene una longitud de ocho grupos de bitios, apareciendo los bitios centrales indicadores de la dirección de la unidad central de control y del modo del mensaje al final del grupo octavo. Esto hace que el mensaje de contestación de la instrucción de la unidad central de control 5 a la computadora 4 de adquisición de datos sea compatible en el cómputo de grupos de bitios con el de una contestación de interrogación que estudiaremos en breve.

La computadora 4 de adquisición de datos envía el mensaje de tres grupos de bitios mostrado en la fig. 3D a la unidad central de control 5 para iniciar un ciclo de interrogación. El primer grupo de bitios contiene los bitios A16 y A17 de la dirección de la unidad central de control, el bitio K indicador del modo del mensaje, que es un 1 lógico, denotando un mensaje de interrogación, el bitio P que controla la fase del reloj de bitios durante un ciclo de interrogación, y los bitios F0 a F3 del código de función del transpondedor. Los siguientes dos grupos de bitios contienen los bitios de código de identificación del módulo de medi-

dor, módulo de control o calentador de agua, A0 a A15. Los bitios del código de función determinan la acción de control y el régimen de los datos de contestación. La siguiente Tabla II da un ejemplo del significado de cada bitio.

5

TABLA II

<u>Tipo de interrogación</u>	<u>Bitio de función</u>	<u>Estado</u>	<u>Acción de control.</u>
Contador	F ₀	1	Contestación a 30 baud.
Contador	F ₀	0	Contestación a 15 baud.
Contador	F ₁	1	Leer contador eléctrico
Contador	F ₂	1	Leer contador de gas
Contador	F ₃	1	Leer contador de agua
Calentador agua	F ₀	1	Retardo a 30 baudios
Calentador agua	F ₀	0	Retardo a 15 baudios
Calentador agua	F ₁	1	Conexión del calentador
Calentador agua	F ₁	0	Desconexión calentador
Calentador agua	F ₂	1	Arranque medidor demanda máxima
Calentador agua	F ₂	0	Parada medidor demanda máxima
Control	F ₀	1	Contestación a 30 baudios
Control	F ₀	0	Contestación a 15 baudios
Control	F ₁	1	Conectar condensador
Control	F ₁	0	Desconectar condensador

La unidad central de control 5 envía el mensaje
mostrado en la fig. 3E a los módulos de contador 11A a 11F,
o módulos de control 9A a 9N, a 30 baudios. Los primeros
ocho bitios son un código fijo de sincronización que los
5 transpondedores, como el 12, detectan y usan para sincroni-
zar la descodificación de sus datos. Los siguientes cuatro
bitios son el código de función, FO a F3, y los últimos die-
ciseis bitios son el código A0 a A15 de identificación del
módulo de contador. El módulo designado de control o de
10 contador replica al régimen indicado por el bitio FO del
código de función con el formato de mensaje de la fig. 3F.
Los bitios de sincronización no son necesarios, ya que este
mensaje comienza inmediatamente después de terminado el
mensaje de la unidad central de control 5, mostrado en la
15 fig. 3E. El mensaje de contestación repite los cuatro bi-
tios del código de función, FO a F3, y los dieciseis bitios
A0 a A15 del código de identificación del módulo, e incluye
veinte bitios del estado de datos del contador o del con-
trol, M0 a M19, y veinte bitios del complemento a uno de
20 estos datos, $\overline{M0}$ a $\overline{M19}$. Otros códigos de detección de errores
o de corrección pueden usarse para los campos de datos M0 a
M19 y $\overline{M0}$ a $\overline{M19}$ sin apartarse de los principios del invento.
Los bitios del código de función y los del código de iden-
tificación de módulo se repiten para verificar que el men-
25 saje de la unidad central de control de la fig. 3F se re-

cibió correctamente por parte del módulo deseado, al tiempo que los datos del contador o del estado se repiten para la detección de errores de transmisión, ya que la exactitud de los datos es de suprema importancia.

5 La unidad central de control 5 transmite entonces la contestación del módulo a la computadora 4 de adquisición de datos en forma de ocho grupos de bitios de datos con los bitios de dirección A16 y A17 de la unidad central de control, el bitio K indicador del modo del
10 mensaje, que es un 1 lógico para este mensaje, y el bitio P de fase de reloj añadido al final del mensaje, como se muestra en la fig. 3G. Cuando se usa la disposición de línea compartida de la fig. 2, es ventajoso aumentar el número de bitios de dirección de la unidad central de control. El número de bitios del código de identificación del
15 módulo puede reducirse correspondientemente, ya que el número de módulos de contador y de control que cada unidad central de control habrá de interrogar se reducirá en proporción a la cantidad usada de unidades centrales de control.
20

 Con referencia a la fig. 4, la señal de sincronización básica (o de tiempo) de la unidad central de control 5 es la frecuencia nominal de la corriente de la línea a 120 voltios (60 períodos) de la línea de distribución, tal como la línea trifásica 21, por medio del trans-
25

formador 34 y la línea 62 o los contactos de relé 63, 63' o 63'' y la línea 61. Inicialmente, los contactos de relé 63, 63', 63'' están abiertos y el control de sincronización 47 utiliza la frecuencia nominal de 60 períodos de la línea 62 para derivar el reloj de 285 baudios para comunicar con la computadora 4 de adquisición de datos y otras señales de reloj y de sincronización que resultarán evidentes a medida que prosiga la descripción del invento. La unidad central de control 5 se enlaza con el modem 35, que puede ser un grupo de datos Sistema 103A de Bell, para comunicación con la computadora 4 de adquisición de datos por el enlace de datos 20 a 285 baudios. Los datos digitales recibidos por el modem 35 de la computadora 4 de adquisición de datos se envían al receptor de datos 36, que puede ser parte del enlace asíncrono de datos TMS 6011 de Texas Instruments, que separa los 8 bitios de datos del grupo de 11 bitios de la fig. 3A, y envía señales al control de sincronización 47, por medio de la línea 66, indicando que se ha recibido un grupo de bitios. El control de sincronización 47 emite una señal por la línea 70 que carga los datos del receptor de datos 36 en el registro de entrada 37 y una señal de reposición al receptor de datos 36 a través de la línea 65. Después de que el control de sincronización 47 cuenta tres señales de la línea 66, interroga los primeros cinco bitios del registro de entrada

37 por la línea 69. Si los bitios de dirección de la unidad central de control, A16 y A17, son correctos, el bitio K indicador del modo del mensaje indica que el contenido del registro de entrada 37 es una instrucción y el bitio P indica que la instrucción debe ejecutarse, el control de sincronización 47 emite una señal, por medio de la línea 78, que carga los bitios de instrucción C0 a C19 del registro de entrada 37 en el registro de instrucciones 43, que habilita el excitador del relé mandado, parte de 46, que a su vez excita la bobina del relé mandado y el indicador, parte de 45, cerrando así los contactos de relé 63, 63', 63'', lo que automáticamente conmuta la fuente de frecuencia de línea de corriente de 60 períodos usada por el control de sincronización 47 de la línea 62 a la línea 61. Los indicadores de estado, parte de 45, envían una señal al registro de estado 44, por medio de la línea 82, indicando qué relé está excitado. El bitio P es cargado también en el registro de estado 44 por la línea 68. El control de sincronización 47 espera un intervalo de tiempo preajustado después de muestrear los datos al registro de instrucciones 43 para que tengan lugar la conmutación del relé y la indicación del estado y luego carga el contenido del registro de estado 44 en el transmisor de datos 55 por la línea 83, usando las señales de modo de desplazamiento, reloj de desplazamiento y control de transmisión de datos

en las líneas 81, 99 y 85, respectivamente. El transmisor de datos 55, que puede formar parte del enlace asíncrono de datos TMS 6011 de Texas Instruments, inserta los bitios de comienzo y parada para formar el grupo de 11 bitios, 5
mostrado en la fig. 3A, que es enviado luego a la computadora 4 de adquisición de datos a través del modem 35 y el enlace de datos 20. Si el bitio P indica que la ejecución de la instrucción no debe tener lugar, los bitios de instrucciones C0 a C19 del registro de entrada 37 no son cargados en el registro de instrucciones 43 y el ciclo de instrucción se retrasa como antes se ha explicado, transmitiendo así la configuración pre-existente de la unidad central de control 5 a la computadora 4 de adquisición de datos. 10

15 Si el bitio K indicador del modo del mensaje es un 1 lógico, indicando que el contenido del registro de entrada 37 son datos de interrogación, el control de sincronización 47 carga el código de sincronización preajustado en el registro 38 de códigos de sincronización usando una 20 señal de control de la línea 72, selecciona la fase correcta usando el bitio P y luego desplaza el contenido del registro 38 de códigos de sincronización y del registro de entrada 37 al modulador 39 usando el reloj de desplazamiento en la línea 70. La entrada al modulador 39 modula 25 una portadora recibida del control de sincronización 47

por la línea 73. La salida del modulador 39 es amplificada por el amplificador de potencia 40, que puede ser un modelo NTB-250 de Bogen, y es comunicada a la línea 61 de 120 voltios, 60 períodos, por la red de acoplamiento 41, que es un condensador e inductancia en serie sintonizados para resonar con la impedancia de la línea 61 a la frecuencia de la portadora de comunicaciones. La señal transmitida circula entonces por los contactos de relé 63, 63', 63'' y el transformador de distribución 34 a la línea de distribución 21 y luego a todos los módulos de contador y de control, 11 y 9, respectivamente, conectados a la línea de distribución 21. Durante este intervalo el modulador 39 es habilitado, y el interruptor de recepción 51 es inhabilitado por la señal de habilitación de la transmisión del control de sincronización 47 por la línea 75.

Al terminar el período de transmisión de la unidad central de control 5, se inhibe el modulador 39, y se capacita el interruptor de recepción 51, por la señal de habilitar la transmisión procedente del control de sincronización 47 de la línea 75. La señal de réplica del módulo de contador o de control en la línea de distribución 21, circula a través del transformador de distribución 34, los contactos de relé 63, 63', 63'', la línea 62, el filtro 50 de paso de banda, que puede tener una Q de 20, el interruptor de recepción 51, que puede ser un CD4066A de

RCA, y el amplificador de video 52, que puede ser un amplificador operacional 741 de Fairchild Semiconductor, al desmodulador 53.

5 El desmodulador 53 usa una frecuencia de referencia y el bitio FO de código de función recibido del control de sincronización 47 por las líneas 73 y 91, respectivamente, para obtener los datos contenidos en la señal recibida. El control de sincronización 47 usa la información del régimen de baudios de contestación del módulo de
10 contador o de control contenida en el bitio FO de código de función para determinar el régimen de baudios al cual se están recibiendo datos por la unidad central de control 5. Al final de cada intervalo de baudió la salida del desmodulador 53 es desplazada al registro de salida 54 por
15 un reloj de desplazamiento en la línea 89, generado por el control de sincronización 47. Después de que se ha recibido todo el mensaje de contestación, los primeros ocho bitios de registro de salida 54 son transferidos al transmisor de datos 55, y los bitios A16 y A17 de dirección de la unidad central de control, el bitio K indicador del modo del mensaje y el bitio P de fase de reloj
20 son cargados en el registro de salida 54 por señales de control procedentes del control de sincronización 47 por las líneas 85 y 95, respectivamente. El transmisor de datos
25 55 inserta los bitios de comienzo y parada para formar

5 el grupo de 11 bits mostrado en la fig. 3A y transmite el grupo a la computadora 4 de adquisición de datos a 285 baudios, por el modem 35 y el enlace de datos 20. El control de sincronización 47 continúa desplazando los datos en el registro de salida 54 y transfiere los datos del registro de salida 54 al transmisor de datos 55 hasta que todo el mensaje de contestación del módulo de contador o de control contenido en el registro de salida 54 es transmitido a la computadora 4 de adquisición de datos.

10 Las unidades centrales de control, como la 5, y los transpondedores, como el 12, usan ambos la frecuencia de 60 ciclos de la distribución para sincronizar sus circuitos de control de tiempo. Sin embargo, debido a lo aleatorio de la distribución de las fases de los transformadores de distribución, como 10A a 10M, la polaridad de los 15 60 ciclos en cualquier transpondedor puede invertirse con respecto a la polaridad de 60 ciclos en la unidad central de control 5. La distribución de fases de la señal de 60 períodos en cada transpondedor puede ajustarse en el 20 momento de la instalación, pero es éste un proceso engorroso, y por tanto, prohibitivamente costoso, de realizar en cada transpondedor. El método preferido es el de instalar sin ajuste cada transpondedor y usar luego las computadoras de adquisición de datos, como la 4, para interrogar a cada transpondedor mientras se ajusta la polaridad 25

de los 60 períodos en la unidad central de control 5. Cuando la polaridad de los 60 períodos usada para la sincronización en la interrogación por la unidad central de control 5 es idéntica a la que hay en el transpondedor que está siendo interrogado, el transpondedor contestará correctamente. De este modo, la polaridad correcta de los 60 períodos a usar para interrogar a cada transpondedor puede encontrarse y guardarse en los archivos principales de datos en la computadora central de facturación 1. La polaridad correcta de los 60 períodos es entonces transmitida a cada computadora de adquisición de datos, como la 4, como bitio P, siempre que haya de ser interrogado un transpondedor, como el 12.

Con referencia a la fig. 5, se muestra en ella un diagrama de bloques que ilustra la disposición lógica del transpondedor 12. La señal básica de sincronización del transpondedor 12 es la frecuencia nominal de distribución a 120 voltios, 60 períodos, obtenida del secundario del transformador de distribución, línea 24. El control de sincronización 110 utiliza la frecuencia nominal de la distribución de la corriente de 60 períodos en la línea 24 para derivar las diversas señales de reloj y las diversas señales de control necesarias para el control de la circulación de los datos en el transpondedor 12. La señal procedente de la unidad central de control 5 circula a

través del filtro 101 de paso de banda, que tiene una Q
de 5 aproximadamente, el interruptor de recepción 102, que
puede ser un CD4066A de RCA, el amplificador de video 103,
que puede ser un amplificador operacional 741 de Fairchild
5 Semiconductor, al desmodulador 104. El desmodulador 104
usa la frecuencia de referencia del control de sincroniza-
ción 110, por la línea 119, para obtener los datos conte-
nidos en la señal recibida de la unidad central de control
5. La salida del desmodulador por la línea 135 se usa por
10 el control de sincronización 110 para gobernar la fase de
la frecuencia de referencia en la línea 119.

Al final de cada intervalo de datos, el control
de sincronización 110 usa el reloj de desplazamiento de
la línea 118 para desplazar el bitio de datos recibido
15 desde el desmodulador 104 al registro de datos 106 por
medio del control de datos 105. Al comienzo de cada perío-
do de bitio, los primeros ocho bitios del registro de
datos 106, llevados por parte de la línea 132, son compa-
rados con el código de sincronización preajustado por el
20 comparador 111 de códigos de sincronización. Cuando son
idénticos, se envía una señal al control de sincroniza-
ción 110, por la línea 121, que pone en funcionamiento
un contador de bitios. Después de que se han recibido vein-
te bitios más y se han desplazado al registro de datos 106,
25 los primeros dieciseis bitios del registro de datos, lle-

vados por parte de la línea 132, son comparados con la dirección preajustada del módulo de contador y con la dirección preajustada de control del calentador por los comparadores 113 y 112, respectivamente, los últimos cuatro bits del registro de datos 106, llevados por parte de la línea 132, son transferidos al registro 114 de código de funciones, y es inhibido el interruptor de recepción 102. El reloj de desplazamiento de la línea 118 asume la frecuencia indicada por el bitio FO del código de función en la línea 124.

Si el comparador 113 de la dirección del módulo del contador descubre una concordancia, el descodificador de función 115, el modulador 107 y la entrada de los datos del contador al control de datos 105 son habilitados todos por la línea 126. El contenido de la dirección del módulo del contador y el del código de función del registro de datos 106 son desplazados al secundario 24 del transformador de distribución por la línea 128, el modulador 107, el transmisor 108 y la red de acoplamiento 109, mientras que el contenido del codificador del contador que es habilitado por el descodificador de función 115, tal como el codificador del contador eléctrico por la línea 26, es desplazado al registro de datos 106 por la línea 129 y el control de datos 105. Después de que los veinte bitios de datos del contador son desplazados al registro de datos

106, su contenido es hecho recircular por la línea 133 y el control de datos 105, que lógicamente invierte los datos del contador. La recirculación de los datos por el control de datos 105 es habilitada por la señal de capacitación del control de sincronización 110 por la línea 120. Después de que se ha transmitido el mensaje de contestación de 60 bitios, el interruptor de recepción 102 es habilitado por medio de la línea 117, y los comparadores de código de sincronización y de dirección de módulo de contador 111 y 113, respectivamente, son repuestos por la línea 123, inhibiendo de ese modo al modulador 107, las entradas de datos de contador al control de datos 105 y reponiendo el descodificador de función 115. El transpondedor 12 reanuda entonces la búsqueda de los datos recibidos para encontrar una coincidencia de código de sincronización.

Si el comparador 112 de dirección y control de calentador descubre una coincidencia después de descubrir una coincidencia de código de sincronización, los bitios de código de función llevados por la línea 127 son muestreados en el control 116 de calentador de agua, conectando así el calentador por medio de la línea 134 o desconectándolo por la línea 134', o controlando el contador de máxima demanda por las líneas 140 y 140'. El modulador 107 no es habilitado, ya que no ha de ser transmitido mensaje de

cóntestación. Después de un período de tiempo igual al
preciso para una cóntestación al régimen indicado por el
bitio FO de código de función por la línea 124, el interrup-
tor de recepción 102 es habilitado por la línea 117, y el
5 comparador 111 de código de sincronización es repuesto por
la línea 123. El control 116 de calentador no es repuesto,
permitiendo así que la función de control sea mantenida
hasta que se reciba otra instrucción de control de calen-
tador. El transpondedor 12 reanuda luego la búsqueda de los
10 datos recibidos para encontrar una coincidencia de código
de sincronización.

Si los comparadores 113 y 112 no detectan respec-
tivamente ni dirección de módulo de contador ni dirección
de control de calentador después de que ha sido detectada
15 una coincidencia de código de sincronización por el com-
parador 111, no se inicia acción de control ni se transmite
cóntestación. El control de sincronización 110 espera duran-
te un período de tiempo igual al necesario para una cóntes-
tación al régimen indicado por el bitio FO de código de fun-
ción en la línea 124, luego habilita al interruptor de re-
20 cepción 102, por la línea 117, y repone el comparador 111
de código de sincronización por la línea 123.

En la fig. 6 se muestran a título de ejemplo un
contador eléctrico 15 y un codificador 13. El contador
25 eléctrico 15 (vatímetro), tal como el modelo No. 150S de

General Electric, acciona al contactor de revolución, tal como el modelo R12/125 de General Electric, que excita al relé 176, tal como el modelo 731X2G6 de General Electric, cuyos contactos se cierran durante un breve período de tiempo después de que cada 100 vatios-hora de consumo han sido registrados por el vatímetro 175. El cierre de los contactos de relé incrementa al contador 177, que puede consistir en cuatro etapas de contador decimal codificado en binario, tal como el modelo 42410-10 de Hayden Switch.

5

10 Las salidas en paralelo del contador 177 están conectadas a las entradas en paralelo del registro de desplazamiento 178 que puede consistir en etapas de registro de desplazamiento de salidas en serie y entradas en paralelo, como el CD4034A de RCA. Cuando no está siendo interrogado un transpondedor de contador la señal de selección de contador, línea 26, inhibe la barra A y el funcionamiento en serie del registro de desplazamiento 178, permitiendo así que las salidas en paralelo del contador 177 actualicen continuamente el contenido del registro de desplazamiento 178.

15

20 Durante una interrogación a un transpondedor de contador, la señal de selección de contador, línea 26, habilita a la barra A y al modo de funcionamiento en serie, permitiendo así que el contenido del registro de desplazamiento 178 sea desplazado al transpondedor 12 de contador, a través

25 de la línea 129, en serie, en respuesta a las transiciones

dél reloj de desplazamiento en la línea 118. Se prefiere que el codificador 13 de contador incluya un elemento de memoria no volátil, como el modelo 42410-10 de Hayden Switch, para evitar la pérdida de datos de contador en el caso de un
5 fallo de la corriente. Además, aunque el modelo 42410-10 de Hayden Switch tiene cuatro pasos de decimal codificado en binario, es evidente que puede añadirse un quinto paso; ello es preferible porque muchas compañías están mejorando su equipo de medición para instalar contadores de cinco es-
10 feras.

Cuando se desea medir la demanda máxima, puede conectarse otro codificador, como 13''', al mismo contador de corriente, estando la señal del vatímetro 15 conectada al codificador 13''' de contador por medio del relé 32 que
15 es gobernado por el transpondedor 12. Cuando se desee registrar el consumo de corriente en el codificador de demanda máxima, los contactos del relé 32 son cerrados por la línea 140 desde el transpondedor 12. Cuando se desee detener el registro del consumo de corriente en el relé 32 del medidor
20 de demanda máxima los contactos son abiertos por medio de la línea 140' desde el transpondedor 12.

La fig. 7 ilustra el ruido típico presente en una línea de distribución de corriente, como la 21 de la fig. 1, y muestra que la envolvente de la amplitud de los armónicos de la frecuencia de 50 períodos de la distribución es
25

aproximadamente 1000 veces mayor que el ruido aleatorio entre 1 y 10 kHz. Esto sugeriría la selección de una frecuencia de la portadora de comunicaciones en la región de bajo ruido, por encima de 10 kHz.

5 Sin embargo, la mayoría de las líneas de distribución tienen condensadores de corrección del factor de potencia conectados a ellas para permitir a la compañía satisfacer limitaciones económicas y para la calidad del servicio. Además, las líneas de distribución tienen inductancia
10 en serie y capacidad dispersa a tierra, cuyos valores exactos dependerán de la construcción y la longitud de la línea de distribución. Por consiguiente, las líneas de distribución tienen una característica de transmisión de paso bajo, como resultado de estos componentes reactivos. Un análisis
15 de la red, confirmado por mediciones de la transmisión de la señal en la línea de distribución, muestra que la frecuencia de corte a media potencia está aproximadamente a 1 kHz cuando los condensadores de corrección del factor de potencia están conectados a una línea de distribución típica, lo que se ilustra en la fig. 8A. Cuando están desconectados los condensadores de corrección del factor de potencia de la línea de distribución, la frecuencia de corte a mitad de potencia viene determinada por la inductancia
20 en serie y la capacitancia dispersa a tierra de la línea de distribución y está entre 10 y 20 kHz como se ha ilustrado
25

en la fig. 8B. Además, un sistema de lectura de contador y de control remoto consistirá en una gran cantidad de módulos de contador y de control situados a través de toda la zona servida por la compañía de suministro y es imperativo que estas unidades sean de bajo costo. Los factores económicos impiden el uso de transistores de gran potencia de alta frecuencia y de filtros muy selectivos. Por consiguiente, es ventajoso seleccionar una frecuencia para la portadora de comunicaciones en el margen entre 5 y 10 kHz, de modo que el sistema funcione en la región de bajo ruido de armónicos y con bajas pérdidas de transmisión de la señal, y utilizar una técnica para la comunicación entre la unidad central de control 5 y el módulo de contador 11 o el módulo de control 9 que discrimine frente a los armónicos de la frecuencia de 60 períodos de distribución de la corriente.

Con el fin de hacer funcionar el sistema en el margen entre 5 y 10 kHz, es necesario superar los efectos perjudiciales de los condensadores de corrección del factor de potencia. El método preferido es insertar un circuito de aislamiento de condensador en serie con cada condensador de corrección del factor de potencia, como se muestra en la fig. 9A, o en paralelo con cada condensador de corrección del factor de potencia, como se muestra en la fig. 9B. Con referencia a la fig. 9A, el circuito de aislamiento de condensador, consistente en la inductancia 32 y el condensador

33, se inserta en serie con el condensador 23' de corrección del factor de potencia. La inductancia 32 y el condensador 33 se sintonizan a antiresonancia a la frecuencia de la portadora de comunicación. La línea 21A' es la línea de distribución de alta tensión y la línea 21A'' es el neutro de la línea de distribución.

Con referencia a la fig. 9B, el circuito de aislamiento del condensador, consistente en la inductancia 32' y el condensador 33', está montado en paralelo con el condensador 23'' de corrección del factor de potencia. La inductancia 23' está sintonizada a anti-resonancia con la combinación en paralelo de los condensadores 33' y 23'' a la frecuencia de la portadora de comunicación.

Un método alternativo de superar los efectos de los condensadores de corrección del factor de potencia en la transmisión de las señales, consiste en enviar señales a los módulos de control, como el 9A, para desconectar el condensador.

Una técnica de comunicaciones ventajosa es el sincronismo de desfase, ya que una selección singular de parámetros permite que este método actúe como filtro muy selectivo y discrimine frente a los armónicos de la frecuencia de 60 períodos de la distribución de la corriente. Esta técnica se incorpora en la realización preferida, en la cual la señal de la portadora de comunicación recibida es desmo-

dulada por un detector de fase cuya salida es integrada durante un período de tiempo T correspondiente a un baudio y repuesta a continuación.

5 La salida E_0 del integrador al final del período T de integración representa la energía recibida detectada por el sistema durante el período T y puede escribirse así:

$$E_0 = \int_0^T e_{in}(t) \cdot e_{ref}(t) dt \quad (1)$$

10 donde la señal de referencia del desmodulador, $e_{ref}(t)$ puede escribirse:

$$e_{ref}(t) = A_r \cdot \text{sen } \omega_r t$$

15 La entrada $e_{in}(t)$ del detector de fase consiste en la señal $e_c(t)$ de la portadora de comunicaciones, cada armónico $e_{hp}(t)$ de la frecuencia de distribución de la corriente y el ruido aleatorio $e_n(t)$ de uniforme densidad espectral de energía $N_0/2$ vatios por Hz, pudiendo cada uno de ellos escribirse
20 como sigue:

$$e_c(t) = A_c \text{ sen } (\omega_c t + \phi_c) \quad (2)$$

$$e_{hp}(t) = A_{hp} \text{ sen } (\omega_{hp} t + \phi_h) \quad (3)$$

25

La frecuencia de referencia del desmodulador es idéntica a la portadora de comunicación, de modo que la energía detectada para esta señal se escribe:

$$E_{oc} = \frac{A_r A_c T}{2} \cdot \cos \phi_c \quad (4)$$

Bloqueando la fase de la frecuencia de referencia con la señal recibida de la portadora de comunicación, la diferencia de fase entre las dos señales, ϕ_c , puede hacerse arbitrariamente pequeña, y puede hacerse que la energía detectada se aproxime al valor máximo de $A_r A_c T/2$. La energía detectada en respuesta a un armónico $e_{hp}(t)$ de la frecuencia de la distribución de la corriente puede escribirse así:

$$E_{ohp} = \frac{A_r A_{hp} T}{2} \left[\frac{\text{sen}[(\omega_r - \omega_{hp})T - \phi_{hp}] + \text{sen} \phi_{hp}}{(\omega_r - \omega_{hp})T} - \frac{\text{sen}[(\omega_r + \omega_{hp})T + \phi_{hp}] - \text{sen} \phi_{hp}}{(\omega_r + \omega_{hp})T} \right] \quad (5)$$

donde $\omega_{hp} = 2\pi(60P)$, siendo P un entero que define el armónico en consideración de la frecuencia de distribución de la corriente. En la realización preferida, la frecuencia de la portadora de comunicación se elige para que sea un múltiplo impar de 30 Hz, mitad de la frecuencia de la distribución de la corriente. La frecuencia de referencia del desmodulador puede escribirse entonces:

$$\omega_r = 2\pi(2m + 1)30 \quad (6)$$

10

donde m es un entero que define el múltiplo impar de 30 Hz usado para comunicación de datos. También es ventajoso seleccionar regímenes de baudios que sean submúltiplos de la frecuencia de distribución de la corriente, como 30 o 15 baudios, correspondiendo a períodos de integración T de 1/30 o 1/15 segundos, respectivamente. Para esta selección singular de parámetros, la energía detectada E_{ohp} es exactamente igual a cero para cualquier valor de P y ϕ_{hp} , discriminando de este modo frente a los armónicos de la frecuencia de distribución de la corriente, de 60 períodos. Si se elige un régimen de 60 baudios, correspondiendo a un período de integración T de 1/60 segundos, la energía detectada E_{ohp} puede escribirse:

15

20

25

$$E_{ohp} = \frac{A_r A_{hp} \sin \phi_{hp}}{30\pi(2m-1)} \left[1 - \left(\frac{2P}{2m+1} \right)^2 \right]^{-1} \quad (7)$$

5 Para este caso, el detector de fase-integrador-desmodulador actúa como un filtro de paso de banda centrado sobre la frecuencia de la portadora de comunicaciones discrimi-
 10 nando frente a los armónicos de 60 ciclos en la medida en que cada armónico está separado de la portadora de comunicación; es decir, el $2P$ es mayor que $0+1$, y puede discriminar totalmente contra un armónico si ϕ_{hp} es un múltiplo entero de π radianes.

15 Con respecto al ruido aleatorio $e_n(t)$ el integrador actúa como un filtro de pasa-bajos y discrimina frente a las componentes del ruido aleatorio que estén fuera de la anchura de banda de la señal. Por tanto, la potencia media detectada debida al ruido aleatorio puede escribirse como:

20
$$P_{on} = \frac{E_{on}}{T} = \frac{A_r N_o}{2T} \quad (8)$$

25 La relación señal a ruido en la salida del integrador para regímenes de datos que son submúltiplos de 60 baudios, como 30 o 15 baudios, se obtiene comparando la potencia de la señal con la potencia del ruido y puede escribirse como:

$$\text{SNR} = \frac{A_c T \cos \phi_c}{N_o} \quad (9)$$

que aumenta a medida que disminuye el régimen de baudios, disminuyendo así las probabilidades de error de bitio.

5 Para un régimen de 60 baudios, la potencia de ruido de armónicos de los 60 ciclos es mucho mayor que la potencia del ruido aleatorio y la relación de señal a ruido puede escribirse:

$$10 \quad \text{SNR} = \left[\frac{A_c \cos \phi_c}{\sum_{P=P_L}^{P=P_U} \frac{4A_{hp} \sin \phi_{hp}}{\pi(2m+1)}} \right] \left[1 - \left[\frac{2P}{2m+1} \right]^2 \right] \quad (10)$$

15

donde P_u y P_L están definidas por las frecuencias de corte superior e inferior del filtro selectivo a la frecuencia que precede al desmodulador.

20 Aun cuando la expresión 10 es menor que la expresión 9, un régimen de datos a 60 baudios es de uso ventajoso en situaciones en las cuales se desea un rendimiento de datos a 60 baudios y son aceptables las probabilidades resultantes de error de bitios.

25 Los armónicos impares de la frecuencia de distribución de la corriente, según mediciones hechas, son

de 10 a 100 veces mayores en amplitud que los armónicos pares; por tanto, otra selección ventajosa de la frecuencia de la portadora de comunicaciones es un armónico par de la frecuencia de distribución de la corriente. La frecuencia de referencia del desmodulador puede escribirse:

$$\omega_r = 2\pi(2Q)60 \quad (11)$$

donde Q es un entero que define el múltiplo par de 60 ciclos usado para comunicación de datos. La energía detectada en respuesta a la portadora de comunicaciones es idéntica a la expresión 4. El armónico de la frecuencia de distribución de la corriente a la frecuencia de la portadora de comunicaciones puede escribirse:

$$E_{hc}(t) = A_{hc} \text{ sen } (\omega_r t + \phi_{hc}) \quad (12)$$

y la energía detectada en respuesta a este armónico puede escribirse:

$$E_{ohc} = \frac{A_r A_{hc}^2}{2} \cdot \cos \phi_{hc} \quad (13)$$

La energía detectada E_{ohp} en respuesta a cualquier otro armónico de la frecuencia de distribución de la corriente

te viene dada por la expresión 6 y es exactamente igual a cero para cualquier valor de P y ϕ_{hp} , discriminando así frente a estos armónicos. Como la potencia de la señal del armónico de distribución de la corriente a la frecuencia de la portadora de comunicaciones es mucho mayor que la potencia del ruido aleatorio, la relación de señal a ruido puede escribirse:

10

$$\text{SNR} = \frac{A_c \cos \phi_c}{A_{hc} \cos \phi_{hc}} \quad (14)$$

15 y es independiente del régimen de baudios. La expresión 14 puede ser menor que la expresión 9, dando así una mayor probabilidad de error de bitios. Sin embargo, la familia de parámetros definida por las expresiones 11 a 14 es ventajosa de usar en situaciones en las que se desee una salida a 60 baudios y se pueden aceptar las probabilidades resultantes de errores de bitios.

20 También queda dentro de los principios del invento usar otras técnicas de comunicación, tales como sincronización del desplazamiento de frecuencia o modulación de amplitud.

25 En la realización preferida del invento, la unidad central de control 5 transmite datos al módulo de contador 11 y al módulo de control 9 a 30 baudios, y los

módulos contestan a 30 o 15 baudios. Sin embargo, en situaciones en las que sean aceptables mayores probabilidades de errores de bitios y se deseen mayores salidas de datos, es ventajoso hacer que la unidad central de control 5 transmita los datos al módulo de medidor 11 y al módulo de control 9 a 60 baudios, y que los módulos contesten a 60, 30 o 15 baudios. Para esta situación, puede resultar necesario aumentar la potencia de salida del transmisor de la unidad central de control 5 para obtener cotas de error aceptables y debe usarse un armónico impar de 30 Hz, definido por la expresión 6, para la frecuencia de la portadora de comunicaciones permitiendo así que el desmodulador de la unidad central de control 5 discrimine frente a los armónicos de la frecuencia de la corriente cuando los módulos están contestando a 30 o 15 baudios.

Las mediciones efectuadas en líneas de distribución de corriente han demostrado que la frecuencia de la línea sufre variaciones tan grandes como de 3% de los 60 ciclos nominales. Por consiguiente, es ventajoso derivar la portadora de comunicaciones del transmisor, la portadora de referencia del desmodulador y la sincronización de los bitios de datos de la frecuencia de distribución de la corriente de modo que permanezcan constantes las relaciones antes definidas entre los parámetros y sigan siendo válidos los resultados de la desmodulación.

Las mediciones en las líneas de distribución de corriente han demostrado también que la fase de la portadora de comunicaciones puede variar en más de 50° en un período de 6 minutos. Por tanto, es ventajoso bloquear en fase los diversos osciladores de referencia de desmodulador a una señal
5 obtenida de la unidad que está transmitiendo.

La realización preferida incorpora los principios arriba desarrollados para eliminar la necesidad de elementos costosos, tales como filtros muy selectivos y transmisores de alta potencia en los transpondedores. Con
10 referencia, de nuevo, a la fig. 1, entre interrogaciones del módulo de contador 11 o del módulo de control 9 la unidad central de control 5 transmite un tono piloto, que es una portadora de comunicaciones sin modular, con potencia
15 de señal suficiente para ser detectada por todos los transpondedores 12 conectados a la línea de distribución 21 que está siendo excitada por el transmisor de la unidad central de control 5. Los transpondedores 12 conectados a la línea de distribución 21 reciben el tono piloto y bloquean en
20 fase sus osciladores de portadora de referencia a esta señal de la unidad central de control 5, haciendo así arbitrariamente pequeño el ángulo θ_c de fase antes definido. Después de cierto período de tiempo suficiente para que los osciladores de referencia de todos los transpondedores
25 12 hayan logrado el bloqueo de fase, la unidad central de

control 5 transmite datos a los transpondedores 12 a un régimen fijo de 30 baudios modulando en fase la portadora de comunicaciones. Es ventajoso usar una desviación de modulación de $+90^\circ$ para representar un 1 lógico y de -90° para representar un 0 lógico, ya que esta desviación proporciona la mínima probabilidad de error de bitios para una relación dada de señal a ruido. El transpondedor 12 que es interrogado contesta al régimen de datos ordenado, como de 30 o 15 bitios por segundo. Los transpondedores 12 no transmiten un tono piloto a la unidad central de control 5 que, en cambio, desmodula la transmisión del transpondedor usando cuatro desmoduladores en paralelo sensibles a la fase que tienen sus portadoras de referencia separadas en fase en 45° . Después de recibir el primer bitio de la transmisión del transpondedor 12, la unidad central de control 5 explora las cuatro salidas de los desmoduladores y selecciona la salida de desmodulador que tiene la máxima amplitud absoluta y, por tanto, la mínima separación ϕ_c del ángulo de fase de la portadora de comunicaciones de transpondedor 12. La polaridad de desmodulador es obtenida comparando la polaridad del bitio recibido con la polaridad esperada del primer bitio, que es el bitio F_0 de código de función. Esta polaridad de desmodulador se usa para la detección del resto de la transmisión de transpondedor.

La posibilidad de usar diferentes regímenes de bitios en el transpondedor permite que el sistema use transmisores de baja potencia para los transpondedores y que adapte automáticamente el canal de comunicaciones de transmisión de transpondedor a relaciones variables de señal a ruido al tiempo que se obtiene el máximo rendimiento de datos en el sistema.

Realizaciones ilustrativas del modulador 39 de la unidad central de control, del desmodulador 53 y del control de sincronización 47 se han mostrado en la fig. 10 usando elementos lógicos de la serie RCA CD4000A con las relaciones de sincronización clave presentadas en las figs. 11 a 16. Las portadoras de comunicaciones y de referencia de la unidad central de control, y un reloj intermedio síncrono para los datos, se han desarrollado en un bucle de enclavamiento de fase usando la frecuencia de distribución de la corriente de 60 ciclos como fuente a través de la barra omnibus de la compañía, la línea 62, o la barra omnibus conmutada, la línea 61. Las señales senoidales por las líneas 61 o 62 son escuadradas usando detectores de paso por cero 200 y 201 que son comparadores de tensión LM139 de la National Semiconductor. Si está presente una señal en la salida del detector 201 de paso por cero, tal como cuando el contacto 63, 63' o 63'' de relé está cerrado, el multivibrador monoestable 202 re-

disparable, que es un CD4047A, es disparado continuamente, habilitando a la puerta Y con inversión 204 e inhibiendo a la puerta Y con inversión 204', seleccionando de este modo la señal de barra conmutada como referencia de sincronización para la unidad central de control. Si no está presente señal en la barra conmutada, línea 61, tal como cuando los contactos de relé 63, 63', 63'' están todos abiertos, el multivibrador monoestable re-disparable 202 permanece en su estado estable, inhibiendo la puerta Y inversora 204 y habilitando la puerta Y inversora 204', seleccionando de este modo la señal de la barra de la compañía como referencia de sincronización para la unidad central de control. El reloj básico del régimen de baudios de 30 ciclos se obtiene de la salida de 60 ciclos de la puerta O 205 a través de la puerta O-exclusivo 239 y del divisor 208. La polaridad de la señal de 60 ciclos usada para el divisor de reloj 208 se selecciona por el bitio de fase reloj, P, por la línea 69''' a través del bistable 219 y la puerta O-exclusivo 239.

Las portadoras de comunicaciones y de referencia y el reloj asíncrono intermedio de datos están desarrollados en un circuito oscilador de bucle enclavado en fase consistente en un oscilador enclavado en fase 206, que es un CD 4046A, divisores 207, 207' y 207'' que son CD4029A y diversas puertas Y inversoras, el registro de desplaza-

miento 210 que es un CD4015A y el inversor 209. La frecuencia de salida del oscilador 206 enclavado en fase es de 50.160 ciclos, que es ocho veces 6270 ciclos, y múltiplo impar de 30 ciclos. La señal de 50.160 ciclos es dividida por los factores apropiados en los divisores 207, 207', 207''; en este caso la división es por 11, 4 y 9, respectivamente. La frecuencia de salida del divisor 207 es de 4560 ciclos, que es dieciseis veces el régimen de transmisión de datos de 285 baudios entre la unidad central de control 5 y la computadora 4 de adquisición de datos, mientras que la salida del divisor 203 es el régimen de transmisión de datos, 285 ciclos. Este método de desarrollar el reloj asíncrono intermedio de datos evita la necesidad de usar un oscilador estabilizado por cristal en cada unidad central de control. La salida del divisor 207'' es devuelta al oscilador 206 enclavado en fase para comparación con la señal seleccionada de la frecuencia de la distribución de la corriente de 60 ciclos procedente de la puerta O 205, cerrando así el bucle enclavado en fase. La salida del oscilador 206 enclavado en fase envía señales de sincronización al registro de desplazamiento 210 para desarrollar cuatro señales de 6270 ciclos separadas en fase en 45 grados. La relación de sincronización entre la salida del oscilador del bucle enclavado en fase y las cuatro señales de salida de registro de desplazamiento se

ilustra en las figs. 11A a 11E, que muestran que la salida de la tercera etapa o paso de registro de desplazamiento, Fig. 11D, va retardada respecto a la salida del primer paso, fig. 11B, en 90°. Por consiguiente, la salida del tercer paso se usa para la portadora de comunicaciones sin modular, y la salida del primer paso o su inversa se usa para la portadora modulada.

Como se ha mencionado antes, después de recibido un grupo de bitios de datos por el receptor de datos 36, establece una señal indicadora de "datos listos", fig. 12B, al control de sincronización 47 a través de la línea 66. La señal en la línea 66 es enviada al registro de desplazamiento 211, que consiste en biestables CD4013A, por el reloj asíncrono intermedio de datos por la línea 64, mostrado en la fig. 12A. La primera transición de reloj en la línea 64 después de establecida la señal de "datos listos" cambia el estado del primer paso del registro de desplazamiento 211, fig. 12C, que dispara el monoestable 214, que es un CD4047A, cuya salida, fig. 12J, estaba reponiendo el registro de desplazamiento 212, que consiste en biestables CD 4013A, al estado 100, como se muestra en las figs. 12E, 12F y 12G. Antes de la siguiente transición de reloj en la línea 64, la salida del primer paso del registro de desplazamiento 212, fig. 12E, habilita la barra A de los primeros ocho bitios del registro de entrada 37

por la línea 71, transfiriendo de este modo los datos desde el receptor de datos 36 al registro de entrada 37.

5 La segunda transición de reloj en la línea 64 después de establecida la señal "datos listos" cambia el estado del segundo paso del registro de desplazamiento 211, fig. 12D, que repone la señal "datos listos" a través del inversor 213 y la línea 65, y lleva el registro de desplazamiento 212 al estado 010, metiendo así el bitio P de la línea 69''' en el biestable 219, que es un CD4013A. Las
10 siguientes dos transiciones de reloj en la línea 64 devuelven el registro de desplazamiento 211 a su estado original. El segundo grupo de bitios de datos procedente del receptor de datos 36 es cargado en los segundos ocho bitios del registro de entrada 37 por la segunda señal
15 "datos listos" y la señal de habilitación de la barra A habilita la señal procedente del segundo paso del registro de desplazamiento 212 por la línea 71', fig. 12F, y el tercer grupo de bitios de datos es cargado en los terceros ocho bitios del registro de entrada 37 por la tercera señal
20 "datos listos" y la señal de habilitación de la barra A procedente del tercer paso del registro de desplazamiento 212 por la línea 71'', fig. 12G. Después de cargado el tercer grupo de bitios de datos en el registro de entrada 37, la salida de la puerta NI 215, fig. 12H, habilita las
25 puertas Y inversoras 217 y 217', permitiendo de este modo

que el segundo paso del registro de desplazamiento 211 emita una señal de muestreo de iniciación de ciclo, fig. 12I, por una de las líneas 220 o 221, dependiendo del contenido del bitio de control del modo de instrucción por la línea 69 y de los bitios de dirección A16 y A17 de la unidad central de control por la línea 69'.

Si los bitios de dirección de la unidad central de control procedentes del registro de entrada 37 por la línea 69' casan con la dirección seleccionada de la unidad central de control, el descodificador 216, que es un CD4051A, habilita las puertas Y inversoras 217 y 217'. Si el bitio de control del modo en la línea 69 es un 1 lógico, indicando que se desea un ciclo de interrogación al transpondedor del contador, se habilita la puerta Y inversora 217, dando así por la línea 220 una señal de iniciación del ciclo de interrogación. Si el bitio de control del modo en la línea 69 es un 0 lógico, indicando que se desea un ciclo de instrucción, se habilita la puerta Y inversora 217' por medio del inversor 218, dando así un impulso de iniciación de un ciclo de instrucción por la línea 221.

Al final de un intervalo preajustado, lo suficientemente largo para que sean recibidos tres grupos de datos de la computadora 4 de adquisición de datos, el multivibrador monoestable 214 vuelve a su estado estable,

reponiendo el registro de desplazamiento 212 al estado 100. Así, el multivibrador monoestable 214 vuelve la unidad central de control a un estado conocido a intervalos periódicos, superando así los problemas asociados con la carga de datos falsos debida a ruidos en la línea de comunicaciones, como la 10, o en la línea de "datos listos".66.

Si el bitio de control del modo en la línea 69 es un 0 lógico, indicando que se desea un ciclo de instrucción, la señal de iniciación de ciclo procedente de la puerta Y inversora 217' por la línea 221, fig. 13A, sincroniza el multivibrador monoestable 224, que es un CD4047A. Si es un 1 lógico el bitio P de habilitación de ejecución de la instrucción, almacenado en el biestable 219, es habilitada la puerta Y inversora 223, y la señal procedente de la puerta Y inversora 217' en la línea 221 habilita la barra A del registro de instrucciones 43 por la línea 78, cargando así los bitios de instrucción del registro de entrada 37 en el registro de instrucciones 43. Si el bitio P, almacenado en el biestable 219, es un 0 lógico, es inhibida la puerta Y inversora 223, y el contenido del registro de entrada 37 no es cargado en el registro de instrucciones 43. Después de un período de un segundo aproximadamente, el multivibrador monoestable 224 vuelve a su estado estable, fig. 13B, sincronizando así el biestable 225, que es un CD4013A. En la siguiente transición de reloj a 285 ciclos

en la línea 99, fig. 13D, el biestable 226, que es un CD4013A, cambia de estado, eliminando de este modo el valor de reposición de los contadores 227, 227' y el biestable 232, habilitando las salidas de barra A del registro de estado y el modo de funcionamiento en serie por la línea 81, 5 fig. 13E, y habilitando la puerta Y inversora 229 por la línea 233. El ciclo de instrucción, por tanto, es sincronizado al reloj de 285 ciclos por la línea 99 por la salida del biestable 225, fig. 13C, controlando el estado del biestable 226. Los contadores 227 y 227', que son CD4029A, son 10 incrementados por el reloj de 285 ciclos por la línea 99, y las salidas del contador 227 son muestreadas por el descodificador 228, que es un CD4028A. Cuando el contador 227 está en el estado 0, el descodificador 228 habilita la puerta 15 Y inversora 229, enviando con ello un impulso de transmisión fig. 13F, al transmisor de datos 55 por medio de la puerta O 230, el inversor 231 y la línea 85. Como el reloj a 285 ciclos por la línea 99 está también desplazando el contenido del registro de estado 44 durante este período, el contenido 20 del registro de estado es transmitido a la computadora 3 de adquisición de datos como grupos de ocho bits de datos. Después de la 64a transición del reloj de 285 ciclos por la línea 99, la salida del contador 227' sincroniza al biestable 232, que es un CD4013A, estableciendo así los biestables 25 225, 226, por la línea 234, fig. 13G, a su estado original,

que inhibe las salidas de la barra A del registro de estado y devuelve el registro de estado al modo de funcionamiento en paralelo, todo por la línea 81, fig. 13E, terminando el ciclo de instrucción. La señal por la línea 81 repone también los contadores 227 y 227' y al biestable 232, mientras que el impulso de transmisión por la línea 85, fig. 13F, es inhibido por la señal del biestable 226 por la línea 233.

Si el bitio de control del modo por la línea 69 es un 1 lógico, indicando que se desea un ciclo de interrogación, el impulso de iniciación del ciclo desde la puerta Y inversora 217 por la línea 220, fig. 14A, mete el bitio FO de código de función en la línea 69'' en el biestable 222, que es un CD4013A, y activa también el biestable 240, que es un CD4013A, cuya salida, fig. 14B, es metida en el biestable 241, que es un CD4013A, por la siguiente transición del reloj de 30 ciclos por la línea 70, fig. 14D, sincronizando de este modo el ciclo de interrogación al reloj de 30 ciclos. El cambio en el estado del biestable 241 por la línea 242, fig. 14C, elimina la reposición del contador 243 y el establecimiento del biestable 244, inhibe la capacitación del tono piloto por la línea 74, fig. 14G, por la línea 246, y la puerta Y inversora 245, y cambia el registro de entrada 37 y el registro de código de sincronización 38 al modo en serie de funcionamiento por la línea 72. Los datos contenidos en el registro de entrada 37 y el registro

de código de sincronización 38 son desplazados entonces al modulator 39 al régimen de 30 bitios por segundo por el reloj de 30 ciclos por la línea 70, fig. 14D. Después de los 28 bitios de datos, que representan el código de sincronización, el código de función y la dirección del módulo son transmitidos a los módulos de contador o de control, al contador 243, que es un CD4029A, y a diversas puertas Y inversoras, sincronizan el biestable 244, que es un CD4013A, inhibiendo de este modo la señal de habilitación de transmisión y retirando la señal de reposición de exploración de fase del desmodulador por medio de la línea 75, fig. 14E, retirando la señal de reposición del integrador del desmodulador por la línea 247, la puerta O 264 y la línea 93, habilitando la salida del reloj del registro de salida de la puerta O 248 y la puerta de habilitación de la barra, A, línea 88, por la línea 75 y el inversor 249, y habilitando el impulso de muestreo de reposición del desmodulador por la línea 247. La señal por la línea 75, fig. 14E, sirve también para sincronizar el reloj de 15 ciclos del divisor 250, que es un CD4013A, al reloj de 30 ciclos, ya que su señal de reposición por la línea 75 cambia de estado en una transición de reloj de 30 ciclos. La frecuencia del reloj del registro de salida se selecciona por el biestable 222. Si la señal de código de función por la línea 69'' indicó que el módulo ha de contestar a 15 baudios, la puerta Y

inversora 252 es habilitada y la puerta Y inversora 253 es inhibida. Si la señal del código de función en la línea 69'' indicó que el módulo ha de contestar a 30 baudios, la puerta Y inversora 252 es inhibida y la puerta Y inversora 5 253 es habilitada. En este momento, las puertas Y inversoras 252 y 253 son también habilitadas por la señal procedente del biestable 254, que es un CD4013A, a través del inversor 255 y la línea 256, mientras que la puerta Y inversora 257 es inhibida por la señal de la línea 256. El reloj 10 del registro de salida de la puerta O 248, línea 258, fig. 14F, dispara el multivibrador monoestable 259. El primer impulso procedente del multivibrador monoestable 259, línea 89, fig. 14H, inicia la exploración de fase del desmodulador a través de la puerta Y inversora 261 y la línea 92. El borde 15 posterior de la señal procedente del multivibrador monoestable 259, línea 89, fig. 14H, incrementa el contador 262, desplaza el contenido del registro de salida 54 en una posición de bitio, y dispara el multivibrador monoestable 263, que es un CD4047A, cuya salida repone el integrador del des- 20 modulador a través de la puerta O 264 y la línea 93. El borde posterior de la señal procedente del multivibrador monoestable 259 por la línea 89, fig. 14H, sincroniza también el biestable 260, inhibiendo de este modo la puerta Y inversora 261 e impidiendo más exploraciones de fase del 25 desmodulador durante el resto de este ciclo de interrogación.

Los impulsos de salida procedentes del multivibrador monoestable 259 por la línea 89, fig. 14H, desplazan al contenido del registro de salida 54 y reponen el integrador del modulador hasta que el contador 265, que es un CD4029A, rebosa, indicando que 64 bitios de datos han sido recibidos del módulo interrogado y cargados en el registro de salida 54. La señal de rebose del contador 265 sincroniza el biestable 254, inhibiendo de este modo el reloj de 30 o 15 ciclos de las puertas Y inversoras 252 o 253, habilitando el reloj de 285 ciclos de la puerta Y inversora 257, todo ello por la línea 256, fig. 14K, habilitando la puerta Y inversora 266, y llevando los bitios de dirección del modo de control y de la unidad de control central al registro de salida 54^{''''} a través del multivibrador monoestable 269 y la línea 95. Esto corrige el contenido del registro de salida 54, ya que los últimos cuatro bitios recibidos por el desmodulador representan ruido y no datos del módulo interrogado. En este momento, los contadores 262 y 265 están a cero, de modo que el descodificador 267, que es un CD4028A, habilita también a la puerta Y inversora 266, permitiendo que el siguiente impulso del multivibrador 259 por la línea 268 envíe una señal de transmisión al transmisor de datos 55 a través de la puerta Y inversora 266, la puerta O 230, el inversor 231 y las líneas 85, fig. 14L.

Los contadores 262 y 265 son incrementados por el

borde trasero de los impulsos procedentes del multivibrador monoestable 259 por la línea 89, fig. 14H. Cada vez que el contador 262 es incrementado al estado 000 se envía una señal de transmisión al transmisor de datos 55. Cuando rebosa el contador 265, indicando que se han enviado ocho impulsos de transmisión, y que los 64 bits de datos del registro de salida 54 han sido transmitidos a la computadora 4 de adquisición de datos, el biestable 270, que es un CD4013A, es sincronizado, fig. 14M, reponiendo de este modo los biestables 240 y 241, devolviendo los componentes 243, 244, 262, 265, 254, 270 y 260 a su estado original y terminando el ciclo de interrogación.

Quando no se están transmitiendo datos a, ni recibiendo de, un módulo de contador o de control, el modulador 39 transmite una portadora sin modular al amplificador de potencia 40. Durante este período, la puerta Y inversora 287 es habilitada por la señal de habilitación de la transmisión por la línea 75, la puerta Y inversora 280 es habilitada por la señal de habilitación del tono piloto, de la línea 74, y las puertas Y inversoras 281 y 282 son inhibidas por el inversor 283 y la señal en la línea 74. De este modo, la señal en la línea 73, la portadora no modulada de 6270 ciclos, es enviada al amplificador de potencia 40 a través de las puertas Y inversoras 280 y 287 y la puerta O 286. Cuando han de transmitirse datos, la puerta Y inver-

sora 280 es inhibida por la señal de la línea 75, y las
puertas Y inversoras 281 y 282 son habilitadas por el inver-
sor 283 y la señal de la línea 75. Si los datos a transmi-
tir por la línea 58 consisten en un 1 lógico, la puerta Y
5 inversora 281 es habilitada y la puerta Y inversora 282 es
incapacitada por el inversor 287, enviando de este modo la
señal de 6270 ciclos (que adelanta en 90 grados a la señal
de 6270 ciclos de la línea 72'') por la línea 73 al amplifi-
cador de potencia 40 a través de las puertas Y inversoras
10 281 y 287 y la puerta O 286. Si los datos a transmitir por
la línea 58 consisten en un 0 lógico, es incapacitada la
puerta Y inversora 281 y es capacitada la puerta Y inverso-
ra 282 por el inversor 287. La señal de la línea 73, inver-
tida por el inversor 284, se convierte en una señal de 6270
15 ciclos que va retrasada respecto a la señal de 6270 ciclos
de la línea 73'' en 90 grados y es enviada al amplificador
de potencia 40 a través de las puertas Y inversoras 282
y 287, y la puerta O 286. Cuando han de recibirse datos, el
modulador es incapacitado por la señal de capacitación de
20 la transmisión, por la línea 75, y por la puerta Y inversora
287.

La señal de video procedente del amplificador de
video 52 por la línea 96 es muestreada en paralelo por cua-
tro detectores de fase 300, 300', 300'' y 300'''. Cada de-
25 tector de fase usa una portadora de recepción, por la línea

73, 73', 73'', 73''', respectivamente, que está separada en 45° para desmodular la señal de video de la línea 96. El componente 300' es un típico detector de fase y comprende el amplificador 315, que es un Fairchild Semiconductor 741, las resistencias 316, 316', 316'', 316''' y 316''''', los interruptores 314 y 314', que son CD4066A y son excitados con un desfase de 180° entre sí por la portadora de 6270 ciclos por la línea 73', y el inversor 313. El funcionamiento de este detector de fase está descrito en el Linear Integrated Circuits Applications Handbook, de J. N. Giles, No. 57-27446 del catálogo de la Biblioteca del Congreso de los EE.UU.

Las salidas de los detectores de fase son integradas por los integradores 301, 301', 301'' y 301'''. El componente 301' es un integrador típico y comprende el amplificador 318, que es un Fairchild Semiconductor 741, la resistencia 317, el condensador 319 y el interruptor 320, que es un CD4066A. Al final de cada período de bitio, el condensador 319 es descargado por el interruptor 320 a través de la señal de reposición del integrador por la línea 93. Las salidas del integrador están conectadas a la barra de señal 324 por los interruptores 302, 302', 302'' y 302''' y a la barra de señal 325 por los interruptores 303, 303', 303'' y 303'''. Los interruptores 302 y 303 son CD4066A. Los interruptores 302, 302', 302'' y 302''' son gobernados por el

registro de desplazamiento 311 a través de las líneas 327,
327', 327'' y 327''' respectivamente, al tiempo que los
interruptores 303, 303', 303'' son gobernados por el regis-
tro de desplazamiento 310 a través de las líneas 326, 326'
5 y 326'', respectivamente. La magnitud absoluta de las seña-
les por las líneas 324 y 325 es producida por los circuitos
de magnitud absoluta 304, 304', respectivamente. Un circui-
to típico 304 de magnitud absoluta comprende el amplificador
321, que es un Fairchild Semiconductor 741, los diodos 322,
10 que son 1N914 y las resistencias 323, 323', 323'' y 323'''.
Mientras se están transmitiendo datos desde la unidad cen-
tral de control 5 a un transpondedor de contador, los in-
tegradores 301, 301', 301'' y 301''' son repuestos por la
línea 93, figs. 16W y 14I, mientras los registros de despla-
zamiento 310 y 311, que son CD4034A, son mantenidos en el
15 modo en paralelo y el biestable 312, que es un CD4013A,
es establecido por la línea 75, fig. 16A y 14E. Esto carga
1000 en el registro de desplazamiento 310 como se muestra en
las figs. 16I, 16J, 16K y 16L, y capacita la barra A del
20 registro de desplazamiento 311, a través de la línea 328,
fig. 16G, permitiendo así que el contenido del registro de
desplazamiento 310 sea cargado en el registro de despla-
zamiento 311 a través de las líneas 326, 326', 326'' y 326'''.
El registro de desplazamiento 311 asume el estado 1000 como
25 se muestra en las figs. 16M, 16N, 16P y 16Q.

Después de que los datos son transmitidos a los transpondedores de los contadores, se eliminan la reposición de la exploración de fase en la línea 95, fig. 16A, y la reposición del integrador en la línea 93, fig. 16W, y los integradores 301, 301', 301'', 301''' integran las señales procedentes de los detectores de fase 300, 300', 300'' y 300''', respectivamente. Al final del período de bitios de datos recibidos, el biestable 306, que es un CD4013A, es sincronizado, fig. 16C, por la señal de iniciación de la exploración de fase por la línea 92, fig. 16B. La siguiente transición del reloj de 6270 ciclos por la línea 73''', fig. 16D, sincroniza el biestable 307, que es un CD4013A, sincronizando así la exploración de fase al reloj de 6270 ciclos. La salida del biestable 307, fig. 16E, capacita la puerta Y inversora 308, cuya salida sincroniza el registro de desplazamiento 310 a través de la línea 329, fig. 16F, y el biestable 312, que es un CD4013A, a través del inversor 309.

El algoritmo usado para la exploración de fase es para cargar el registro de desplazamiento 311 con el contenido del registro de desplazamiento 310 si la magnitud de la señal por la línea 324 es menor que la magnitud de la señal por la línea 325 y para congelar el contenido del registro de desplazamiento 311 si es cierto lo contrario, todo ello desplazando el registro de desplazamiento 310. Al comienzo de la exploración de fase, los registros de desplazamiento

310 y 311 contienen cada uno 1000, capacitando así al interruptor 302 a través de la línea 327, fig. 16M, y al interruptor 303 por la línea 326, fig. 16I.

5 La fig. 16 ilustra el caso en que la magnitud de la señal procedente del integrador 301 por la línea 324 es menor que la del integrador 301', por la línea 325; así, la salida del comparador diferencial 305, que es un National Semiconductor LM139, es alta, como se muestra en la fig. 16H, y la transición de sentido negativo por la línea 329, fig. 16F, sincroniza una señal de capacitación de la barra A en el biestable 312, como se muestra en la fig. 16G, permitiendo de este modo que el registro de desplazamiento 311 sea cargado desde el registro de desplazamiento 310.

10

La transición de sentido positivo por la línea 329, fig. 16F, desplaza el contenido de los registros de desplazamiento 310 y 311 al estado 0100 capacitando al interruptor 302' a través de la línea 327', fig. 16N, y al interruptor 303' a través de la línea 326, fig. 16J. La fig. 16 ilustra el caso en que la magnitud de la señal del integrador 301' por la línea 324 es mayor que la del integrador 301'' por la línea 325, de modo que la salida del comparador 305, fig. 16H, es baja, y la siguiente transición de sentido negativo en la línea 329, fig. 16F, sincroniza una señal de incapacitación de la barra A en el biestable 312 como se muestra en la fig. 16G, congelando así el

15

20

25

contenido del registro de desplazamiento 311.

La transición de sentido positivo por la línea 329, fig. 16F, desplaza el contenido del registro de desplazamiento 310 al estado 0010, al tiempo que el registro de desplazamiento 311 permanece en el estado 0100. Así, el interruptor 302' permanece capacitado a través de la línea 327' fig. 16N, y el interruptor 303'' es capacitado a través de la línea 326'', fig. 16K. La fig. 16 ilustra el caso en que la magnitud de la señal procedente del integrador 301' por la línea 324 es menor que la del integrador 301''' por la línea 325 y así la salida del comparador 305, fig. 16H, es alta, y la siguiente transición de sentido negativo en la línea 329, fig. 16F, sincroniza una señal de capacitación de barra A en el biestable 312 como se muestra en la fig. 16G, permitiendo de este modo que el registro de desplazamiento 311 sea cargado desde el registro de desplazamiento 310.

La transición de sentido positivo en la línea 329, fig. 16F, desplaza el contenido del registro de desplazamiento 310 y 311 al estado 0001, capacitando de este modo al interruptor 302''' por medio de la línea 327''', fig. 16Q y estableciendo los biestables 306 y 307, lo que termina la exploración de fase, y disparando el multivibrador monoestable 330, que es un CD4047A, ambas cosas por la línea 326, fig. 16L. La salida del integrador 301''', por medio del

interruptor 302''' y la línea 324, es comparada a masa por el comparador diferencial 331, que es un LM139 de National Semiconductor, cuya salida es 0 lógico si la señal por la línea 324 es negativa, y 1 lógico si la señal en la línea 324 es positiva.

5

La puerta 0 exclusivo 333 compara la salida del nivel lógico del comparador diferencial 331, fig. 16S, con el nivel lógico del primer bitio esperado, que es el bitio FO del código de función, por medio de la línea 91. Si las entradas a la puerta 0 exclusivo 331 son idénticas, el 0 lógico es sincronizado en el biestable 332 por el multivibrador monoestable 330, fig. 16R. Si las entradas a la puerta 0 exclusivo 333 son opuestas, un 1 lógico es sincronizado en el biestable 332, que es un CD4013A.

10

15

El nivel de la polaridad del biestable 332, fig. 16T, es comparado con la señal procedente del comparador diferencial 331 por la puerta 0 exclusivo 334 y enviado al registro de salida 54 por medio de la línea 90, fig. 16U. Se usan el integrador y nivel de polaridad seleccionados para recibir el resto del mensaje del módulo interrogado hasta la reposición por la señal de reposición de la exploración de fase, línea 75, fig. 16A y fig. 14E, y el impulso de reloj de polaridad, fig. 16R, durante el siguiente ciclo de interrogación. Las líneas 89 y 93, figs. 14H y 14I, respectivamente, del reloj de registro de desplazamiento y del in-

20

25

tegrador del desmodulador se muestran como referencia en las figs. 16V y 16W, respectivamente.

En las figs. 17, 18, 19 y 20, respectivamente, se muestran realizaciones ilustrativas de registro de entrada 37 y registro de código de sincronización 38, registro de instrucciones 43, registro de estado 44 y registro de salida 54, usando elementos lógicos de la serie CD4000A de RCA. Con referencia a la fig. 17, el registro de entrada y registro de código de sincronización comprende registros de ocho bitios CD4034A, operados de modo asíncrono, con entrada de datos por la barra A y salida de datos por la barra B y que son operados normalmente en el modo en paralelo. El primer grupo de bitios de datos, por la línea 56, procedentes del receptor de datos 36, es cargado en el registro 37 por la señal de puerta de capacitación de la barra A procedente del control 47 de sincronización por la línea 71; el segundo grupo de bitios de datos, por la línea 56', es cargado en el registro 37' por la señal de capacitación de barra A por la línea 71', y el tercer grupo de bitios de datos, por la línea 36'', es cargado en el registro 37'' por la señal de capacitación de la barra A por la línea 71''. La barra A del registro 38 de código de sincronización está siempre capacitada, cargando así continuamente el código de sincronización de ocho bitios preajustado. El contenido de los registros 37, 37' y 37'' está disponible para su transferencia

al control de sincronización 47 o al registro de instrucciones 43 a través de las salidas de la barra B. Durante un ciclo de interrogación, los registros 37, 37', 37'' y 38 son transferidos al modo de funcionamiento en serie por la señal de capacitación de serie por la línea 72, y el contenido de los registros es desplazado al modulador 39 por el reloj de desplazamiento por la línea 70, procediendo ambas señales del control de sincronización 47.

Con referencia a la fig. 18, el registro de instrucciones comprende registros de ocho bitios, CD4034A, operados en el modo en paralelo, asíncrono, con la entrada de datos por la barra A y la salida de datos por la barra B. Los datos procedentes del registro de entrada 37 están disponibles continuamente en las líneas 67, 67' y 67''. Cuando el bitio K indicador del modo del mensaje indica que el contenido del registro de entrada es una instrucción, los datos de las líneas 67, 67' y 67'' son cargados en los registros 43, 43', 43'' respectivamente, por la señal de capacitación de la barra A por la línea 78 procedente del control de sincronización 47. El contenido de los registros de instrucciones 43, 43', 43'' está disponible en las líneas 79, 79', 79'' de la barra B, respectivamente.

Con referencia a la fig. 19, el registro de estado comprende registros de ocho bitios, CD4034A, operados en el modo asíncrono, con la entrada de datos por la barra B y

la salida por la barra A. Los datos de estado están continuamente disponibles en las líneas 82, 82', 82'', mientras que el bitio K indicador del modo de mensaje, preajustado (preajustado a 0 lógico), los bitios preajustados de la dirección de la unidad central de control, A16, y A17, y el bitio P de capacitación de la ejecución de la instrucción en la línea 68, están continuamente disponibles como entradas B1 a B4 del registro 44'. Cuando el contenido del registro de estado ha de ser enviado al transmisor de datos 55 a través de la línea 83, las salidas de la barra A del registro 44 son capacitadas y los registros 44, 44' y 44'' son operados en el modo en serie por la señal de capacitación de serie procedente del control de sincronización 47 por la línea 81 y el inversor 80, respectivamente. El contenido de los registros 44, 44', 44'' es desplazado por el reloj en la línea 99 desde el control de sincronización 47.

Con referencia a la fig. 20, el registro de salida de 64 bitios comprende el registro de ocho bitios 54 y el registro de cuatro 54''', que son CD4034A, dos registros de 18 bitios 54' y 54'', que son CD4006A, y un registro de 16 bitios, que es un CD4006A, 54'''. Los registros 54, 54', 54'' y 54''' son operados siempre en el modo en paralelo, mientras que la barra A del registro 54 se usa para transferir datos, por la línea 87, al transmisor de datos 55. Mientras se reciben datos desde el desmodulador 53, por la línea

90, los datos son desplazados desde el registro 54'''' al registro 54 por el reloj de desplazamiento, por la línea 89, desde el control de sincronización 47. Después de que se ha recibido el mensaje de contestación del módulo, el mensaje de contestación de 60 bitios está en los registros 54, 54'
5 54'' y 54'''. Entonces, el control de sincronización 47 capacita a la salida de barra A del registro 54 por medio de la línea 88. Simultáneamente, el registro 54'''' es transferido al modo paralelo asíncrono durante un corto período de tiempo, a través de la señal de muestreo del control de sincronización 47 por la línea 95, cargando así el bitio K indicador del modo de mensaje, preajustado al 1 lógico, los bitios A16 y A17 de dirección de la unidad central de control preajustados y el bitio P de fase de reloj por la
10 línea 68 en el registro 54'''' por medio de las entradas A1 a A4 de barra A, respectivamente. El contenido de los registros 54', 54'', 54''' y 54'''' es desplazado entonces al
15 registro 54 para transferir datos al transmisor de datos 55.

En la fig. 12 se muestran realizaciones ilustrativas del desmodulador de transpondedor 104, control de datos 20 105, registro de datos 106, modulador 107, control de sincronización 110, comparador de código de sincronización 111, comparador 112 de dirección del control del calentador de agua, comparador de dirección de módulo de contador, 113,
25 registro de código de función 114, descodificador de función

115 y control de calentador 116, usando elementos lógicos de la serie CD4000A de la RCA, con relaciones de sincronización de activación mostradas en la fig. 22.

5 El reloj de sincronización básico de 30 ciclos del transpondedor, línea 424, fig. 22A, se deriva de la frecuencia nominal de 60 ciclos de la distribución de la corriente por la línea 24, amplificador diferencial 401, que es LM139 de National Semiconductor, y divisor 423, que es un CD4013A. La relación de fase de la salida de reloj de 10 30 ciclos de la puerta O exclusivo 431, línea 445, fig. 22C, es controlada por los divisores 427 y 428, que son CD4040A y CD4013A, respectivamente, y el multivibrador monoestable 426, que es un CD4047A. Cada vez que se recibe el código de sincronización, el multivibrador monoestable 426 15 es disparado por la señal indicadora de sincronismo, línea 121, fig. 22F, reponiendo así el divisor 427. Si no se detecta emparejamiento del código de sincronización durante 2048 períodos de reloj de 30 ciclos sucesivos, unos 68,3 segundos, se conmuta el divisor 428, fig. 22B, invirtiendo 20 así la fase del reloj de 30 ciclos por la línea 445. Mientras se interroga a los contadores o se controlan los calentadores de agua, la unidad central de control 5 estará transmitiendo un mensaje, con inclusión del código de sincronización, aproximadamente cada cinco segundos. Así, una vez 25 que se obtiene la sincronización de fase del reloj de 30

ciclos, el divisor 428 permanece en reposo. El reloj de desplazamiento por la línea 118, fig. 22D, se deriva del reloj de 30 ciclos por la línea 445 a través de la puerta Y inversora 434, que normalmente es capacitada por la línea 124, la puerta O 435 y el multivibrador monoestable 436, que es un CD4047A.

La frecuencia de referencia para el desmodulador 104 y el modulador 107 se desarrollan en un oscilador de bucle bloqueado en fase que usa la frecuencia de 60 ciclos de distribución de la corriente a través del amplificador diferencial 401, como frecuencia de referencia origen. La frecuencia de salida del oscilador 402 bloqueado en fase, que es un CD4046A, es de 100.320 ciclos, que es dieciseis veces la frecuencia de la portadora de comunicaciones, 6270 ciclos, y es dividida por ocho en el divisor 404, que es un CD4029A y por 209 en el divisor 405, que es un CD4029A, para producir una señal de 60 ciclos que es devuelta al oscilador bloqueado en fase 402, cerrando así el bucle bloqueado en fase. La salida de 100.320 ciclos del oscilador 402 bloqueado en fase es dividida también por 16 por el divisor 403, que es un CD4029A, para obtener la frecuencia de referencia de 6270 ciclos, por la línea 119, usada por el desmodulador 104 y el modulador 107. La fase de la frecuencia de referencia por la línea 119 es gobernada por los datos recibidos del desmodulador 104 por la línea 135 y el inversor 425.

Mientras la unidad central de control 5 transmite una portadora sin modular, los contadores de cuenta y descuento 407 y 408, que son CD4029A, son sincronizados por la señal de 30 ciclos por la línea 445, fig. 22C, a través de la puerta Y inversora 410 y el inversor 409. Si la salida del desmodulador 104 es un 0 lógico, los contadores 407 y 408 son incrementados. Si la señal por la línea 135 es un 1 lógico, son decrementados. La salida del contador 407 es comparada con la salida del divisor 404 por el comparador digital 406, que es un CD4063A. Cuando las salidas casan, el divisor 403 es repuesto. Así, un exceso de 0 lógicos del desmodulador 104 hará avanzar la frecuencia de referencia de 6270 ciclos por la línea 119, mientras que un exceso de 1 lógicos retardará la fase, bloqueando así en fase la frecuencia de referencia de 6270 ciclos por la línea 119 a la portadora sin modular recibida de la unidad central de control 5.

El contador 408 tiene un factor escalar de 16; por consiguiente, se necesita un exceso acumulado de 16 unos lógicos o ceros lógicos antes de que se avance o se retarde la fase de la frecuencia de referencia de 6270 ciclos, haciendo de este modo que el circuito resulte insensible a variaciones de corta duración. Cuando el código de sincronización, que tiene una cantidad equilibrada de 1 y 0 lógicos, se recibe y detecta, los circuitos de desfa-

saje son inhibidos a través de la señal indicadora de sincronismo por la línea 121, fig. 22F, y la puerta Y inversora 410. Esto impide que los circuitos de control de fase actúen sobre los bitios de función F0 a F3, y los bitios de dirección A0 a A15 del mensaje de interrogación de la unidad central de control 5. Después de que el ciclo de interrogación del transpondedor de contador está terminado, la señal indicadora de sincronismo por la línea 121, fig. 22F, capacita de nuevo a la circuitería de control de fase.

Se obtienen datos de la señal del amplificador de video 103 por la línea 131, por el desmodulador 104 que comprende el detector de fase 411 sin transformador y el integrador 416. El detector de fase 411 comprende las resistencias 412, 412', 412'', 412''', 412'''' y 412''''', el amplificador operacional 413, que es un Fairchild Semiconductor 741, y los interruptores 414 y 414', que son CD4066A, excitados con un desfasaje de 180º por el inversor 415 y la frecuencia de referencia de 6270 ciclos por la línea 119. La salida del detector de fase 411 es integrada por el integrador 416, que comprende la resistencia 417, el amplificador operacional 418, que es un Fairchild Semiconductor 741, el condensador 419, el interruptor 420, que es CD4066A, el multivibrador monoestable 421, que es un CD4047A, y el amplificador diferencial 422, que es un

National Semiconductor LM139. Cuando la salida del amplificador operacional 418 es positiva, la salida del amplificador diferencial 422, por las líneas 130 y 135, es un 1 lógico; Cuando la salida del amplificador operacional 418 es negativa, la salida del amplificador 422 es un 0 lógico. Al final de cada período de bitio, la transición de sentido negativo del reloj de desplazamiento por la línea 118, fig. 22D, dispara el multivibrador monoestable 421, descargando así el condensador 419 a través del interruptor 420 y reponiendo el integrador 416.

Antes de que se reciba el código de sincronización, la señal indicadora de sincronismo en la línea 121, fig. 22F, repone continuamente los contadores 437 y 438, que son CD4029A, al estado de cero, desarrollando así una señal de capacitación por las líneas 117 y 120, fig. 22G, desde el descodificador 439, que es un CD4028A. Así, el interruptor de recepción 102 es capacitado y los datos procedentes del desmodulador 104 son sincronizados en el registro de datos 106, consistente en los registros de desplazamiento 106 y 106' que son CD4034A, y 106'', que es un CD4015A, por el reloj de desplazamiento de 30 ciclos por la línea 118, fig. 22D, a través de la puerta 0 443 y la puerta Y inversora 442, que es capacitada por la señal de control de la línea 120. La señal de entrada del registro de datos se muestra en la fig. 22E. La puerta

O 443 y la puerta Y inversora 442 forman parte del control de datos 105, el resto del cual comprende las puertas Y inversoras 440 y 441, y el inversor 424. Los primeros ocho bitios del registro de datos 106 son comparados con el código de sincronización preajustado por el comparador digital 111, que consiste en dos CD4063A, por la línea 132. Cuando se detecta una coincidencia del código de sincronización, es sincronizado el biestable 111' de la señal indicadora de sincronismo, que es un CD4013A, eliminando la reposición de los contadores 437 y 438, disparando el multivibrador monoestable 426 e inhibiendo la puerta Y inversora 410 por la línea 121, fig. 22F.

Veinte períodos de bitio después de detectarse la coincidencia del código de sincronización, el descodificador 439 inhibe el interruptor de recepción 102 a través de la línea 117; el flujo de datos del desmodulador 104, a través del control de datos 105, por medio de la señal de control en la línea 120, fig. 22G, dispara el multivibrador monoestable 449, y sincroniza el bitio F0 del código de función en la línea 132'' desde el registro de datos 106'' en el registro de régimen de contestación 114 y los bitios F1, F2, y F3 de código de función en la línea 132'', procedentes del registro de datos 106'', en el registro de función 114', a través de la señal de control de la línea 122, fig. 22H, y capacita el flujo de da-

tos del contador a través del control de datos 105 a través de la señal de control por la línea 120', fig. 22H.

El régimen de datos de contestación es determinado por el bitio FO de código de función en el registro de régimen de datos de contestación 114, que es un CD4013A. Si el bitio FO es un 1 lógico, el régimen de contestación es de 30 baudios y la puerta Y inversora 434 es capacitada por la línea 124. Si el bitio FO es un 0 lógico, el régimen de contestación es de 15 baudios y el divisor 432, que es un CD4013A, es capacitado por la señal de la línea 124, sincronizando de este modo el reloj de 15 ciclos al reloj de 30 ciclos, mientras que la puerta Y inversora 433 es capacitada por la señal de la línea 124'. Así, la frecuencia del reloj de desplazamiento por la línea 118, Fig. 22D, es determinada por el contenido del registro de contestación 114.

Los códigos preajustados de dirección del módulo de medidor y del control de calentador, son comparados simultáneamente con los bitios de dirección A0 a A15, procedentes de los registros de datos 106' y 106 por los comparadores digitales 113 y 112, respectivamente, que son CD4063A, por las líneas 132 y 132'. El multivibrador monoestable 449, que es un CD4047A, capacita a los comparadores 113 y 112 por la línea 444, fig. 22K, para detectar una coincidencia de direcciones de módulo de

contador, una coincidencia de direcciones de control de calentador, o ausencia de coincidencia.

5 Si el comparador 113 detecta la recepción de una dirección de módulo de contador, el biestable 113' de señal indicadora de dirección de módulo de contador, que es un CD4013A, es sincronizado, capacitando así al descodificador de función 115, por medio de la línea 126', y el flujo de datos de contador a través del control de datos 105, y al modulador 107, a través de la señal indicadora de dirección de módulo de contador en la línea 10
10 126, fig. 22L. Los bitios F1, F2, F3 de código de función son mantenidos en el registro de función 114', que es un CD4042A, y son descodificados por el descodificador de función 115, que es un CD4028A, por la línea 127. Sólo
15 es capacitado un codificador de contador por el descodificador de función 115, tal como un codificador de contador eléctrico, a través de la línea 26.

Durante los períodos de 20 bitios que siguen inmediatamente a la detección de la dirección de módulo de contador, los datos del código de función y los datos de dirección son desplazados al modulador 107 desde el
20 registro de datos 106 por la línea 128, fig. 22M, mientras los bitios de datos de lectura de contador M0 a M19 procedentes del codificador de contador seleccionado son desplazados al registro de datos 106 por la línea 129 y el
25

control de datos 105, que es capacitado por la señal de control del descodificador 439 por la línea 120', fig. 22H. Durante el segundo período de 20 bitios que sigue a la detección de la dirección del módulo de contador, el contenido de datos de lectura de contador del registro de datos 106 es desplazado al modulador 107 por la línea 128, fig. 22M, mientras que los bitios de datos de contador invertidos, $\overline{M0}$ a $\overline{M19}$, son desplazados al registro de datos 106, fig. 22E, a través de la línea 133 y el control de datos 105, que es capacitado por la señal de control del descodificador 439 por la línea 120'', fig. 22I. Durante el tercer período de 20 bitios que sigue a la detección de la dirección de módulo de contador, los datos de contador invertidos del registro de datos 106 son desplazados al modulador 107 a través de la línea 128, fig. 22 M, y el registro de datos 106 es cargado con 0 lógicos, como se muestra en la fig. 22E, ya que el control de datos 105 está inhibido por el descodificador 439.

Al final de este período, la señal de control del descodificador 439 por la línea 123, fig. 22J, establece el biestable 111' de señal indicadora de sincronismo, el biestable 113' de señal indicadora de dirección de módulo de contador y el registro 114 de régimen de datos de contestación y repone el registro de función 114' reponiendo con ello a los contadores de bitios 437 y 438 al

estado de cero y capacitando a la puerta Y inversora 410 por la línea 126, la entrada de datos de contador al control de datos 105, y al modulador 107 por la línea 126, fig. 22L, estableciendo el reloj de desplazamiento por la línea 118 a 30 ciclos por la línea 124, y capacitando al interruptor de recepción 102, por la línea 117, fig. 22G. El transpondedor reanuda ahora la búsqueda de los datos recibidos para la siguiente transmisión de código de sincronización desde la unidad central de control 5.

10 Si el comparador 112 detecta una dirección de control de calentador, los bitios de código de función por la línea 127 son sincronizados en el registro 116 de control de calentador, que es un CD4042A, por el muestreo del comparador 112 en la línea 125, fig. 22N. Esto
15 realiza la función de control deseada, tal como la conexión del relé de control del calentador, por la línea 134, o la conexión del relé de control del medidor de demanda máxima, por la línea 140, fig. 22P. El transpondedor de contador o medidor queda entonces en vacío durante períodos de 60 bitios, ya que el modulador 107, el descodificador de función 115 y el control de datos 105, no son
20 capacitados por la señal de indicación de la dirección del módulo de contador o medidor por la línea 126. Al final de períodos de 60 bitios, cuya duración viene determinada por el bitio FO de código de función del re-
25

gistro 114 de régimen de contestación, el biestable 111' de señal indicadora de sincronismo de recepción y el registro 114 de régimen de contestación son repuestos por la señal de control del descodificador 439 por la línea 123, fig. 22J, reponiendo así los contadores de bitios 437 y 438 al estado de cero y capacitando a la puerta Y inversora 410 por la línea 121, fig. 22F, estableciendo el reloj de desplazamiento por la línea 118 a 30 ciclos por la línea 124, y capacitando el interruptor de recepción 102 por la línea 117, fig. 22G.

Si los comparadores 112 y 113 no detectan una coincidencia de direcciones, el transpondedor 12 no realiza función de control y queda en vacío durante períodos de 60 bitios, cuya duración es determinada en función del bitio de código F0 del registro 114 de régimen de contestación, y luego se repone como en el ciclo de control de calentador.

La señal procedente del registro de datos 106 en la línea 128, fig. 22M y 22Q, modula la fase de la frecuencia de referencia de 6270 ciclos, por la línea 119, en la puerta O exclusiva 446, produciendo de este modo el deseado desfase de 180° entre las salidas de portadora de comunicaciones que representan 1 lógico y 0 lógico. La señal modulada, y su inversa por el inversor 447, son capacitadas en puertas Y inversora 450 y 451 por la señal

de indicación de la dirección de módulo de contador o medidor por la línea 126, fig. 22L, lo que excita al transmisor 108 a través de los inversores 452 y 453 y por las líneas 136 y 136' respectivamente.

5 Con referencia a la fig. 23, se muestra una realización ilustrativa de un transmisor 108 de transpondedor. El transformador 500, que es un P-8605 de Stancor, rebaja el voltaje de línea de 120 voltios 60 períodos de la acometida 24 y 24'. El voltaje reducido es rectificado por los diodos 501 y 502, que son MR751 de Motorola, y se filtra la corriente rectificada por medio del condensador 503. Los transistores 504 y 505, que son 2N2222A, están normalmente fuera de conducción gracias a señales del modulador por las líneas 136 y 136', a través de resistencias 506 y 507, respectivamente. Cuando es capacitado el modulador 107, los transistores 504 y 505 son conectados con un desfase de 180°. Cuando es conectado el transistor 504, la corriente circula por las resistencias 508 y 509, cargando el condensador 510, conectando así lentamente el transistor 511, que es un 2N2905, cuya corriente de colector está limitada por la resistencia 523, y el transistor 512, que es un 2N6111, cuya corriente de emisor está limitada por la resistencia 513. Esto eleva la tensión en la línea 525 a la de la línea 526, cargando de este modo el condensador 528 por la resistencia 527. La

10

15

20

25

caída de voltaje a través de la resistencia 527 hace que el triac 529 conduzca. Cuando la señal de modulador en la línea 136 pone fuera de conducción al transistor 504, el condensador 510 se descarga a través de la resistencia 508, poniendo fuera de conducción lentamente a los transistores 511 y 512, mientras que el diodo 514, que es un MR751 de Motorola, recorta la cresta creada por la inductancia de la acometida 24 y el transformador de distribución 10. Cuando el transistor 505 es puesto en conducción por la señal 136' del modulador, el transistor 515, que es un 2N2905, es puesto en conducción a través de las resistencias 516 y 517. La corriente circula entonces por la resistencia 518, cargando el condensador 519, poniendo así en conducción lentamente al transistor 520, que es un 2N6386, cuya corriente de emisor está limitada por la resistencia 524. Esto rebaja el voltaje en la línea 525 al de la línea 24', el neutro de la acometida, descargando de este modo el condensador 528 a través de la resistencia 527. La caída de tensión a través de la resistencia 527 hace que conduzca el triac 529. Cuando la señal del modulador en la línea 136' pone fuera de conducción al transistor 505, el condensador 519 se descarga por la resistencia 521, poniendo así lentamente fuera de conducción al transistor 520, mientras que el diodo 522, que es un MR751 de Motorola, recorta la cresta creada por la inductancia

de la acometida 24 y el transformador de distribución 10. Las transiciones del voltaje en la línea 525 son acopladas a la acometida, líneas 24 y 24', por el condensador de acoplamiento 109.

5 Los circuitos que se acaban de describir comprenden una fuente de potencial unipolar en la línea 26 derivado de la corriente eléctrica y que tiene un factor de ondulación o rizado a la frecuencia de la línea de corriente. La circuitería de transistores comprende medios para interrumpir el potencial unipolar a un régimen que corresponde a la frecuencia de la portadora en respuesta a los medios para modular aplicados a las bases de los transistores 504 y 505 para interrumpir el potencial unipolar a un régimen que corresponde a la frecuencia de la portadora. El triac 15 529 comprende medios para acoplar el potencial unipolar interrumpido a las líneas de corriente para proporcionar una señal de portadora a las líneas de corriente.

Han sido descritos nuevos aparatos y técnicas para la comunicación eficaz mediante líneas de distribución de corriente, con sus numerosas ventajas y rasgos característicos. Es evidente que los expertos podrán realizar numerosos cambios y modificaciones respecto a las realizaciones específicas que hemos descrito, sin apartarse por ello del concepto del invento. Por consiguiente, éste 20 ha de interpretarse como que abraza cada una de las nuevas 25

características y de las nuevas combinaciones de características presentes en los aparatos y técnicas que hemos descrito en esta Memoria, quedando limitado solamente por el espíritu y el alcance de las siguientes reivindicaciones.

5

10

- REIVINDICACIONES -

15

20

25

1ª.- Un aparato de comunicaciones sincrónico mediante líneas de distribución de corriente, para comunicación entre una posición central y posiciones alejadas mediante líneas de distribución de corriente que pueden conducir también corriente eléctrica a la frecuencia de distribución, que comprende: un origen de una señal portadora de una frecuencia que es un armónico de la mitad de dicha frecuencia de distribución en dicha posición central y en dichas posiciones alejadas, en el margen de frecuencias entre 500 y 30 kHz para transportar datos digitales; un origen de una señal de datos digitales en dicha posición central y en dichas posiciones alejadas; medios para establecer sincronismo entre cada señal de datos digitales y la frecuencia de la corriente eléctrica transportada por

dichas líneas de distribución; medios para modular una señal portadora con cada señal de datos digitales; medios para acoplar la señal de portadora modulada a dichas líneas de distribución de corriente para transmitir la señal de portadora modulada por las líneas de distribución a unos medios receptores en cada posición, que incluyen medios desmoduladores para desmodular la señal de portadora modulada para recuperar la señal de datos digitales llevada por la portadora modulada; medios, en cada posición, que acoplan la señal de la portadora modulada procedentes de las líneas de distribución de corriente a dichos medios desmoduladores; medios para sincronizar los medios desmoduladores con la corriente eléctrica transportada por dichas líneas de distribución para desmodular la señal de portadora modulada recibida en la posición receptora para recuperar los datos digitales llevados por la señal de portadora modulada; incluyendo el origen de una señal de datos digitales en dicha posición central medios para proporcionar una señal digital que designa tanto una posición alejada particular para transmitir una señal de datos digitales a dicha posición central como el régimen de bitios de datos para transmisión de los mismos, que es un subarmónico de la citada frecuencia de la corriente, o igual a la frecuencia misma; y medios en cada una de dichas posiciones alejadas que responden a la recepción de una señal de control de datos digitales desde dicha

posición central que designa esa posición alejada para la transmisión de una señal de datos digitales a dicha posición central para transmitir una señal de datos digitales a dicha posición central al régimen de bitios designado de control que es un subarmónico de la frecuencia de la corriente o igual a dicha frecuencia.

2ª.- Un aparato según la reivindicación 1ª, en el cual la frecuencia de dicha señal de portadora está entre 5 y 10 kHz y un armónico predeterminado de la mitad de dicha frecuencia de la corriente.

3ª.- Un aparato según la reivindicación 2ª, en el cual dichos medios para modular incluyen medios para desplazar la fase de la señal de portadora en sentidos opuestos, primero y segundo, para designar, respectivamente, primero y segundo valores de dígitos binarios.

4ª.- Un aparato según la reivindicación 3ª, en el cual cada frecuencia de señal de portadora es un armónico impar de la mitad de dicha frecuencia de la corriente.

5ª.- Un aparato según la reivindicación 3ª, en el cual cada frecuencia de señal de portadora es un armónico par de dicha frecuencia de la corriente.

6ª.- Un aparato según la reivindicación 3ª, y que comprende además un origen de una señal de fase de referencia en cada posición alejada y medios para comparar

la señal de portadora modulada con esta última señal de fase de referencia para detectar el bitio binario llevado entonces por la señal de portadora modulada, y medios que responden a la señal de portadora modulada para ajustar la fase de dicha señal de referencia a un valor de referencia sustancialmente a mitad de camino entre dichos sentidos opuestos, primero y segundo, de la señal de portadora modulada que está siendo detectada entonces.

5

7^a.- Un aparato según la reivindicación 1^a, y que comprende además al menos un transformador de distribución que acopla entre sí dicha posición central y al menos una de dichas posiciones alejadas a través del cual son transmitidos entre ellas las señales de portadora modulada.

10

8^a.- Un aparato según la reivindicación 1^a, y que comprende además medios para determinar la fase de la corriente eléctrica en cada posición alejada con relación a la de dicha posición central y para proporcionar una señal de polaridad asociada con una posición alejada para transmitir una señal representativa de la fase de la corriente eléctrica en esa posición alejada con relación a la de dicha posición central para controlar la fase de bitios de datos intercambiados entre la posición central y esa posición alejada para reflejar con precisión los datos transportados por dichos bitios de datos.

15

20

25

5 9a.- Un aparato según la reivindicación 1a,
en el cual una posición alejada incluye medios de medición
de energía para proporcionar una señal digital representati-
va de energía usada en dicha posición alejada para transmi-
sión por dichas líneas de corriente a dicha posición cen-
tral, y que comprende además medios para verificar tanto
los datos digitales transmitidos desde dicha posición cen-
tral a dicha posición alejada como los datos digitales
transmitidos en respuesta a ellos desde dicha posición
10 alejada a dicha posición central.

15 10a.- Un aparato según la reivindicación 1a,
en el cual una estación alejada incluye medios de consumo
de corriente no esencial y medios interruptores que res-
ponden a una señal de energía de instrucción digital para
impedir selectivamente la circulación de corriente a dichos
medios de consumo no esencial de la misma; medios, en di-
cha posición central, para proporcionar, como señal de
datos digitales, dicha señal de energía de instrucción
digital; y medios, que incluyen los últimos medios inte-
20 rruptores en una posición alejada, que responden a la
recepción de dicha señal de energía de instrucción digital
para impedir la circulación de corriente a dichos medios
de consumo no esencial de corriente durante un intervalo
de tiempo seleccionado.

25 11a.- Un aparato según la reivindicación 1a,

en el cual una posición alejada incluye medios interruptores de la configuración del sistema de distribución que responden a una señal digital de instrucción para la distribución para controlar de modo selectivo la configuración del sistema de distribución de corriente en esa posición alejada; medios en dicha posición central para proporcionar, como dicha señal de datos digitales, dicha señal digital de instrucción de la distribución; y medios, que incluyen los medios interruptores de la configuración del sistema de distribución, en una posición alejada, que responden a la recepción de dicha señal digital de instrucción de distribución para establecer una configuración seleccionada del sistema de distribución de corriente en esa posición alejada.

12^a.- Un aparato según la reivindicación 11^a, y que comprende además al menos un condensador de corrección del factor de potencia en dicha posición alejada y dichos medios interruptores de la configuración del sistema de distribución incluyen medios para conectar selectivamente dicho condensador de corrección del factor de potencia al sistema de distribución de corriente en esa posición alejada; y dichos medios que incluyen los medios interruptores de la configuración del sistema de distribución incluyen medios que responden a la recepción de dicha señal digital de instrucción para la distribución para

desconectar dicho condensador de corrección del factor de potencia del sistema de distribución.

5 13ª.- Un aparato según la reivindicación 1ª, y que comprende además al menos un condensador de corrección del factor de potencia en una posición alejada; y medios para acoplar dicho condensador de corrección del factor de potencia a dichas líneas de corriente a través de medios, caracterizados por una primera impedancia baja a dicha frecuencia de la corriente y una segunda impedancia, 10 mucho más alta, a la frecuencia de dicha señal portadora.

14ª.- Un aparato según la reivindicación 13ª, en el cual los últimos medios de acoplamiento comprenden un circuito sintonizado que tiene una frecuencia de resonancia sustancialmente a la de la señal de la portadora.

15 15ª.- Un aparato según la reivindicación 1ª, en el cual una posición alejada incluye medios de medición de parámetros para proporcionar una señal digital representativa de un parámetro de funcionamiento del sistema de distribución de corriente en la posición alejada para 20 transmisión por dichas líneas de corriente a dicha posición central.

25 16ª.- Un aparato según la reivindicación 1ª, en el cual una posición alejada incluye medios de interrupción de señal que responden a una señal de selección de señales de instrucción digitales para acoplar selectivamen-

te señales a las líneas de distribución de la corriente en dicha posición alejada, medios en dicha posición central para proporcionar, como dicha señal digital de instrucción, dicha señal de selección de señales digitales de instrucción, y medios, que incluyen los medios de interrupción de señal en la posición alejada en respuesta a la recepción de dicha señal de selección de señales digitales de instrucción, para acoplar selectivamente señales a las últimas líneas de distribución de corriente.

10 17ª.- Un aparato según la reivindicación 1ª, en el cual una posición alejada incluye una pluralidad de medios de medición para proporcionar respectivas señales digitales de medición representativas de una cantidad medida en la posición alejada para transmisión por dichas líneas de corriente a dicha posición central, medios en 15 dicha posición central para proporcionar, como dicha señal digital de datos, una señal de medición digital de instrucción que designa respectivas de dichas señales digitales de medición para transmisión a dicha posición central, y medios, en la posición alejada, que responden a 20 dicha señal digital de instrucción de medición para transmitir la señal digital de medición designada a dicha posición central por dichas líneas de corriente.

25 18ª.- Un aparato según la reivindicación 1ª, en el cual el origen de una señal de datos digitales in-

cluye medios para proporcionar una secuencia predeterminada de señales de datos digitales como señal de sincronización para capacitar la exacta descodificación de las partes de información de dicha señal digital de datos en presencia de
5 señales de ruido a dicha frecuencia de línea de corriente.

19ª.- Un aparato según la reivindicación 1ª, en el cual dicho origen de una señal portadora incluye medios que responden a dicha corriente eléctrica a la frecuencia de la corriente para derivar dicha señal portadora de dicha corriente eléctrica, de modo que la frecuencia de
10 dicha señal portadora sigue la de dicha corriente eléctrica de la cual se deriva la frecuencia de la señal portadora.

20ª.- Un aparato según la reivindicación 1ª, y que comprende además medios para ajustar dicho régimen designado de bitios de datos al valor máximo compatible con una precisión aceptable de la transmisión para la capacidad del canal de comunicaciones que comprende dichas líneas de corriente.

21ª.- Un aparato de comunicaciones síncrono mediante líneas de distribución de corriente.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de ciento una hojas y la presente escritas a máquina por una sola de sus caras.

Madrid, 17.MAY.1976

P.A.

Fernando de Eizaburu
Por Feder.

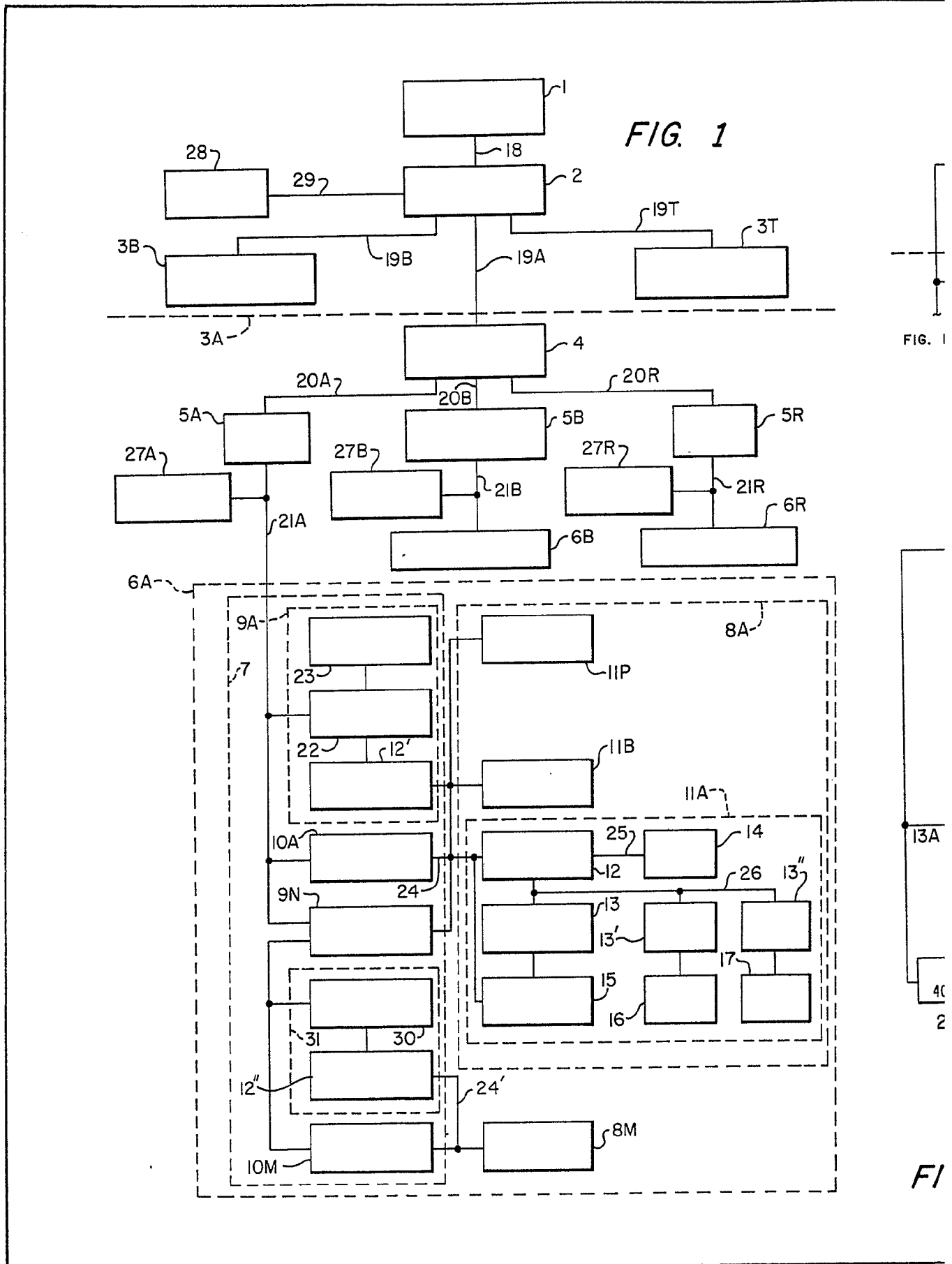


FIG. 1

FIG. 1

FI

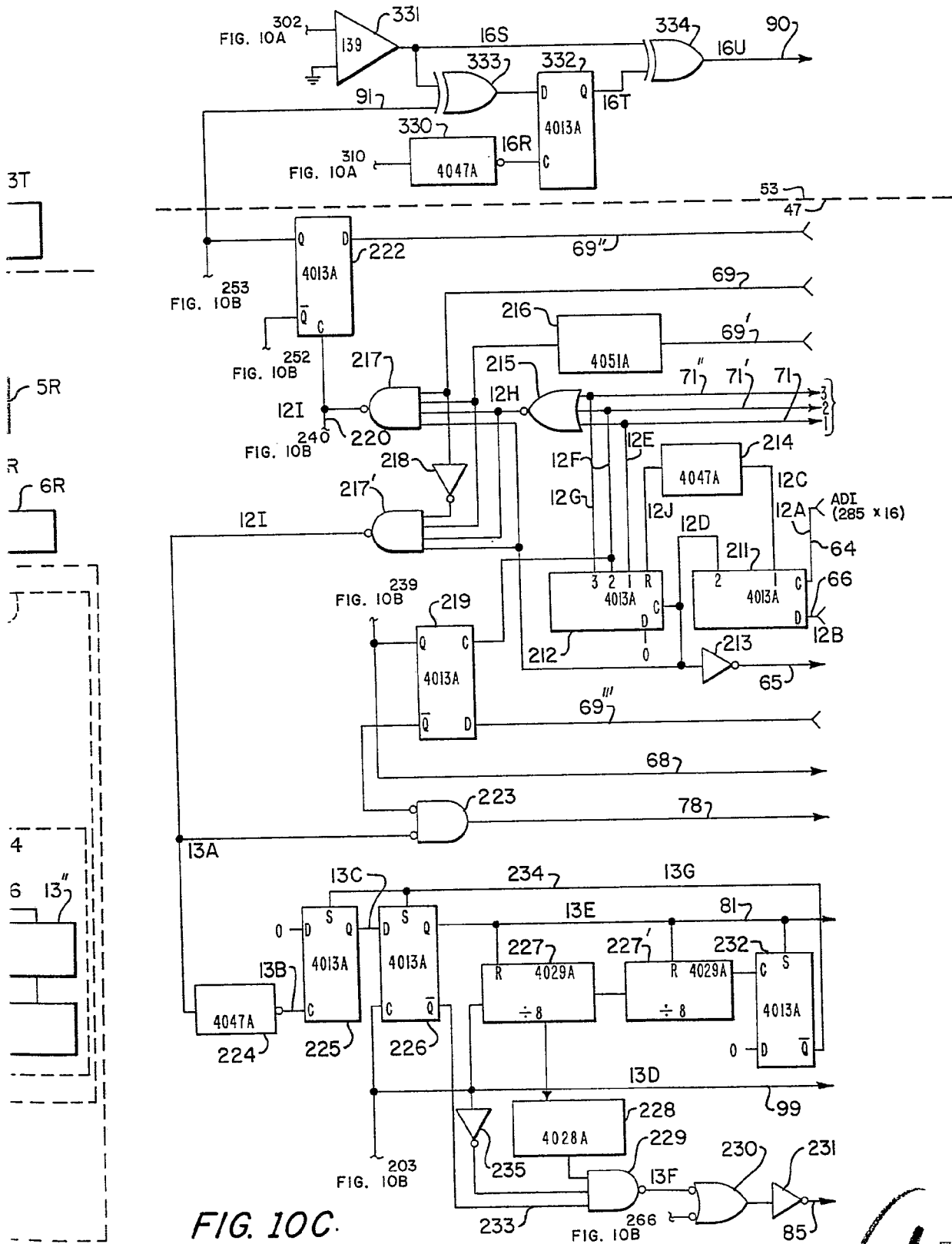


FIG. 10C.

Fernando Mizobara
Per 2222

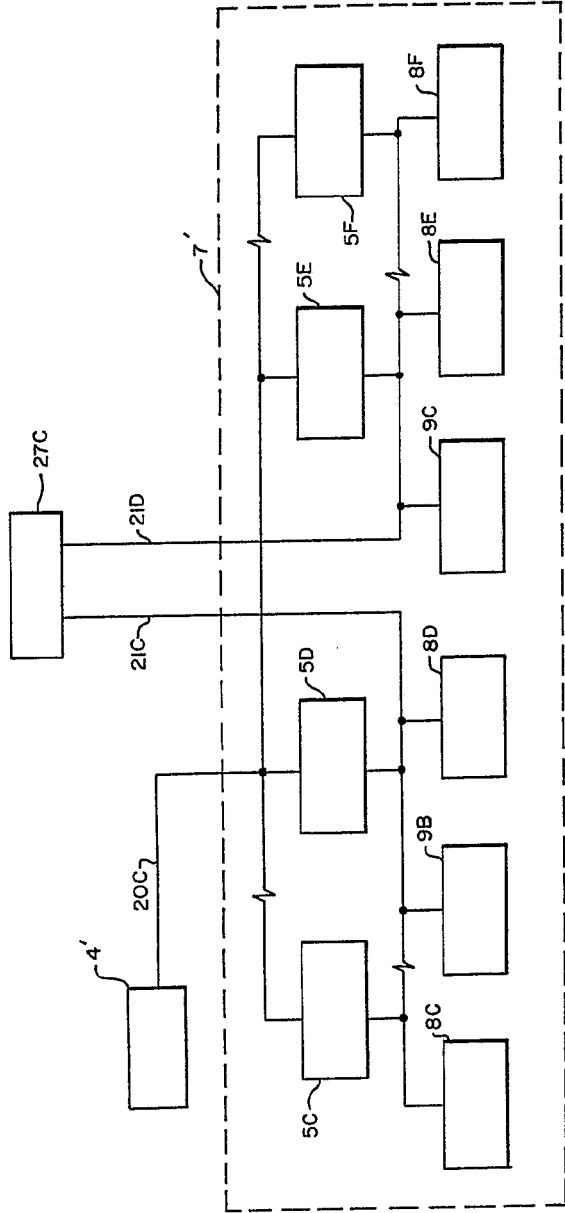


FIG. 2

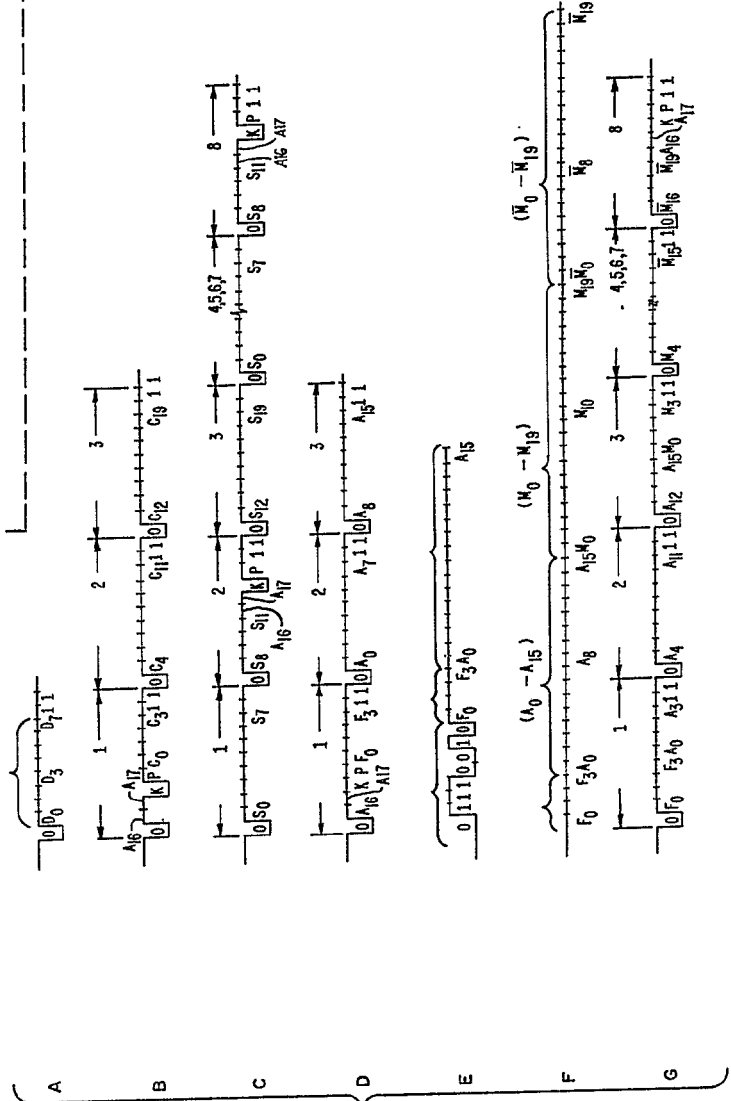
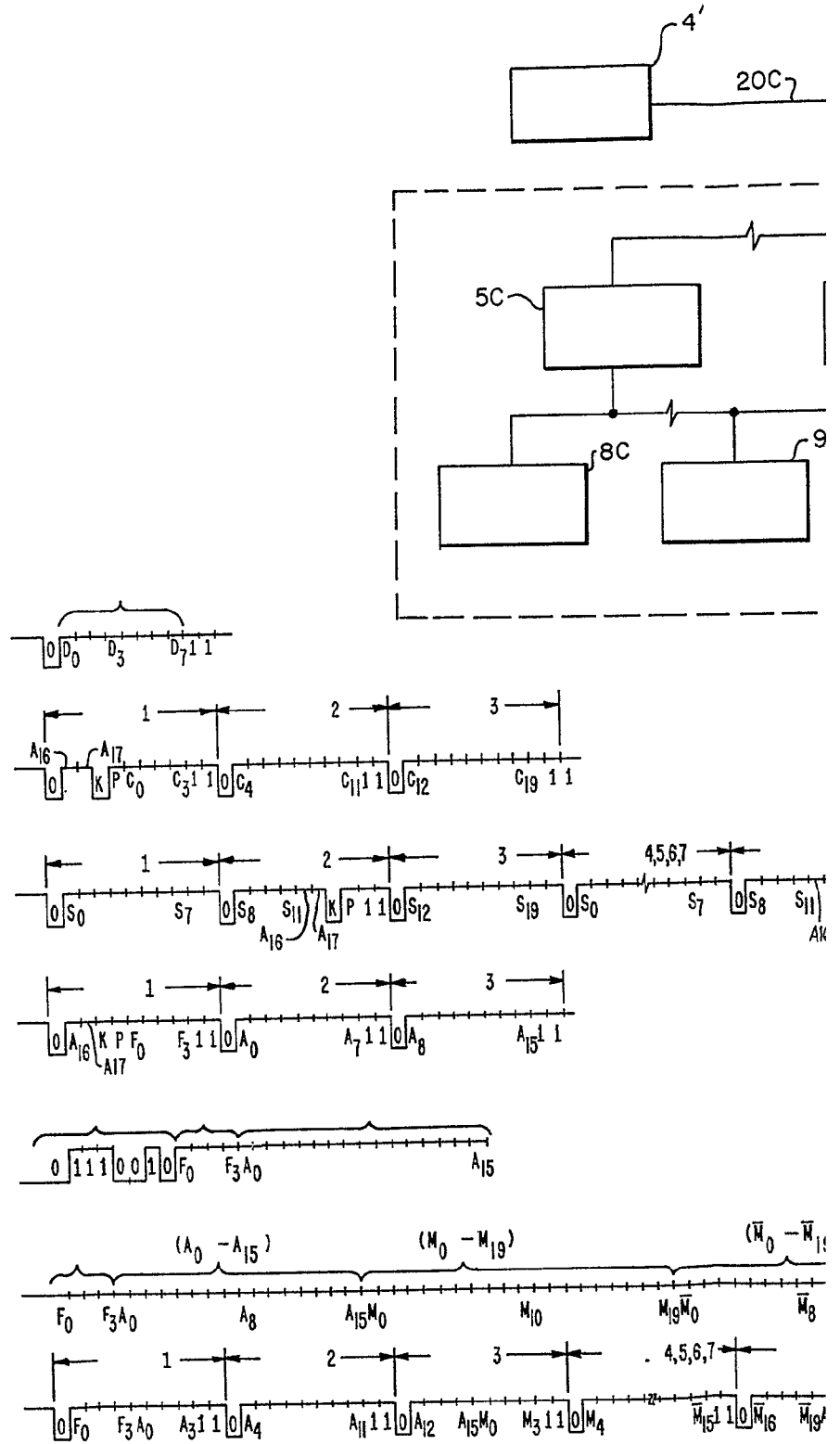


FIG. 3

GENERAL PUBLIC UTILITIES CORPORATION
 Pat. Pending
[Signature]

FIG. 3



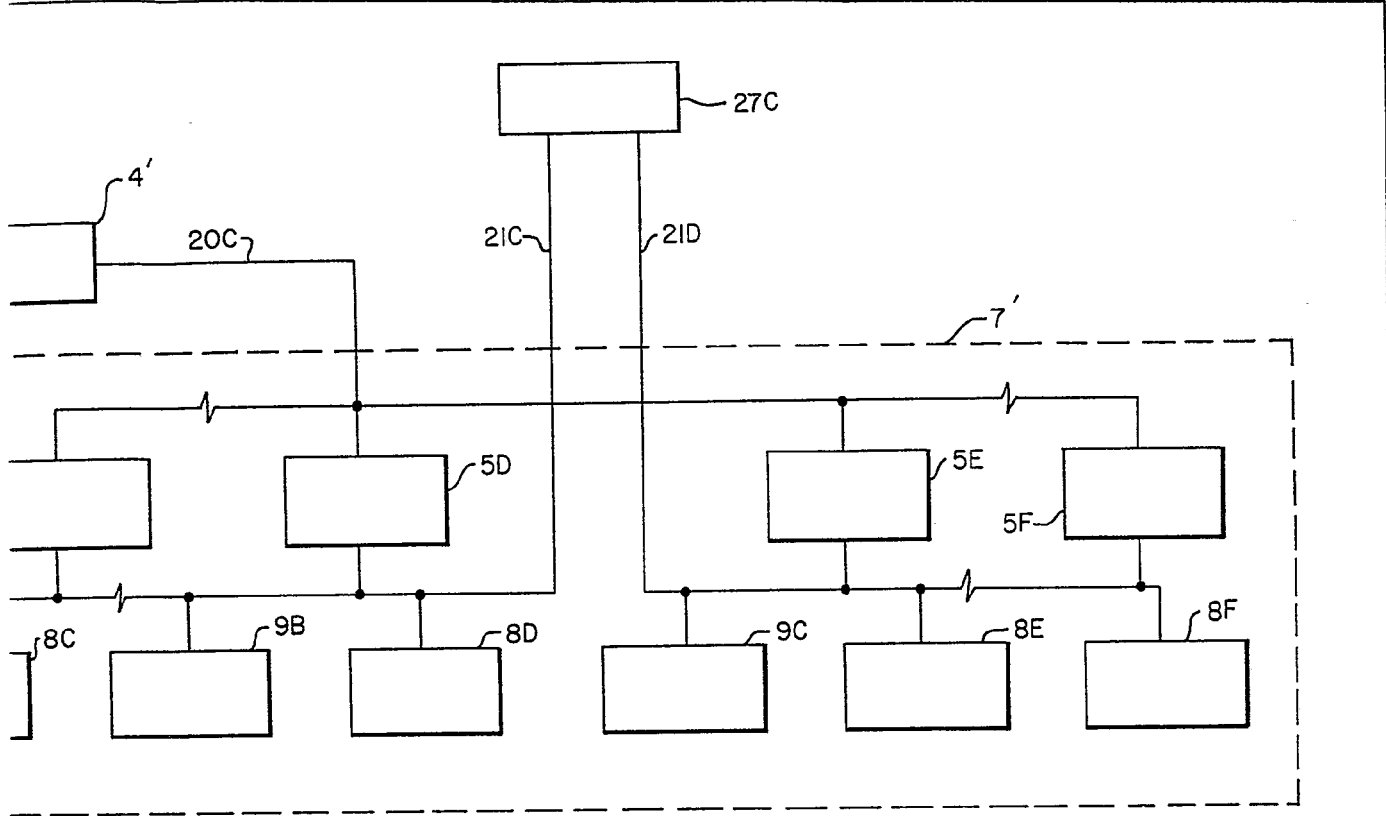
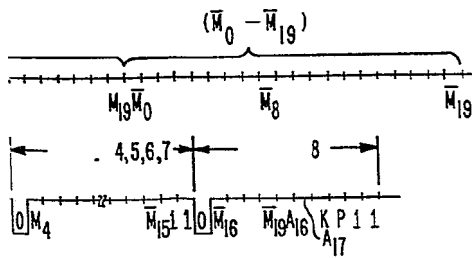
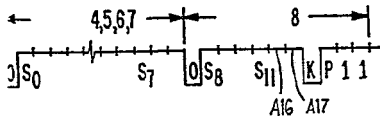


FIG. 2



Fernstudien-Universität
 für Pöden
[Handwritten Signature]

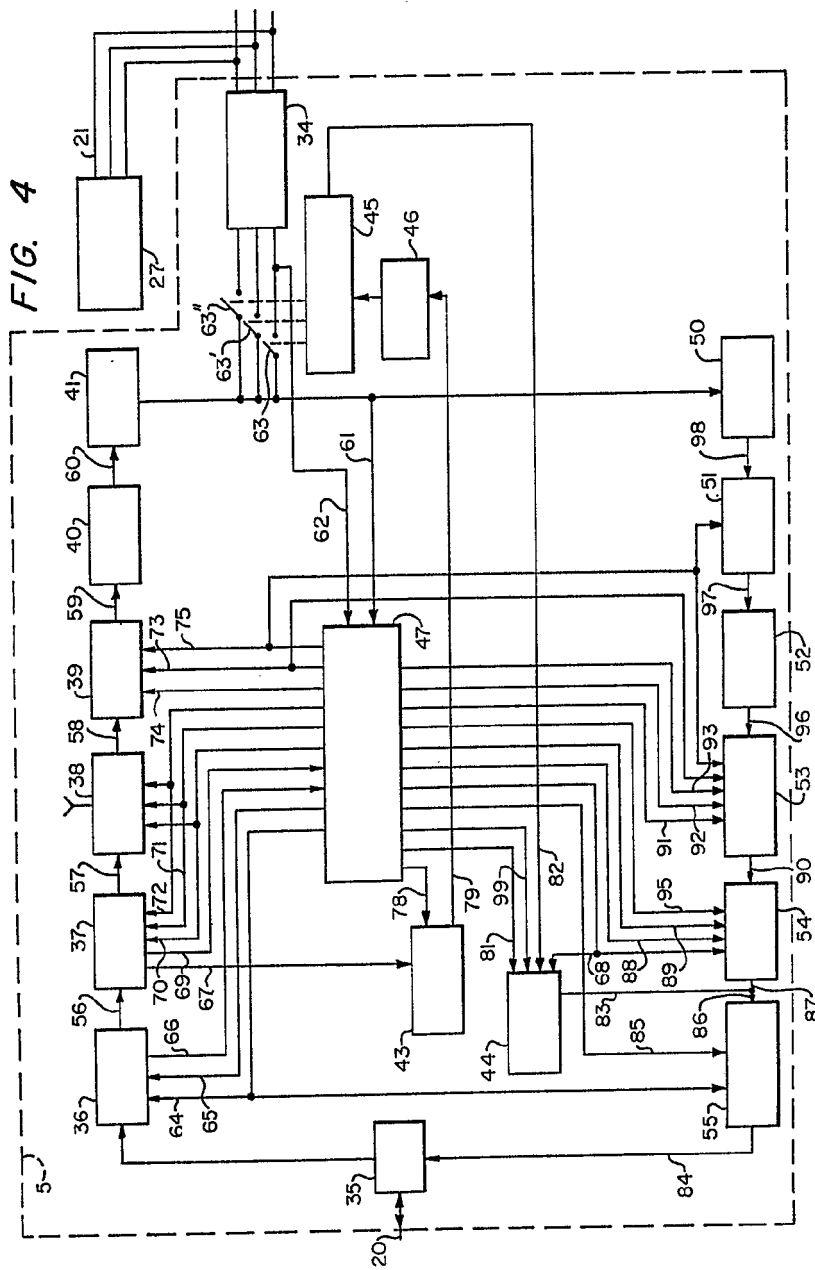
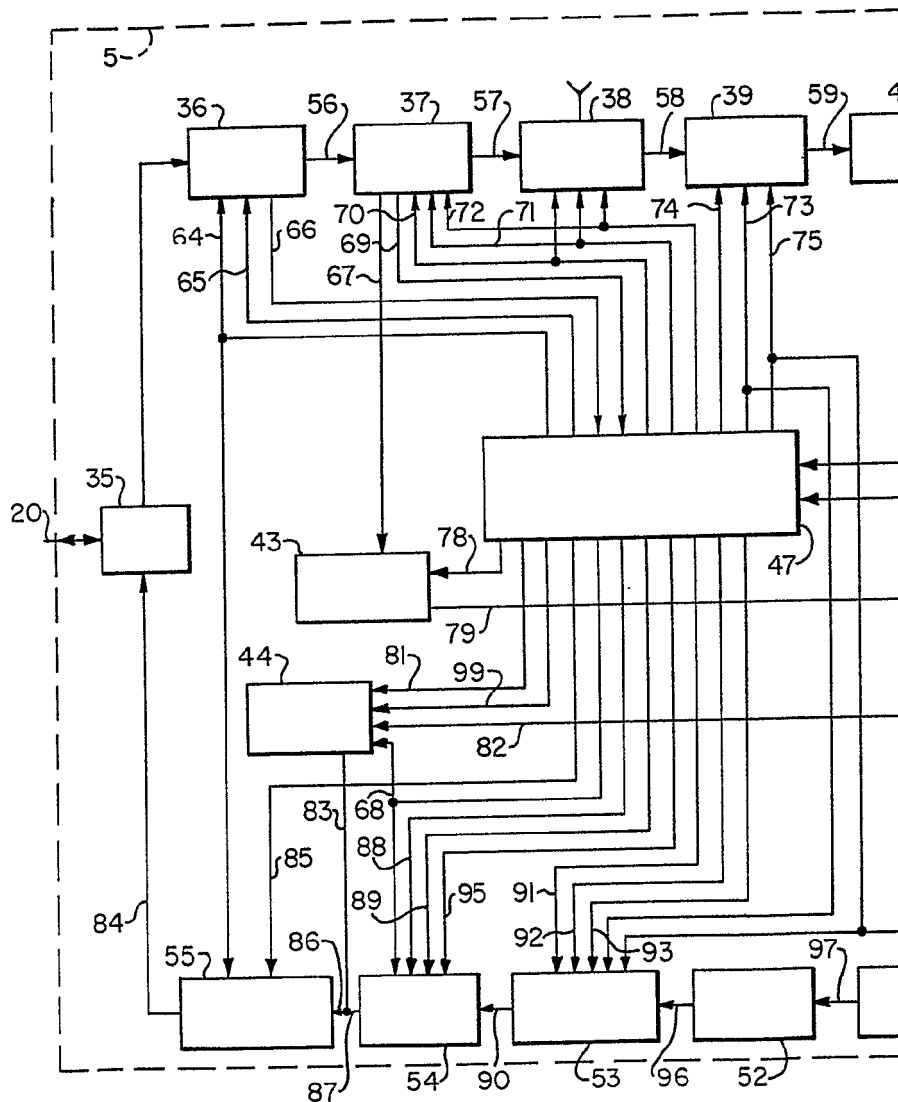
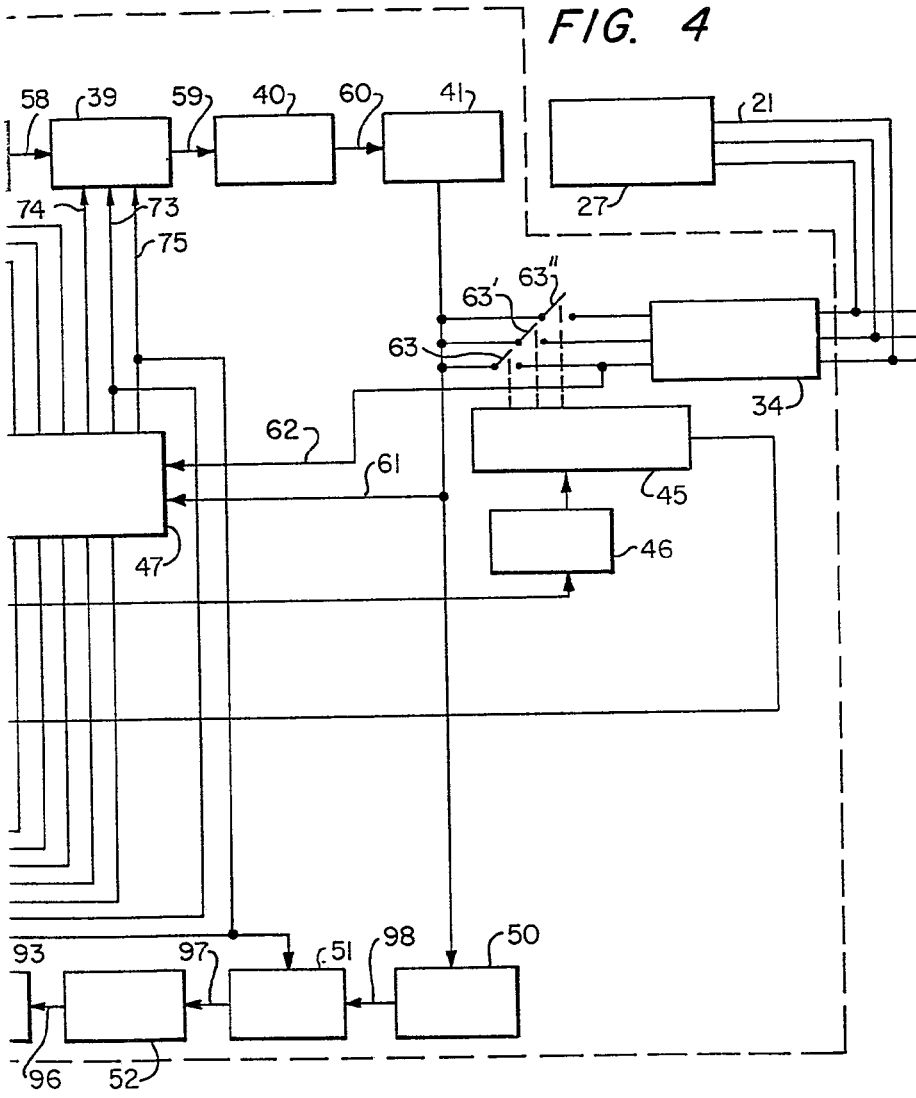


FIG. 4

FOR THE
RECORD
Amh





Filed for Patent
Per *Anta*

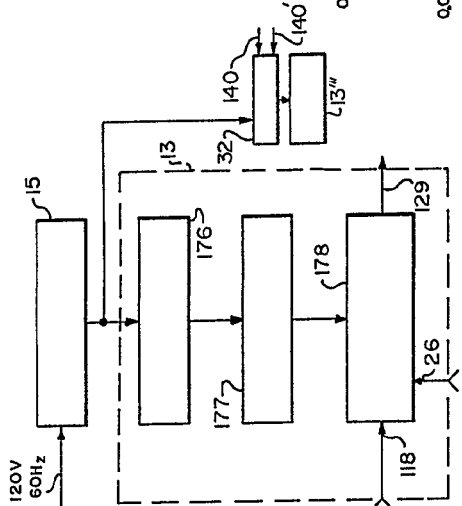


FIG. 6

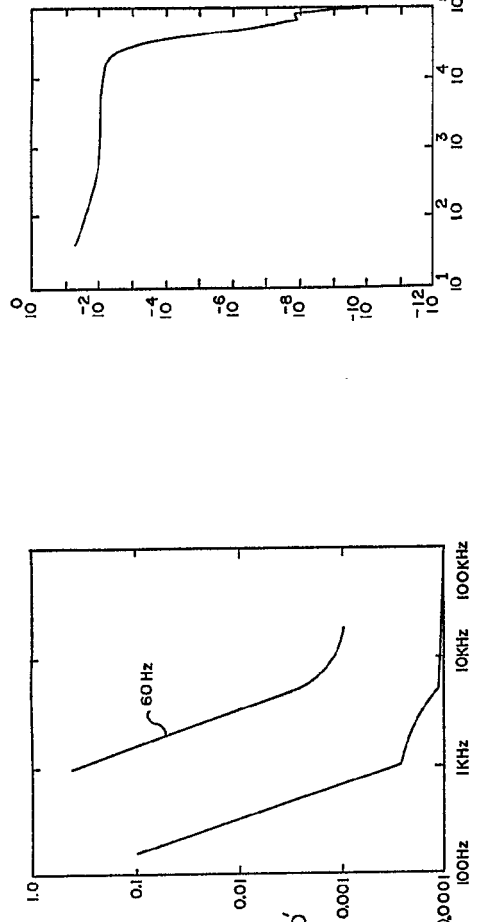


FIG. 8B

FIG. 7

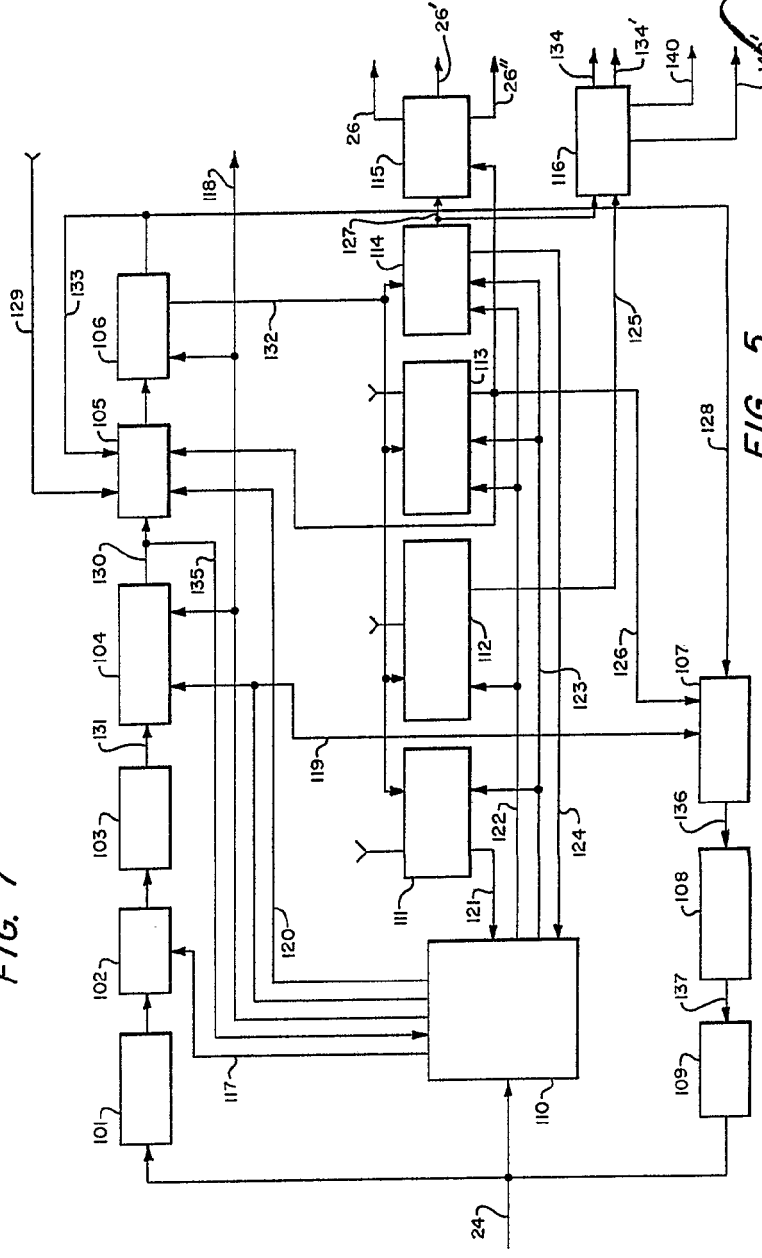


FIG. 5

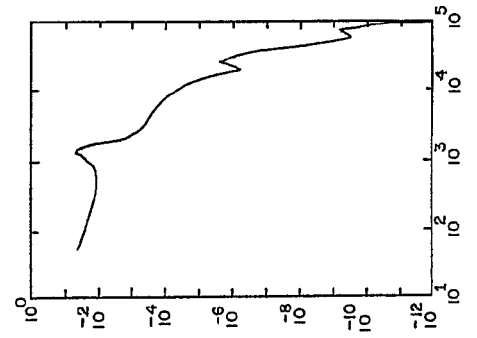


FIG. 8A

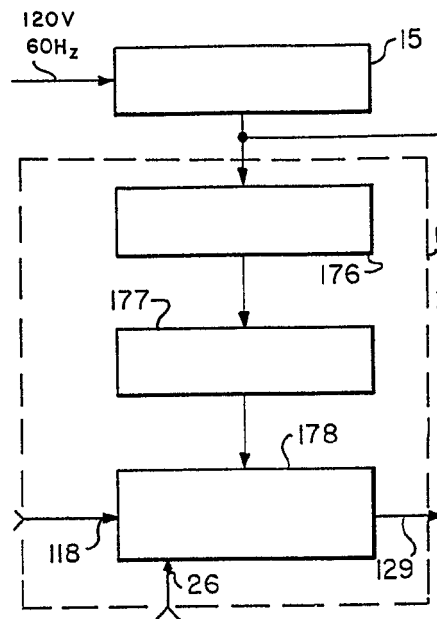


FIG. 6

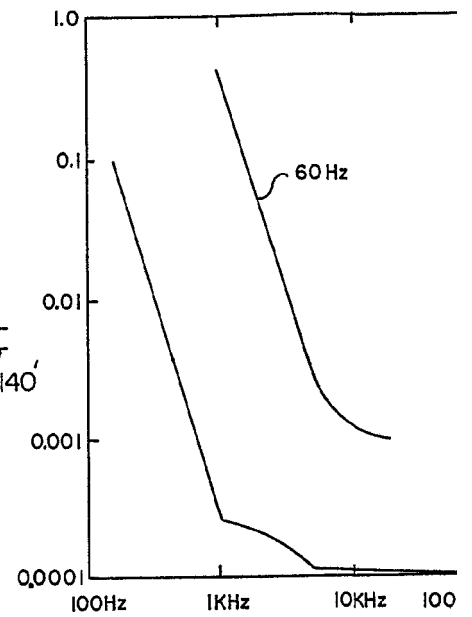


FIG. 7

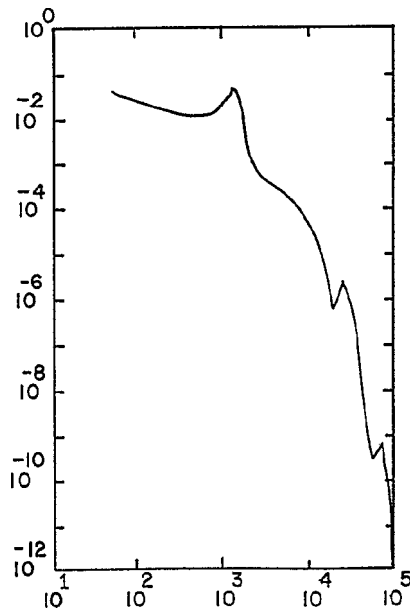
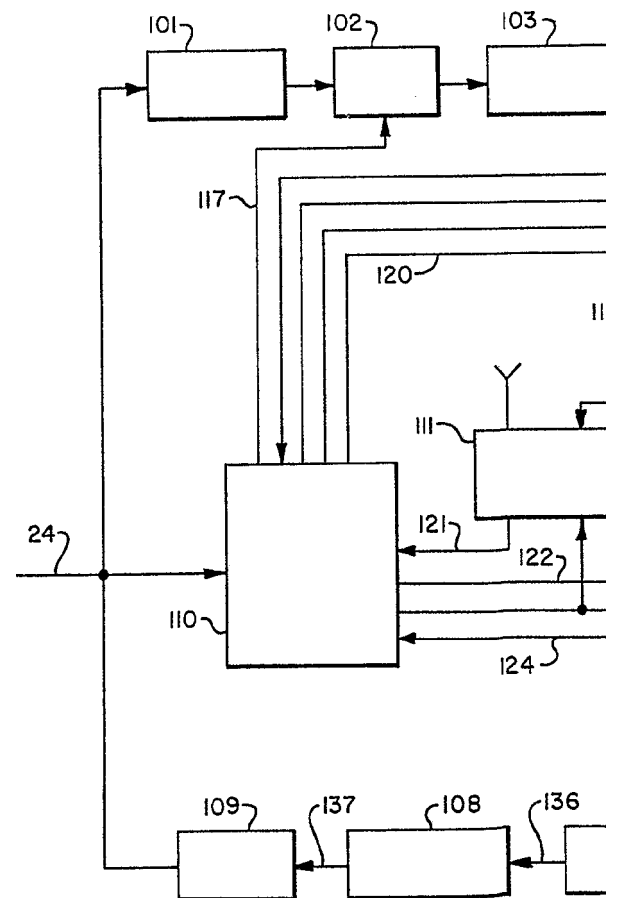


FIG. 8A



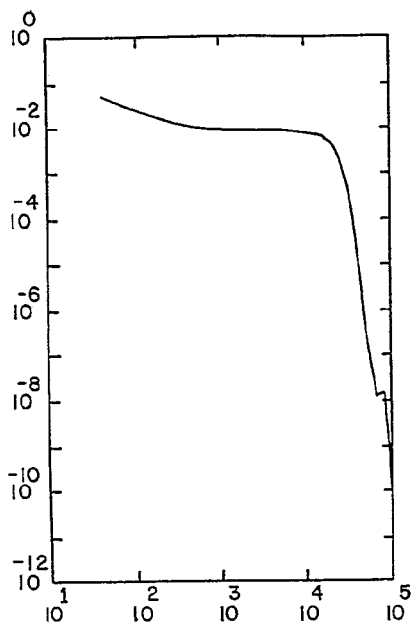
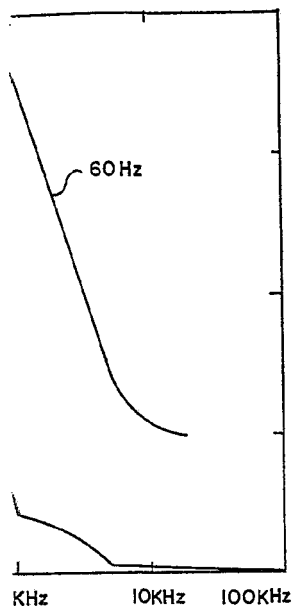


FIG. 8B

FIG. 7

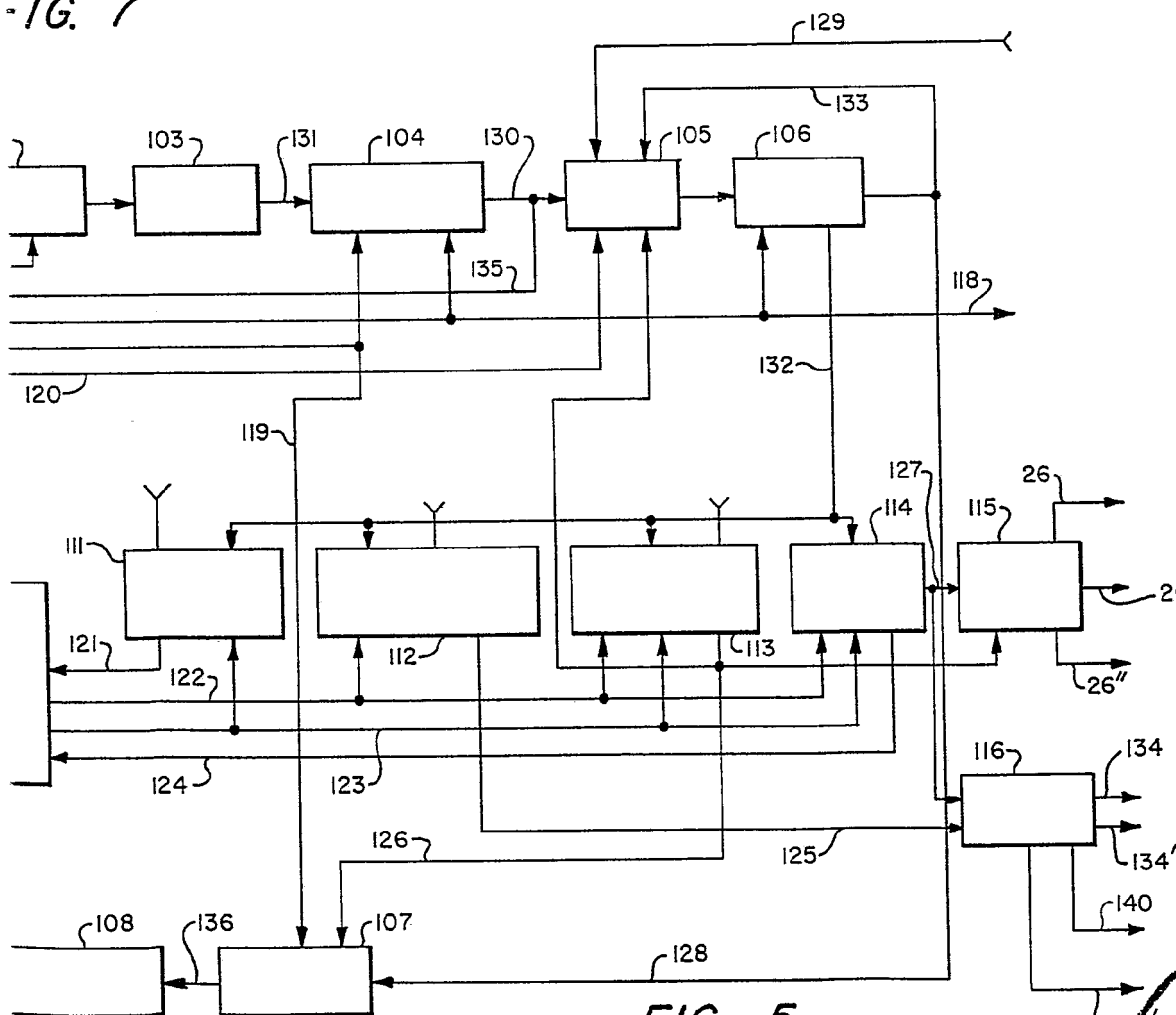


FIG. 5

[Handwritten signature]
Fernando C. [unclear]

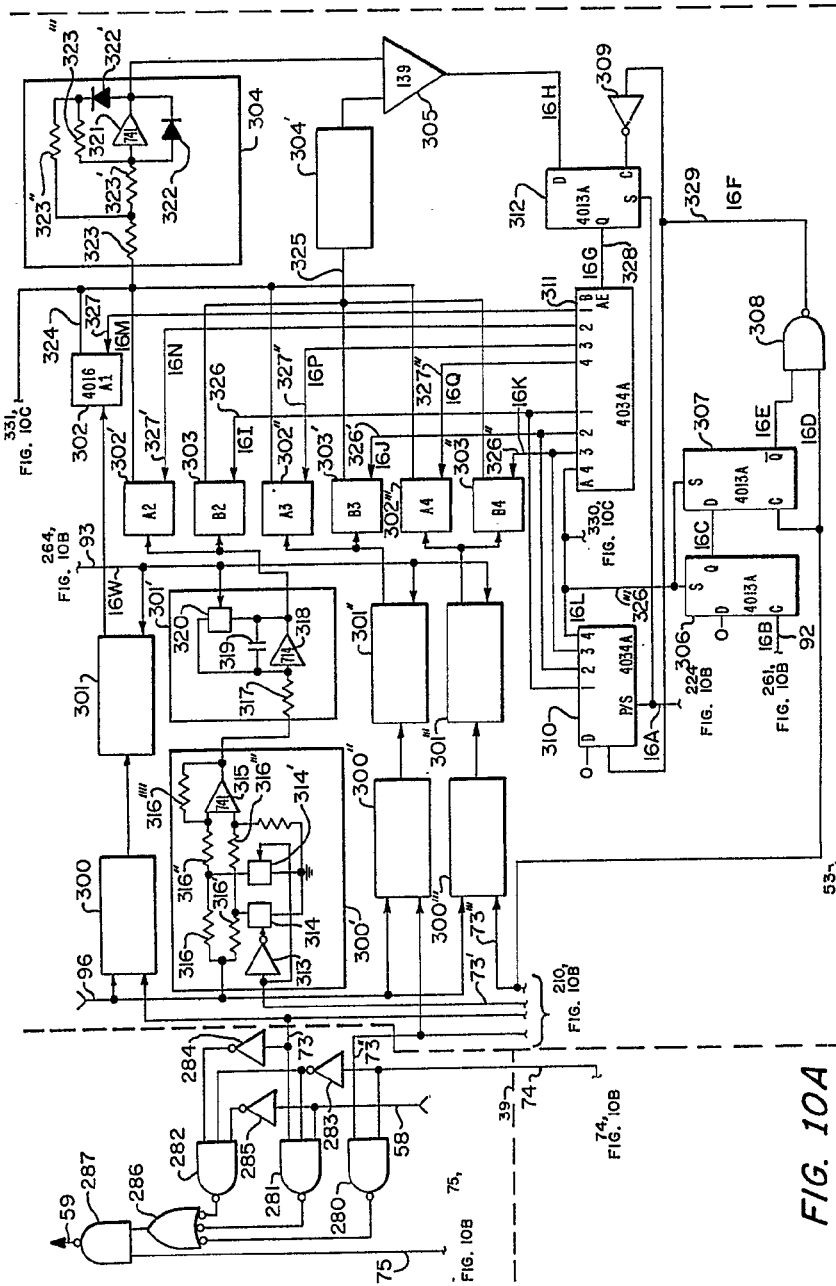


FIG. 10A

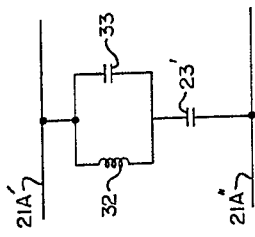


FIG. 9A

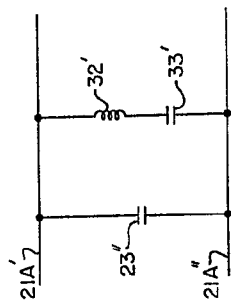


FIG. 9B


Ferranti & Richardson
 Permutit Ltd.


FIG. 10B

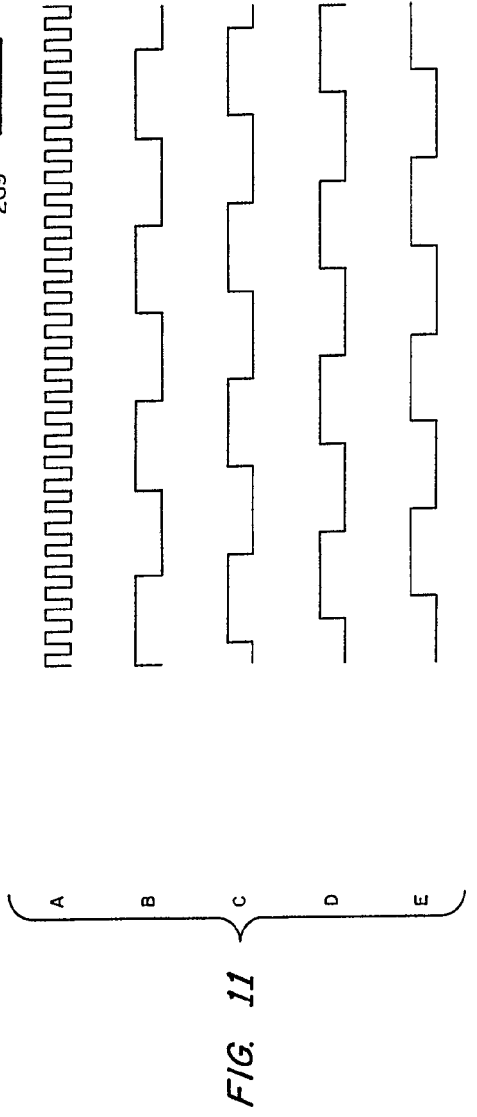
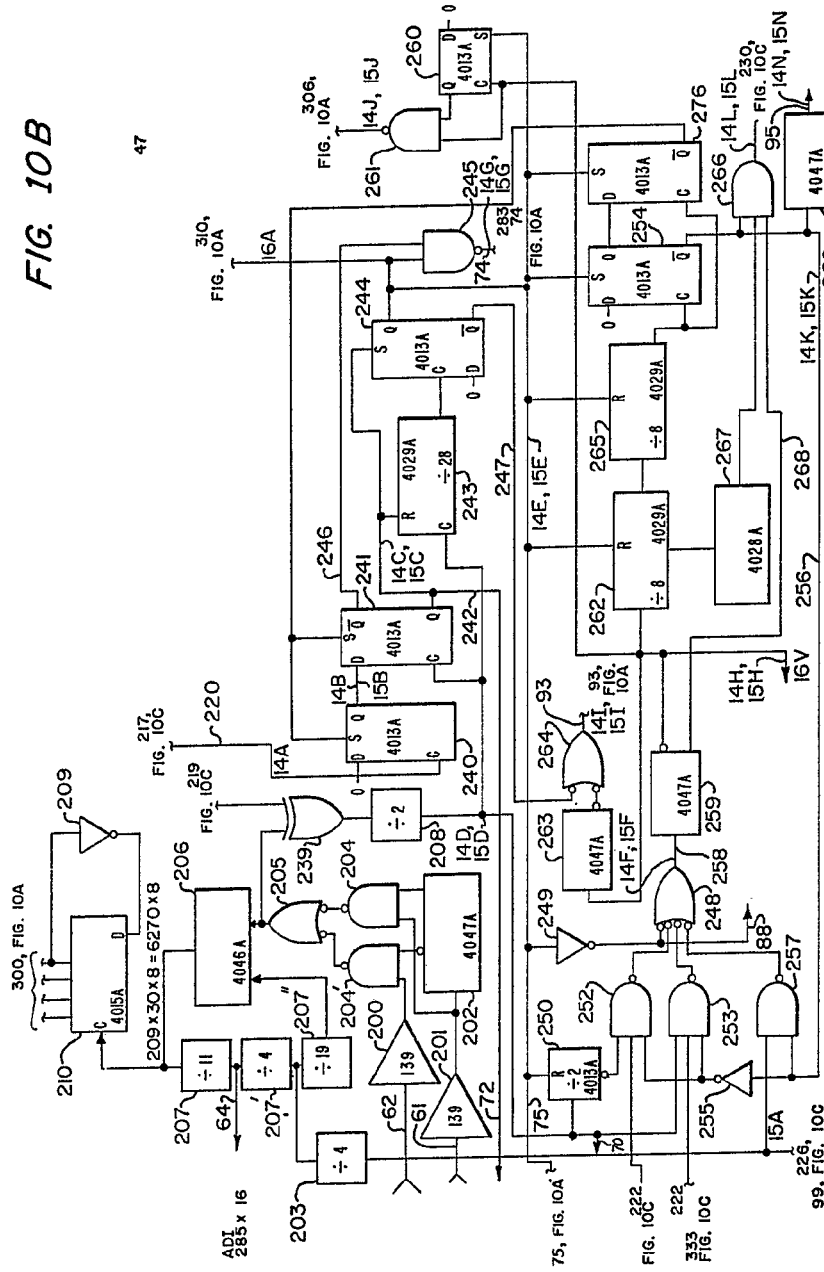
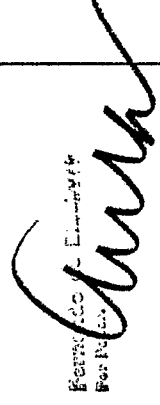


FIG. 11



 Fernand L. Lemaitre

 Per No. 100

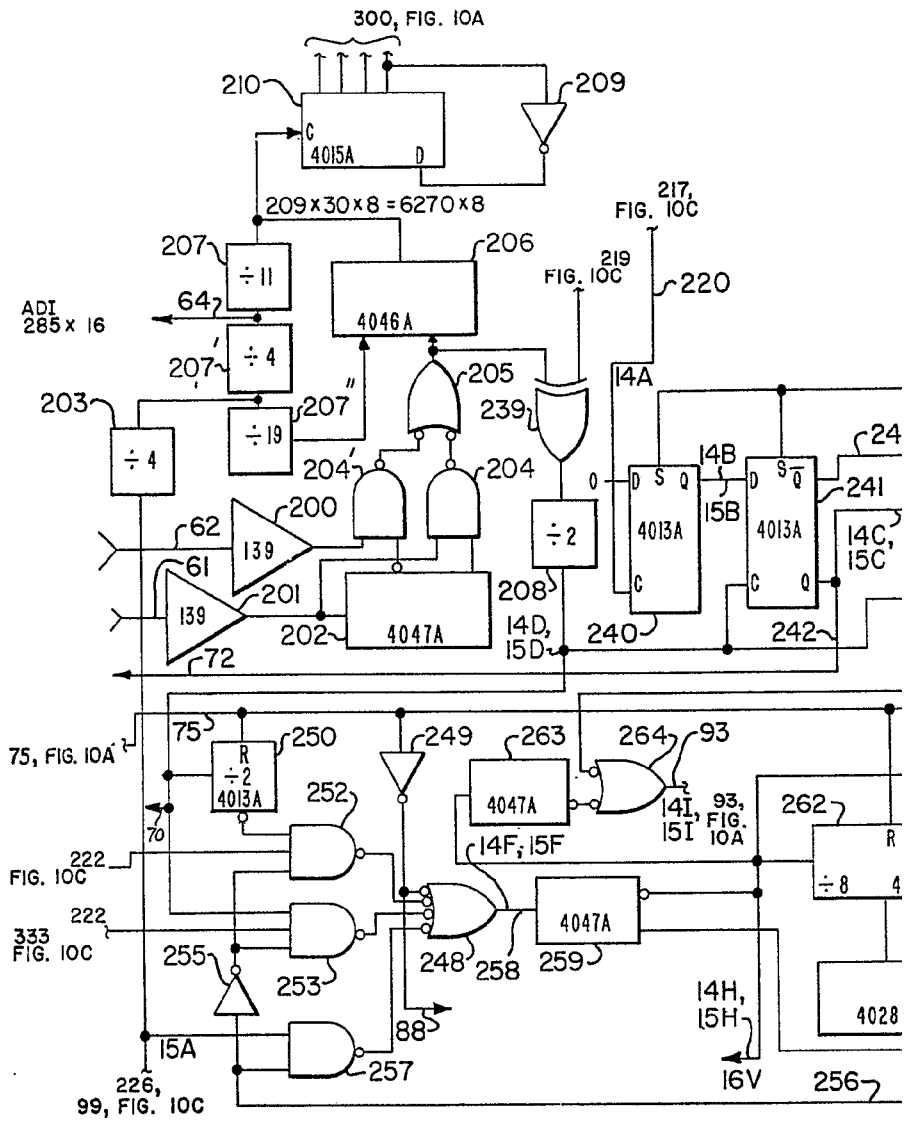


FIG. 11

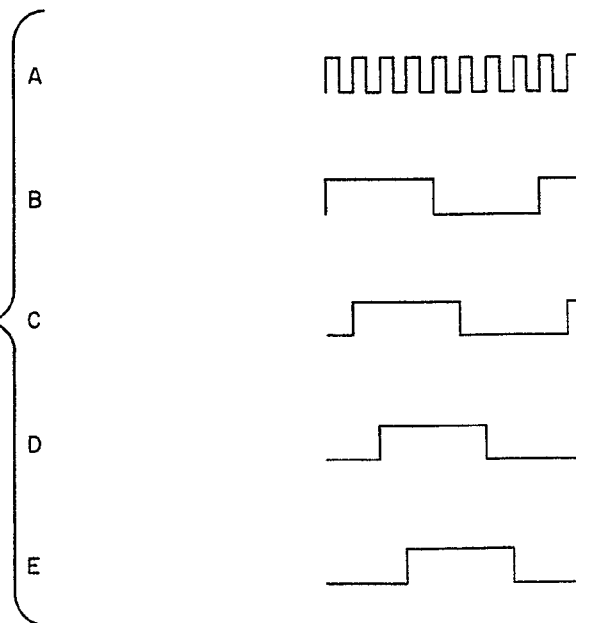
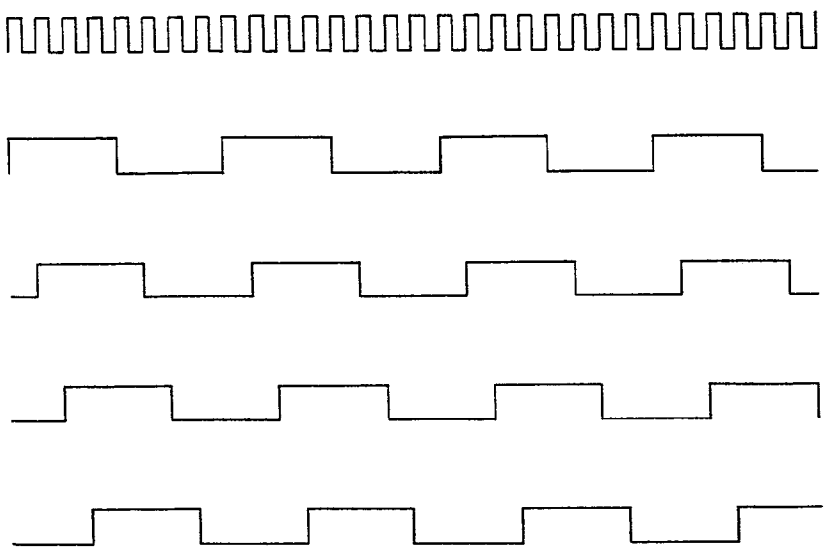
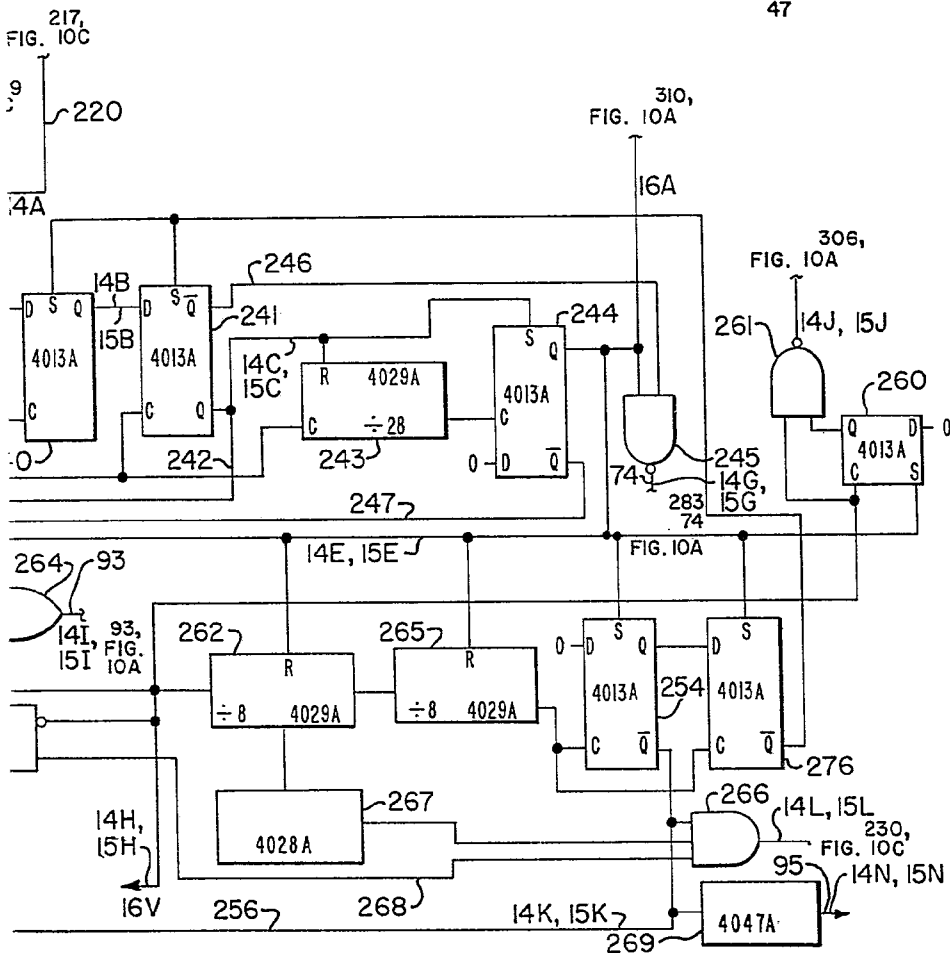


FIG. 10B



Patent & Electronics
Per. No. *[Signature]*

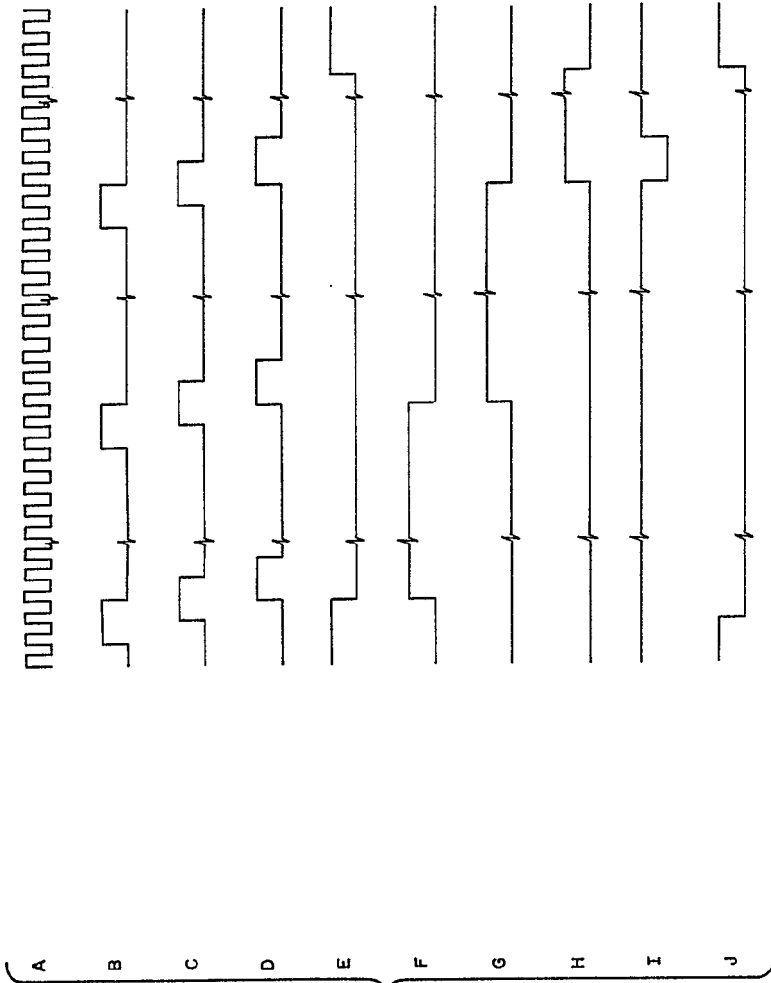


FIG. 12

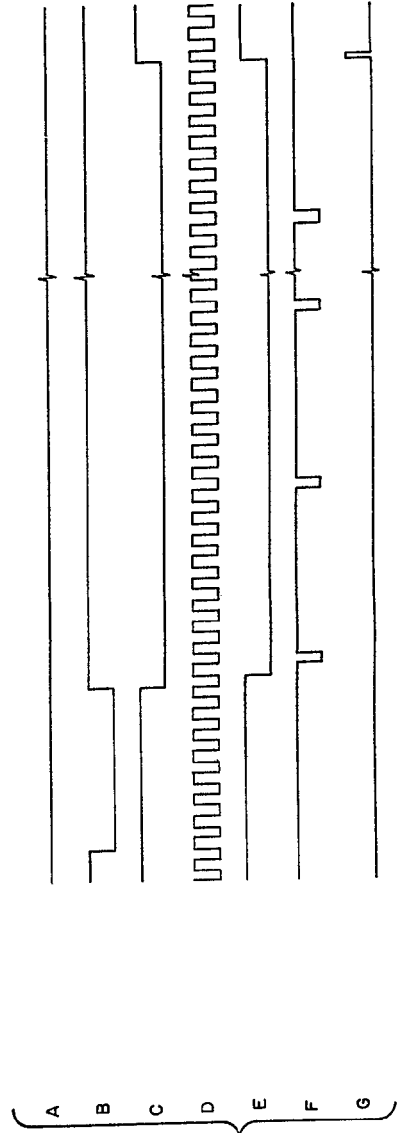


FIG. 13

Fernando de Trazuluru
Per F.C.

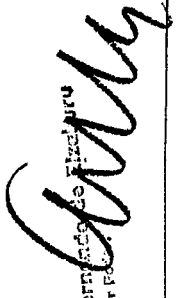


FIG. 12

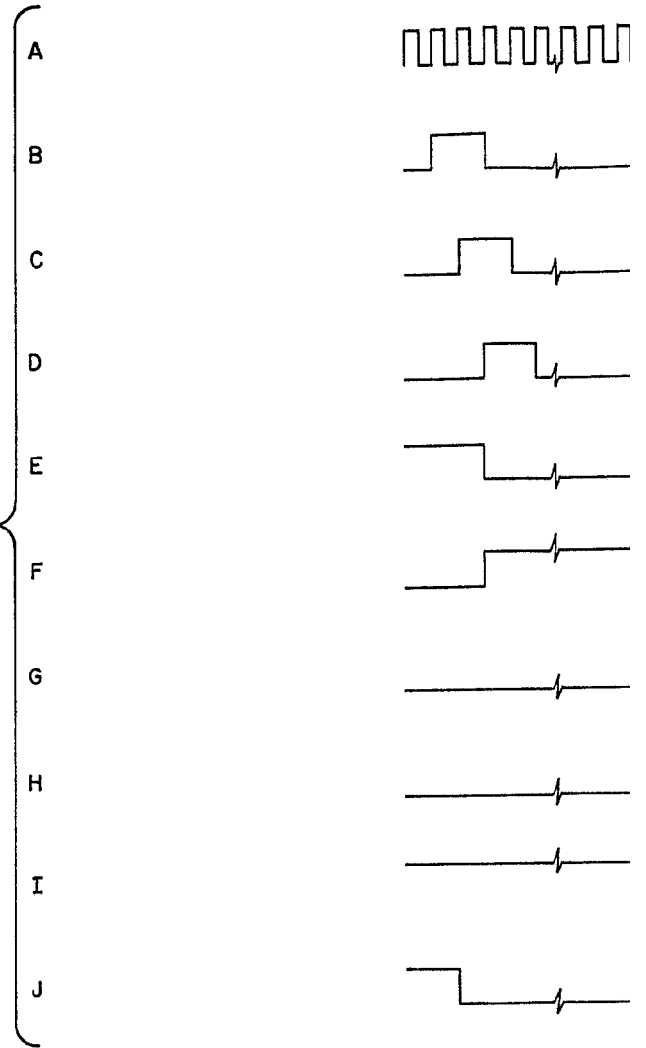
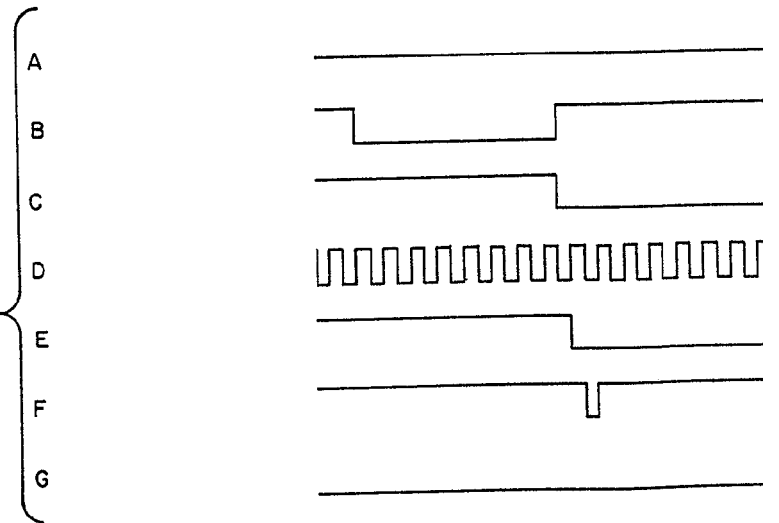
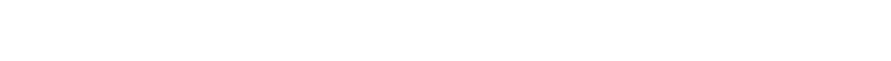
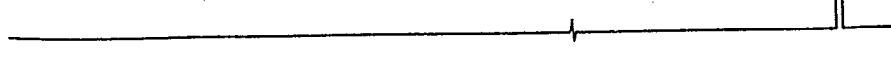
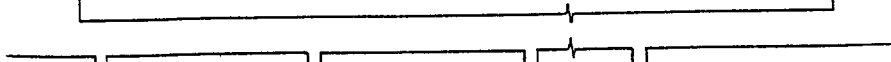
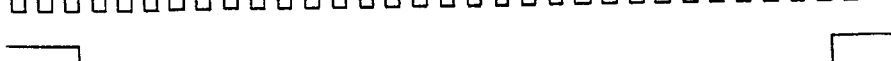
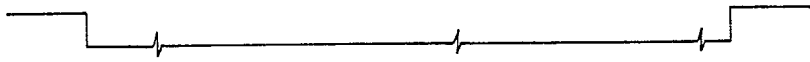
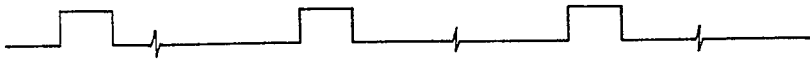


FIG. 13





Fernando de Alencar
Per F...
[Handwritten signature]

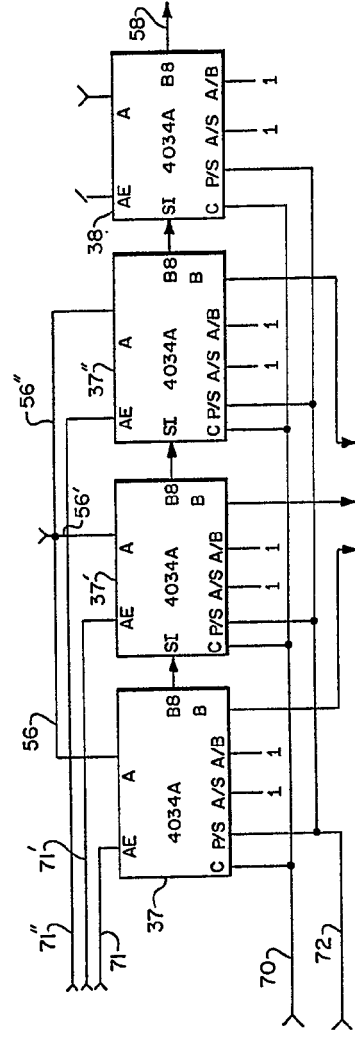
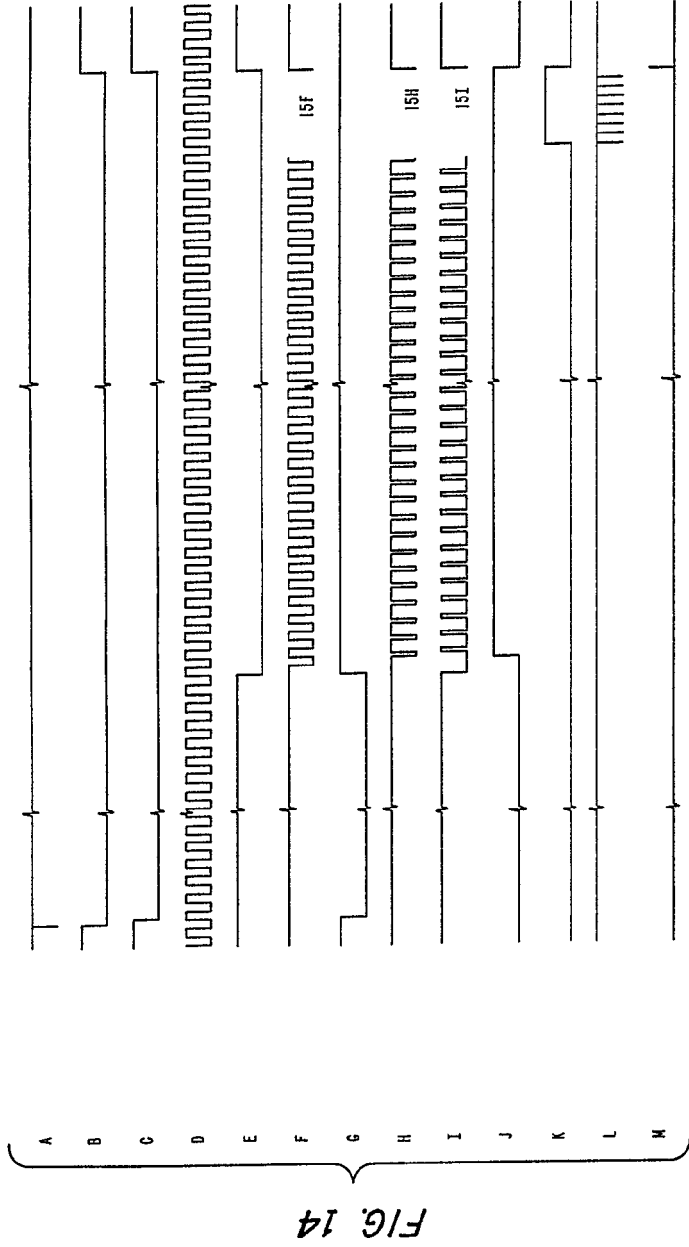


FIG. 17

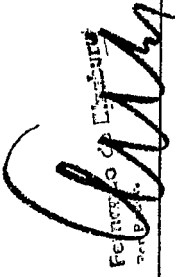
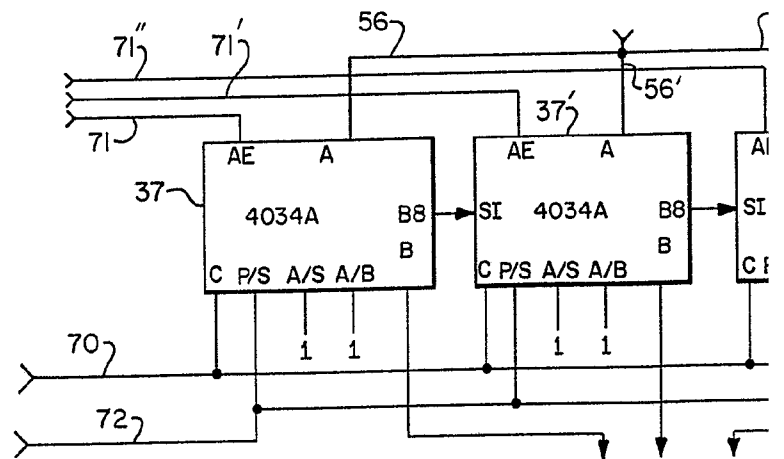
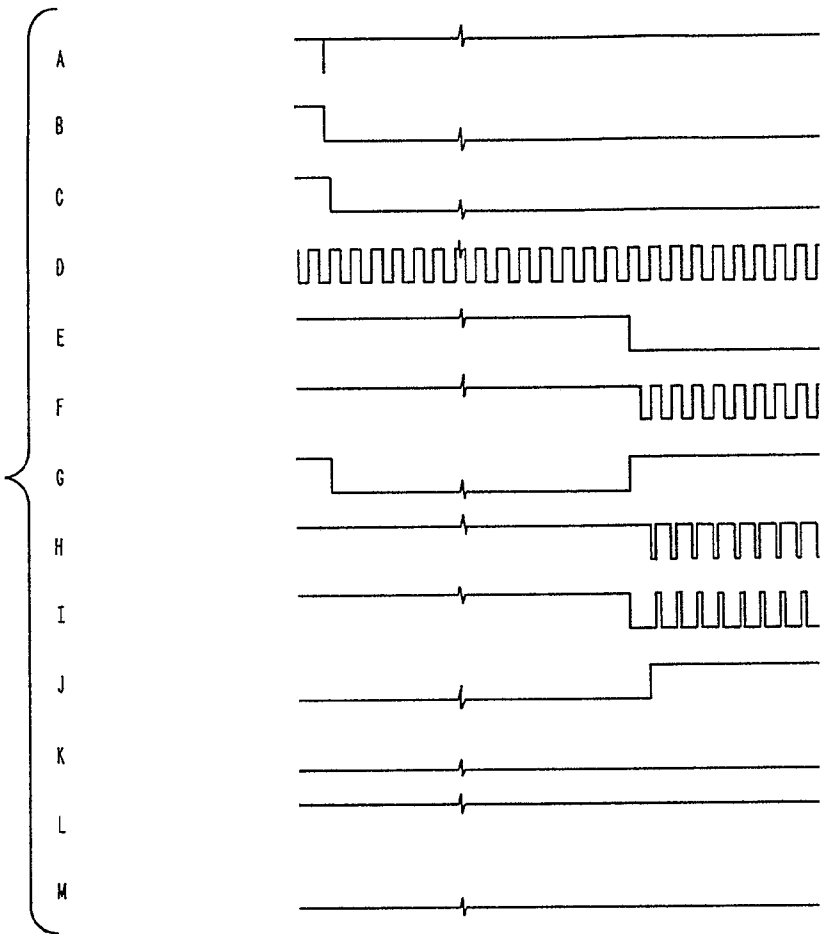

 Charles O. L...
 General Public Utilities Corporation

FIG. 14



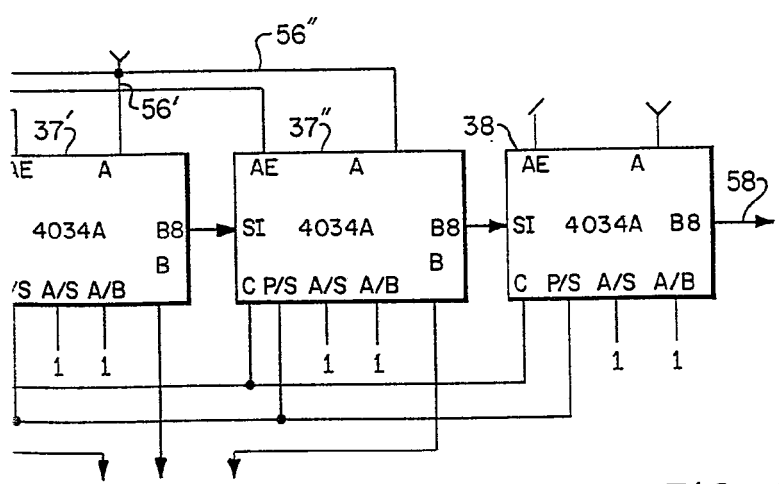
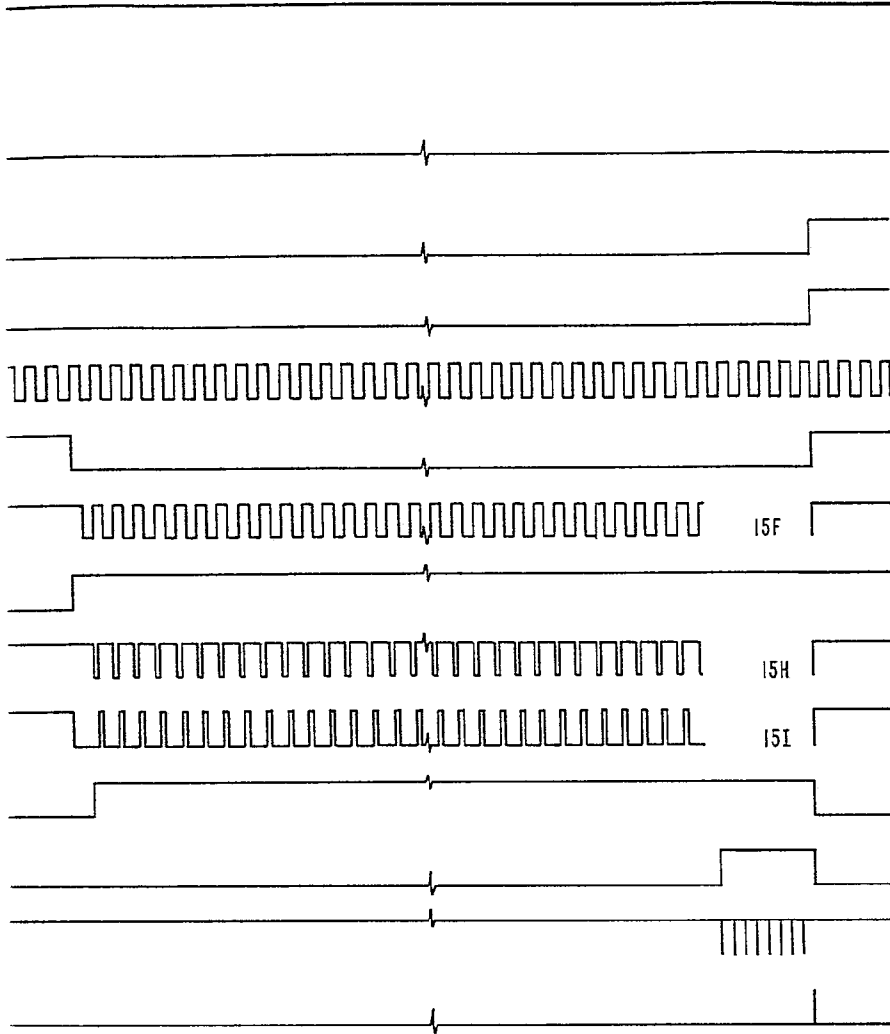
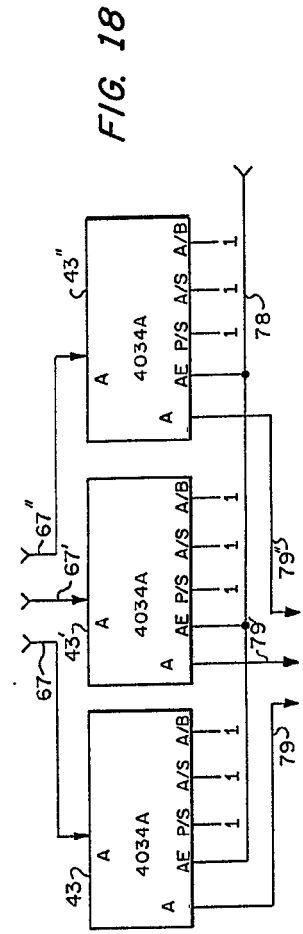
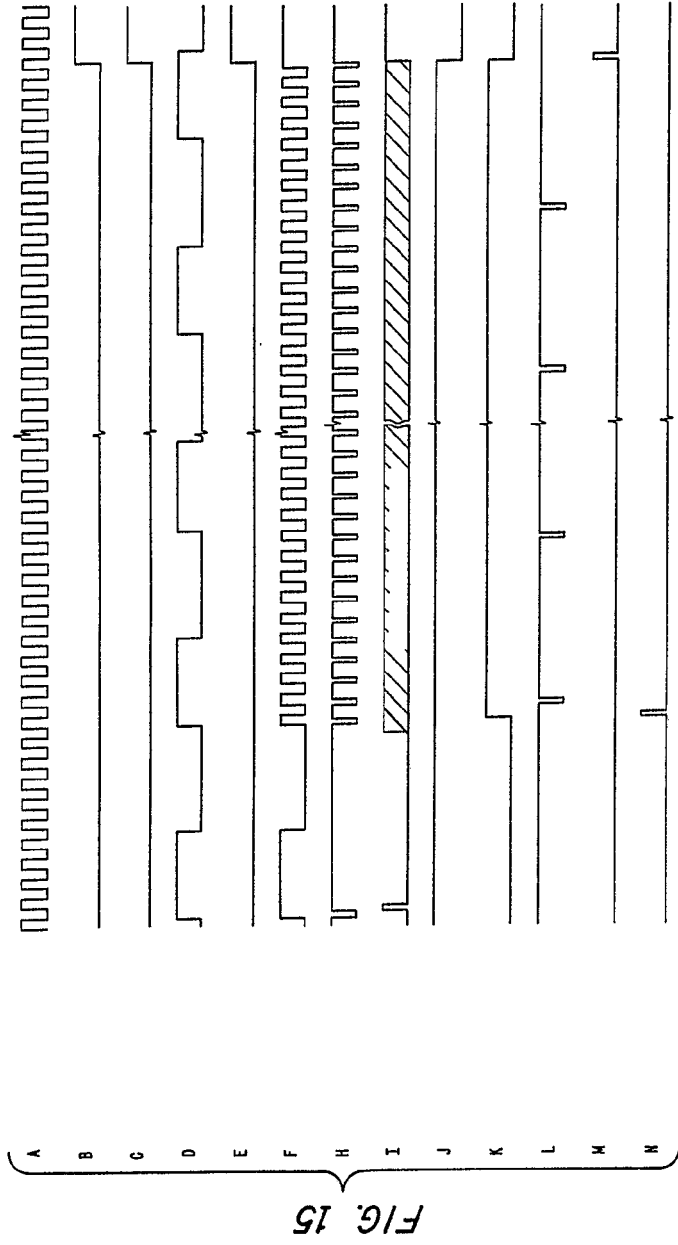


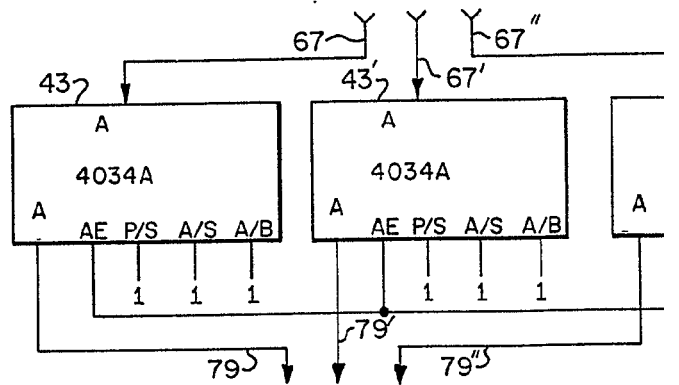
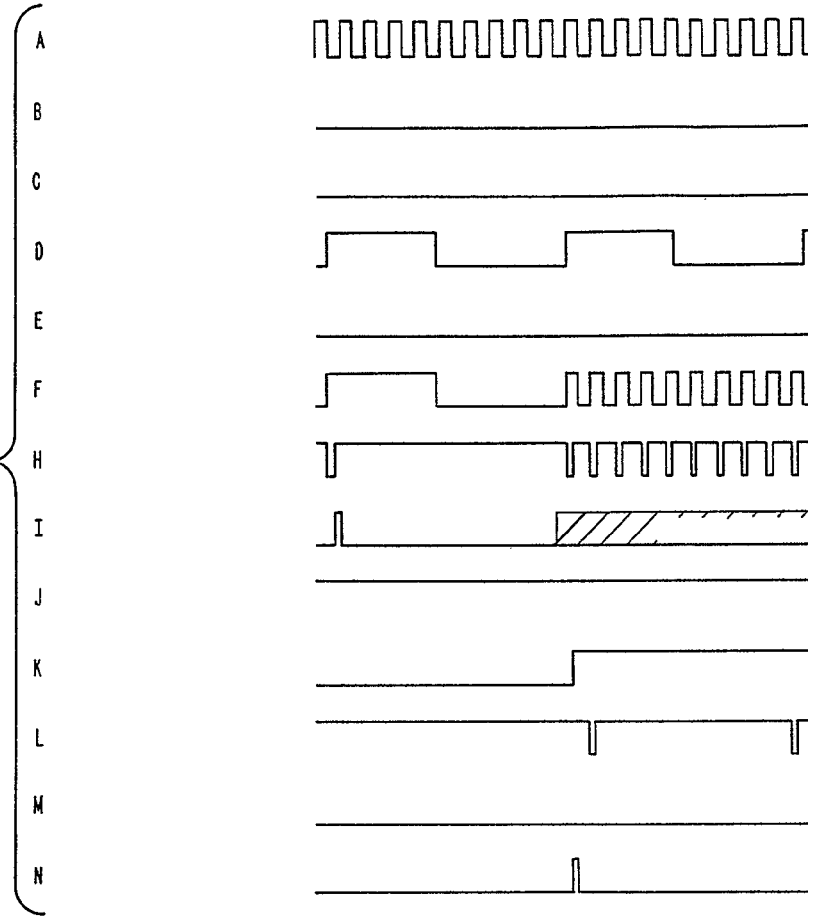
FIG. 17

Patented by
[Signature]



General Public Utilities Corporation
 Per. Des. *Arda*

FIG. 15



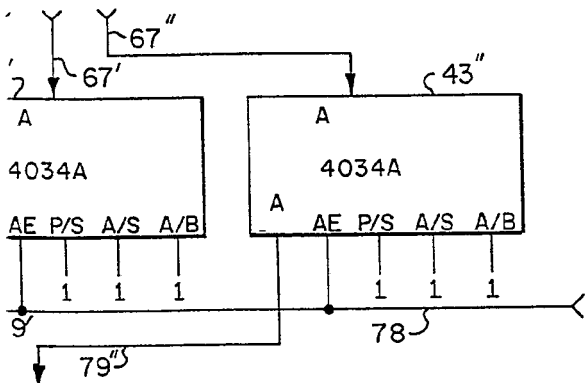
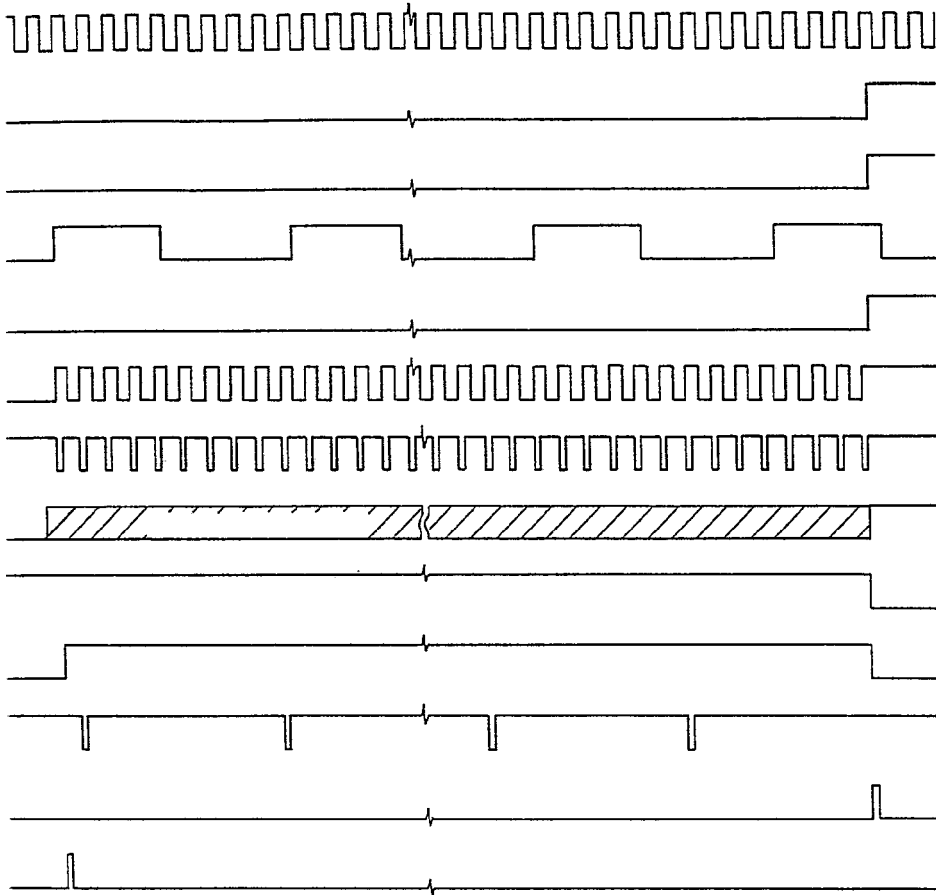
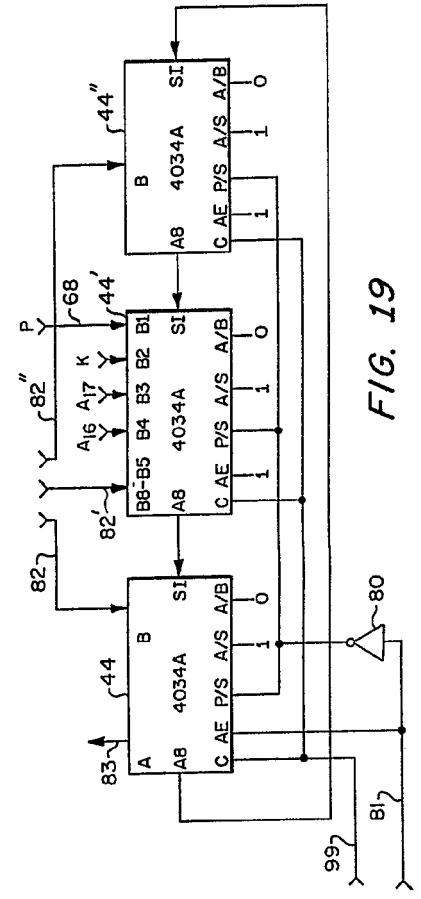
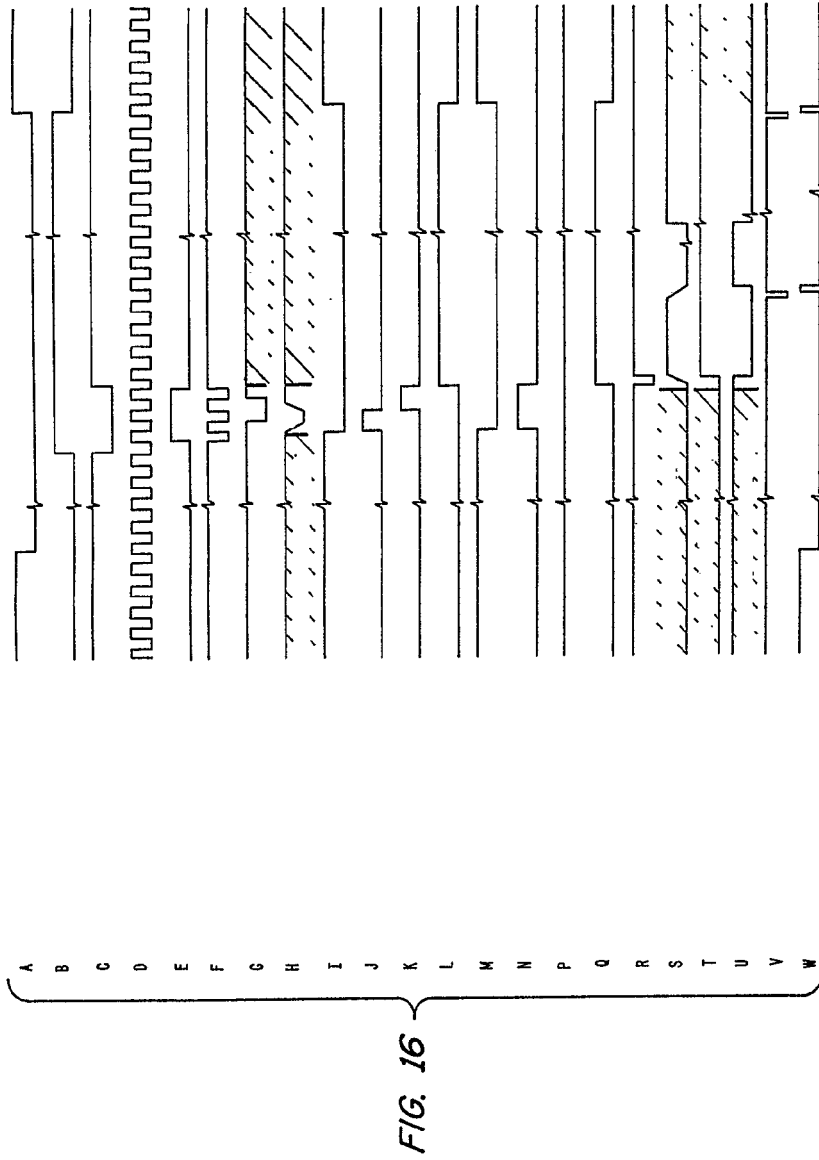


FIG. 18

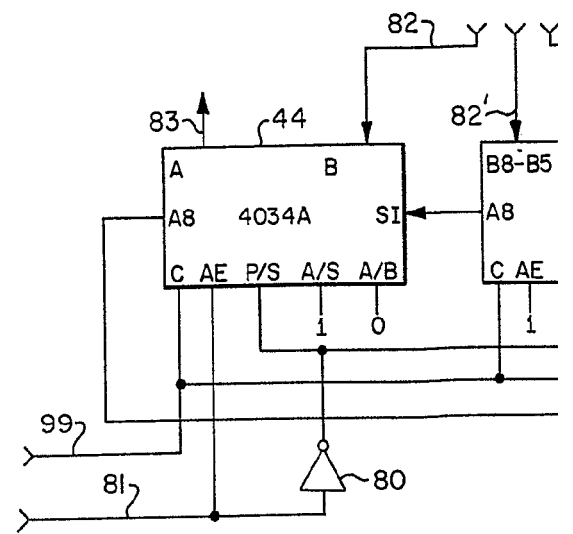
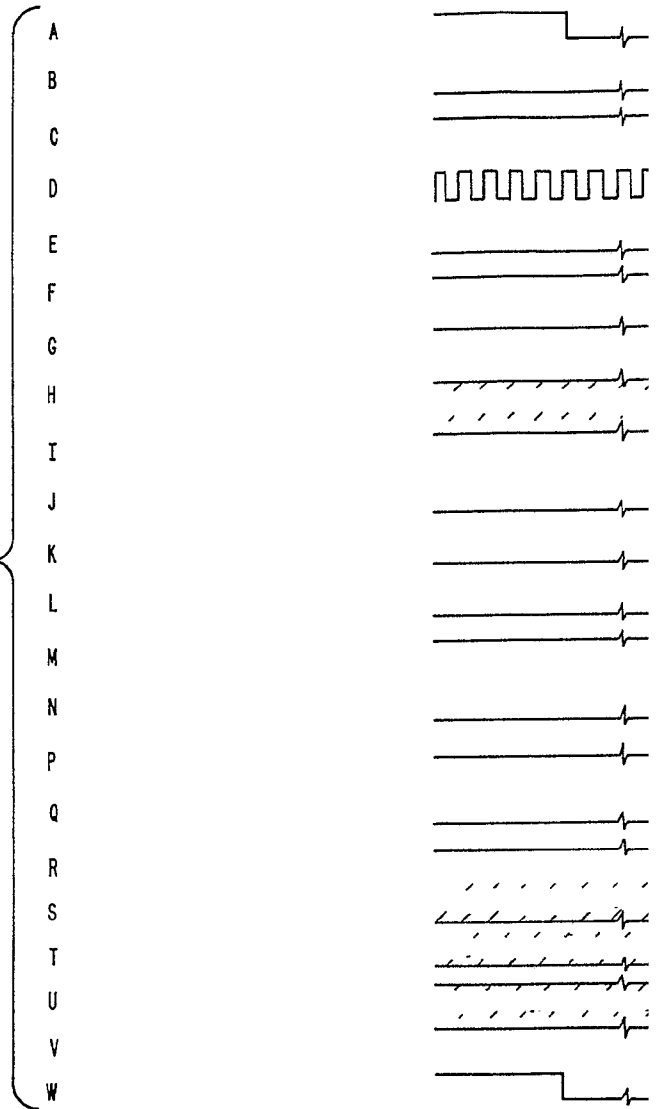
Form 100-1-1
Per. 60
[Handwritten Signature]



Handwritten signature

Ferranti
 General Public Utilities Corporation
 San Francisco, California

FIG. 16



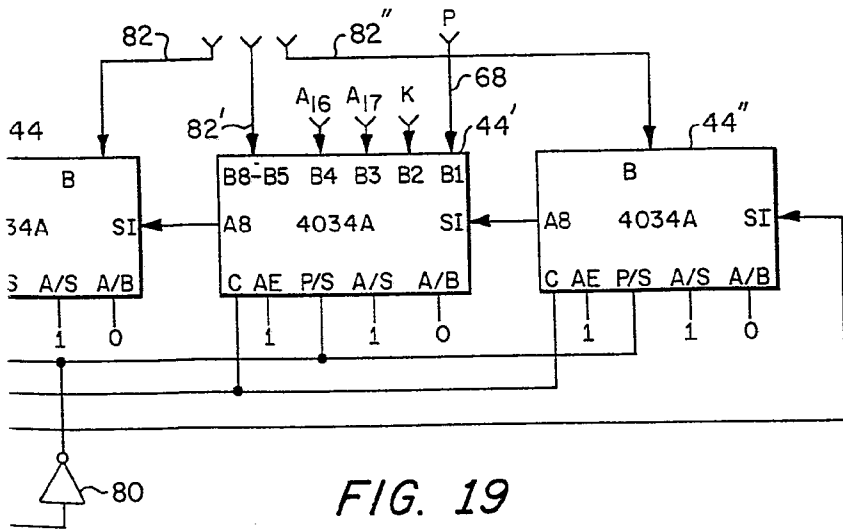
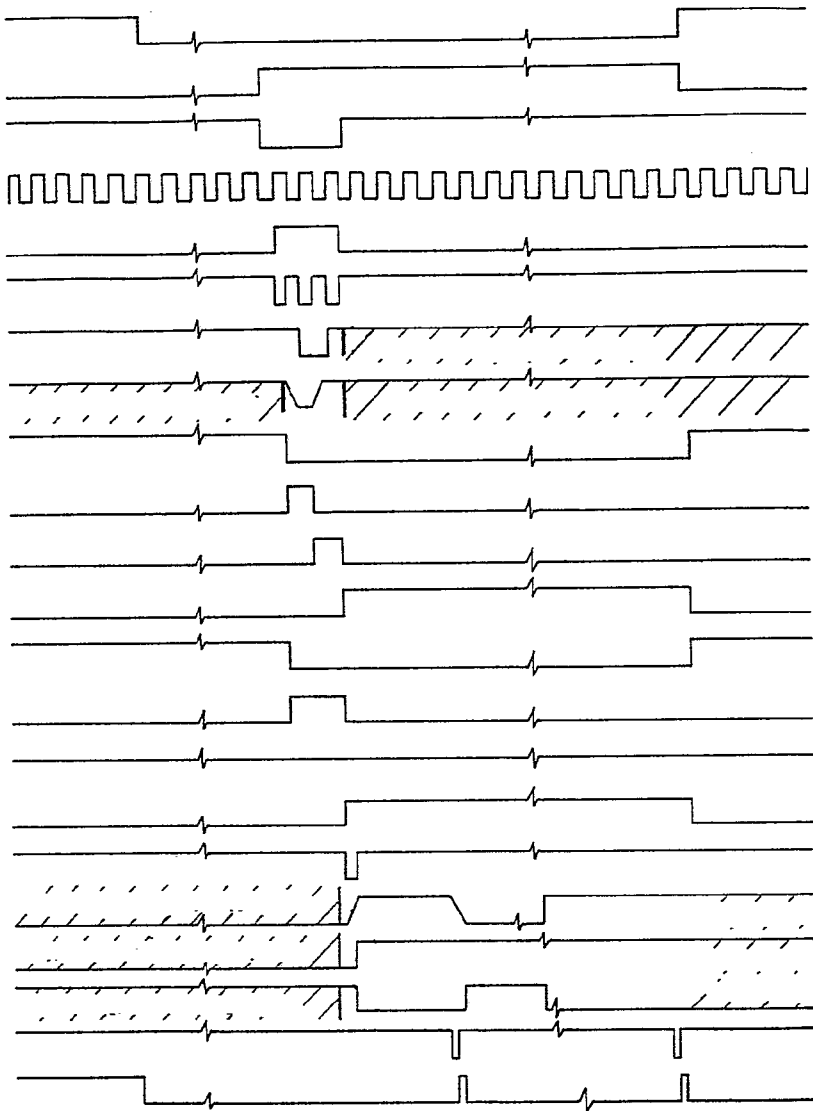


FIG. 19

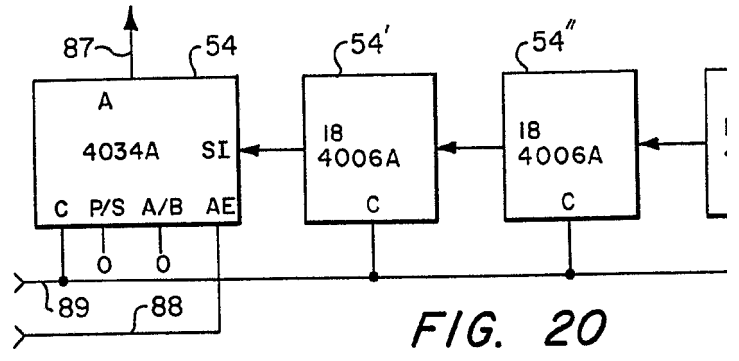


FIG. 21A

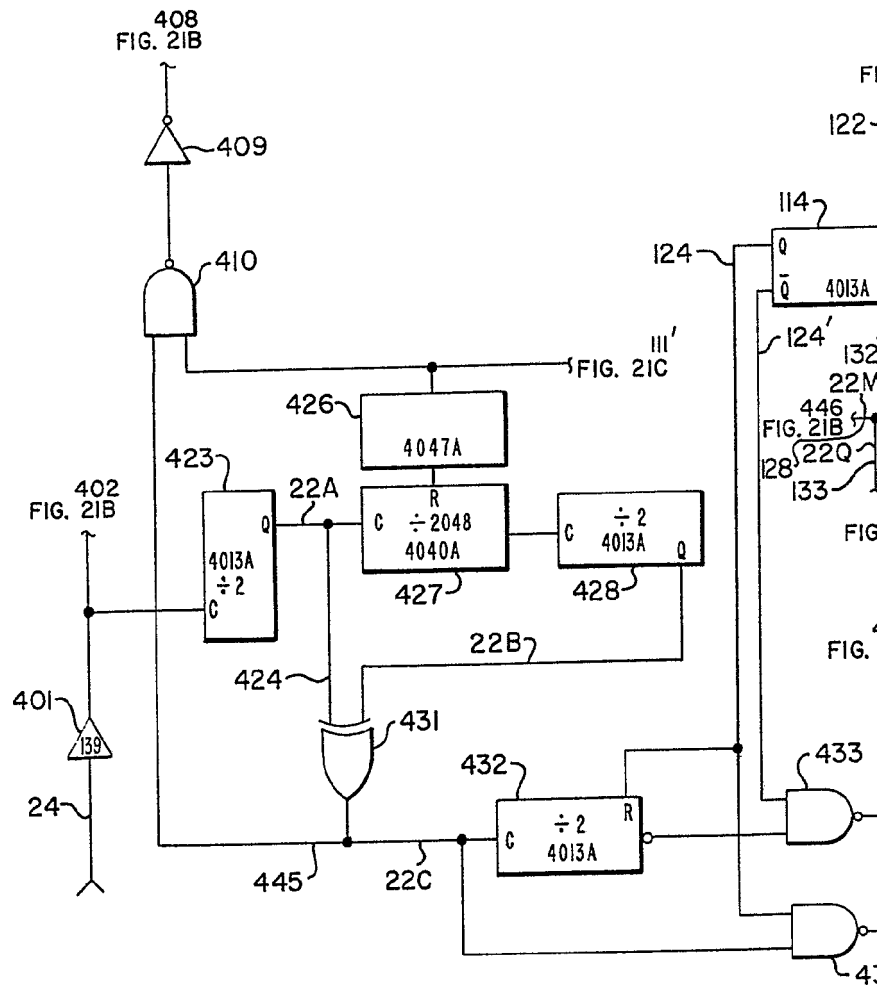
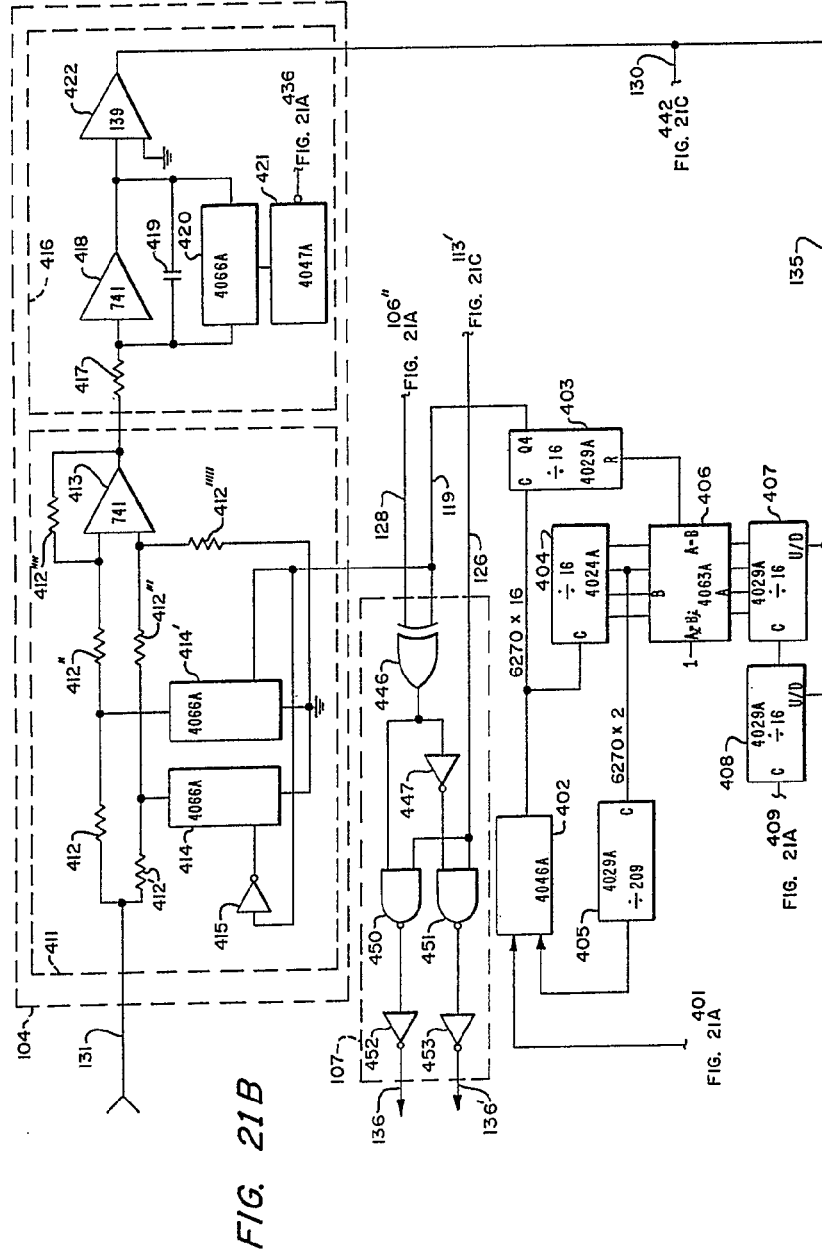


FIG. 21B

FIG. 21C



de

FIG. 21B

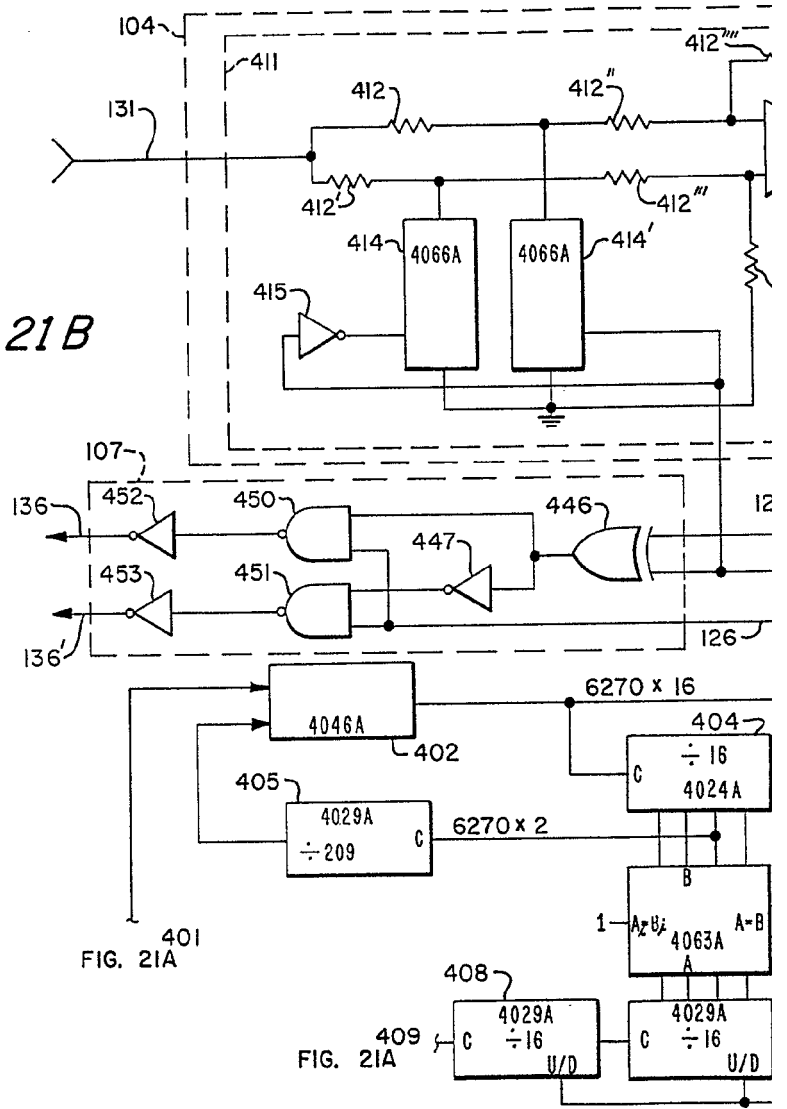
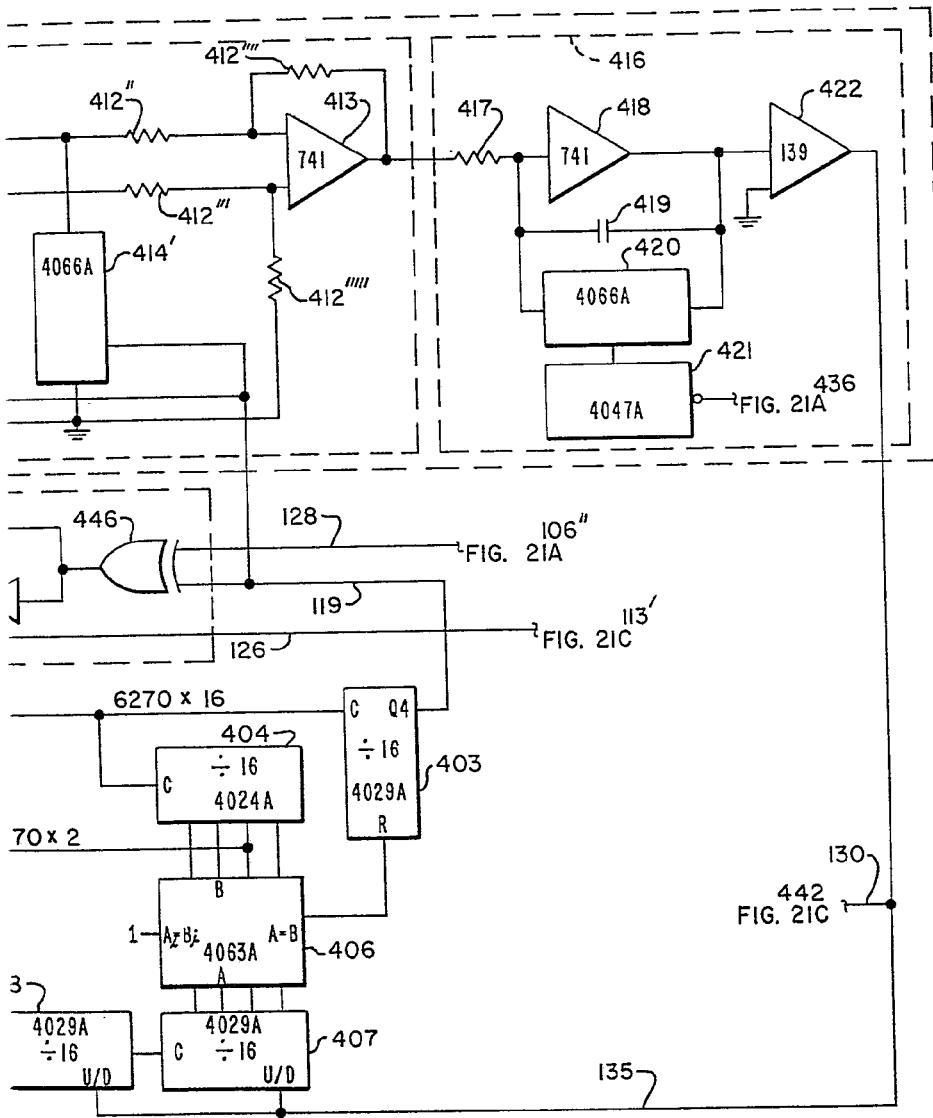


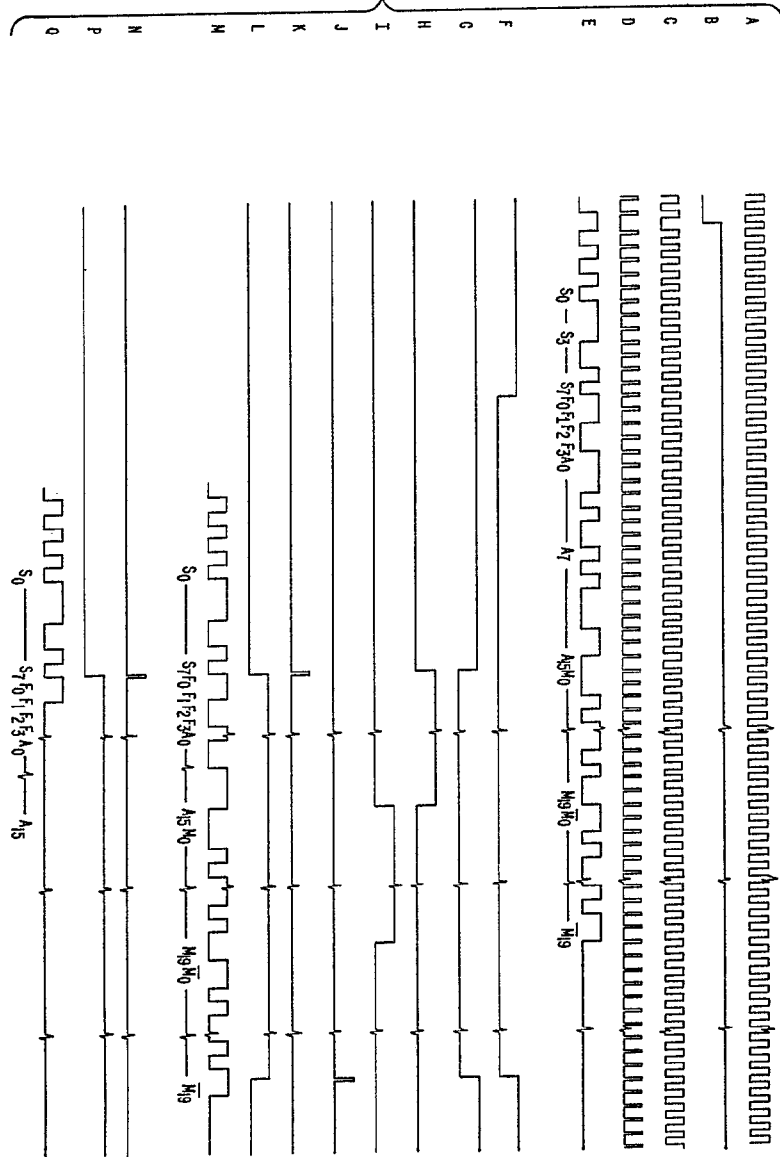
FIG. 21A

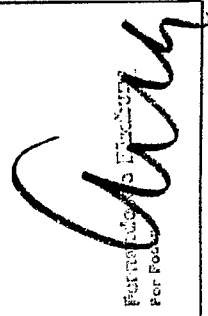
FIG. 21A



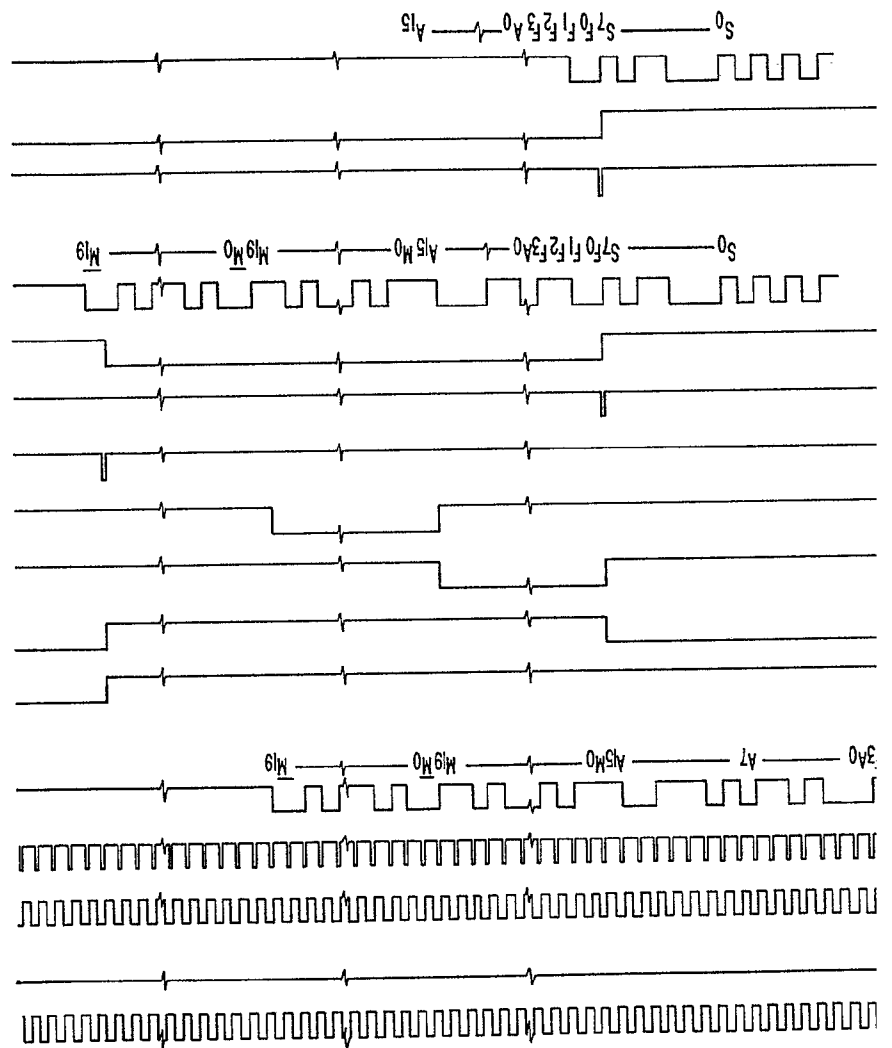
Handwritten signature

FIG. 22




 Per. For.

GENERAL PUBLIC UTILITIES CORPORATION



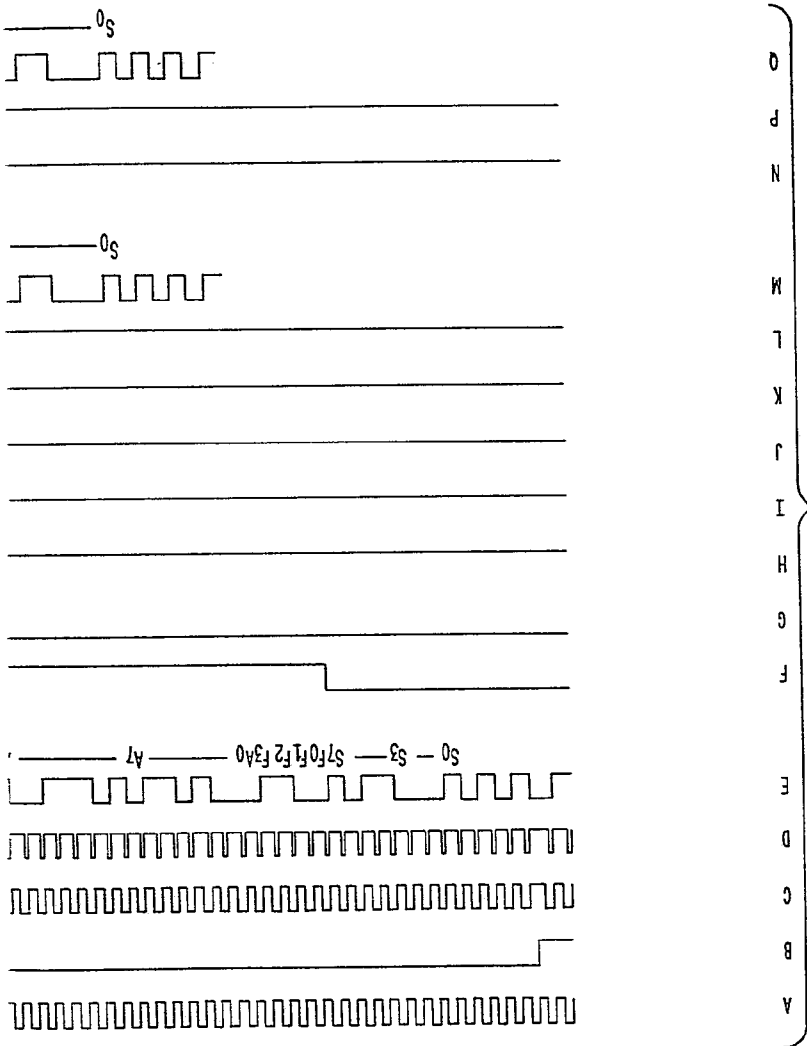


FIG. 22

Formed by *[Signature]*
 For *[Signature]*
 Ref. For *[Signature]*