

44192

Francisco Ortega Diaz - 5

Inventor:
H02H

3

CONCEDIDA

-3 DIC. 1976

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE IN-
VENCION EN ESPAÑA POR: "CIRCUITO REDUCTOR DEL
TIEMPO DE CONMUTACION DE TRANSISTORES DE REGULA-
CION EN FUENTES DE ALIMENTACION ESTABILIZADAS!"
A NOMBRE DE STANDARD ELECTRICA, S.A., CON DOMI-
CILIO EN MADRID, CALLE DE RAMIREZ DE PRADO, Nº 5.

El problema de conseguir el mantenimiento de una tensión constante cubre un margen extemadamente amplio; desde el control de tensión de una estación generadora de potencia, hasta el suministro de tensiones constantes para alimentación de receptores de pequeño consumo.

Para cubrir este margen se han utilizado diversos dispositivos electromecánicos y electrónicos a válvulas y transistores, que pueden dividirse en dos grupos:

5

10

POOR QUALITY

A) Control de la tensión de salida de generadores.

B) Corrección de la tensión de la red.

Las fuentes estabilizadas de tensión se encuentran incluidas en este último grupo. Existen múltiples circuitos con válvulas de vacío, o con transistores, realizando la estabilización en serie, en la entrada o en la carga, etc.

En las fuentes estabilizadas con transistores, estos se comportan como una resistencia variable y se produce una pérdida de potencia igual al producto de la intensidad en la carga por la caída de tensión en el transistor. Para salvar este inconveniente se usan actualmente fuentes en las que un transistor actúa en función de conmutación.

Conmutando el transistor entre conducción y corte, la pérdida puede reducirse considerablemente, puesto que en el estado de no conducción, no hay pérdida, y en el estado de conducción saturada la caída de tensión colector-emisor es muy baja.

Sobre este último y más perfeccionado tipo de fuentes, presenta el circuito que describiremos a continuación las siguientes ventajas:

- Reducción del tiempo de conmutación en proporción aproximada de 10 a 1, con el consiguiente decrecimiento de las pérdidas.

- Notable reducción de la temperatura de funcionamiento del transistor de conmutación.

- Aplicable a transistores en montaje Darlington con lo que se consigue una reducción del tamaño y coste de los componentes del circuito.

Descripción

La descripción se refiere a las figuras 1 y 2 en las que se muestran dos dibujos esquemáticos de principio del circuito, existiendo entre las denominaciones adoptadas y los elementos que representan, la siguiente correspondencia:

FIG. 1

	$+V_E$	= Tensión de entrada
	$+V_S$	= Tensión de salida
10	I_B	= Corriente en la bobina
	R_1, R_2	= Resistencias
	C_1	= Condensador
	L	= Bobina
	D_1	= Diodo
15	T_1	= Transistor
	A_1	= Amplificador operacional
	S_1	= Conmutador
	V_{Ref}	= Tensión de referencia
	a	= Punto de presencia de onda rectangular

20

FIG. 2, A

	$+V_E$	= Tensión de entrada
	$+V_S$	= Tensión de salida
	R_1, R_2, R_3	= Resistencias
25	C_1, C_2, C_3	= Condensadores
	L	= Bobina
	D_1, D_2, D_3	= Diodos
	T_1	= Transistor
	A_1	= Amplificador operacional
30	S_1	= Conmutador

- $V_{ref.}$ = Tensión de referencia
 a = Punto de presencia onda rectangular de
 tensión $+V_E$.
 b = Punto de presencia onda rectangular de tensión
 5 aproximada $+2V_E$
 c = Tensión continua respecto a tierra

FIG. 2, B

- V_a = Tensión en el punto a
 10 V_E = Tensión de entrada
 V_b = Tensión en el punto b
 t = Tiempo

Se describe un circuito para aumentar la velocidad
 de conmutación de los transistores de regulación en
 15 una fuente de alimentación estabilizada por conmutación.

En la fig. 1 está esquemáticamente representada
 una fuente de conmutación típica. En ella, T_1 es le
 transistor regulador (pudiendo ser de potencia) que fun-
 ciona conmutando entre sus estados de saturación y
 20 corte, gobernado por el conmutador S_1 , quien está con-
 trolado, a su vez, por el amplificador de error A_1 . El
 conmutador S_1 estará constituido en la práctica por al-
 gún tipo de transistor o circuito integrado.

Cuando S_1 se cierra, el transistor T_1 se satura
 25 al circular por su base una corriente aproximadamente
 igual a V_E/R_2 ; cuando S_1 se abre, T_1 pasa a su estado
 de corte. Durante el período de saturación, la corriente
 fluye por el inductor L hacia la salida, cargando el
 condensador C_1 y alimentando la carga. Al iniciarse el
 30 período de corte T_1 , la corriente fluye todavía por L

(debido a la energía almacenada) y esta corriente completa ahora el circuito a través del diodo D_1 . Así, parte de la energía almacenada en el inductor, cuando T_1 estaba conduciendo, es aprovechado por la carga.

5

La tensión media de salida dependerá de los períodos relativos de conducción, y no conducción. Luego, variando la relación trabajo-reposo, puede controlarse la tensión de salida.

10

El amplificador A_1 (que funciona como comparador debido a su alta ganancia), controlado por las tensiones de salida y de referencia, realiza en realidad una modulación de anchura de impulsos en la corriente de entrada.

15

Conviene observar que en el punto "a" existe una onda rectangular de tensión, cuya amplitud es aproximadamente igual a V_E , puesto que en período de saturación T_1 , la tensión en el punto "a" crece hasta alcanzar el valor $V_E - V_{CE\text{ sat}}(T_1)$, y en el período de corte, la corriente I_B en la bobina L fuerza la conducción del diodo D_1 y la tensión en el punto "a" se reduce - V_{D1} , respecto a masa (siendo V_{D1} el valor de la caída de tensión, en conducción, a través del diodo).

20

El problema que viene a solucionar el presente invento es el siguiente:

25

Cuando T_1 se corta al abrir S_1 , la unión base-emisor queda pontecada exteriormente sólo por la resistencia R_1 (Fig. 1), y, por tanto, queda sin tensión aplicada, ni directa, ni inversa.

30

Es sabido que cuando un transistor saturado pasa

al estado de corte, por anulación de la corriente de base, los portadores minoritarios acumulados en la unión base-emisor durante la saturación tienen que desaparecer antes de que el transistor quede efectivamente cortado. Esta desaparición de portadores puede suceder de dos formas: Una, por difusión lenta, si no se aplica a la base una corriente o tensión exterior, que es lo que ocurre en el circuito de la figura 1; otra, por extracción de la carga de portadores minoritarios acumulada mediante una corriente inversa aplicada a la base en el momento mismo de iniciarse la conmutación. Es evidente que la conmutación en el primer caso es lenta, mientras que en el segundo se acelera en una relación del orden de 10 a 1.

El presente invento aprovecha la presencia de la onda cuadrada existente en el punto "a" para acelerar la conmutación de T_1 , según el esquema de la fig. 2.

En dicho esquema, la onda rectangular en el punto "a" se acopla al punto "b" por medio del condensador de paso C_2 y se fija por el diodo D_2 . Posteriormente es rectificadora y filtrada por D_3 y C_3 . El resultado es que en el punto "c" aparece una tensión continua de valor aproximado a $2V_E$, respecto a masa (Fig. 2,B).

La base de T_1 se alimenta de esta tensión a través del divisor de tensión formado por las resistencias R_2 y R_3 . Cuando T_1 pasa al corte, el divisor R_2 , R_3 polariza la unión base-emisor de T_1 inversamente, aumentando la velocidad de conmutación. Es de notar que este defecto se consigue sin necesidad de otra fuente exterior de tensión más elevada para polarizar la base

de T_1 , que sería una solución más costosa. Por otra parte el transistor T_1 podría sustituirse por dos o más transistores en montaje Darlington con objeto de reducir el valor de la corriente de base a suministrar. En este
5 último caso los condensadores C_2 y C_3 y los diodos D_2 y D_3 pueden ser de muy pequeño tamaño y precio económico.

En un circuito experimental de convertidor con valores de tensión y potencia, equipado con componentes
10 típicos, y transistores con montaje Darlington complementario, se obtuvo una demora en la conmutación del orden de 10 a 12 microsegundos. Aplicando el circuito objeto de esta invención, constituido por pequeños diodos semiconductores y dos condensadores económicos
15 de poca capacidad, y dos resistencias el retardo en la conmutación se redujo a 1,5 microsegundos.

La temperatura de la cápsula del transistor de potencia decreció desde 55°C en el primer caso, hasta prácticamente la temperatura ambiente, en el segundo.

20 En las fuentes estabilizadas por conmutación es posible obtener una corrección de tensión tanto más alta, cuantomayor sea la frecuencia de conmutación empleada, puesto que la corrección se realiza durante el intervalo entre impulsos. Esto requiere que el tiempo
25 de conmutación sea lo más corto posible y este circuito al reducir el tiempo de conmutación hace posible conseguir una corrección, de tensión mayor y reduce las pérdidas.

-----NOTA-----

Los puntos de invención propios y nuevos que se presentan para que sean objeto de esta patente de invención por 20 años, son los siguientes:

5 1.- Circuito reductor del tiempo de conmutación de transistores de regulación en fuentes de alimentación autorizadas, caracterizado porque la reducción del tiempo de conmutación se consigue acelerando la supresión de los portadores minoritarios acumulados en la unión
10 base-emisor del transistor regulador en el instante del cambio de estado de saturación a coste, por la aplicación de una polarización inversa a la unión base-emisor de dicho transistor, regulador.

15 2.- Circuito según el punto primero, caracterizado porque dicha polarización inversa se obtiene acoplado la onda rectangular existente en el electrodo colector del transistor regulador, por medio de un condensador de paso, a la unión de los diodos conectados en oposición
20 uno de los cuales fija la tensión y el otro diodo en combinación con un segundo condensador, la rectifica; alimentándose de esta tensión, cuyo valor es aproximadamente el doble de la tensión de entrada, la base del transistor regulador a través de un circuito adecuado para
ajustar la tensión al valor necesario.

25 3.- Un circuito reductor del tiempo de conmutación de transistores de regulación en fuentes de alimentación estabilizadas.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan
30 y a los fines especificados.

Esta Memoria consta de nueve hojas escritas
por una sola cara.

Madrid, 20 OCT. 1975


M. G. SANTAMARIA
VICE-SECRETARIO GENERAL



2/1

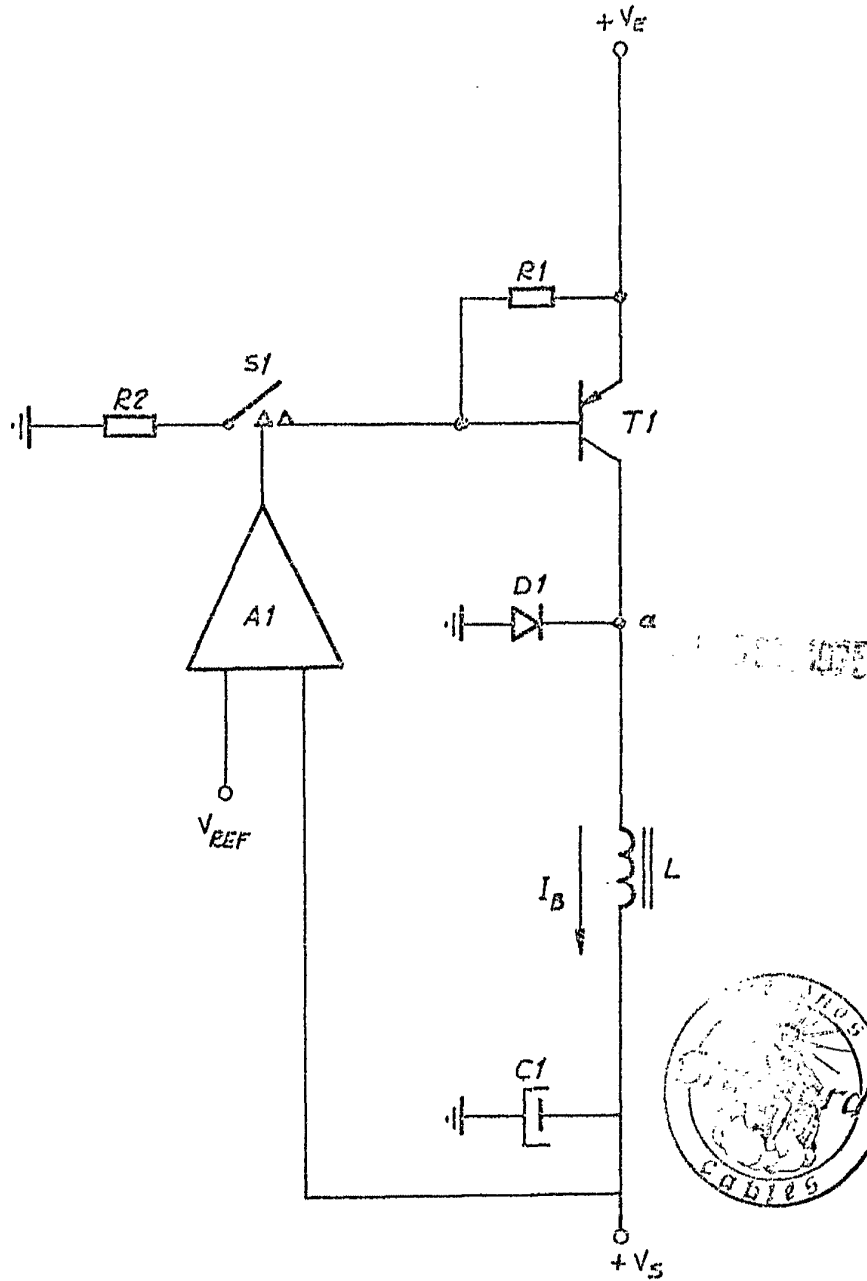


FIG. 1

M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

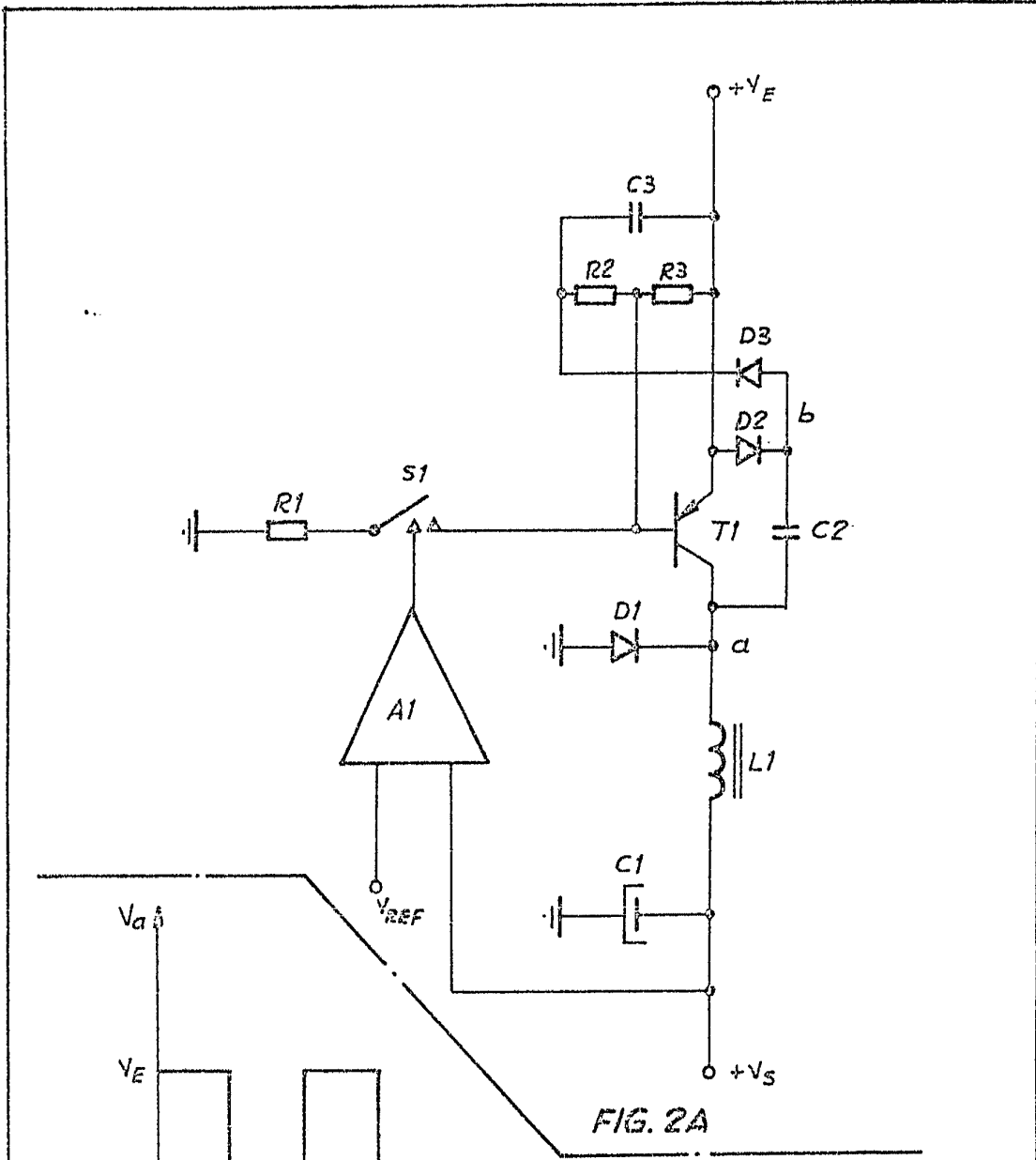
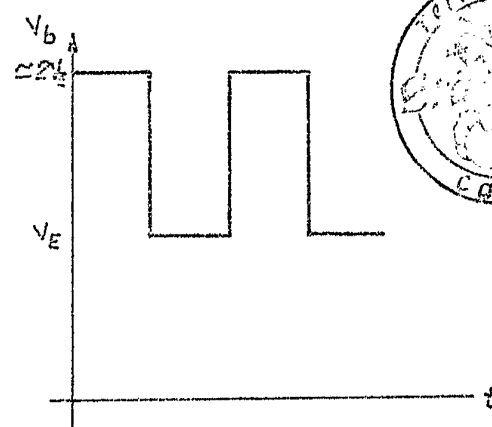
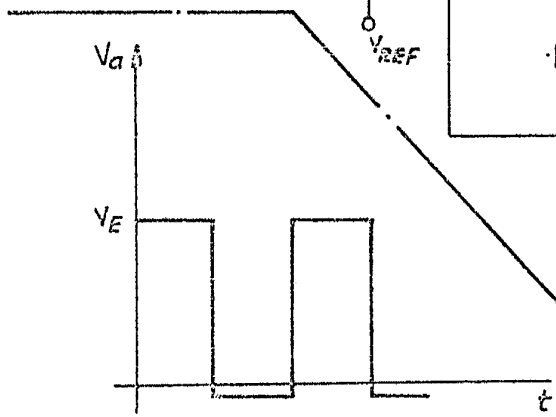


FIG. 2A



20 OCT. 1975

FIG. 2B

M. G. Santamaria
 M. G. SANTAMARIA
 VICE-SECRETARIO GENERAL