

441530

14 NOV. 1975

P.- 61.371

PHN 7749 Spain
HK/EC

MEMORIA DESCRIPTIVA

Incl. 102

HOLL

para solicitar PATENTE DE INVENCIÓN por 20 años

A nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad holandesa

establecida en Emmasingel 29, Eindhoven, Holanda

por: "UN DISPOSITIVO SEMICONDUCTOR PERFECCIONADO"

La presente invención se refiere a un dispositivo semiconductor consistente en un dispositivo acoplado por cargas dotado de un cuerpo semiconductor que comprende una capa semiconductor de un determinado tipo de conductividad contigua a superficie, que tiene un grosor y una concentración de impureza para los cuales es posible obtener una zona de empobrecimiento en todo el grosor de la capa por medio de un campo eléctrico al propio tiempo que se evita la ruptura, habiendo presentes unos medios de aislar la capa semiconductor respecto de los alrededores, y medios para introducir localmente en la capa semiconductor una información en forma de paquetes de cargas consistentes en portadores de carga mayoritarios, y unos medios para tomar por lectura dicha información en otra parte de la capa semiconductor, un sistema de electrodos que tiene cierto número de electrodos aislados del cuerpo semiconductor por medio de una capa aislante intermedia, presente en la superficie de la capa semiconductor, para generar capacitivamente unos campos eléctricos en la capa semiconductor, campos por medio de los cuales puedan transportarse las cargas a los medios de toma por lectura, a través de la capa y en dirección paralela a la capa, comprendiendo el cuerpo semiconductor además cierto número de zonas de superficie del se-

gundo tipo de conductividad, opuesto al primer tipo de conductividad citado, presentes por debajo de la capa aislante y en contigüidad con la capa semiconductor, extendiéndose dichas zonas de superficie, al menos en parte, por debajo de los electrodos.

Por "portadores de carga mayoritarios" se han de entender aquellos portadores de carga del tipo de los que, en equilibrio térmico y en ausencia de campos eléctricos exteriores, la concentración es mayor (por ejemplo, al menos 100 veces mayor) que la concentración de portadores de carga del otro tipo, el denominado de portadores de carga minoritarios.

Un dispositivo acoplado por cargas, del tipo arriba descrito, se distingue en particular de los dispositivos acoplados por carga de superficie más usuales, en los cuales el transporte de las cargas tiene lugar principalmente a lo largo de la superficie de la capa semiconductor, por el hecho de que, durante el transporte de un espacio de almacenaje de carga a un espacio siguiente de almacenaje de carga, por lo menos las últimas fracciones de carga que se vayan a hacer pasar por efecto de "sifón" -y que principalmente determinan la velocidad del transporte de cargas- pueden ser transferidas en el interior o la masa de la capa semiconductor.

Los dispositivos semiconductores con transporte "en masa" se describen, entre otros lugares, en la solicitud de patente española número 407.968, ya prepublicada, y en las solicitudes de patente española números 424.350 y 434.627 y holandesa N^o 73.16495 no prepublicada todavía, a nombre de la solicitante.

La solicitud de patente holandesa número 73.04634 ya publicada describe además un dispositivo acoplado por cargas con transporte en masa, que puede hacerse funcionar como sistema bifásico. A ese fin, por debajo de los electrodos se dispone cierto número de zonas de superficie del segundo tipo de conductividad, por medio de las cuales, durante el funcionamiento, es posible obtener un diseño asimétrico de distribución de potenciales en las partes de la capa semiconductoras presentes debajo de los correspondientes electrodos. En este caso, las zonas de superficie se empobrecen, por lo menos en parte, y como consecuencia representan una cantidad de carga eléctrica de la misma polaridad que los portadores de carga mayoritarios a transportar en forma de iones no neutralizados.

Con frecuencia puede resultar conveniente, para un funcionamiento satisfactorio, dotar a las zonas de superficie de unos miembros adicionales (por ejemplo, de conexión eléctrica) para extraer portado-

res de carga del tipo contrario al de dichos portadores de carga mayoritarios. Mediante el recurso de disponer tales conexiones, no obstante, el conexionado en la superficie del cuerpo semiconductor puede llegar a complicarse mucho, especialmente porque en la mayoría de los casos se requiere un conexionado de varias capas. Las ventajas que en general presenta un dispositivo bifásico acoplado por cargas se anulan entonces, al menos en parte, por esta circunstancia.

Este inconveniente puede también presentarse en dispositivos acoplados por carga, distintos de los bifásicos aquí descritos, como se desprenderá más adelante entre otras cosas, de la descripción de las figuras que se acompañan.

Por todo ello, uno de los objetos de la presente invención es el de realizar un dispositivo del género mencionado en el preámbulo, dispositivo en el cual las zonas de superficie no están dotadas de dicha conexión eléctrica y en el que, no obstante, es posible obtener, en las condiciones normales de trabajo, una renovación satisfactoria de los portadores de carga (generados) del tipo opuesto al de los portadores de carga mayoritarios.

La invención se basa, entre otras cosas, en el reconocimiento de que, además de en forma de contac-

tos, pueden obtenerse también conexiones eléctricas en forma de capas de inversión, contiguas en superficie, inducidas en el cuerpo semiconductor; y de que, en particular en el caso presente, al cual se refiere la invención, tales capas inducidas pueden obtenerse en condiciones normales de funcionamiento por medio de los electrodos aislados que vienen de la capa semiconductor.

Por lo tanto, un dispositivo semiconductor dotado de un dispositivo acoplado por cargas del género mencionado en el preámbulo se caracteriza, conforme a la invención, por el hecho de que el cuerpo semiconductor comprende una región superficial adicional del segundo tipo de conductividad que se extiende paralelamente a la capa semiconductor en el cuerpo semiconductor, va contigua a la capa semiconductor y tiene una conexión eléctrica, extendiéndose los electrodos hasta por encima de dicha región superficial adicional; y entre la región superficial y las zonas de superficie es posible inducir capacitivamente unas conexiones eléctricas en forma de capas de inversión en contigüidad con las superficies, por medio de las tensiones eléctricas que se vayan a aplicar a los electrodos en la condición operativa o de funcionamiento.

Como en un dispositivo semiconductor confor-

me a la presente invención las zonas de superficie no necesitan estar provistas cada una individualmente de conexión eléctrica, el conexionado a prever o disponer en la superficie puede mantenerse de una relativa sencillez, mientras, con todo, los portadores de carga pueden extraerse eficazmente de las zonas de superficie por medio de dicha región superficial adicional y por medio de la conexión eléctrica conectada a dicha región. Los portadores de carga del segundo tipo pueden fluir a lo largo de la superficie hasta la región superficial adicional del segundo tipo de conductividad, bajo la influencia de los electrodos que se extienden por encima de las zonas de superficie, como en los transistores de efecto de campo y puerta aislada en los que dicha región superficial adicional constituye la zona de salida, las zonas de superficie constituyen, cada una, una zona de entrada, los electrodos constituyen cada uno el electrodo aislado de puerta o de mando, y la parte subyacente del cuerpo semiconductor o de la capa semiconductor constituyen la región de canal de un transistor.

La región de salida puede estar formada, por ejemplo, por una región de inversión inducida o por una zona adicional dispuesta en la capa semiconductor. Ahora bien, una forma preferida de realización del dis-

positivo semiconductor del presente invento se caracteriza por el hecho de que la región superficial adicional del segundo tipo de conductividad, en el sentido de transporte de cargas, se extiende en el cuerpo semiconductor por encima de al menos esencialmente la longitud entera de la capa semiconductor, a lo largo de la capa semiconductor, y es común con los citados medios de aislar la capa semiconductor.

La región superficial perteneciente a los medios separadores o de aislamiento puede estar formada por una zona de superficie aislante de islote, por ejemplo, como es usual en los circuitos integrados en los cuales el cuerpo semiconductor está formado por un sustrato del segundo tipo de conductividad y por una capa epitáxica del primer tipo de conductividad dispuesta sobre aquél y en la que se tiene la capa semiconductor en forma de islote delimitado por la zona de aislamiento. La zona de aislamiento o separación puede estar provista de una conexión por separado, o bien estar provista de una conexión eléctrica por medio del sustrato.

En otra forma de realización en la práctica, en la que la capa semiconductor se obtiene, por ejemplo, mediante reimpurificación de una parte de superficie de un cuerpo semiconductor del segundo tipo de con-

ductividad por medio de implantación de iones, la región de superficie perteneciente a los medios de aislamiento puede estar formada por una parte no reimpurificada del cuerpo semiconductor, contigua a la capa semiconductor.

5

Un tipo importante de dispositivo semiconductor conforme a la presente invención se caracteriza por el hecho de que, vistas por la superficie, las zonas de superficie se extienden transversalmente en

10 el cuerpo semiconductor, esencialmente en toda la anchura de la capa semiconductor, y están presentes por debajo del borde de los electrodos que hay encima, en el lado opuesto respecto a los electrodos contiguos hacia los cuales se produce el transporte de cargas.

15 En este caso, las zonas de superficie sirven para proporcionar una variación asimétrica de potencial en la capa semiconductor por debajo de los electrodos, formándose una barrera de potencial por debajo de las

20 zonas de superficie a consecuencia de la carga eléctrica almacenada en las zonas de superficie en forma de activadores ionizados de igual polaridad que los portadores de carga mayoritarios que se van a transportar. Los portadores de carga del tipo de conductividad contrario generados en o cerca de las zonas de superficie

25 pueden ser transportados a lo largo de la superficie

de la capa semiconductor, por ejemplo, hasta la zona de aislamiento, por el lado de la capa semiconductor, sin que ello influya adversamente en el funcionamiento del dispositivo.

5 Las zonas de superficie, vistas por la superficie, pueden extenderse con ventaja hasta el citado borde del electrodo que hay encima, por debajo de los correspondientes electrodos. Una forma preferida de
10 realización de dispositivo semiconductor conforme al presente invento se caracteriza por el hecho de que, vistas por la superficie, las zonas de superficie sobresalen más allá del citado borde de los electrodos que hay encima y se extienden por encima de las partes de la capa semiconductor presentes entre los electrodos. La carga eléctrica (de igual polaridad que los
15 portadores de carga mayoritarios) que durante el funcionamiento está presente en forma de iones no neutralizados en las partes de las zonas de superficie presentes entre los electrodos, impide que en la capa semiconductor se formen "pozos" de potencial entre los
20 electrodos. Tales pozos de potencial, que pueden aparecer en particular en el caso de que entre los electrodos haya distancias mutuas relativamente mayores, tienen en general por resultado que una parte de los portadores de carga a transportar quede retenida de modo que,
25

a una frecuencia dada de las tensiones de reloj a aplicar a los electrodos, el funcionamiento del dispositivo se ve afectado de modo adverso.

En las formas de realización hasta ahora descritas de un dispositivo semiconductor conforme al presente invento, las zonas de superficie del segundo tipo de conductividad sirven para dar una variación asimétrica de potencial en la capa semiconductor por debajo de los electrodos, de manera que el dispositivo puede hacerse funcionar como sistema de dos fases.

Otro tipo importante de dispositivo semiconductor conforme a la presente invención y que comprende un dispositivo acoplado por cargas en el que los portadores de carga pueden ser transportados, al menos principalmente, por el interior de la capa semiconductor, está caracterizado por el hecho de que la capa semiconductor está presente en una capa superficial de un determinado tipo de conductividad, contigua a la superficie del cuerpo semiconductor, en el que, vista por la superficie, la capa semiconductor que por un lado largo se extiende paralelamente a la dirección del transporte de cargas, está separada de las partes contiguas de la capa superficial por la zona de aislamiento del segundo tipo de conductividad que tiene una conexión eléctrica; y en el que las zonas de superficie del segun

do tipo de conductividad en el lado largo de situación opuesta de la capa semiconductora están contiguas a la capa semiconductora y se extienden en la capa superficial, a partir de la capa semiconductora, en dirección transversal a la dirección del transporte de cargas, y definen cierto número de regiones intermedias de forma de capa, de la capa superficial, que pueden estar aisladas entre sí por las zonas de superficie y que pertenecen a los medios de introducir localmente en la capa semiconductora una información en forma de paquetes de carga consistentes en portadores de carga mayoritarios, y/o pertenecen a los medios de tomar por lectura dicha carga; y en el que por encima de cada una de las regiones de forma de capa hay presente un electrodo que pertenece a los medios que aíslan la capa semiconductora y por medio de los cuales es posible formar, en la región de forma de capa subyacente, una zona de empobrecimiento que se extiende por todo el grosor de la capa de superficie.

El presente tipo de dispositivo conforme a la invención, por lo tanto, comprende cierto número de entradas o salidas paralelas, separadas entre sí por las zonas de superficie. En este caso las zonas de superficie tampoco necesitan estar provistas de conexiones eléctricas por separado, sino que pueden ir

conectadas a dicha zona de aislamiento de la manera ya descrita, por medio de las tensiones eléctricas que se vayan a aplicar a los electrodos, y pueden ser ajustadas a una tensión adecuada de polarización por medio de la zona de aislamiento.

Es de notar que el término compuesto de "toma por lectura" ha de entenderse en su sentido más lato, de manera que no sólo se entienda la detección efectiva de los paquetes de carga, sino que se incluyan también otras etapas de tratamiento de información como, por ejemplo, un almacenaje transitorio de los paquetes de carga.

Otra forma importante de realización de dispositivo semiconductor conforme al presente invento, en la que las zonas de superficie sirven para habilitar cierto número de entradas y/o salidas paralelas, se caracteriza por el hecho de que el cuerpo semiconductor comprende además cierto número de dispositivos acoplados por carga yuxtapuestos, dotados de capas semiconductoras formadas por las mencionadas regiones de forma de capa del tipo de conductividad primeramente citado y que tienen un grosor y una concentración de impureza para los cuales es posible obtener una zona de empobrecimiento en todo el grosor de las regiones por medio de un campo eléctrico al propio tiempo

que se evita la ruptura; en el que los medios que comprenden zonas de superficie del segundo tipo de conductividad están presentes para aislar o separar de sus alrededores cada una de las regiones de forma de capa; y en el que en la superficie del cuerpo hay presente un sistema adicional de electrodos para generar capacitivamente unos campos eléctricos en las regiones de forma de capa, por medio de los cuales sea posible transportar los paquetes de carga recorriendo las regiones de forma de capa en dirección sensiblemente transversal a la primera dirección citada de transporte de cargas. Los dispositivos acoplados por carga yuxtapuestos, en una forma práctica de realización, pueden formar, por ejemplo, un dispositivo captador de imagen bidimensional, o detector de imágenes, en el que primero un diseño de distribución de radiación o imagen bidimensional se convierte en una distribución de cargas en las regiones de forma de capa, correspondiente al diseño. Dicha distribución de cargas consta, por ejemplo, de unos paquetes de carga dispuestos según una matriz y cuyo tamaño da la medida de la intensidad local del diseño de radiación. Después de captado el diseño de radiación, los paquetes de carga formados de la matriz pueden ser trasladados o transferidos fila a fila hasta dicha primera capa semiconduc-

tora, para seguir siendo luego transportados. Cuando la capa semiconductor vuelve a estar vacía (empobrecida), es posible transferir a la misma una fila sucesiva de paquetes de carga de la matriz.

5 Tal dispositivo captador de imagen bidimensional conforme a la presente invención puede mostrar una forma de construcción particularmente sencilla, por el hecho de que las zonas de aislamiento del segundo tipo de conductividad que definen las columnas de
10 la matriz no necesitan estar provistas cada una individualmente de conexión eléctrica.

Otra forma preferida importante de dispositivo semiconductor con arreglo a la presente invención es la caracterizada por el hecho de que las zonas de
15 superficie del segundo tipo de conductividad y las regiones de forma de capa presentes entre las zonas de superficie, vistas por la superficie, se extienden en la capa superficial a partir de dicha capa semiconductor primeramente citada, bajando hasta otra región
20 adicional de forma de capa, de la capa superficial, que forma parte de otro dispositivo adicional acoplado por cargas, y tiene un grosor y una concentración de impureza para los cuales es posible obtener una zona de empobrecimiento en todo el grosor de la región adicional por medio de un campo eléctrico, al propio tiempo

po que se evita la ruptura; en el que hay presentes
unos medios para aislar de sus alrededores la región
adicional; y en el que hay un tercer sistema de elec-
trodo presente en la superficie del cuerpo, para ge-
5 nerar en la región adicional de forma de capa unos
campos eléctricos por medio de los cuales los paquetes
de carga se pueden transportar recorriendo la región
adicional de forma de capa en dirección sensiblemente
paralela a dicha dirección primeramente citada del
10 transporte de cargas; y en el que por encima de cada
una de las regiones de forma de capa y al lado de la
región adicional de forma de capa hay presente un
electrodo adicional que pertenece a los medios de ais-
lar la región adicional y por medio del cual es posi-
15 ble formar en la región subyacente de forma de capa
unas zonas de empobrecimiento que se extienden por
todo el grosor de las regiones de forma de capa. En
esta forma de realización, los paquetes de carga pue-
den introducirse paralelamente en la matriz y ser tam-
20 bién retirados de la matriz paralelamente, como se
apreciará por la descripción que acompaña a las figu-
ras. Tal dispositivo se puede usar con ventaja, por
ejemplo, como memoria de imágenes y/o como línea de
retardo.

25 Como se apreciará de manera obvia, la inven-

ción puede presentar ventajas particulares en dispositivos semiconductores del género descrito, en los que el cuerpo semiconductor comprenda, por ejemplo, una capa de superficie del tipo de conductividad primeramente citado dispuesta sobre un substrato aislante, en la que las zonas de aislamiento se extiendan, sea por todo el grosor de la capa de superficie, sea en sólo una parte de dicho grosor.

Una forma preferida de realización de dispositivo semiconductor conforme al presente invento se caracteriza por el hecho de que el cuerpo semiconductor comprende un substrato semiconductor del segundo tipo de conductividad y una capa epitáxica contigua a superficie, del primer tipo de conductividad, desarrollada sobre aquél y que tiene en ella la capa semiconductor, estando la capa semiconductor formada por una parte de forma de islote de la capa epitáxica, extendiéndose las zonas de superficie del segundo tipo de conductividad en la capa epitáxica, a partir de la superficie, solamente en una parte del grosor de la capa epitáxica.

Es de notar que los dispositivos semiconductores del género arriba descrito que tienen unas zonas de aislamiento, aislantes de islotes, en forma de zonas de superficie que se extienden en sólo una parte

del grosor de la capa epitaxial, presentan ventajas
particulares en comparación con los dispositivos que
tienen zonas de aislamiento más usuales que se extien-
den a partir de la superficie bajando hasta el substrato
5 y pueden polarizarse por medio del substrato. Como
las zonas de aislamiento en las formas de realiza-
ción arriba descritas no van eléctricamente conecta-
das al substrato, es posible aplicar a las zonas de
aislamiento otras tensiones que al substrato, lo cual
10 es a menudo conveniente para el funcionamiento del
dispositivo, si bien, con todo, no es necesario dispo-
ner contactos adicionales en las zonas de aislamien-
to.

Otra forma preferida adicional de dispositi-
15 vo semiconductor conforme a la presente invención se
caracteriza por tener unos medios presentes mediante
los cuales, en la condición operativa, se aplican unas
tensiones o voltajes de reloj a los electrodos, y por
que en dicho dispositivo puede aparecer una inversión
20 del tipo de conductividad, al menos temporáneamente,
de manera local en la superficie de las partes de la
capa semiconductor del primer tipo de conductividad
presentes entre las zonas de superficie del segundo ti-
po de conductividad y la región superficial adicional
25 del segundo tipo de conductividad.

La invención se describirá ahora con mayor detalle, haciendo referencia a algunas de sus formas de realización y a los dibujos esquemáticos adjuntos asociados, en los cuales:

5 - la figura 1 es una vista en planta de un dispositivo acoplado por cargas, con arreglo a la presente invención;

10 - la figura 2 es una vista en sección recta del dispositivo de la figura 1, tomada la sección por la línea II-II, y

 - la figura 2a muestra las tensiones de reloj que se van a aplicar al dispositivo;

15 - la figura 3 es una vista en sección recta del mismo dispositivo, tomada la sección por la línea III-III de la figura 1;

 - la figura 4 es una vista en planta de otro dispositivo conforme a la presente invención, y

20 - la figura 4a muestra las tensiones de reloj que se van a aplicar al dispositivo indicado en la figura 4;

 - la figura 4b es un esquema funcional o por bloques del dispositivo ilustrado en la figura 4;

25 - la figura 5 es una vista en sección del dispositivo ilustrado en la figura 4, tomada la sección por la línea V-V;

- la figura 6 es una vista del mismo dispositivo, en sección tomada por la línea VI-VI;

- la figura 7 es una vista del mismo dispositivo, en sección tomada por la línea VII-VII;

5 - la figura 8 es una vista en sección recta, correspondiente a la vista en sección representada en la figura 5, de otro dispositivo más con arreglo a la presente invención; y

10 - la figura 9 es una vista en sección, correspondiente a la vista en sección representada en la figura 2, de parte de otro dispositivo adicional más, conforme a la presente invención.

15 Es de notar que los dibujos son totalmente esquemáticos, y no dibujados a escala, por razones de claridad de la representación.

20 El dispositivo semiconductor ilustrado en las figuras 1 a 3 inclusive comprende un dispositivo acoplado por cargas, del tipo al que a menudo se hace referencia en la bibliografía técnica como de "transporte en masa" ("bulk-CCD"), porque el transporte de cargas, al contrario de lo que sucede en dispositivos más usuales, no tiene lugar a lo largo de la superficie sino, al menos principalmente, en la masa del cuerpo semiconductor. A tal fin, el dispositivo comprende un
25 cuerpo semiconductor 1 dotado de una capa semiconducto-

5 ra 3 de tipo N contigua a la superficie 2, y cuyo grosor y concentración de impureza se han elegido de un valor tan reducido que es posible obtener una zona de empobrecimiento en todo el grosor de la capa por medio de un campo eléctrico, al propio tiempo que se evita la ruptura. En la presente forma de realización, la capa 3 está formada por una capa de silicio que tiene un espesor aproximado de 5 micras y una concentración de impureza de alrededor de $5 \cdot 10^{14}$ átomos por centímetro cúbico. Naturalmente, pueden usarse también otros materiales semiconductores adecuados, en lugar del silicio.

15 Con el fin de mantener dentro de la capa semiconductor 3 los portadores de carga que se van a transportar, hay presentes unos medios para aislar la capa 3 de sus alrededores, por lo menos durante el funcionamiento. Dichos medios incluyen, entre otras cosas, la unión 4 de tipo PN que se va a polarizar en el sentido inverso durante el funcionamiento y por medio de la cual es posible aislar la capa 3 en la superficie principal presente opuesta a la superficie 2, y las zonas de aislamiento 5 por medio de las cuales es posible aislar la capa 3 por los costados. Mediante el uso de una capa semiconductor 3 como ésta, aislada, relativamente delgada y de gran resistencia óhmica, el

20

25

transporte de cargas puede tener lugar en el interior del cuerpo semiconductor 1, en vez de por la superficie 2.

5 Los portadores de carga que contienen información pueden introducirse localmente en la capa 3 mediante generación, bajo la influencia de la absorción de una radiación incidente. Ahora bien, en la presente forma de realización, la información en forma de paquetes de carga que constan de electrones puede ser
10 introducida en la capa semiconductor 3 por medio del contacto de entrada 6 y la zona de contacto 7 de tipo N fuertemente impurificada. El tamaño de dichos paquetes puede dar la medida del valor de una señal eléctrica de entrada que puede ser aplicada al contacto de
15 entrada 6. La carga puede tomarse por lectura, por medio de unos medios de lectura representados sólo esquemáticamente en las figuras por el contacto de salida 8 y la zona de contacto 9.

20 En la superficie 2 de la capa semiconductor 3 hay presente un sistema de electrodos para generar en la capa semiconductor 3 unos campos eléctricos por medio de los cuales sea posible transportar la carga a los medios de lectura (8, 9) a través de la capa en dirección paralela a la capa. El sistema de electrodos comprende cierto número de electrodos referen-
25

ciados alternativamente con los números 10 y 11. Entre los electrodos 10 y 11 y la superficie 2 del cuerpo 1 hay presente una capa aislante 12 de óxido de silicio. La capa 12 puede constar también de otros materiales en lugar del óxido de silicio: por ejemplo, de nitruro de silicio u óxido de aluminio, o de combinaciones de diferentes materiales.

Es de notar que la capa de óxido 12 no se representa en la vista en planta de la figura 1, para mayor sencillez.

El cuerpo semiconductor 1 comprende además cierto número de zonas de superficie 13 de tipo P, presentes debajo de la capa 12 de óxido aislante y que en la presente forma de realización se extienden enteramente por debajo de los electrodos (10, 11) y están representadas en la figura 1 por medio de líneas de trazo y punto.

Además de las zonas 13 de tipo P, el cuerpo 1 comprende una región superficial adicional de tipo P contigua a la capa 3, y que en la forma de realización ilustrada está constituida por las zonas de aislamiento o separación 5 de tipo P que pertenecen a dichos medios aislantes pero que en otras formas de realización en las cuales, por ejemplo, la zona de aislamiento conste de un material aislante, puede estar tam-

bién formada por una zona superficial adicional dis-
puesta en la capa semiconductor 3.

5 La región superficial de tipo P o región
de aislamiento 5, vista por la superficie 2, se ex-
tiende al lado de la capa semiconductor 3, en el
cuerpo semiconductor 1, en posición sensiblemente pa-
ralela a la dirección del transporte de cargas. La
región 5 tiene una conexión eléctrica que comprende
10 el contacto de conexión 14, el cual se pone en con-
tacto con la región 5 por medio de la ventanilla de
contacto 15 que se representa en la figura 1 con lí-
neas de trazo interrumpido. La conexión eléctrica in-
cluye además, por ejemplo, el hilo de alimentación
16 representado esquemáticamente en la figura 2.

15 Por medio de la conexión eléctrica (14, 16)
es posible aplicar una tensión adecuada a la zona de
aislamiento o la región superficial 5, polarizándose
en el sentido inverso la unión 17 de tipo PN que hay
entre la zona de aislamiento 5 y la capa semiconduc-
20 tora 3.

Como se indica en las figuras 1 y 3, los
electrodos 10, 11 se extienden hasta por encima de
la región superficial adicional o zona de aislamiento
5. A consecuencia de esto, las zonas de superficie 13
25 de tipo P pueden conectarse, por lo menos tempora-
ria-

mente, a la región superficial 13 de tipo P y, por tanto, a la fuente de tensión conectada al hilo de alimentación 16, por medio de unas conexiones eléctricas que pueden formarse por inducción por medio de las tensiones de reloj que se vayan a aplicar a los electrodos 10 en la condición de funcionamiento, entre las zonas de superficie 13 y la región superficial o zona de aislamiento 5. A tal fin, hay presentes unos medios que incluyen, entre otras cosas, la fuente de tensión de reloj 18 indicada esquemáticamente y por medio de la cual pueden aplicarse tensiones de reloj a los electrodos 10, 11 en la condición operativa, para que pueda aparecer la inversión del tipo de conductividad, por lo menos temporáneamente, en la superficie 2 de las partes 19 de tipo N (fig. 3) de la capa semiconductor 3, presentes entre las zonas de superficie 13 y la zona de aislamiento 5. Por medio de los canales de inversión de tipo P formados en las regiones de superficie 19, es posible transportar cargas positivas (huecos) desde las zonas de superficie 13 a la zona de aislamiento 5, como en un transistor de efecto de campo y puerta aislada, constituyendo las zonas 13 de superficie, cada una, una zona de entrada; constituyendo cada uno de los electrodos 10, 11 un electrodo de puerta o de mando; y constituyendo la zona de

aislamiento 5 la zona de salida de dicho transistor.

En la presente forma de realización, las zonas de superficie 13 de tipo P, vistas por la superficie 2, se extienden en el cuerpo semiconductor 1 transversalmente en casi toda la anchura de la capa semiconductor 3. Como se ilustra además en las figuras 1 y 2, las zonas de superficie 13 están localizadas asimétricamente en relación con los electrodos que hay encima, en el sentido de que las zonas 13 están presentes por debajo del borde de los electrodos de encima, por el lado contrario respecto a los electrodos contiguos hacia los cuales tiene lugar el transporte de cargas. En el presente caso, en el que el transporte de cargas tiene lugar hacia la derecha, las zonas de superficie 13 de tipo P, por lo tanto, están presentes por debajo del borde izquierdo de los electrodos (10, 11). Como consecuencia de dicha asimetría incorporada, es posible obtener una variación asimétrica de potencial debajo de los electrodos durante el funcionamiento, de modo que el dispositivo puede hacerse funcionar como sistema de dos fases (sistema bifásico) con sólo dos líneas de señal de reloj, representadas esquemáticamente en la figura 2 por las líneas 20 y 21. Los electrodos que van conectados a la línea de reloj 21 son los designados con el número 11.

La capa semiconductor 3 puede constar de parte de un cuerpo 1 de tipo P que haya sido reimpurificado por medio de implantación de iones. Ahora bien, en una forma concreta de realización, el cuerpo 1 comprende un substrato 22 de tipo P en el cual se ha dispuesto por desarrollo o "crecimiento" epitáxico una capa de tipo N, estando la capa semiconductor 3 formada por una parte a modo de islote de la capa epitáxica. El grosor y la concentración de impureza de la capa epitáxica y, por tanto, también de la capa semiconductor 3 son aproximadamente de 5 micras y de $5 \cdot 10^{14}$ átomos por centímetro cúbico, respectivamente.

La concentración de impurificación del substrato 22 es de aproximadamente 10^{15} aceptores por centímetro cúbico. El grosor del substrato no es crítico, y puede por lo menos elegirse de un valor todo lo grande que se desee, por ejemplo, con vistas a la rigidez mecánica del dispositivo.

La capa semiconductor 3 está rodeada en la capa epitáxica, a manera de islote, por la zona de aislamiento 5 dispuesta en la capa epitáxica por difusión de una impureza aceptora adecuada o por medio de implantación de iones. La zona de aislamiento 5, que, si así conviene, puede extenderse también bajando en la capa epitáxica hasta el substrato 22, y en este

caso no necesita estar provista de contacto aparte o por separado, en la presente forma de realización se extiende bajando en la capa epitáxica sólo hasta una profundidad de aproximadamente 2 micras a partir de la superficie 2. El aislamiento del islote por debajo de la zona 5 puede completarse por medio de un campo eléctrico, aplicando para ello una tensión suficientemente grande en el sentido inverso, por medio de la conexión (14, 16), a la unión 17 de tipo PN, de modo que la parte de la capa epitáxica presente entre la zona 5 y el substrato 22 quede completamente empobrecida. Las tensiones que se vayan a aplicar a la zona 5 y al substrato 22 en esta forma de realización pueden además hacerse variar entre sí dentro de límites relativamente amplios, y elegirse así según conveniencias con vistas a un favorable funcionamiento del dispositivo.

Las zonas de superficie 13 de tipo P se extienden también bajando en la capa epitáxica hasta una profundidad aproximada de 1 micra a partir de la superficie 2 y pueden obtenerse, por ejemplo, por medio de difusión o implantación de iones, de igual manera que la zona de aislamiento 5. La concentración de impureza de las zonas de superficie 13 es, por ejemplo, de unos $5 \cdot 10^{16}$ átomos por centímetro cúbico.

Durante el funcionamiento, el substrato 22 se

pone a un potencial de referencia (por ejemplo, el de masa) por medio de la conexión eléctrica 23, mientras a la capa semiconductor 3 se le aplica una tensión de aproximadamente 20 voltios por medio, por ejemplo, del contacto de salida 8; con estas tensiones, cuando los electrodos 10, 11 se pongan también al potencial de masa, puede empobrecerse, por lo menos esencialmente, la capa semiconductor 3 entera, ya que en ella no quedan esencialmente más portadores móviles de carga presentes, como no sean los electrones pertenecientes a los paquetes de cargas que constituyen la información. Esta información en forma de electrones puede aplicarse al dispositivo por medio del contacto de entrada (6, 7). Los paquetes de cargas pueden transportarse a través de la capa 3 hasta la salida 8 mediante aplicación, a los electrodos 10, 11, de las tensiones de reloj V_{10} y V_{11} , respectivamente, indicadas en la figura 2a. La tensión de reloj V_{10} que se aplica a los electrodos 10 y la tensión de reloj V_{11} que se aplica a los electrodos 11 exhiben fases opuestas, como se indica en la figura 2a. La amplitud o carrera positiva de cada tensión de reloj es aproximadamente de 10 voltios, y la negativa es de aproximadamente 0 voltios. Durante la carrera positiva, se forman debajo de los electrodos unas regiones de almacenaje de carga que consisten en unos

"pozos" de potencial en los cuales es posible almacenar los electrones 24. En la figura 2 está representado esquemáticamente uno de estos pozos de potencial (designado con el número 25), por medio de líneas de trazo interrumpido.

Los pozos de potencial 25 están delimitados por una barrera 26 de potencial por el costado izquierdo, o sea por el lado opuesto respecto al sentido del transporte de cargas. Dichas barreras de potencial 26, que pueden obtenerse por medio de cargas eléctricas no neutralizadas en forma de iones negativos en las zonas de superficie 13 de tipo P, impiden que los electrones 25 fluyan hacia la izquierda y, por tanto, confieren al sistema una característica de transporte unidireccional (en un solo sentido).

Durante la carrera negativa de las tensiones de reloj, los electrones 24 son transportados a un espacio sucesivo de almacenaje de cargas situado debajo del electrodo 10 adyacente. Con las tensiones dadas y con un grosor de la capa de óxido de aproximadamente 1000 Ångstrom, puede aparecer simultáneamente una inversión del tipo de conductividad en las partes de superficie 19 de tipo N (véase la figura 3), formándose una capa de inversión de tipo P entre las zonas de superficie 13 de tipo P y la zona de aislamiento 5, por lo menos en presen-

cia de un número suficiente de huecos en las partes su-
perficiales 19. Tales canales de inversión se indican
esquemáticamente en la figura 3 por medio de las cruces
27 que representan unos huecos. Dichos canales de inver-
5 sión pueden, al menos principalmente, formarse sólo con
huecos que tienen su origen en las zonas de superficie
13 de tipo P. Sin contar el comienzo al ponerse en fun-
cionamiento el dispositivo, las zonas 13 pueden también
suministrar huecos durante el funcionamiento, a conse-
10 cuencia, por ejemplo, de generación térmica o como resul-
tado de la generación de portadores de carga al absor-
berse una radiación de energía suficiente.

Durante la carrera negativa de las tensiones
de reloj, en las zonas 13 presentes debajo de los corres-
15 pondientes electrodos se producen unos desplazamientos
de cargas, apareciendo una acumulación de huecos en la
superficie de dichas zonas y empobreciéndose las partes
contiguas 19 de tipo N. En presencia de un número de hue-
cos suficiente en una zona de superficie 13, la diferen-
20 cia de potencial de superficie a lo largo de la superfi-
cie 2 entre dicha zona 13 y la parte de superficie 19 con-
tigua puede llegar a ser tan grande que desde dicha zona
13 fluyan huecos a la parte 19 de superficie y luego a
la zona de aislamiento 5 de tipo P, por medio de la cual
25 puede dárseles salida. Dicho transporte de cargas, que

tiene por resultado que disminuya el potencial, en particular el potencial de superficie en la zona 13 correspondiente, puede prolongarse hasta que dicha diferencia de potencial de superficie entre la zona 13 y la parte superficial contigua 19 haya alcanzado un valor mínimo, determinado por la tensión de umbral de debajo de los electrodos 10, 11,

De esta manera, tanto a los huecos engendrados durante la puesta en funcionamiento del dispositivo como a los huecos engendrados adicionalmente durante el funcionamiento puede dárseles salida desde las zonas de superficie 13 de tipo P, a lo largo de la superficie 2, hasta la zona de aislamiento de tipo P 5. Tal salida o "drenaje" de portadores de carga generados es posible por el hecho de que, conforme a la invención, los electrodos 10, 11 se superponen a las partes 19 de la capa semiconductor 3 presentes entre las zonas de superficie 13 y la zona de aislamiento 5, y por el de que las tensiones de reloj presentes en los electrodos 10, 11 se eligen de modo que la inversión del tipo de conductividad pueda producirse, por lo menos temporáneamente, en la zona interfacial o de transición entre las partes de superficie 19 de tipo N y la capa de óxido 12. El dispositivo, por lo tanto, comprende, por así decirlo, cierto número de transistores internos de efecto de cam-

po cuyos electrodos de mando están formados por los electrodos 10, 11, cuyas zonas de entrada están formadas por las zonas de superficie 13 de tipo P, cuyas regiones de canal están formadas por las partes superficiales 19 de tipo N de la capa semiconductor 3, y en los que la zona de aislamiento 5 de tipo P constituye una zona electródica común de salida para todos los transistores.

La figura 9 es una vista en sección, que corresponde a la vista en sección representada en la figura 2, de una segunda forma de realización de dispositivo semiconductor conforme al presente invento. Este dispositivo es esencialmente idéntico al dispositivo semiconductor descrito con referencia a la primera forma de realización y, en lo concerniente a los elementos componentes correspondientes, se usan para ellos los mismos números de referencia. En contraste con la forma de ejecución precedente, en la presente forma de realización las zonas de superficie 13 de tipo P no están presentes por entero debajo de los electrodos 10, 11 sino que, vistas por la superficie 2, sobresalen más allá del borde de los electrodos que hay encima, por el lado opuesto respecto a los electrodos contiguos hacia los cuales tiene lugar el transporte de cargas, y se extienden por encima de las partes de la capa semiconductor 3 que es-

tán presentes entre los electrodos 10, 11. Durante el funcionamiento, en el cual pueden aplicarse las mismas tensiones eléctricas que en la forma de realización precedente, se forman las barreras de potencial 26 no sólo debajo de los electrodos 10, 11, sino también en aquellas partes de la capa semiconductor 3 que, vistas por la superficie, están presentes entre los electrodos 10, 11. Como consecuencia de ello es posible impedir que, en el área de estas partes, se formen pozos de potencial como resultado de la presencia de los espacios 28 entre los electrodos (espacios o intervalos interelectródicos). Los intervalos interelectródicos 28 no pueden hacerse infinitamente pequeños, en particular por razones tecnológicas. Ahora bien, es posible reducir considerablemente su influencia en el funcionamiento del dispositivo (rendimiento del transporte), mediante el recurso de incorporar una cantidad de carga negativa entre los electrodos. En el presente caso, dicha carga negativa se obtiene ionizando las zonas 13 de tipo P, por lo menos parcialmente. En el caso en que las zonas de superficie 13 se extiendan tan sólo hasta debajo de los intervalos o espacios interelectródicos 28, la retirada de huecos o cargas positivas de las zonas 13 de tipo P puede tener lugar de manera igual a la descrita con referencia a la forma de realización prece-

dente, durante la carrera negativa de las tensiones de reloj aplicadas a los electrodos que hay encima. Ahora bien, en el caso en que las zonas 13 se extiendan por todos los intervalos interelectrónicos 28, cada una hasta debajo del electrodo precedente, como se indica en la figura 9 por medio de líneas de trazo interrumpido, el transporte de huecos puede tener lugar justamente durante la carrera negativa de las tensiones de reloj aplicadas a dichos electrodos precedentes (véase la figura 2a) y, por tanto, cuando es posible inducir una capa de inversión cada vez debajo de los electrodos precedentes. El transporte de cargas de los huecos procedentes de las zonas 13 de tipo P puede producirse de manera particularmente favorable, por el hecho de que, al propio tiempo, las tensiones de reloj de los otros electrodos y, por tanto, el potencial de las zonas 13 que están capacitivamente acopladas del modo más fuerte con dichos otros electrodos, alcanzan su valor máximo.

A continuación se describirá, con referencia a las figuras 4 a 7 inclusive, otro tipo de dispositivo semiconductor con arreglo al presente invento, dotado de un dispositivo acoplado por cargas en el cual el transporte de cargas se produce, por lo menos principalmente, por la masa del cuerpo semiconductor 41.

Por razones de claridad de representación, la

figura 4b da un esquema eléctrico funcional del dispositivo ilustrado en las figuras 4 a 7. El dispositivo comprende dos dispositivos acoplados por carga, 42 y 43, y cierto número de dispositivos acoplados por carga 64 situados en posición intermedia; el sentido o dirección de los transportes de carga está representado por las flechas 65. La información eléctrica, representada esquemáticamente por la flecha 66, puede introducirse en el registro de desplazamiento 43: por ejemplo, por la entrada de dicho registro. Desde dicho registro 43, la citada información puede luego introducirse en paralelo en los registros 64. Los registros de desplazamiento 64, cuya dirección 65 de transporte de carga es sensiblemente transversal a la dirección de transporte de carga 65 de los registros 42, 43, sirven para introducir de nuevo la información llegada en el registro de desplazamiento 42, por cuya salida 67 puede tomarse entonces por lectura la información. Mediante tal dispositivo es posible retardar señales eléctricas de entrada.

Los dispositivos 42 y 43 acoplados por carga, cuyos sentidos o direcciones de transporte de cargas son esencialmente paralelos entre sí, comprenden cada uno una capa semiconductor, 44 y 45 respectivamente, de una configuración adecuada en lo que se refiere, por ejemplo, al grosor y a la concentración de impureza.

Encima de las capas semiconductoras 44 y 45 están presentes unos electrodos 46a, 46b y 46c, y 47a, 47b y 47c, respectivamente, con el fin de aplicar en la capa semiconductoras 44, 45 correspondiente unos campos eléctricos por medio de los cuales sea posible transportar a través de las capas semiconductoras la información introducida en forma de carga eléctrica. Al igual que los electrodos de las formas de realización precedentes, los electrodos 46 y 47 están separados del material semiconductor por una capa aislante subyacente 48 de óxido de silicio.

Las capas semiconductoras 44 y 45 están presentes en una capa superficial 50 de tipo N del cuerpo semiconductor 41, contigua a la superficie 49.

Vistas por la superficie 49, las capas semiconductoras 44, 45 de tipo N están separadas cada una de las partes contiguas de la capa superficial de tipo N, de uno de los lados largos que se extiende paralelamente a la dirección del transporte de cargas, por una zona de aislamiento 51 de tipo P. Como se ilustra esquemáticamente en las figuras 5 y 6, dichas zonas de aislamiento comprenden una conexión eléctrica 52. A las uniones 53 de tipo PN puede aplicarse una tensión de sentido inverso y de valor suficiente, entre las zonas de aislamiento 51 de tipo P y la capa superficial

50 de tipo N, por medio de una fuente de alimentación de tensión a conectar a las zonas 51 a través de la conexión 52, para que por debajo de las zonas 51 y en todo el espesor de la capa superficial 50 se forme una
5 región de empobrecimiento con el fin de aislar las capas 44, 45.

Por los lados largos de cada una de las capas semiconductoras 44, 45 presentes en posición contraria a las zonas de aislamiento 51, hay unas zonas de superficie 54 de tipo P contiguas a las capas semiconductoras 44, 45 de tipo N. Vistas por la superficie 49, las
10 zonas de superficie 54 de tipo P se extienden en la capa superficial 50 de tipo N, a partir de las capas semiconductoras 44, 45, en dirección esencialmente trans
15 versal respecto a las direcciones de transporte de cargas de los dispositivos 42, 43 acoplados por cargas, como se indica, entre otros lugares, en la vista en planta de la figura 4.

Las zonas 54 de tipo P definen cierto número de regiones intermedias 55 de forma de capa, de tipo
20 N, que pueden estar aisladas entre sí por las zonas 54 de tipo P mediante la aplicación de una tensión adecuada en las zonas 54, como se describirá con mayor detalle más adelante.

25 En las capas semiconductoras 44, 45 de los

dispositivos 42, 43 acoplados por cargas pueden introducirse, y/o extraerse de ellas, unos paquetes de cargas que constan de electrones, por medio de las regiones intermedias 55 de tipo N. Por lo tanto, las regiones 55 pueden considerarse como cierto número de entradas y/o salidas paralelas de los dispositivos 42, 43, separadas entre sí por la zona de aislamiento 54 de tipo P.

Encima de cada una de las regiones 55 hay presente un electrodo 56 que, visto por la superficie, se halla presente al lado de la capa semiconductor 44, y que pertenece a los medios aislantes de la capa 44. Por medio del electrodo 56, las zonas de empobrecimiento que se extienden por todo el espesor de las regiones de tipo N pueden introducirse en la parte subyacente 57 (véase la figura 6) de las regiones de tipo N, con el fin de aislar la capa semiconductor 44. La capa semiconductor 45 puede aislarse de la misma manera por medio del electrodo 58 que, visto por la superficie 59, está también presente por encima de las regiones 55 de tipo N pero al lado de la capa semiconductor 45, y que pertenece a los citados medios de aislar la capa semiconductor 45.

En la presente forma de realización, las regiones 55 de tipo N forman parte individual de cier-

to número de dispositivos 64 acoplados por cargas
(véase la figura 4b), yuxtapuestos y paralelos, que tie-
nen unas capas semiconductoras constituidas por las
regiones 55. A este fin, las regiones 55 tienen un
5 grosor y una concentración de impureza tan pequeños
que es posible obtener una zona de empobrecimiento en
todo el grosor de las regiones por medio de un campo
eléctrico, evitando al propio tiempo la ruptura. En
una forma específica de realización, las regiones 55
10 pueden tener el mismo espesor y la misma concentración
de impureza que las capas semiconductoras 44, 45.

Las regiones 55 pueden estar además aisladas
de los alrededores con la ayuda de unos medios que in-
cluyen también las zonas de superficie 54 de tipo P,
15 además de, entre otras cosas, la capa aislante 48 pre-
sente en la superficie del cuerpo semiconductor.

Es de notar que los portadores de carga que
se van a transportar a través de las regiones 55, así
como en las capas semiconductoras 44, 45, pueden tras-
20 ladarse de un determinado espacio de almacenaje a otro
espacio de almacenaje sucesivo, por lo menos principal-
mente, por la masa de las regiones 55. En la superficie
del cuerpo semiconductor hay presente además un sistema
adicional de electrodos, que comprende los electrodos
25 60, para generar capacitivamente unos campos eléctricos

en las regiones 55, por medio de los cuales es posible transportar los paquetes de cargas a través de las regiones 55 en dirección sensiblemente transversal a la dirección del transporte de cargas de los dispositivos 42, 43. Puede además suponerse que dicho sistema de electrodos incluye los electrodos 56 y 58 ya mencionados, pertenecientes a los medios que aíslan las capas semiconductoras 44, 45.

El cuerpo semiconductor 41, que puede ser de igual composición que el cuerpo semiconductor 1 de las formas de realización precedentes, comprende un substrato 61 de silicio de tipo P que tiene una resistividad de, por ejemplo, 20 ... 50 ohm.cm y un grosor de aproximadamente 250 micras. La capa de superficie 50 está constituida por una capa de silicio de tipo N, depositada epitáxicamente en el substrato 61. El grosor de la capa epitáxica, en una forma específica de ejecución, es aproximadamente de 5 micras, y la concentración de impureza es de alrededor de 10^{14} átomos por centímetro cúbico.

Las capas semiconductoras 44, 45 de los dispositivos acoplados por cargas, o registros de desplazamiento, 42, 43 están formadas por unas partes de forma de islote de la capa epitáxica 50, delimitadas en un lado largo por la zona de aislamiento 51 de tipo

P, y en el otro lado largo por unos campos eléctricos que pueden formarse en la capa epitáxica por medio de los electrodos 56, 58. Las regiones 55 de forma de capa están constituidas también por unas partes de forma de islote de la capa epitáxica 50. El aislamiento de
5 islote de cada una de las regiones 55 está constituido, por lo menos principalmente, por las zonas de superficie 54 de tipo P que se extienden a partir de la superficie 49 del cuerpo, sólo en una parte del espesor de
10 la capa superficial epitáxica 50 contenida en dicha capa. El aislamiento puede completarse además aplicando a la unión 62 de tipo PN, formada entre la capa epitáxica 50 de tipo N y las zonas de superficie 54 de tipo P, una tensión inversa tal que en la región 63 de tipo
15 N, por debajo de las zonas de superficie 54, se forme una región de empobrecimiento que se extiende a partir de la unión 62 de tipo PN bajando, casi o totalmente, hasta el sustrato 61. A este fin, se prevén los electrodos 46, 47 de los dispositivos 42, 43 acoplados por
20 cargas, de tal modo que las zonas de aislamiento 51 de tipo P, por una parte, y las zonas de aislamiento 54 de tipo P por otra parte, se extiendan todas hasta por debajo de los electrodos 47. Las zonas 54 pueden polarizarse eléctricamente mediante el recurso de conectar eléctricamente de modo transitorio las zonas 54,
25

durante el funcionamiento, a la zona de aislamiento 51 polarizada en el sentido inverso, de manera análoga a la de las zonas 13 de tipo P de la primera forma de realización. A este fin, pueden aplicarse unas tensiones de reloj como las indicadas en la figura 4a, durante el funcionamiento, a los electrodos 46, 47 de los dispositivos 42, 43.

Los registros de desplazamiento 42, 43 pueden hacerse funcionar como sistemas de tres fases, aplicándose la tensión de reloj V_a , por ejemplo, a los electrodos 46a y/o 47a, aplicándose la tensión de reloj V_b a los electrodos 46b y/o 47b y aplicándose las tensiones de reloj V_c a los electrodos 46c, 47c.

Las tensiones de reloj V_a , V_b y V_c se eligen de tal modo que con los valores dados para las concentraciones de impurificación, el grosor de óxido y la tensión inversa en la unión pN entre el sustrato 61 y la capa epitáxica 50, en el interior de las capas 44, 45 aparezcan unos mínimos de potencial para los electrones a transportar, a consecuencia de lo cual el transporte de cargas se produce de nuevo, por lo menos principalmente, en el interior del cuerpo semiconductor. El mínimo V_g de por lo menos la tensión de reloj V_a que se aplica a los electrodos 46a y/o 47a se elige de tal modo que, con los valores dados para la concen-

tración de impureza en la capa epitáxica 50 y el grosor de la capa de óxido 48, la inversión del tipo de conductividad aparece para la tensión V_3 presente en los electrodos 46a, 47a por debajo de dichos electrodos (por debajo de los cuales no hay entonces presentes portadores de carga constitutivos de información), o por lo menos puede aparecer -en presencia de portadores de carga minoritarios- y es posible transportar huecos desde las zonas de aislamiento 54 de tipo P, a lo largo de la superficie de la capa epitáxica 50 y por debajo de los electrodos 46a, 47a, hasta la zona de aislamiento 51 de tipo P, y es posible extraerlos por la conexión 52.

De esta manera, las zonas de aislamiento 54, a pesar de no tener contactos ni conexiones adicionales, pueden polarizarse eléctricamente al ponerse el dispositivo en funcionamiento y, durante el funcionamiento, pueden mantenerse a un nivel de tensión para el cual la capa epitáxica de debajo de las zonas 54 de tipo P está completamente empobrecida, de modo que se obtiene un buen aislamiento entre las regiones 55 de la capa epitáxica 50. La amplitud de la tensión de reloj V_a requerida a tal fin, y en particular el valor de V_3 , depende de cierto número de parámetros: por ejemplo, del grosor de la capa de óxido 48, la concentración de

impureza en la capa epitáxica 50, el espesor de la capa epitáxica 50 y el de las zonas 54 de tipo P, y el potencial del substrato 61; y puede elegirse de manera sencilla por parte de las personas versadas en la materia, de tal modo que se obtenga un funcionamiento satisfactorio del dispositivo.

La figura 8 es una vista en sección recta, correspondiente a la vista en sección recta de la figura 5, de un dispositivo semiconductor que constituye una variante del dispositivo que se ha descrito con referencia a la forma de ejecución precedente, y difiere de éste en que, en lugar de un substrato 61 de silicio de tipo P, se usa un cuerpo de soporte 71 de un material aislante. El cuerpo de soporte 71 puede consistir, por ejemplo, en una espinela o un zafiro; la capa superficial de tipo N puede desarrollarse o formarse por "crecimiento" sobre dicho cuerpo en forma de capa epitáxica. Es de notar que la capa superficial 50, así como otros elementos componentes, llevan los mismos números de referencia que los componentes correspondientes de la figura 5.

Como se ilustra en la figura 8, las zonas de aislamiento 51 y las zonas 54, de tipo P, se extienden bajando hasta el cuerpo de soporte 71, por todo el grosor de la capa epitáxica 50. Las zonas de

aislamiento 51 pueden también polarizarse eléctricamente por medio de las conexiones eléctricas 52 representadas sólo esquemáticamente. Las zonas de aislamiento 54 de tipo P, que no tienen tales conexiones, pueden polarizarse de manera análoga a las zonas 54 de la forma de realización precedente, de tal modo que las uniones 62 de tipo PN formadas entre las zonas 54 y la capa 50 de tipo N se ponen fuera de conducción, por acción de efecto de campo, por medio de los electrodos 46, 47.

Como se apreciará obviamente, la invención no se limita a las formas de realización descritas, sino que son posibles muchas variantes para las personas entendidas en la materia, sin salirse del ámbito de esta invención.

Por ejemplo, los tipos de conductividad de las diversas regiones en las formas de ejecución descritas pueden invertirse, con lo cual, naturalmente, se habría de invertir también la polaridad de las tensiones aplicadas.

Además, la tensión de umbral puede ventajosamente ajustarse a un valor adecuado en el área de la superficie del cuerpo semiconductor a lo largo de la cual se retiran portadores de carga de las zonas de superficie, por ejemplo, eligiendo la concentración de

impureza en esa área de modo que sea menor que en las partes contiguas de la capa semiconductor.

5 La presente solicitud que corresponde a la presentada en Holanda, el 8 de Octubre de 1.974, bajo el Número 7413207, se acoge a los beneficios del Artículo 51 del vigente Estatuto sobre Propiedad Industrial.

10

- REIVINDICACIONES -

15

Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

20

1º.- Un dispositivo semiconductor perfeccionado que constituye un dispositivo acoplado por cargas, dotado de un cuerpo semiconductor que comprende una capa semiconductor de un determinado tipo de conductividad contigua a superficie, que tiene un grosor y una

25

concentración de impureza para los cuales es posible
obtener una zona de empobrecimiento en todo el grosor de
la capa por medio de un campo eléctrico al propio tiempo
que se evita la ruptura, habiendo presentes unos medios
5 de aislar la capa semiconductor respecta de los alrededores,
y medios para introducir localmente en la capa
semiconductor una información en forma de paquetes de
cargas consistentes en portadores de cargas móviles, y
unos medios para tomar por lectura dicha información en
10 otra parte de la capa semiconductor, un sistema de electrodos
que tiene cierto número de electrodos aislados
del cuerpo semiconductor por medio de una capa aislante
intermedia presente en la superficie de la capa semiconductor,
para generar capacitivamente unos campos eléctricos
15 tricos en la capa semiconductor, campos por medio de los
cuales pueden transportarse las cargas a los medios de
toma por lectura, a través de la capa y en dirección paralela
a la capa, comprendiendo el cuerpo semiconductor
además cierto número de zonas de superficie del segundo
20 tipo de conductividad, opuesto al primer tipo de conductividad
citado, presentes por debajo de la capa aislante y en contigüidad
con la capa semiconductor, extendiéndose dichas zonas de superficie,
al menos en parte, por debajo de los electrodos; caracterizado dicho dispositivo
25 vo por el hecho de que el cuerpo semiconductor comprende

una región superficial adicional del segundo tipo de conductividad que se extiende paralelamente a la capa semiconductor en el cuerpo semiconductor, va contigua a la capa semiconductor y tiene una conexión eléctrica, extendiéndose los electrodos hasta por encima de dicha región superficial adicional de modo que, por medio de las tensiones eléctricas que se vayan a aplicar a los electrodos en la condición operativa o de funcionamiento, es posible formar unas conexiones eléctricas entre la región superficial y las zonas de superficie.

2^a.- El dispositivo semiconductor de la reivindicación 1^a, caracterizado por el hecho de que la región superficial adicional del segundo tipo de conductividad, en el sentido de transporte de cargas, se extiende en el cuerpo semiconductor por encima de al menos esencialmente la longitud entera de la capa semiconductor, a lo largo de la capa semiconductor, y pertenece a los citados medios de aislar la capa semiconductor.

3^a.- El dispositivo semiconductor de la reivindicación 1^a o la 2^a, caracterizado por el hecho de que, vistas por la superficie, las zonas de superficie se extienden transversalmente en el cuerpo semiconductor, esencialmente en toda la anchura de la capa semiconductor, y están presentes por debajo del borde de

los electrodos que hay encima, en el lado opuesto respecto a los electrodos contiguos hacia los cuales se produce el transporte de cargas.

5 4ª.- El dispositivo semiconductor de la reivindicación 3ª, caracterizado por el hecho de que, vistas por la superficie, las zonas de superficie sobresalen hasta más allá del citado borde de los electrodos que hay encima y se extienden por encima de las partes de la capa semiconductoras presentes entre los
10 electrodos.

15 5ª.- El dispositivo semiconductor de la reivindicación 2ª, caracterizado por el hecho de que la capa semiconductoras está presente en una capa superficial de un determinado tipo de conductividad, contigua a la superficie del cuerpo semiconductor, en el que, vista por la superficie, la capa semiconductoras que por un lado largo se extiende paralelamente a la dirección del transporte de cargas, está separada de las partes contiguas de la capa superficial por la zona
20 de aislamiento del segundo tipo de conductividad que tiene una conexión eléctrica, y en el que las zonas de superficie del segundo tipo de conductividad en el lado largo de situación opuesta de la capa semiconductoras están contiguas a la capa semiconductoras y se extienden en la capa superficial, a partir de la capa semi-
25

conductora, en dirección transversal a la dirección del transporte de cargas, y definen cierto número de regiones intermedias de forma de capa, de la capa superficial, las cuales pueden estar aisladas entre sí por las zonas de superficie y pertenecen a los medios de introducir localmente en la capa semiconductor una información en forma de paquetes de carga consistentes en portadores de carga mayoritarios; y en el que por encima de las regiones de forma de capa hay presente un electrodo que pertenece a los medios de aislar la capa semiconductor y por medio del cual es posible formar, en la región de forma de capa subyacente, la zona de empobrecimiento que se extiende por todo el grosor de la capa superficial.

6ª.- El dispositivo semiconductor de la reivindicación 2ª, caracterizado por el hecho de que la capa semiconductor está presente en una capa superficial de un determinado tipo de conductividad, contigua a la superficie del cuerpo semiconductor, y, vista por la superficie, está separada de las partes contiguas de la capa superficial por un lado largo que se extiende paralelamente a la dirección del transporte de cargas, por medio de la zona de aislamiento del segundo tipo de conductividad que tiene una conexión eléctrica; y en el que las zonas de superficie

del segundo tipo de conductividad en el lado largo de situación opuesta de la capa semiconductoras están cortiguas a la capa semiconductoras y se extienden en la capa superficial, a partir de la capa semiconductoras, en dirección sensiblemente transversal a la dirección del transporte de cargas, y definen cierto número de regiones intermedias de forma de capa, de la capa superficial, que pueden estar aisladas electricamente entre sí por las zonas de superficie y que pertenecen a los medios de tomar por lectura los paquetes de carga introducidos en la capa semiconductoras; y en el que por encima de las regiones de forma de capa hay presente un electrodo que pertenece a los medios de aislar la capa semiconductoras, por medio del cual es posible formar, en la región de forma de capa subyacente, una zona de empobrecimiento que se extiende por todo el grosor de dicha región.

7^a.- El dispositivo semiconductor de la reivindicación 5^a o la 6^a, caracterizado por el hecho de que el cuerpo semiconductor comprende además cierto número de dispositivos acoplados por carga yuxtapuestos, dotados de capas semiconductoras formadas por las mencionadas regiones de forma de capa del tipo de conductividad primeramente citado y que tienen un grosor y una concentración de impureza para los cuales es po-

sible obtener una zona de empobrecimiento en todo el grosor de las regiones por medio de un campo eléctrico al propio tiempo que se evita la ruptura; en el que hay unos medios que comprenden las zonas de superficie del segundo tipo de conductividad, medios que están presentes para aislar de sus alrededores cada una de las regiones de forma de capa; y en el que hay un sistema adicional de electrodos presente en la superficie del cuerpo, para generar capacitivamente en las regiones de forma de capa unos campos eléctricos por medio de los cuales es posible transportar los paquetes de carga recorriendo las regiones de forma de capa en dirección sensiblemente transversal a la citada dirección del transporte de cargas.

8ª.- El dispositivo semiconductor de la reivindicación 7ª, caracterizado por el hecho de que las zonas de superficie del segundo tipo de conductividad y las regiones de forma de capa presentes entre las zonas de superficie, vistas por la superficie, se extienden en la capa superficial a partir de dicha capa semiconductor primeramente citada, bajando hasta otra región adicional de forma de capa, de la capa superficial, que forma parte de otro dispositivo adicional acoplado por cargas, y tiene un

grosor y una concentración de impureza para los cuales es posible obtener una zona de empobrecimiento en todo el grosor de la región adicional por medio de un campo eléctrico, al propio tiempo que se evita la ruptura; en el que hay presentes unos medios para aislar de sus alrededores dicha región adicional; y en el que hay un tercer sistema de electrodos presente en la superficie del cuerpo, para generar en la región adicional de forma de capa unos campos eléctricos por medio de los cuales los paquetes de carga se pueden transportar recorriendo la región adicional de forma de capa en dirección sensiblemente paralela a dicha dirección primeramente citada del transporte de cargas; y en el que por encima de cada una de las regiones de forma de capa y al lado de la región adicional de forma de capa hay presente un electrodo adicional que pertenece a los medios de aislar la región adicional y por medio del cual es posible formar en las regiones subyacentes de forma de capa unas zonas de empobrecimiento que se extienden por todo el grosor de las regiones de forma de capa.

9ª.- El dispositivo semiconductor de una o más de las reivindicaciones precedentes, caracterizado por el hecho de que el cuerpo semiconductor comprende un sustrato semiconductor del segundo tipo de conductividad y una capa epitaxial contigua a superficie, del pri-

mer tipo de conductividad, desarrollada sobre aquél, estando la capa semiconductor formada por una parte de forma de islote de la capa epitáxica, extendiéndose las zonas de superficie del segundo tipo de conducti-
5 vidad en la capa epitáxica, a partir de la superficie, solamente en una parte del grosor de la capa epitáxica.

10 10ª.- El dispositivo semiconductor de una o más de las reivindicaciones precedentes, caracterizado por tener unos medios presentes mediante los cuales, en la condición operativa, se pueden aplicar a los electrodos unas tensiones de reloj, de modo que en la superficie puede aparecer una inversión del tipo de conductividad, al menos temporáneamente, en las
15 partes de la capa semiconductor del primer tipo de conductividad presentes entre las zonas de superficie del segundo tipo de conductividad y la región superficial adicional del segundo tipo de conductividad.

20 11ª.- Un dispositivo semiconductor perfeccionado.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

25

Esta Memoria consta de cincuenta y seis ho-
jas escritas a máquina por una sola cara.

Madrid, 14 NOV. 1975

P.A.

Alberto de Illu...
Por Poder 

8.11.75/RPA.-

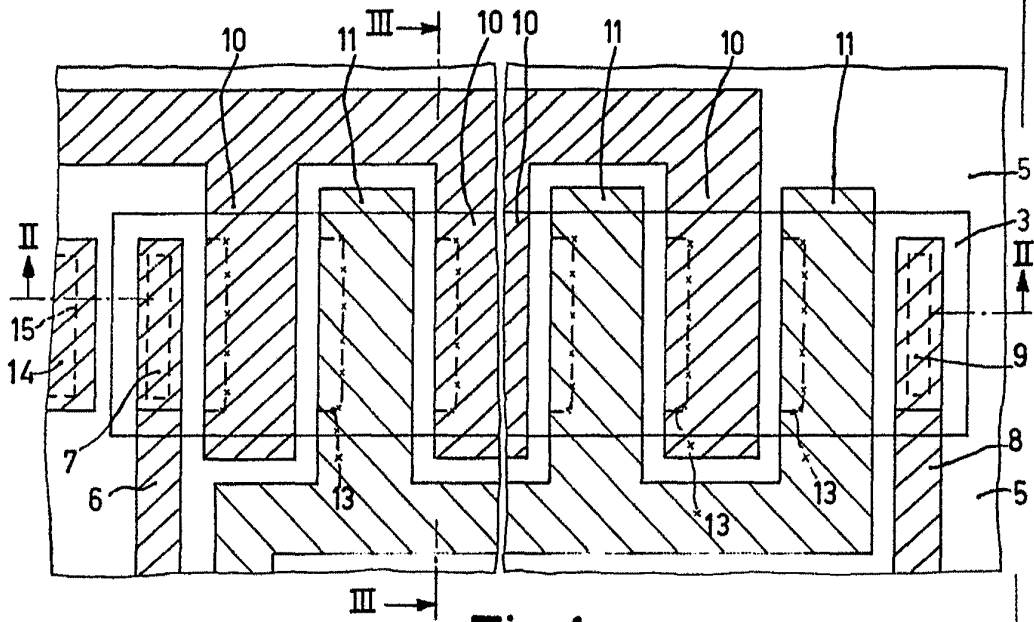


Fig. 1

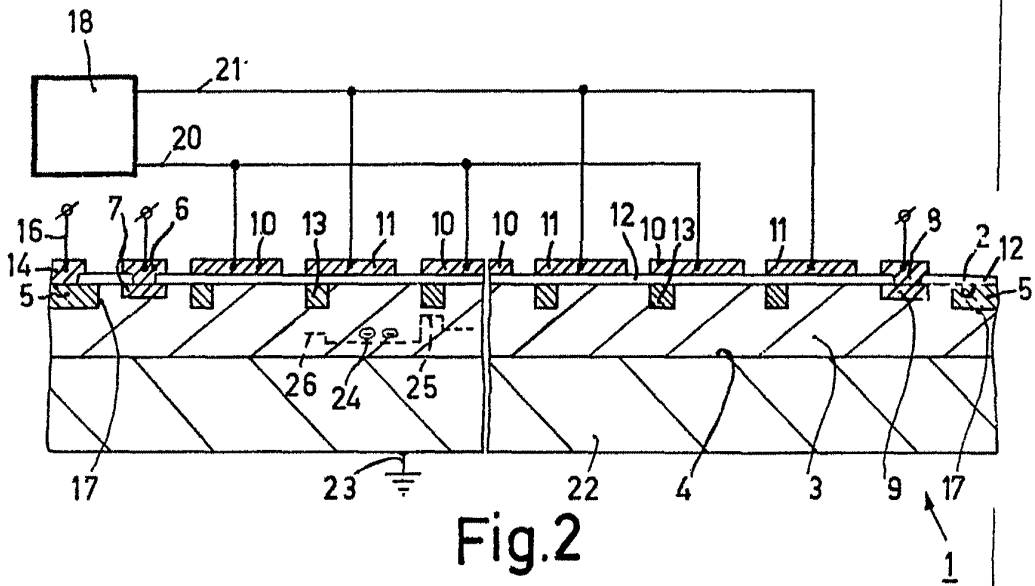


Fig. 2

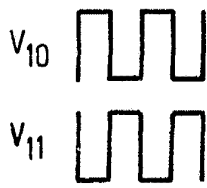


Fig. 2a

Alberto de Eizoburu
 por Poder.

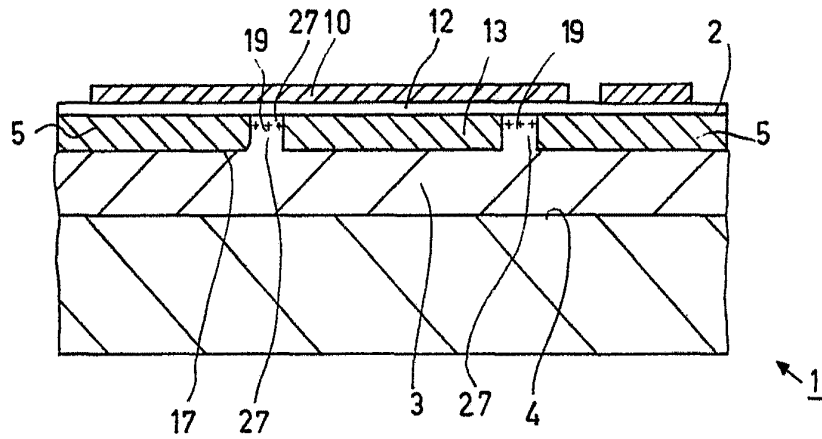


Fig. 3

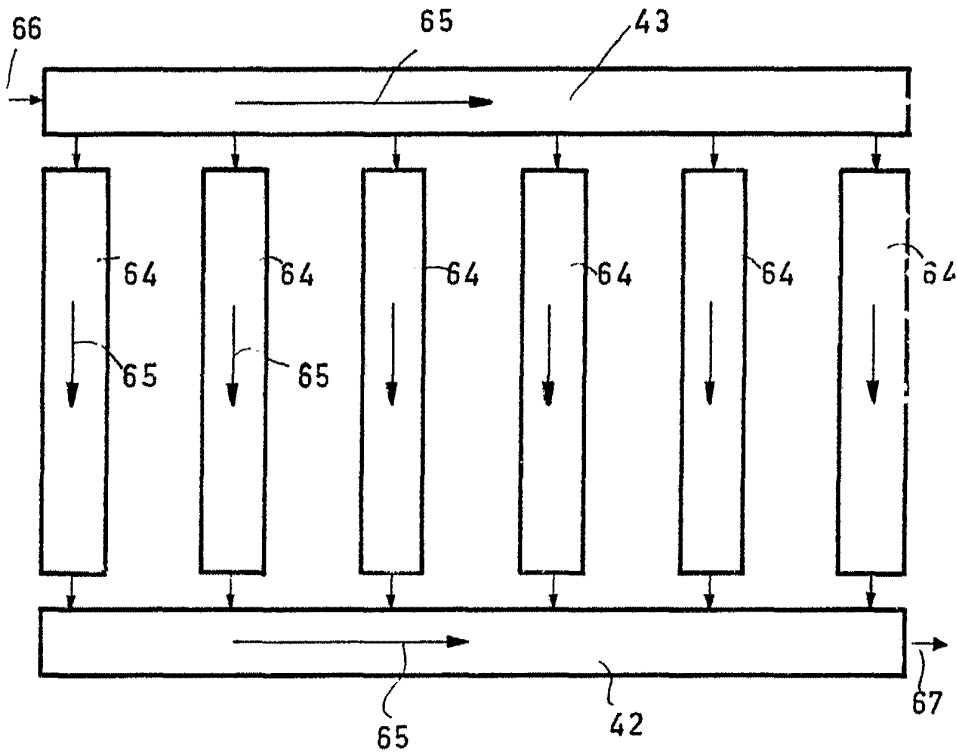


Fig. 4b

G. M. J. Philips
Patent

Handwritten signature

Fig. 4a

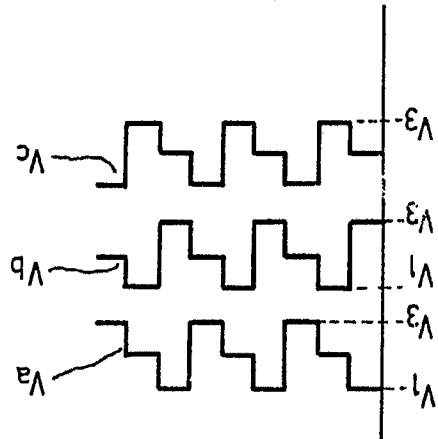
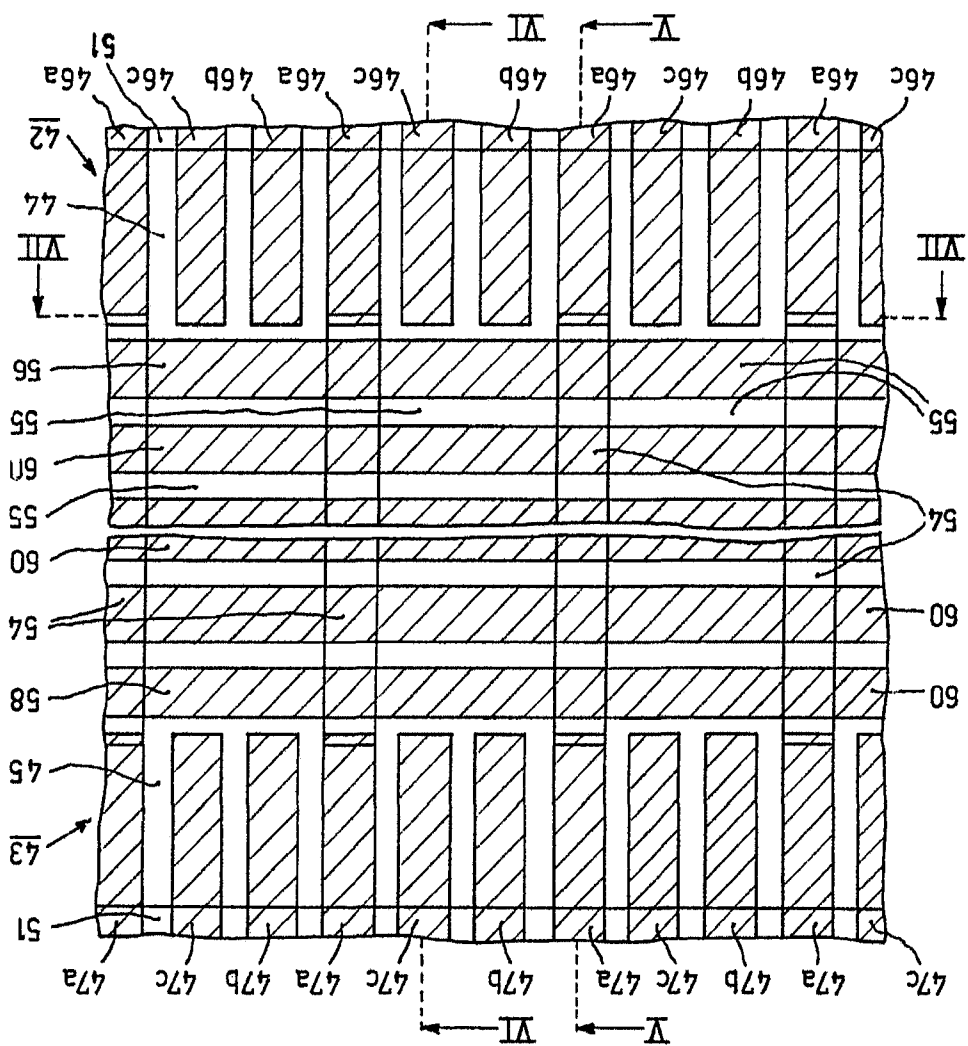


Fig. 4



I II/V

N. V. PHILIPS'GLOEILAMPENFABRIEKEN

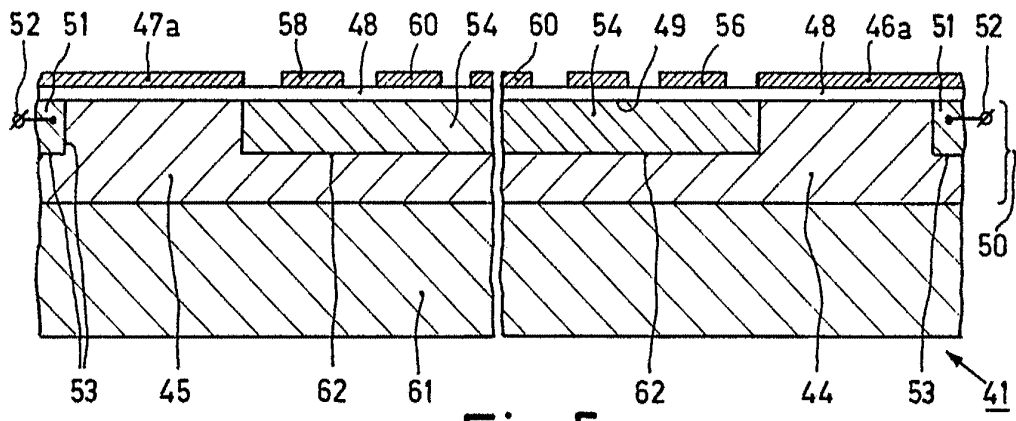


Fig.5

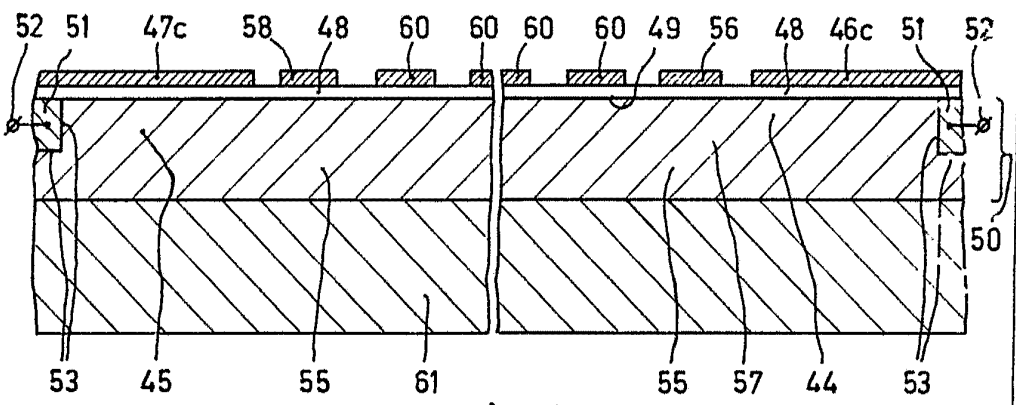


Fig.6

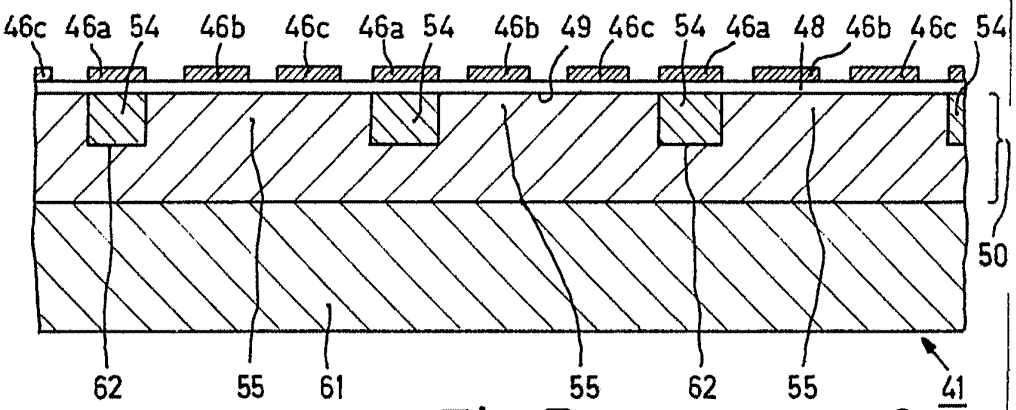


Fig.7

