



La presente invención se refiere a una disposición simétrica para formar una resistencia variable de corriente alterna entre un primer terminal y un segundo terminal, disposición que comprende unos medios para suministrar una corriente de control a la interconexión de dos primeras uniones PN conectadas en el sentido de paso para la corriente de control y conectadas en serie entre los citados terminales.

Tal disposición se describe, por ejemplo, en las Actas del Instituto americano de Ingenieros electrónicos y electrotécnicos, relativas a receptores de radio-difusión y televisión (IEEE Trans. on Broadcast and Television Receivers), Agosto 1972, págs. 158-162, y está conectada, por ejemplo, entre los emisores de dos transistores que entre sí actúan de amplificador diferencial. La variación de la corriente de control hace variar la resistencia de corriente alterna de la disposición, lo que sirve para el control de ganancia de este amplificador. El valor de la corriente de control que pasa por las dos uniones PN determina la resistencia diferencial (resistencia de corriente alterna de pequeña señal) de las citadas uniones PN, y esta resistencia diferencial, a su vez, determina el grado de retroacción o realimentación negativa de señal y, por tanto, la ganancia del amplificador.

La resistencia diferencial de una unión PN actúa



de resistencia variable lineal para las corrientes de señal mientras la relación o cociente entre la corriente de señal y la corriente de control siga siendo bastante pequeña. Ahora bien, con un control progresivo, la corriente de señal aumenta y la corriente de control disminuye, de modo que la resistencia diferencial de las uniones PN no varía ya sólo por la acción de la corriente de control, sino que es modificada también por la corriente de señal. Esto da lugar a una distorsión de señales, distorsión de modulación, intermodulación o modulación cruzada, y efectos similares.

Es objeto de la presente invención realizar una resistencia simétrica y variable de corriente alterna, en especial para la conexión entre los emisores de una pareja de transistores dispuesta como amplificador diferencial o en circuitos simétricos de otro tipo en los que se requiera una resistencia variable de corriente alterna; por ejemplo, en moduladores, desmoduladores, pasos mezcladores y similares.

A este fin, la disposición conforme al presente invento se caracteriza por el hecho de que cada primera unión PN tiene en paralelo o está "shuntada" por la combinación en serie de un elemento de resistencia y una segunda unión PN conectada en el mismo sentido de paso, y por el de tener unos medios conductores de corriente de pola-



rización conectados a cada conexión de elemento de resistencia y segunda unión PN.

Debido a las caídas de tensión producidas en los elementos de resistencia por la corriente de polarización, cuando la corriente de control aumenta a partir de
5 cero primeramente dichas segundas uniones PN se pondrán en conducción, haciéndose operativos los dos elementos de resistencia lineales entre los terminales. Al seguir aumentando la corriente de control, dichas primeras uniones
10 PN se pondrán en conducción, shuntando de ese modo a los elementos de resistencia. Debido a este medio o recurso conforme a la invención, la resistencia lineal de los elementos de resistencia queda incluida en el circuito entre los dos terminales durante una parte importante del intervalo de control, lo que reduce considerablemente la distorsión de la señal.
15

El medio o recurso que arriba se indica puede repetirse de modo que se produce una malla escalonada o de cuadripolos, compuesta de elementos de resistencia y uniones PN, de la cual todas las resistencias se van cortocircuitando sucesivamente al aumentar la corriente de control. Así se obtiene un circuito en el que, mientras es posible, se mantiene el valor de resistencia lineal más alto posible en el circuito de señal.
20

25 Con arreglo a otro aspecto de la invención, to-



-2-75

dos los cátodos (o ánodos) de dichas uniones PN, junto con las resistencias conectadas entre ellos, pueden combinarse en una primera región de un cuerpo de semiconductor, en tanto que todos los ánodos (o cátodos) pueden combinarse

5 en una segunda región del cuerpo semiconductor. La disposición simétrica para constituir una resistencia variable de corriente alterna entre un primer terminal y un segundo terminal se caracteriza, pues, por un diodo alargado formado por una unión PN entre unas regiones primera y segun-

10 da, de tipos de conductividad opuestos, de una pastilla de semiconductor, previéndose los terminales primero y segundo y, esencialmente a mitad de camino entre estos terminales, un tercer terminal en la primera región a lo largo de la unión PN, conectándose unos medios conductores de

15 corriente de polarización al tercer terminal y conectándose unos medios para suministrar una corriente de control a la segunda región. La disposición descrita es muy adecuada para su manufactura en forma de circuito integrado, usando los métodos empleados en general para este fin.

20 Cuando la corriente de control es cero, la unión PN alargada queda bloqueada por entero, y la corriente alterna entre los terminales primero y segundo, necesariamente, sólo puede pasar por la primera región que, de preferencia, tiene una resistividad relativamente elevada.

25 Al aumentar la corriente de control, se hace conductora



una parte cada vez mayor de la unión PN en las proximidades del tercer terminal, lo que permite a la corriente alterna fluir por la parte exterior de la primera región. Cuando el camino de paso ofrecido a la corriente alterna por el exterior de la primera región tiene una resistividad sustancialmente inferior, la resistencia total ofrecida al paso de la corriente alterna entre los terminales primero y segundo se reduce en una magnitud o proporción que depende de la magnitud de la corriente de control.

10 Si la resistividad de la segunda región no es suficientemente baja de por sí, la resistividad del camino de paso de corriente alterna por el exterior de la primera región puede reducirse por el hecho de ser dicho diodo alargado el diodo de emisor-base de un transistor cuyo emisor está constituido por la primera región, estando la base del transistor constituida por la segunda región y estando el colector del transistor constituido por una región adicional.

20 También es posible disponer un conductor conectado a diversos lugares de la segunda región o de dicha región adicional, para shuntar la resistencia intrínseca de la citada región.

25 Otra posibilidad de reducir la resistencia del camino de paso de corriente alterna por el exterior de la primera región consiste en que la primera región tiene una



10.3

5 forma combada tal que la distancia entre las dos porciones de esta región, a las cuales van conectados los terminales primero y segundo, es apreciablemente más corta que la longitud de la primera región desde el primer terminal al segundo terminal pasando por el tercer terminal. Tal disposición puede caracterizarse además por el hecho de que las dos porciones de la primera región, a las cuales van conectados los terminales primero y segundo, están tan juntas o próximas entre sí que estas porciones, en combinación
10 con la porción intermedia de la segunda región, constituyen un transistor.

Una variante o modificación de la disposición del presente invento, que da un mayor intervalo o ámbito de control, es la que se obtiene dividiendo la primera región arriba citada en dos mitades sensiblemente iguales,
15 yendo cada una de dichas mitades conectada a unos medios conductores de corriente de polarización por separado. La modificación así obtenida puede caracterizarse por una pastilla de semiconductor que comprenda unas regiones primera y tercera, esencialmente iguales, de un determinado
20 (primer) tipo de conductividad y una segunda región del tipo de conductividad opuesto, uniéndose entre sí las regiones primera y segunda hasta formar un primer diodo alargado y uniéndose entre sí las regiones segunda y tercera hasta formar un segundo diodo alargado, estando los
25



terminales primero y segundo dispuestos en uno de los extremos de las regiones primera y tercera respectivamente, habiendo unos medios primeros y segundos, conductores de corriente de polarización, previstos en los otros extremos de las regiones primera y tercera respectivamente, y unos medios para suministrar corriente de control conectados a la segunda región.

Por la Memoria descriptiva de la patente francesa nº 1 320 027 se conoce ya de por sí el recurso de realizar un potenciómetro asimétrico electrónicamente variable, por medio de una disposición alargada de transistor que tiene en uno de sus extremos una fuente de tensión variable conectada entre base y emisor, y en el otro extremo una fuente de tensión fija conectada entre colector y emisor.

Los mencionados y otros aspectos de la invención se describirán en lo que sigue con mayor detalle, haciendo referencia a los dibujos esquemáticos que se acompañan, en los cuales:

- la figura 1 es un esquema de circuitos de una primera forma de realización de una disposición conforme al presente invento;

- la figura 2 representa una segunda forma de realización de una disposición conforme al presente invento;

- las figuras 3a y 3b ilustran una forma de



ejecución de dispositivo semiconductor, para uso en una disposición conforme al presente invento;

5 - las figuras 4a y 4b ilustran una segunda forma de realización de un dispositivo semiconductor, para uso en una disposición conforme al presente invento; y

 - las figuras 5a y 5b, la figura 6 y las figuras 7a y 7b ilustran otras formas de realización de unas disposiciones de elementos semiconductores conforme al presente invento.

10 En la fig. 1 se ilustra un amplificador que comprende unos transistores amplificadores 1 y 2, que tienen cada uno una resistencia de emisor, 3 y 4 respectivamente, y una resistencia de colector, 5 y 6 respectivamente. La señal que se va a amplificar se aplica entre las bases
15 de los dos transistores 1 y 2, y la señal amplificada puede derivarse entre los dos colectores. Las bases se mantienen a potenciales iguales de corriente continua, de una manera no representada. Entre unos terminales 7 y 8 conectados a los emisores se incluye una disposición que tiene
20 un valor variable de resistencia a la corriente alterna, conforme a esta invención. El circuito entre los terminales 7 y 8 comprende dos uniones PN conectadas en serie, realizadas en la forma de uniones de emisor-base de dos transistores PNP 10 y 11 que van conectados en oposición-serie para
25 la corriente de señal que circula de 7 a 8 y viceversa. Una



toma de conexión 31 entre las uniones de emisor-base de los transistores 10 y 11 va conectada a un dispositivo 30 que suministra una corriente de control I_r para regular la resistencia de corriente alterna entre los terminales 7 y 8, por tanto, para regular la ganancia del amplificador entero. La fuente 30 de corriente de control está simbólicamente representada en la figura por medio del símbolo normalizado de fuente de corriente, con el fin de poner de relieve que se trata de una fuente que tiene una impedancia relativamente alta: esto es, la resistencia interna de la fuente 30 es elevada, comparada con la resistencia del circuito que va conectado a ella. Debido a esta elevada resistencia interna de la fuente 30, la corriente de señal que circula entre los terminales 7 y 8 no puede irse a masa por la fuente 30.

La unión de base-emisor del transistor 10 está shuntada por la combinación serie de una resistencia 12 y de la unión de emisor-base de un transistor 13; e igualmente la unión de emisor-base del transistor 11 está shuntada por la combinación serie de una resistencia 14 y de la unión de emisor-base de un transistor 15. La unión de emisor-base del transistor 13 está shuntada por la combinación serie de una resistencia 16 y de la unión de emisor-base de un transistor 17, y la unión de emisor-base del transistor 15 está shuntada por la combinación serie



de una resistencia 18 y de la unión de emisor-base de un transistor 19. De ese modo se obtiene una malla escalonada de resistencias serie y uniones PN en paralelo, que de desearse así, puede ampliarse o prolongarse a voluntad. Hay una fuente 20 de corriente de polarización, en forma de resistencia conectada a la tensión positiva de alimentación, que va conectada por medio de un terminal 9 y de una resistencia 21 al emisor del transistor final 17 de la malla escalonada, y por medio del terminal 9 y de una resistencia 22 al emisor del transistor final 19 de la malla escalonada. La fuente 20 de corriente de polarización proporciona una corriente de polarización I , de la cual una mitad circula por la resistencia 21 hasta el punto de unión de 16 y 17 y la otra mitad pasa por la resistencia 22 hasta el punto de unión de 18 y 19. Los colectores de los transistores 10, 11, 13, 15, 17 y 19 están conectados entre sí pero, por lo demás, mantenidos a un potencial flotante.

Para ilustrar el funcionamiento del circuito de la fig. 1 se supondrá que la corriente de control I_r es igual a cero. Necesariamente, todas las uniones de emisor-base de los transistores 10, 11, 13, 15, 17 y 19 estarán sin conducir. Por consiguiente, la corriente de señal entre los terminales 7 y 8 circulará por las resistencias 12, 16, 21, 22, 18, 14. Por tanto, entre los terminales



7 y 8 hay una elevada magnitud de resistencia de paso a la corriente alterna, de manera que la ganancia del paso amplificador es pequeña.

5 Las corrientes continuas de valor $I/2$ pasan respectivamente por las resistencias 21, 16 y 12 al terminal 7 y por las resistencias 22, 18 y 14 al terminal 8. Como consecuencia, los emisores de los transistores 13 y 15 están más positivos que los emisores de los transistores 10 y 11 y, a su vez, los emisores de los transistores 17 y 19 están más positivos que los emisores de los transistores 13 y 15.

15 Si ahora la fuente 30 de corriente de control empieza a suministrar una pequeña corriente de control I_r , los transistores 17 y 19 se pondrán a conducir, debido a ser sus potenciales de emisor los más positivos, en tanto que los restantes transistores 10, 11, 13 y 15 permanecen sin conducir por el momento. La corriente de señal entre los terminales 7 y 8 circula ahora por los elementos 12, 16, 17, 19, 18 y 14, camino éste de paso que tiene una resistencia apreciablemente menor. Por tanto, el acoplamiento entre los transistores 1 y 2 y, por consiguiente, la ganancia, han aumentado.

20 Al seguir aumentando la corriente de control, se pondrán a conducir primero los transistores 13 y 15 y luego los transistores 10 y 11. Debido a la gradual disminución



de la resistencia de corriente alterna en el circuito entre los terminales 7 y 8, la ganancia irá aumentando progresivamente. Como durante la mayor parte del intervalo de control una parte considerable de la resistencia de corriente alterna entre los terminales 7 y 8 está constituida por componentes o elementos lineales de resistencia, que no dan lugar a distorsión de la señal, se obtiene así una apreciable reducción de la distorsión.

Es de notar que las uniones de emisor-base de los transistores 10, 11, 13, 15, 17 y 19 pueden sustituirse por diodos. En una forma práctica de realización de la disposición de circuitos de la fig. 1, las resistencias tenían los siguientes valores crecientes:

- Resistencias 12 y 14: 68 ohmios
- Resistencias 16 y 18: 220 ohmios
- Resistencias 21 y 22: 680 ohmios

Una simplificación considerable de la disposición conforme al presente invento, en particular para uso en forma de circuito integrado, es la que se obtiene adoptando los siguientes recursos que se ilustran diagramáticamente en la fig. 2. Las bases interconectadas de los transistores de la fig. 1 se hallan combinadas formando una sola región 23 de tipo N, de un cuerpo de semiconductor 24; la fuente 30 de corriente de control se halla conectada a esta región por medio del terminal 31. Los emisores de los



transistores de la fig. 1 y las resistencias serie del
circuito o malla escalonado están combinados formando una
sola región 25 de tipo P. Los terminales 7 y 8 para sumi-
nistrar y derivar la corriente de señal se hallan dispues-
5 tos cada uno en un extremo de la región 25, y el terminal
9 para la conexión a la fuente 20 de corriente de polari-
zación está conectado al centro de la región 25. Las unio-
nes discretas de emisor-base de la disposición de la fig.
1 están sustituidas por las uniones PN distribuidas "infini-
10 tesimales" situadas a lo largo de una unión PN 26 situada
entre las regiones 23 y 25; la resistencia intrínseca dis-
tribuida de la región 25 entre los terminales 7 y 9 reem-
plaza a las resistencias discretas 12, 16 y 21 de la fig.
1, y la resistencia intrínseca distribuida de la región
15 25 entre los terminales 8 y 9 sustituye a las resistencias
discretas 14, 18 y 22 de la fig. 1. Inicialmente, se su-
pondrá que la resistencia intrínseca de la región 23 es
considerablemente menor que la de la región 25. De no ser
éste el caso, la influencia de la resistencia intrínseca
20 de la región 23 puede reducirse o neutralizarse mediante
unos recursos o medidas adecuados, que se describirán
más adelante.

Si entonces la corriente de control I_r es cero,
la unión 26 de tipo PN se halla bloqueada en toda su lon-
25 gitud. La corriente de señal sólo puede fluir desde el



terminal 7 al terminal 8 y viceversa, pasando por la resistencia relativamente alta de la región 25. Por tanto, hay una resistencia grande y lineal a la corriente alterna entre los terminales 7 y 8. La mitad de la corriente I de polarización circula desde el terminal 9 al terminal 7, pasando la otra mitad desde el terminal 9 al terminal 8. La caída de tensión que produce esta corriente en la resistencia intrínseca de la región 25 hace que la región 25 sea en las proximidades del terminal 9 más positiva que en las proximidades de los terminales 7 y 8. Si entonces se suministra una corriente de control I_r relativamente pequeña, se pondrá en conducción sólo una pequeña parte de la unión PN 26, a saber, la parte más próxima al terminal 9, porque esta parte de la región 25 es la más positiva. La corriente alterna seguirá entonces el camino de paso indicado por una línea de trazo interrumpido que va desde el terminal 7 por la parte de la izquierda de la región 25, luego por la parte central de la región 23 y finalmente por la parte de la derecha de la región 25, hasta el terminal 8. Como, de ese modo, parte del camino de paso de corriente alterna, transcurre por la región de baja resistencia 23, la resistencia de paso a la corriente alterna se ha aminorado. En la proporción en que la corriente de control aumenta, se hace mayor la parte del camino de paso de corriente de señal que pasa por la región 23, de manera que la



resistencia de corriente alterna se reduce correspondien-
tamente. Si se sigue aumentando la corriente de control,
la corriente de señal llegará finalmente a cruzar desde
el terminal 7 inmediatamente a la región 23 y volver des-
de la región 23 a la región 25 sólo por donde está el ter-
minal 8.

Existen varias posibilidades de reducir o shun-
tar la resistencia intrínseca de la región 23, que pueden
usarse individualmente o en diversas combinaciones, a sa-
ber:

1) Una primera posibilidad consiste en disponer
una región adicional (véase la fig. 3a, región 27) contigua
a la región 23 y del mismo tipo de conductividad que la
región 25, de tal manera que entre las tres regiones se
produzca una acción de transistor. La parte de la corrien-
te de señal que pase desde la región 25 (emisor) hasta la
región 23 (base) cruzará a la región 27 (colector). Si la
resistencia de la región 27 es suficientemente baja, la
corriente de señal encontrará un camino fácil de paso por
esta región.

2) Una segunda posibilidad es la de conectar una
capa conductiva a diversos lugares de la región 23 o de la
región adicional antes citada, para shuntar la resistencia
intrínseca de esta región.

3) Una tercera posibilidad reside en disponer,



por debajo de la región 23, una capa sepultada que esté hecha de un material semiconductor del mismo tipo de conductividad que la capa respectiva, pero más fuertemente impurificado.

- 5 4) Una cuarta posibilidad consiste en elegir para las regiones una geometría adecuada: esto es, un camino largo de paso desde el terminal 7 al terminal 8 a través de la región 25, y un camino corto de paso desde el terminal 7 al terminal 8 a través de la región 23, haciendo
10 que aumente la resistencia efectiva a la corriente alterna en la región 25 y se reduzca la de la región 23 (véanse las figs. 4a y 4b).

La manufactura del cuerpo de semiconductor de las figs. 3a y 3b empieza, de manera ya conocida de por sí y
15 que no se describe con mayor detalle, partiendo de un substrato de tipo P en el cual se ha introducido por difusión una capa sepultada 23' de tipo N⁺. A continuación encima de la capa sepultada 23' se forma una región superficial epitáxica de tipo N. En la región 23 se introducen
20 por difusión dos regiones de superficie 25 y 27, por medio de impurezas de tipo P, siendo la región 25 de forma alargada y estando enteramente rodeada por la región 27. Así, se obtiene un transistor lateral PNP que tiene un emisor 25, una base 23 y un colector 27. El conjunto se cubre luego
25 por medio de una capa aislante en la cual se hacen unas



aberturas de contacto en los lugares indicados por el rayado, para poder tener contacto con las diversas regiones por medio de unos conductores de conexión. La figura 3b representa estos conductores. Un primer conductor, que constituye el terminal 7, está conectado a un extremo de la región 25 a través de una abertura de contacto 32. Un segundo conductor, que forma el terminal 8, va conectado al otro extremo de la región 25 a través de una abertura de contacto 34; y un tercer conductor, que forma el terminal 9, está conectado al centro de la región 25, a través de una abertura de contacto 33. Un conductor de conexión que forma el terminal 31 va conectado, por medio de una abertura de contacto 35, a la región 23; y un conductor 39 interconecta todas las aberturas de contacto 36, 37, 38 a través de las cuales se hace contacto a los diversos lugares de la región 27. El conductor de conexión 39 sirve para shuntar la resistencia intrínseca de la región 27, y, por tanto, indirectamente y en combinación con la capa sepultada 23', la resistencia intrínseca de la región 23, de modo que al final, en la unión PN 26 constituida a lo largo del borde de la región 23, se produce un plano equipotencial óptimo tanto para la corriente de señal como para la corriente continua.

Los conductores 9 y 31 están conectados a una fuente de corriente de polarización y a una fuente de co-



5 rriente de control, respectivamente, de la manera indicada
en la fig. 1. Estas fuentes pueden estar dispuestas en
la misma pastilla de semiconductor. Los conductores 7 y 8
van conectados al circuito de corriente de señal: por ejem-
plo, a los emisores de dos transistores NPN 1 y 2 que, de
preferencia, van también acomodados en la misma pastilla
de semiconductor. Hay que decir que los terminales 7 y 8
están conectados, para la corriente continua, al circuito
que se va a controlar, porque la diferencia entre la co-
rriente de polarización y la corriente de control se saca
10 o conduce al exterior a través de ellos. Si se quiere man-
tener constante la corriente continua de paso por los ter-
minales 7 y 8, es posible hacer variar la intensidad de
corriente de la fuente 20 en el mismo sentido que la co-
rriente de control.

15 La pastilla de semiconductor de las figs. 4a y 4b
presenta los mismos elementos que la pastilla de las figs.
3a y 3b, elementos que se hallan indicados con los mismos
números de referencia. En esta forma de realización, la
región 25 está constituida en forma de U, de modo que los
20 dos extremos a los cuales van conectados los terminales
7 y 8 a través de las dos aberturas de contacto 32 y 34
están separados por una distancia relativamente pequeña.
La longitud del camino de paso por la región 23 que recorre
25 la corriente de señal con un máximo de corriente de con-



trol, por consiguiente, es muy corta, de modo que la resistencia intrínseca de la región 23, que en todo caso se reduce apreciablemente por medio de la capa sepultada 23', no puede ya desempeñar un papel importante. Por tanto, es posible prescindir, por lo común, de la región adicional indicada en la fig. 3 con el número 27. El conductor de conexión 31 que sirve para suministrar la corriente de control, a través de la abertura de contacto 35, a la región 23 se extiende de preferencia entrando profundamente en la forma o perfil de herradura de la región 25. Esto permite a la corriente de control suministrada por medio del conductor 31 llegar cerca de cualquier parte de la unión PN 26 sin una resistencia apreciable. Ello da por resultado que, con una corriente de control pequeña, la parte de la unión PN próxima al terminal 9 será la que primero se ponga a conducir, en tanto que las partes restantes sólo se pondrán a conducir cuando la corriente de control aumente.

En la condición de máxima corriente de control suministrada por medio del terminal 31, la corriente de señal sigue el camino más corto entre los terminales 7 y 8, y la resistencia ofrecida al paso de la corriente de señal entre estos terminales es mínima. Ahora bien, en todas las formas de realización indicadas, esta resistencia comprende por lo menos el doble de la resistencia diferencial (de algunas decenas de ohmios) de una unión PN, porque la



corriente de señal pasa dos veces por la unión PN. Sin embargo, puede obtenerse una reducción considerable de esta resistencia, por el hecho de que, en la configuración de la fig. 4a, las dos ramas de la región 25 en U se hacen estar tan cerca una de otra que forman un transistor en unión de la parte intermedia de la región 23 (fig. 5a). Como es bien sabido, a este fin, la anchura (w) de la región 23 comprendida entre las dos ramas de la región 25 debe ser menor que la longitud de difusión de los portadores minoritarios en la región 23. Como en este caso no queda ya sitio entre dichas dos ramas para tomar contacto con la región 23, las aberturas de contacto 35 se disponen exteriormente a la región 25 de forma de U. La fig. 5b ilustra las aberturas de contacto de la fig. 5a, con las tiras conductoras para las conexiones eléctricas dispuestas en ellas.

Cuando por medio del terminal 31 se suministra una corriente de control máxima, la parte de la región 25 de tipo P que se halla junto a la abertura de contacto 32, y la parte de la región 25 de tipo P que se encuentra junto a la abertura de contacto 34, en unión de la parte estrecha intermedia de la región 23 de tipo N, constituyen un transistor PNP lateral en la condición de saturado. Como es sabido, un transistor como éste constituye, para la corriente alterna, sólo una pequeñísima resistencia (del orden de pocos ohmios) entre el colector y el emisor (los termi-

nales 7 y 8).

Las formas de realización ilustradas pueden modificarse de varias maneras. Por ejemplo, en la forma de realización indicada en la fig. 1 la fuente de corriente 20, que va conectada a la malla celular de diodos y resistencias por medio de dos elementos de resistencia 21 y 22, puede sustituirse por dos fuentes de corriente independientes o por separado (por ejemplo, dos resistencias de gran valor). En este caso, en la condición de ausencia de control, la resistencia ofrecida a la corriente alterna entre los terminales 7 y 8 es muy elevada, dando lugar a un mayor intervalo o campo de variación de control que, no obstante, se hace en general a expensas de la manipulación de señal. Si el circuito que incluye el semiconductor de la fig. 2 se modifica con arreglo a este principio, se obtiene la fig. 6. La región 25 está interrumpida en el centro, de modo que se forman dos regiones parciales 25a y 25b iguales, habiendo dos fuentes de corriente 20a y 20b conectadas por unos terminales 9a y 9b, respectivamente, una a cada lado de la interrupción, a las dos regiones parciales 25a y 25b respectivamente.

Las figs. 7a y 7b, en las que se usan números de referencia correspondientes, ilustran una forma de realización obtenida aplicando el principio de la región interrumpida 25 a las formas de ejecución de las figs. 5a



5 y 5b. Se obtiene un transistor PNP lateral alargado, en el que los dos extremos de la región de colector 25a y los dos extremos de la región de emisor 25b están provistos de terminales (7, 9a y 8, 9b, respectivamente). Los terminales 7 y 8 sirven para la conexión al circuito que se va a controlar, en tanto que los terminales 9a y 9b sirven para la conexión a las fuentes de corriente 20a y 20b, respectivamente.

10 En la disposición de la fig. 1, los diodos 10, 11, 13, 15, 17 y 19 pueden tener sus polaridades invertidas, si se invierte también el sentido de las corrientes I e I_r . De igual modo, en las figs. 2 a 7 pueden intercambiarse los tipos de conductividad de las diversas regiones, si se invierte también la polaridad de la corriente de control y de la corriente de polarización.

15 Esta solicitud que corresponde a la presentada en Holanda, el 17 de Junio de 1974, con el nº 7408034, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

20

REIVINDICACIONES

25 Los puntos de invención propia y nueva que se

presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

5
10
15
20
25

1ª.- Una disposición simétrica para formar una resistencia variable para corriente alterna, entre un primero y un segundo terminales, caracterizada por un diodo alargado constituido por una unión PN entre unas regiones primera y segunda, de tipos de conductividad opuestos, de una pastilla de semiconductor, previéndose los terminales primero y segundo y, esencialmente a mitad de camino entre estos terminales, un tercer terminal en la primera región a lo largo de la unión PN, conectándose unos medios conductores de corriente de polarización al tercer terminal y conectándose unos medios para suministrar una corriente de control a la segunda región.

2ª.- La disposición de la reivindicación 1ª, caracterizada por el hecho de que dicho diodo alargado es el diodo de emisor-base de un transistor cuyo emisor está constituido por la primera región, estando la base del transistor constituida por la segunda región y estando el colector del transistor constituido por una región adicional.

3ª.- La disposición de la reivindicación 2ª, caracterizada por tener un conductor conectado a diversos lugares de la región adicional, con el fin de shuntar la

resistencia intrínseca de la citada región.

5 4ª.- La disposición de cualquiera de las reivindicaciones 1ª a 3ª, caracterizada por tener un conductor conectado a diversos lugares de la segunda región, con el fin de shuntar la resistencia intrínseca de la citada región.

10 5ª.- La disposición de la reivindicación 1ª, caracterizada por el hecho de que la primera región tiene una forma combada tal que la distancia entre las dos porciones de esta región a las cuales van conectados los terminales primero y segundo es apreciablemente más corta que la longitud de la primera región desde el primer terminal al segundo terminal pasando por el tercer terminal,

15 6ª.- La disposición de la reivindicación 5ª, caracterizada por el hecho de que las dos porciones de la primera región, a las cuales están conectados los terminales primero y segundo, están tan juntas o próximas entre sí que estas porciones, en combinación con la porción intermedia de la segunda región, constituyen un transistor.

20 7ª.- La disposición de la reivindicación 1ª, caracterizada por el hecho de que dicha primera región está dividida en dos mitades sustancialmente iguales, estando conectados los terminales primero y tercero a una de dichas mitades, estando conectados el segundo terminal y un cuarto terminal a la otra de dichas mitades y estando conectados

25



unos medios primeros y segundos conductores de corriente de polarización a los terminales tercero y cuarto, respectivamente.

5

8ª.- La disposición de una o más de las reivindicaciones precedentes, caracterizada por el hecho de que los terminales primero y segundo van respectivamente conectados a los electrodos de emisor de unos pasos de transistor primero y segundo acoplados por emisor.

10

9ª.- Una disposición simétrica para formar una resistencia variable para corriente alterna, entre un primero y un segundo terminales.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

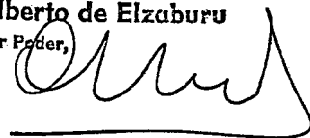
15

Esta Memoria consta de veintiseis hojas escritas a máquina por una sola cara.

Madrid, 17.DIC.1976

P.A.

Alberto de Elzaburu
Por Poder,



10-12-76
VGD.

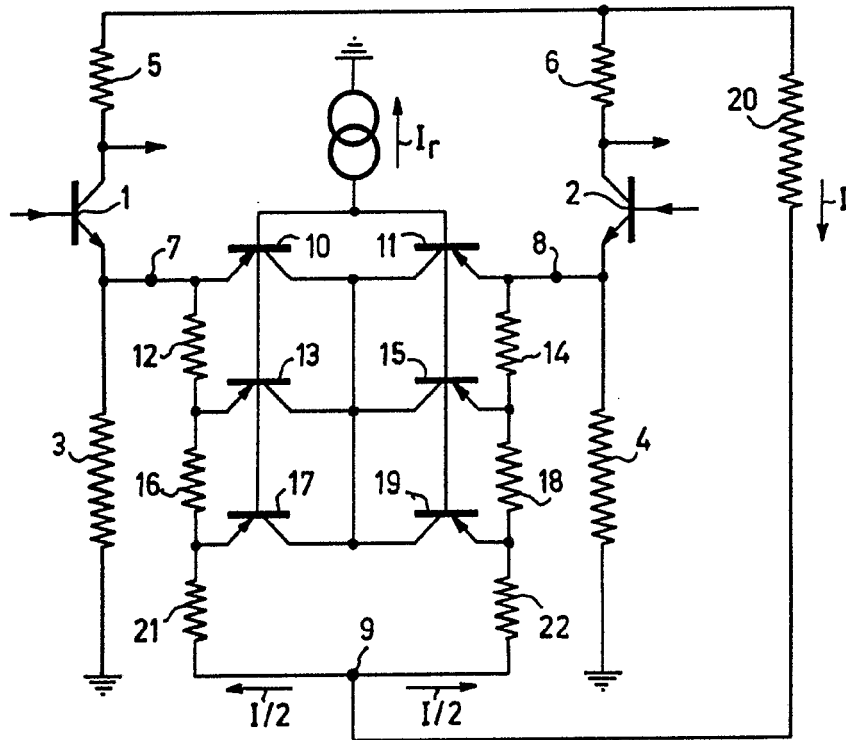


Fig.1

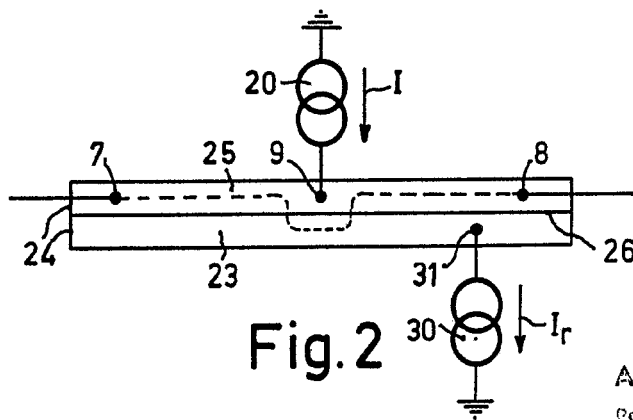


Fig.2

Alber de Eijndrood
Per Post



-25-

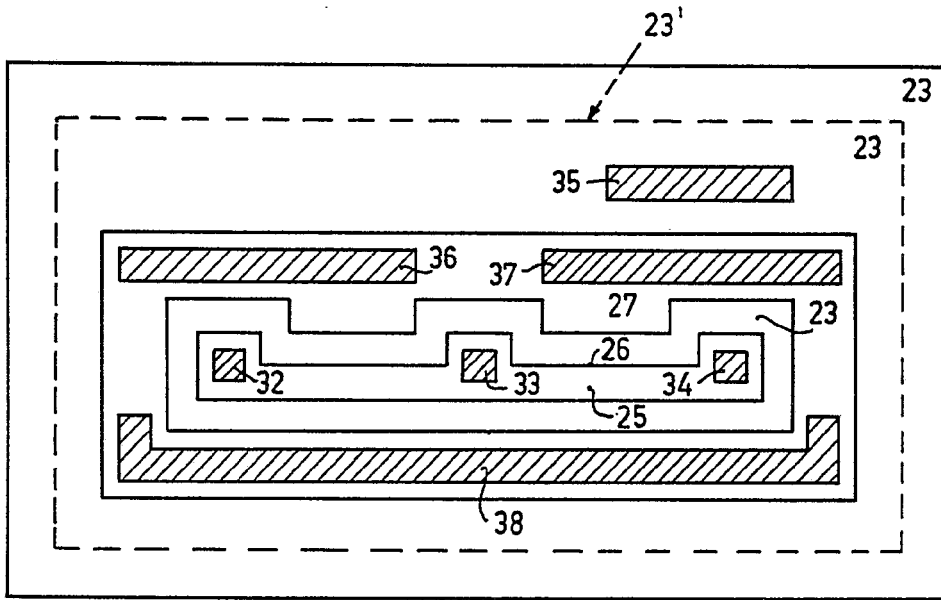


Fig.3a

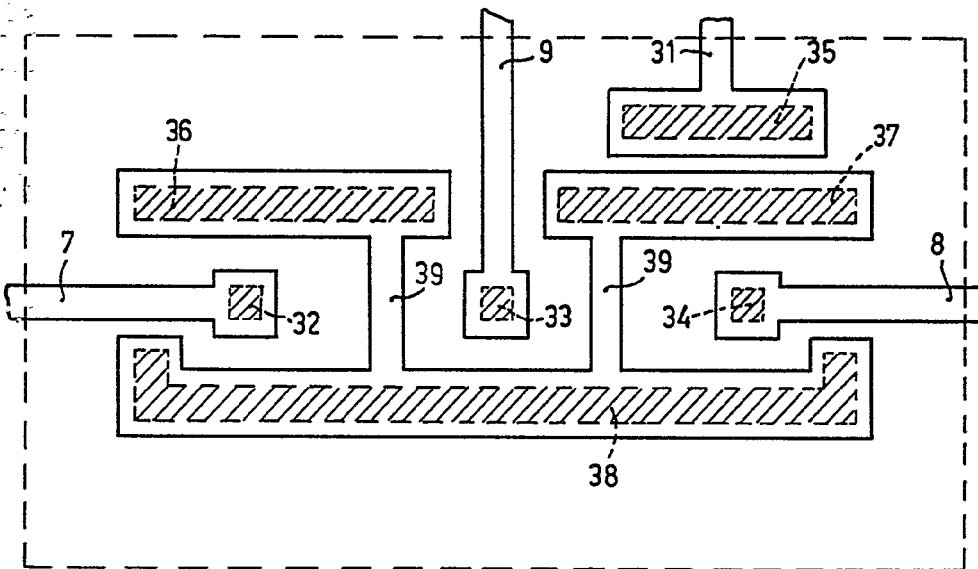


Fig.3b

Alberto de E...
Por Poder...



-2 SEP

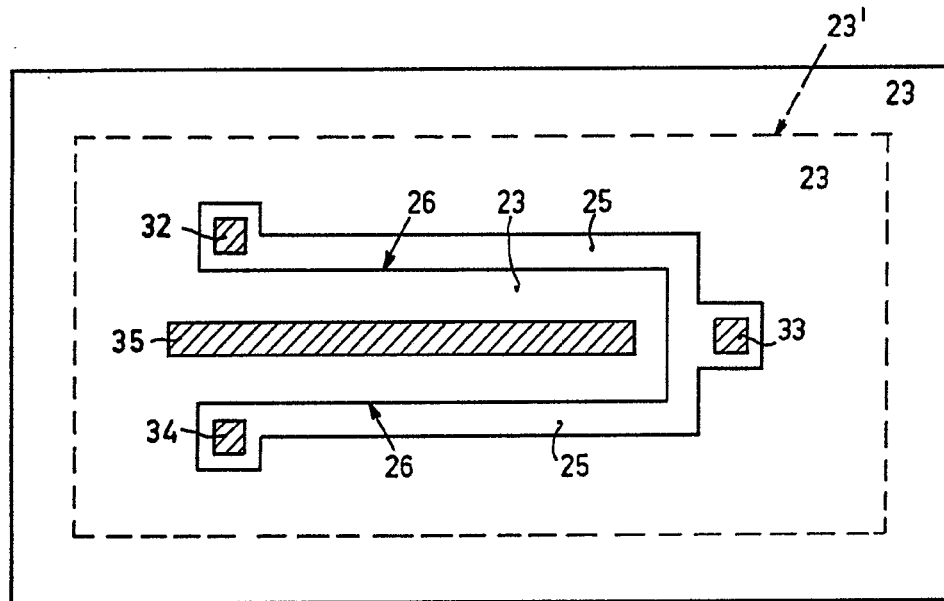


Fig.4a

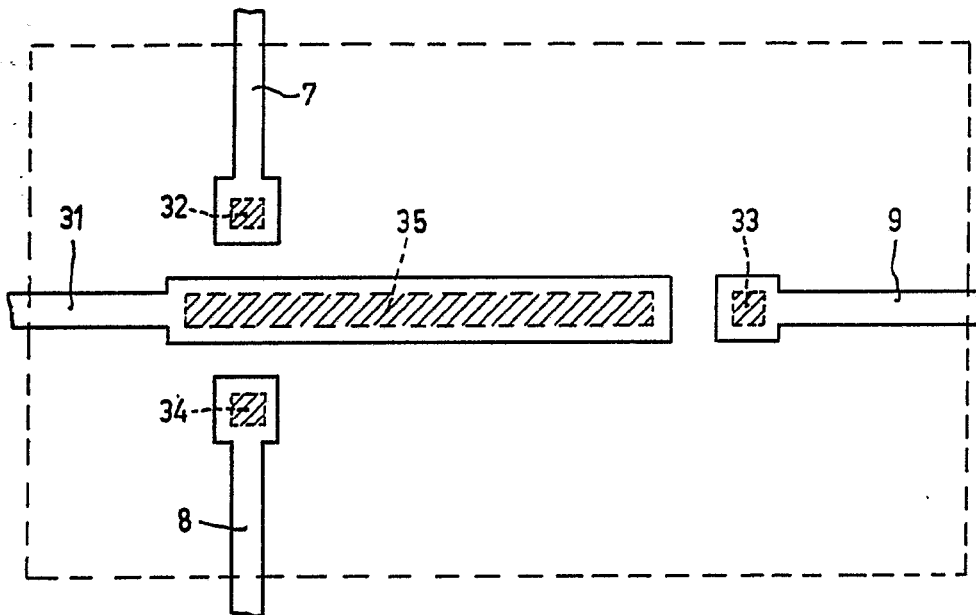


Fig.4b

Alberic de ...
Per Foder. *[Signature]*



- 2 SET 192

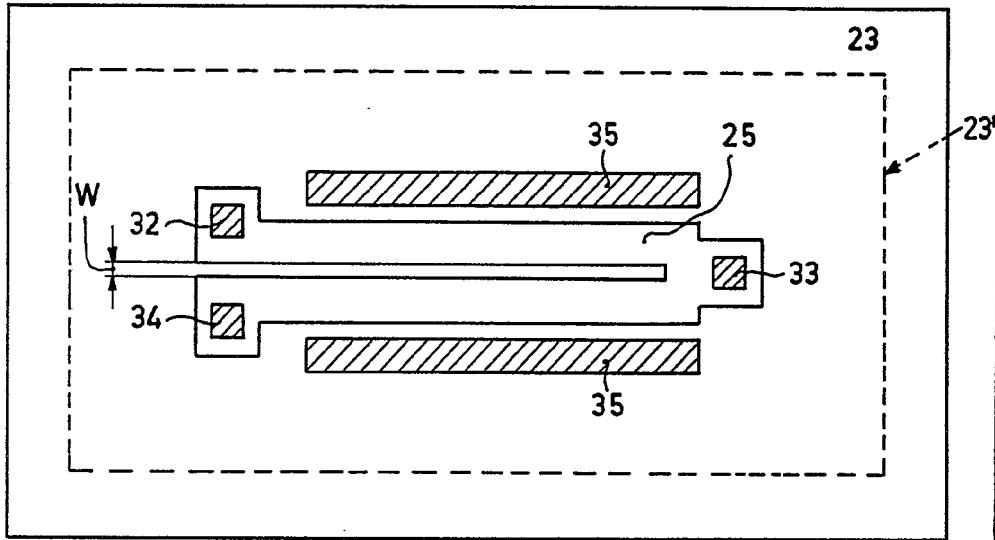


Fig. 5a

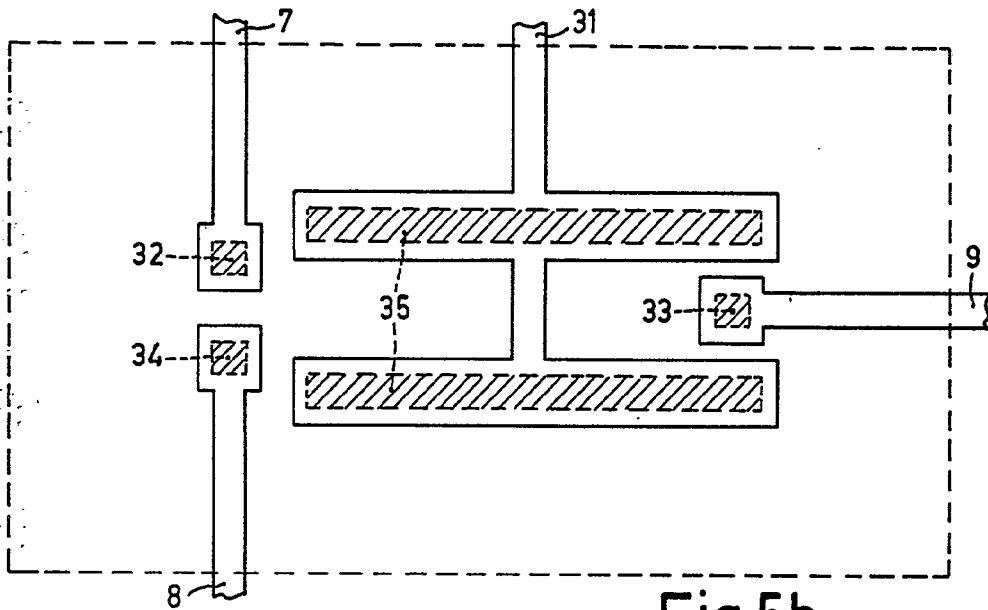


Fig. 5b

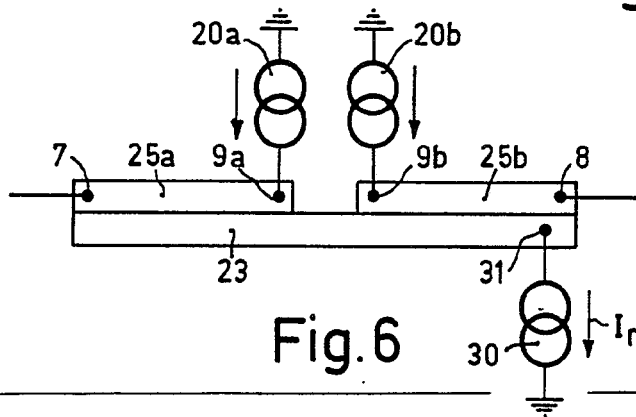


Fig. 6

Albert de Kluunru
Permodr.

Handwritten signature



-2 SEP

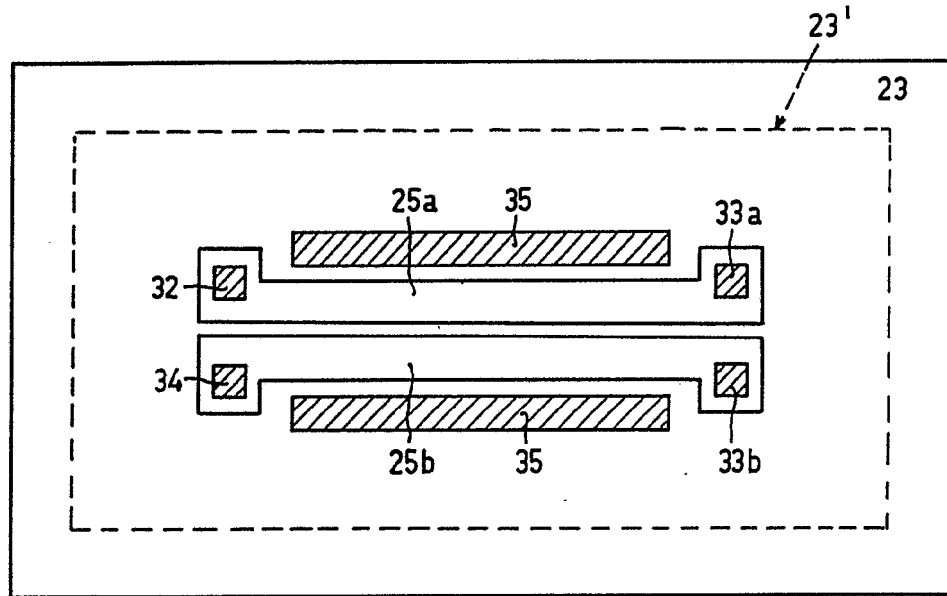


Fig.7a

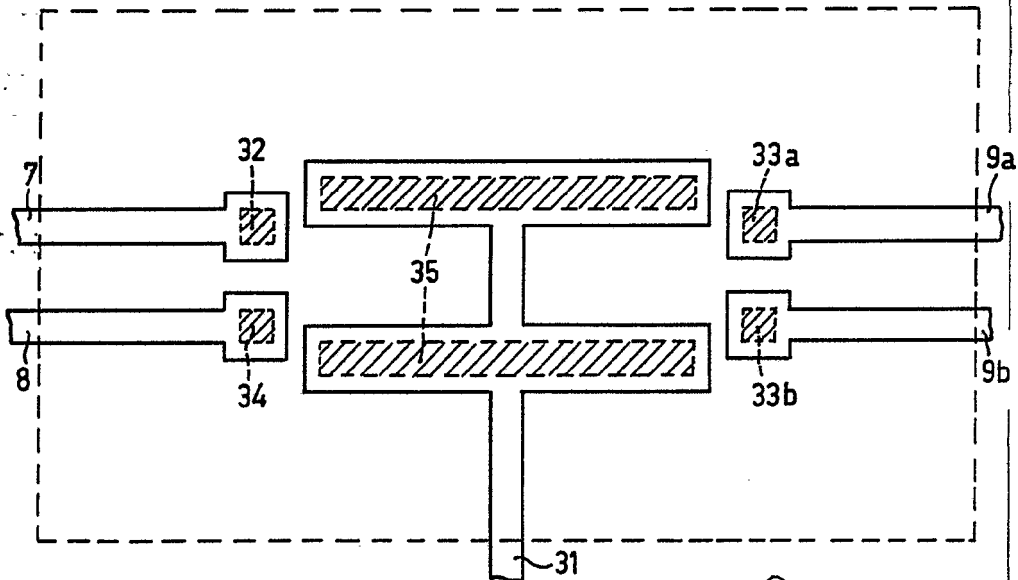


Fig.7b

Alfred de ...
Per ...