

Int. Cl.:
H01L

4381091

MEMORIA DESCRIPTIVA

correspondiente a la solicitud de una

PATENTE DE INVENCION

Solicitante: SONY CORPORATION.-

Domicilio: 7-35, Kitashinagawa 6-chome,
Shinagawa-ku, TOKYO, Japón.

Enunciado: CIRCUITO DE CONTROL DE GANANCIA.

Prioridad: de la solicitud de patente japonesa.
Nº 61532/1974 del 31 de mayo 1.974

POOR
QUALITY

ANTECEDENTES DEL INVENTO

Ambito del Invento

El ámbito de la técnica al cual pertenece el invento, está constituido por los circuitos de control de ganancia y más particularmente por los circuitos de control de ganancia del tipo de amplificador diferencial dotado de un par de terminales de entrada a los cuales se suministra una señal de entrada diferencialmente con polaridades opuestas.

RESUMEN DEL INVENTO

Una característica importante del invento consiste en proporcionar un circuito de control de ganancia mejorado.

Otra característica del invento consiste en proporcionar un circuito de control de ganancia que utiliza un nuevo transistor bidireccional como elemento de impedancia variable.

Un objeto del invento consiste en proporcionar un circuito de control de ganancia que utiliza un nuevo dispositivo semiconductor bidireccional, de acuerdo con el invento, conjuntamente con un amplificador diferencial para hacer variar la impedancia entre los terminales de salida de la señal del amplificador diferencial con el fin de controlar el nivel de la señal de salida .

Otro objeto del invento consiste en proporcionar un circuito de control de ganancia del tipo descrito más arriba, en el cual se conecta una fuente de polarización variable al circuito de base del transistor bidireccional de acuerdo con el invento, para facilitar el reglaje manual del valor de impedancia del circuito colector-emisor del transistor con el fin de controlar la ganancia del circuito y la amplitud de la tensión de salida de la señal obtenida a partir de las salidas de los transistores respectivos del amplificador diferencial.

Estos objetos, así como otros objetos, caracte-

rísticas y ventajas del invento podrán ser entendidos más claramente leyendo la siguiente descripción y examinando los dibujos asociados con ella, en los cuales se utilizan números de referencia para designar un modo de realización preferido.

5

BREVE DESCRIPCION DE LOS DIBUJOS

Las figuras 1 y 2 son dibujos detallados de un transistor bidireccional normal de tres terminales, de acuerdo con el invento.

10 La figura 3 es el esquema de un circuito de control de ganancia, según el invento, que utiliza el transistor bidireccional ilustrado en las figuras 1 y 2 y que utiliza un dispositivo de amplificador diferencial con el transistor bidireccional conectado a los terminales de salida del amplificador diferencial con la finalidad de hacer variar la impedancia del mismo de acuerdo
15 con un dispositivo de reglaje de polarización en el circuito de base del transistor de control.

DESCRIPCION DEL MODO DE REALIZACION PREFERIDO

El invento proporciona un circuito de control de ganancia que tiene un dispositivo de circuito nuevo formado con
20 la utilización de un transistor bidireccionalmente conductor, cuyo circuito colector-emisor, proporciona sustancialmente la misma conductividad en ambas direcciones. El transistor bidireccionalmente conductor se utiliza como elemento de impedancia variable para la señal de entrada. Para designar el transistor bidireccionalmente
25 conductor que se utiliza en el invento, es decir, el nuevo dispositivo semiconductor, puede aplicarse adecuadamente la denominación transistor "LEC".

La disposición básica de circuito de control de ganancia según el invento, incluye un transistor con conductividad bidireccional, unos primero y segundo elementos de impedancia
30

que tienen el mismo valor de impedancia, por ejemplo, unas resisten-
cias del mismo valor conectadas con el colector y el emisor del
transistor respectivamente, un circuito de entrada de señal que su-
ministra una señal de entrada al colector y al emisor del transis-
5 tor de manera diferencial, con polaridades opuestas a través de los
primero y segundo elementos de impedancia y un circuito de polariza-
ción controlable conectado con la base del transistor para suminis-
trar una polarización variable al transistor con el fin de contro-
lar el valor de impedancia del circuito colector-emisor del transis-
10 tor. Un terminal de salida sale del colector o del emisor del tran-
sistor o de ambos elementos.

Las ventajas del circuito de control de ganancia según el invento, consisten en la sencillez de construcción del
circuito, en una amplia gama dinámica y en una mejor linealidad del
15 control de ganancia que se obtienen. En el caso de utilización del
transistor LEC, estas ventajas son notables.

En este modo de realización, un amplificador diferencial 20 incluye un par de transistores Q_1 y Q_2 , un regulador de corriente 18 conectado en común con los emisores de los transis-
tores Q_1 y Q_2 a través de las resistencias 13 y 14, y unas resisten-
20 cias de carga 11 y 12 que tienen el mismo valor de resistencia y que
están conectadas con los colectores de los transistores Q_1 y Q_2 . Las
bases de los transistores Q_1 y Q_2 están conectadas con una fuente
de señal de entrada 19 y reciben una señal de entrada de manera
diferencial. Un transistor Q_3 bidireccionalmente conductor, por
25 ejemplo el nuevo dispositivo semiconductor ilustrado en las figu-
ras 1 ó 2, se utiliza con su circuito colector-emisor conectado en-
tre los colectores del transistor Q_1 y Q_2 . Un circuito de polariza-
ción controlable 15 que incluye una fuente de tensión variable 17 y
30 una resistencia 16, está conectado con la base del transistor bidi

reccionalmente conductor Q_3 .

Las salidas del amplificador diferencial 20 que se obtienen en las resistencias 11 y 12 con polaridades opuestas, se suministran al colector y al emisor del transistor bidireccionalmente conductor Q_3 . Unas señales de entrada con polaridades opuestas se suministran al colector y al emisor del transistor Q_3 a través de la resistencia 11 y de la resistencia 12, respectivamente, y se controla su magnitud de acuerdo con el valor de impedancia del circuito colector-emisor del transistor bidireccionalmente conductor Q_3 , que se altera por medio de la fuente de tensión variable 17 y se obtienen unas tensiones de salida controladas a partir de los terminales de salida t_1 y t_2 .

En el ejemplo en el cual el dispositivo semiconductor nuevo que se describe más arriba en las figuras 1 y 2, se utiliza como transistor bidireccionalmente conductor Q_3 , se utilizan sus primero, segundo y tercer electrodos E, B y C como emisor, base y colector, respectivamente.

En las figuras 1 y 2, se ilustra un ejemplo del transistor bidireccional Q_3 ilustrado en la figura 3. Se describirá ahora el funcionamiento de estos dispositivos haciendo referencia de manera más detallada a estas figuras.

El factor de amplificación de corriente con emisor conectado a masa h_{FE} de un transistor que es uno de los parámetros que permiten valorar las características de un transistor bipolar pueden expresarse por medio de la siguiente ecuación (1) si se toma igual a α el factor de amplificación de corriente con base conectada a masa del transistor.

$$h_{FE} = \frac{\alpha}{1 - \alpha} \quad (1)$$

El factor α se expresa por la siguiente ecuación:

$$\alpha = \alpha^* \quad (2)$$

en la cual α^* representa el factor de amplificación del colector, β el rendimiento de transferencia de la base y γ el rendimiento de inyección de emisor, respectivamente.

5

Ahora bien, si se tiene en cuenta el rendimiento de inyección de emisor γ de un transistor tipo NPN, γ se obtiene por medio de la siguiente expresión (3):

$$\gamma = \frac{J_n}{J_n + J_p} = \frac{1}{1 + \frac{J_p}{J_n}} \quad (3)$$

10

en la cual J_n representa la densidad de corriente de los electrones inyectados a partir del emisor en la base del transistor y J_p la densidad de corriente de los agujeros inyectados a partir de la base en el emisor del transistor, respectivamente.

15

Ya que J_n y J_p se expresan por medio de las siguientes ecuaciones (4) y (5), respectivamente,

$$J_n = \frac{q D_n n_p}{L_n} \left\{ \exp \left(\frac{qV}{kT} \right) - 1 \right. \quad (4)$$

20

$$J_p = \frac{q D_p p_n}{L_p} - \left\{ \exp \left(\frac{qV}{kT} \right) - 1 \right. \quad (5)$$

la relación δ entre J_n y J_p se expresa por la siguiente ecuación:

$$\delta = \frac{J_p}{J_n} = \frac{L_n D_p}{L_p D_n} \cdot \frac{p_n}{n_p} \quad (6)$$

25

en la cual L_n representa la distancia de difusión de los portadores minoritarios en la base del transistor; L_p la distancia de difusión de los portadores minoritarios en el emisor del transistor; D_n la constante de difusión de los portadores minoritarios en la base; D_p la constante de difusión de los portadores minoritarios en el emisor; n_p la concentración de los portadores minoritarios

30

en la base en estado de equilibrio; p_n la concentración de los portadores minoritarios en el emisor en estado de equilibrio; V una tensión aplicada a la unión de emisor del transistor; k la constante de Boltzmann; T la temperatura y Q el valor absoluto de la carga electrónica.

Si se supone que la concentración de impurezas en el emisor del transistor es igual a N_D y que la concentración de impurezas en la base del transistor es igual a N_A , el término $\frac{p_n}{n}$ puede sustituirse por el término $\frac{N_A}{N_D}$. Además, ya que L_n está limitado por el ancho W de la base y $L_n =^D W$, la relación \mathcal{S} se expresa por la siguiente ecuación:

$$\mathcal{S} = \frac{W}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{N_A}{N_D} \quad (7)$$

Las constantes de difusión D_n y D_p son funciones de transferencia de la portadora y de la temperatura y en este caso se suponen sustancialmente constantes.

Como se ve claramente en las ecuaciones respectivas que anteceden, para aumentar el factor de amplificador de corriente h_{FE} de un transistor, es suficiente hacer que la relación \mathcal{S} sea pequeña.

Por tanto, en un transistor corriente, la concentración de impurezas N_D de su emisor se elige con un valor suficientemente elevado para que la relación \mathcal{S} sea pequeña.

Sin embargo, si se elige un valor suficientemente elevado para la concentración de impurezas del emisor, por ejemplo un valor superior a 10^{19} átomos/cm³, se producen defecto de retículo y una dislocación en el cristal del cuerpo semiconductor del transistor, lo que deteriora el cristal. Además, debido al hecho de que la concentración de impurezas del emisor propiamente dicho es elevada, el tiempo de vida τ_p de los portadores minoritarios que se inyectan

en el emisor a partir de la base, es corto.

Ya que la distancia de difusión L_p se expresa por medio de la siguiente ecuación (8)

$$L_p = \sqrt{D_p \tau_p} \quad (8)$$

5 la distancia de difusión L_p de los portadores minoritarios o de los agujeros, es corta. Por tanto, como puede verse en la ecuación (7), δ no puede hacerse suficientemente pequeño y el rendimiento de inyección γ no puede rebasar un valor determinado. Como resultado de ello, el factor de amplificación de corriente h_{FE} no puede tener un valor muy elevado en un transistor corriente.

10 Como se ha indicado más arriba, el dispositivo semiconductor de tipo nuevo utilizable en este invento, no tiene los defectos mencionados más arriba que son inherentes al transistor de la técnica anterior. Como en el caso de un transistor de la técnica anterior, el dispositivo semiconductor empleado en el invento, puede ser del tipo NPN o del tipo PNP, pero se describirá ahora con referencia a las figuras 1 y 2 y a título de ejemplo, un dispositivo semiconductor tipo NPN.

20 Según se representa en la figura 1, el dispositivo semiconductor tipo NPN consiste en una primera región semiconductor 1 con conductividad del tipo N^- formada en un substrato semiconductor S de conductividad tipo N^+ , una segunda región semiconductor 2 del tipo de conductividad P formada en el substrato semiconductor S adyacente a la primera región 1, y una tercera región semiconductor 3 de conductividad tipo N^- formada en el substrato S adyacente a la segunda región 2 para formar una primera unión J_E tipo PN, entre las primera y segunda regiones 1 y 2, y una segunda unión J_C tipo PN, entre las segunda y tercera regiones 2 y 3, respectivamente.

30 Con el dispositivo semiconductor utilizado en

este invento y que se representa en la figura 1, frente a la primera unión J_E y separada de ella por una distancia inferior a la distancia de difusión L_p de los portadores minoritarios o agujeros inyectados a partir de la segunda región 2 en la primera región 1, se forma en la primera región 1 una barrera de potencial que tiene una energía superior a la de los portadores minoritarios o agujeros, o por lo menos, una energía igual a la energía térmica. En el ejemplo de la figura 1, la concentración de impurezas en la primera región 1 se elige con un valor suficientemente bajo, del orden de 10^{15} átomos/cm³ y se forma en la primera región 1 la región 1a de conductividad tipo N^+ con una concentración de impurezas de aproximadamente 10^{19} átomos/cm³ con el objeto de formar una unión IH y por tanto para formar la barrera.

La concentración de impurezas en la segunda región 2 se elige del orden de $10^{15} - 10^{17}$ átomos/cm³ y la concentración de impurezas en la tercera región 3 se elige con un valor suficientemente bajo, del orden 10^{15} átomos/cm³,

En el sustrato semiconductor S , en una zona adyacente a la tercera región 3, pero separada de la segunda unión J_C , se forma una región 3a de conductividad tipo N^+ y con una concentración de impurezas de aproximadamente 10^{19} átomos/cm³.

Un primer electrodo 4E está formado en la región 1a de alta concentración de impurezas de la región 1, en contacto óhmico con ella; un segundo electrodo 4B está formado en la segunda región 2 en contacto óhmico con ella, y un tercer electrodo 4C en la región 3a de alta concentración de impurezas adyacente a la tercera región 3, está formado en contacto óhmico con ella. A partir de estos electrodos 4E, 4B y 4C salen unos primero, segundo y tercer terminales E , B y C , respectivamente. En la figura 1, la referencia numérica 5 indica una capa aislante hecha, por ejemplo,

de SiO_2 , que está formada en la superficie del substrato S.

El dispositivo semiconductor que se representa en la figura 1, puede ser empleado como transistor. En tal caso, la primera región 1 sirve como región de emisor; la segunda región 2 como región de base; y la tercera región 3 como región de colector, respectivamente. Se aplica una polarización directa a la unión de emisor J_E y una polarización inversa a la unión de colector J_C .

Por tanto, los agujeros inyectados a partir de la base o de la segunda región 2 en la región de emisor o la primera región 1, tienen un largo periodo de vida, debido al hecho de que la región de emisor 1 tiene una baja concentración de impurezas y buenas propiedades cristalinas, y por consiguiente, la distancia de difusión L_p de los agujeros de la región de emisor 1 es larga. Como resultado de ello, como puede verse en las ecuaciones (6) y (3), el rendimiento de inyección de emisor γ puede tener un valor elevado. Sin embargo, cuando la distancia de difusión L_p es importante, si los agujeros inyectados en la región de emisor 1 pueden llegar a la superficie del substrato S y pueden recombinarse con electrones en la superficie, en la práctica la distancia de difusión L_p no puede tener una longitud sustancial. Con el dispositivo semiconductor que se representa en la figura 1, ya que la barrera de potencial está formada en la región de emisor 1, estando dicha barrera de potencial situada frente a la unión de emisor J_E , a una distancia inferior a la distancia de difusión L_p de los portadores minoritarios, el grado de recombinación superficial es menor y es posible dar a la distancia de difusión L_p una longitud suficiente.

En razón del hecho de que la barrera de potencial está formada como se describe más arriba en el ejemplo representado en la figura 1, se obtiene una reducción de la densidad o

componente de corriente J_p de los agujeros inyectados a partir de la región de base 2 en la región de emisor 1. Esto quiere decir que en la unión J_H , tipo LH de la región de emisor 1, se obtiene una falsa diferencia de nivel de Fermi o campo eléctrico incorporado que tiene por efecto el suprimir la difusión de los agujeros o de los portadores minoritarios. Por tanto, si el valor del nivel de Fermi es suficientemente elevado, la corriente de difusión producida por el gradiente de concentración de los agujeros y la corriente de desplazamiento producida por el campo eléctrico incorporado se anulan mutuamente en la unión tipo LH, lo que reduce la corriente de agujeros J_p inyectados a partir de la base 2 a través de la región de emisor 1 de baja concentración de impurezas. En razón de este efecto, la relación entre la corriente electrónica que llega a la región de colector 3 y la componente de corriente que atraviesa la unión de emisor J_E aumenta y por tanto el rendimiento de inyección de emisor γ aumenta según se vé en la ecuación (3) haciendo que el factor de amplificación de corriente h_{FE} sea elevado.

La diferencia de nivel mencionada más arriba (altura de la barrera de potencial) debe ser superior a la energía de los agujeros o por lo menos igual a la energía térmica. La energía térmica puede expresarse por kT , pero se desea que la diferencia de nivel mencionada más arriba sea superior a 0,1 eV. En la región de transición del potencial, la distancia de difusión L_p de los agujeros no debe terminarse dentro de la región de transición o se desea que la distancia de difusión L_p del agujero sea superior al ancho de la región de transición.

Cuando se forma la unión J_H , tipo LH, según se indica en la figura 1, puede obtenerse una barrera de potencial de 0,2 eV mediante una selección adecuada del grado de impurezas y del gradiente de la región 1a de elevada concentración de impurezas.

La figura 2 representa otro ejemplo del dispositivo semiconductor utilizable con el invento en el cual números y letras de referencia similares a los que se utilizan en la figura 1, indican el mismo dispositivo, de modo que se omitirá su descripción.

5

En el ejemplo de la figura 2, para formar una unión J_S , tipo PN frente a la primera unión o unión de emisor J_E , se forma una región suplementaria 6 de conductividad tipo P en la primera región 1. En el ejemplo de la figura 2, la distancia entre las uniones J_S y J_E se elige de modo que sea inferior a la distancia de difusión L_p de los portadores minoritarios en la primera región 1. La otra construcción del ejemplo que se representa en la figura 2 es sustancialmente la misma que la del ejemplo ilustrado en la figura 1.

10

15

Con el ejemplo de la figura 2, ya que la distancia de difusión L_p de los agujeros inyectados en la primera región 1 es larga como se ha dicho más arriba, los agujeros llegan a la región adicional 6 de manera eficaz y a continuación son absorbidos por ella. Cuando la región adicional 6 tiene un potencial eléctrico flotante, este potencial aumenta si el número de agujeros que llegan a la región suplementaria 6 aumenta. Por tanto, la unión J_S , tipo PN, que se forma entre las regiones 6 y 1 se polariza en sentido directo sustancialmente hasta su tensión de cebado, y a continuación los agujeros son reinyectados en la primera región 1 a partir de la región suplementaria 6. De este modo, la concentración de agujeros en la primera región 1 cerca de la región adicional 6 aumentará y, por tanto, la distribución de concentración de agujeros entre las uniones J_E y J_S en la primera región 1 pasa a ser uniforme y su gradiente pasa a ser progresivo, lo que reduce la corriente de difusión J_p desde la segunda región 2 hasta la primera región 1.

20

25

30

En el ejemplo de la figura 2, la región suplementaria 6 que tiene el mismo tipo de conductividad que la segunda región 2, está formada en la primera región 1 separadamente de la segunda región 2, pero es posible formar la segunda región 6 continuamente a partir de la segunda región 2.

La descripción que antecede corresponde al caso en el que se hace funcionar las primera, segunda y tercera regiones 1, 2 y 3 del semiconductor como base, emisor y colector, respectivamente. Sin embargo, en los dispositivos semiconductores descritos más arriba, las concentraciones de impurezas de las primera y tercera regiones 1 y 3 que rodean la segunda región 2, se eligen con un valor bajo, aproximadamente igual y estas regiones se sitúan simétricamente con relación a la segunda región 2 de modo que si se hacen funcionar las primera, segunda y tercera regiones 1, 2 y 3 como colector, base y emisor respectivamente, los dispositivos semiconductores podrán funcionar como transistor en la dirección de funcionamiento inversa de la que se ha mencionado más arriba.

Cuando se utiliza la simetría de los dispositivos semiconductores, esta simetría puede ser mejorada formando en la tercera región 3 una barrera de potencial frente a la segunda unión J_C , alrededor de la misma y con una energía superior a la de los portadores minoritarios o agujeros de la tercera región 3, según se representa en las figuras 1 y 2 por medio de líneas de puntos, en el exterior de la unión J_C . Con esta finalidad, la región 3a de elevada concentración de impurezas, se forma en la tercera región 3 de modo que rodee la unión J_C y la distancia entre la unión J_C y la región 3a, se elige de modo que sea inferior a la distancia de difusión de los portadores minoritarios o agujeros inyectados en la tercera región 3 de los elementos respectivos.

Las características de los dispositivos semiconduc

tores de tipo nuevo que se describen más arriba, pueden ser resumidas como sigue, de acuerdo con lo que se desprende de la descripción que antecede.

5 (1) El factor de amplificación de corriente h_{FE} es elevado y puede ser superior a 3.000.

(2) El factor de amplificador de corriente h_{FE} es uniforme. En un transistor de la técnica anterior, la concentración de impurezas de la región de emisor, se elige suficientemente elevada para aumentar el rendimiento de inyección de emisor, lo que
10 significa que el factor de amplificador de corriente del transistor de la técnica anterior depende de la diferencia entre las concentraciones de impurezas cerca de la unión entre las regiones de emisor y de base, y por tanto es previsto elegir las concentraciones de impurezas de modo que exista en una proporción determinada entre ambas regiones. Por el contrario, en los dispositivos semiconductores destinados a ser utilizados con el invento, formando la barrera de potencial en la región de emisor 1 frente a la unión de emisor J_E , se suprime la componente de corriente de portadores minoritarios inyectados en la región de emisor 1, lo que aumenta el rendimiento de inyección de emisor, y por tanto la influencia mutua
20 entre las regiones de emisor y de base 1 y 2 toma un valor pequeño debido al hecho de que se elige una región de emisor 1 de concentración de impurezas relativamente baja y el ancho de la región de base 2, así como la distribución de la concentración de impurezas en ésta, pueden elegirse según se había previsto y, por tanto, h_{FE}
25 puede tener el valor uniforme descrito más arriba.

(3) Ya que el efecto de la recombinación superficial se evita, el factor de amplificación de corriente h_{FE} puede tomar un valor elevado incluso si la corriente es pequeña.

30 (4) El ruido puede ser reducido. Ya que las partes

principales de las primera y segunda uniones J_E y J_C se forman entre las regiones de baja concentración de impurezas de los tipos de conductividad P y N, los defectos del cristal son pequeños. Además, si la concentración de impurezas cerca del electrodo 4B conectado a la segunda región 2, por ejemplo, se elige con un valor elevado, es posible reducir la componente de corriente emisor-base del transistor a lo largo de la superficie del substrato semiconductor S . Por tanto, es posible reducir el ruido de $1/f$. Además, el ruido de sobrepulsos y el ruido de $1/f$ puede también ser reducido ya que h_{FE} es elevado. Por otra parte, si se da un valor reducido a la resistencia de expansión de base γ_{bb} , el ruido puede ser reducido incluso si la impedancia de la fuente de señal es pequeña.

(5) El factor de amplificación de corriente h_{FE} presenta buenas características de temperatura.

(6) Los dispositivos semiconductores pueden ser utilizados como transistores bidireccionalmente conductores, respectivamente, y presentan una excelente simetría.

(7) Ya que la concentración de impurezas en la proximidad de las primera y segunda uniones J_E y J_C es reducida, la tensión BC_{BEO} (tensión base-emisor con colector abierto) es elevada en la dirección directa como en la dirección inversa de los transistores.

(8) Cuando se utilizan los dispositivos semiconductores como transistores de potencia, son capaces de soportar corrientes elevadas, ya que su emisión es uniforme debido a que su resistencia interna está distribuida en su región de emisor.

(9) Sus características de saturación son más favorables.

(10) Cuando la región 6, que realiza la inyección o la reinyección está formada, la resistencia equivalente de la ba

se es pequeña.

El invento está basado en el hecho de que el dispositivo semiconductor nuevo descrito más arriba tiene una estructura de cuerpo simétrica con relación a la segunda región 2 y proporciona un circuito nuevo perfectamente equilibrado y que incluye un número de elementos reducido gracias a la utilización del dispositivo semiconductor de tipo nuevo que se describe más arriba.

En resumen, la presente patente de invención que se solicita deberá recaer en las siguientes:

10

REIVINDICACIONES

1. - Circuito de control de ganancia que utiliza un transistor bidireccional que tiene unos primero, segundo y tercer terminales, caracterizado porque unos primero y segundo elementos de impedancia (11), (12) están conectados con dicho circuito para aplicar una señal variable en función del tiempo, que tiene una primera polaridad a dicho primer terminal del transistor bidireccional (Q_3) a través de dicho primer elemento de impedancia (11) y una señal variable en función del tiempo, de una segunda polaridad opuesta a dicho tercer terminal del transistor bidireccional (Q_3) a través de dicho segundo elemento de impedancia (12), porque se utiliza un circuito de polarización (15) para aplicar una polarización controlable a dicho segundo terminal del transistor bidireccional, para situar dicho transistor bidireccional en un estado de conducción controlable, y porque un circuito de salida (t_1 , t_2) está acoplado con uno de dichos primero y tercer terminales para obtener a partir de él una señal de ganancia controlada.

25

2. - Circuito de control de ganancia según la reivindicación 1, caracterizado porque dicho dispositivo de circuito de salida está acoplado con ambos primero y tercer terminales, con lo cual dicho transistor bidireccional actúa como derivación sobre

30

dicho dispositivo de salida.

3. - Circuito de control de ganancia según la reivindicación 1, caracterizado porque se utiliza un amplificador diferencia (20) para suministrar dichas señales variables en función del tiempo con polaridades opuestas a dichos primero y tercer terminales de dicho transistor bidireccional.

4. - Circuito de control de ganancia según la reivindicación 1, caracterizado porque dicho circuito de polarización incluye una fuente de tensión variable manualmente.

5. - Circuito de control de ganancia según la reivindicación 1, caracterizado porque dicho transistor bidireccional tiene una primera región semiconductor de un tipo de conductividad, una segunda región semiconductor del tipo de conductividad opuesto adyacente a dicha primera región con una primera unión semiconductor entre ellas, una tercera región semiconductor del mismo tipo que dicha primera región adyacente a dicha segunda región con una segunda unión semiconductor entre ellas, estando dicha primera región asociada con una barrera de potencial que tiene una energía superior a la energía de los portadores minoritarios inyectados a partir de la segunda región en la primera región, estando dicha barrera formada en una posición situada frente a dicha primera unión y separada de la misma por una distancia inferior a la distancia de difusión de los portadores minoritarios, y estando los primero, segundo y tercer terminales conectados con dichas primera, segunda y tercera regiones, respectivamente.

6. - Circuito de control de ganancia según la reivindicación 5, caracterizado porque dichas primera y tercera regiones del dispositivo semiconductor tienen cada una, una primera porción con una concentración de impurezas sustancialmente del mismo orden de magnitud y porque dicha primera región está provista en ella de una segunda porción que tiene una concentración de impure-

zas superior a la de dicha primera porción de la primera región en una posición separada de dicha primera unión por una distancia inferior a la distancia de difusión de los portadores minoritarios para establecer dicha barrera de potencial.

5 7. - Circuito de control de ganancia según la reivindicación 5, caracterizado porque dichas primera y tercera regiones tienen cada una, una primera porción con una concentración de impurezas sustancialmente del mismo orden de magnitud y una región semiconductor suplementaria del mismo tipo que dicha segunda región
10 está formada en contacto con dicha primera región en una posición separada de dicha primera unión por una distancia inferior a la distancia de difusión de los portadores minoritarios con el fin de establecer dicha barrera de potencial.

15 8. - Se reivindica por último como objeto sobre el que ha de recaer la patente de invención que se solicita: **CIRCUITO DE CONTROL DE GANANCIA.**

Todo conforme queda descrito y reivindicado en la presente memoria descriptiva que consta de dieciocho páginas mecanografiadas y dibujos que se acompañan.

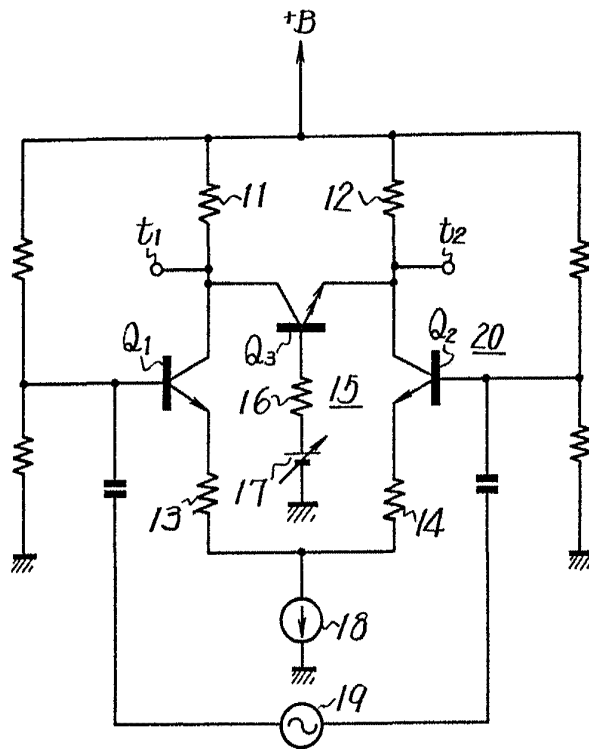
20

Madrid, 31 mayo 1.975
BERNARDO UNGRIA
P.P.

25

30

Fig. 3



ESCALA VARIABLE
Madrid, 31 mayo 1.975
BERNARDO UNGRIA
P.P.