

Int. Cl.:	H03B

Nº 437.556

MEMORIA DESCRIPTIVA

correspondiente a la solicitud de una

PATENTE DE INVENCION

Solicitante: SONY CORPORATION

Residencia : 7-35, Kitashinagawa 6-chome,
Shinagawa-ku, TOKYO, Japón.

Enunciado : OSCILADOR

Prioridad : De la solicitud de patente
japonesa Nº 52119/1974 del
10-5-74.

P.P.

BREVE RESUMEN DEL INVENTO

Se describe un circuito oscilador que utiliza solamente un elemento. Este elemento activo es un dispositivo semiconductor que incluye una primera región semiconductor de un tipo de conductividad, una segunda región semiconductor del tipo de conductividad opuesto adyacente a dicha primera región con una primera unión semiconductor entre ellas, una tercera región semiconductor del mismo tipo de conductividad que dicha primera región adyacente a dicha región con una segunda unión semiconductor entre ellas, unos primero, segundo y tercer terminales conectados con dichas primera, segunda y tercera regiones respectivamente, un cuarto terminal conectado con dicho dispositivo semiconductor y que tiene por lo menos, una porción situada en una posición adyacente a dicha primera región separada de dicho primer terminal, y una capa aislante que separa dicho cuarto terminal de dicha primera región.

Este dispositivo semiconductor es capaz de funcionar como un transistor con tres de sus terminales, y, en el caso de ser utilizado como transistor, su factor de amplificación de corriente con emisor conectado a masa h_{FE} puede ser controlado con una tensión aplicada a su cuarto terminal. Cuando se conecta el dispositivo semiconductor de cuatro terminales de tipo nuevo, para que funcione como transistor con emisor conectado a masa, los cambios de tensión en su terminal de salida, que corresponde al colector del transistor, tienen la misma fase que los cambios de tensión en su cuarto terminal. Se utiliza esta circunstancia en el presente invento para producir oscilaciones mediante realimentación a partir del terminal de salida hacia el cuarto terminal.

El circuito oscilador según el invento, es extremadamente sencillo debido a la utilización del dispositivo se-

miconductor de cuatro terminales de tipo nuevo.

REFERENCIA A LOS CASOS RELACIONADOS

Se hará referencia a las solicitudes de patente números de serie 427.648 y 427.647 concedidas al mismo concesionario que el presente invento.

BREVE DESCRIPCION DE LOS DIBUJOS

Las figuras 1 y 2 son respectivamente unas vistas en sección transversal de un dispositivo semiconductor de tres terminales empleado para explicar el dispositivo semiconductor de cuatro terminales, según el invento;

la figura 3 es una vista en sección transversal de un modo de realización preferido del dispositivo semiconductor de cuatro terminales, según el invento;

la figura 4 es un diagrama de circuito utilizado para medir las características de un dispositivo de cuatro terminales nuevo, según se ilustra en la figura 3;

la figura 5 es un gráfico que representa las características del dispositivo semiconductor de cuatro terminales de la figura 3, representándose la corriente de colector en microamperios en función de la tensión que existe entre la puerta y el emisor del dispositivo semiconductor;

la figura 6 es un diagrama de circuito de un oscilador que emplea el dispositivo semiconductor ilustrado en la figura 3;

la figura 7 es un gráfico que ilustra la relación entre I_C y V_G , así como la relación de la tensión de salida V_O con V_G ; y

las figuras 8 y 9 representan ejemplos de circuitos particulares de las impedancias Z_1 y Z_2 de la figura 6.

DESCRIPCION DE LOS MODOS DE REALIZACION PREFERIDOS

El nuevo circuito oscilador según el invento, utiliza un dispositivo de cuatro terminales de tipo nuevo. Para facilitar la apreciación de la naturaleza y de las características del dispositivo de cuatro terminales, se dará en primer lugar una descripción de dos dispositivos semiconductores de tipo nuevo, los cuales, según se indica, están descritos en las solicitudes de patente números de serie 427.648 y 427.647 y que están concedidas al mismo concesionario que el presente invento. Haciendo referencia a los dispositivos semiconductores ilustrados en las figuras 1 y 2, el factor de amplificación de corriente con emisor conectado a masa h_{FE} de un transistor, que constiuye uno de los parámetros que permiten valorar las características del transistor bipolar, puede ser expresado por la siguiente ecuación (1), si se llama α el factor de amplificación de corriente del transistor con base conectada a masa:

$$h_{FE} = \frac{\alpha}{1 - \alpha} \quad (1)$$

El factor α se expresa por la siguiente ecuación:

$$\alpha = \alpha^* \beta \gamma \quad (2)$$

en la cual α^* representa el factor de amplificación de colector, β el rendimiento de transferencia de base y γ el rendimiento de inyección de emisor respectivamente.

Ahora, si se tiene en cuenta el rendimiento de inyección de emisor γ de un transistor tipo NPN, γ viene dado por la siguiente expresión (3):

$$\gamma = \frac{J_n}{J_n + J_p} \frac{1}{1 + \frac{J_p}{J_n}} \quad (3)$$

en la cual J_n representa la densidad de corriente de los electro-

nes inyectados a partir del emisor en la base del transistor y J_p la densidad de la corriente de los agujeros inyectados a partir de la base del emisor del transistor, respectivamente.

Ya que J_n y J_p se expresan por las siguientes ecuación (4) y (5), respectivamente,

$$J_n = \frac{q D_n n_p}{L_n} \left\{ \exp\left(\frac{qV}{kT}\right) - 1 \right\} \quad (4)$$

$$J_p = \frac{q D_p p_n}{L_p} \left\{ \exp\left(\frac{qV}{kT}\right) - 1 \right\} \quad (5)$$

La relación δ de J_n y J_p se expresa como sigue:

$$\delta = \frac{J_p}{J_n} = \frac{L_n}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{p_n}{n_p} \quad (6)$$

en la cual L_n representa la distancia de difusión de los portadores minoritarios en la base del transistor; L_p la distancia de difusión de los portadores minoritarios en el emisor del transistor; D_n la constante de difusión de los portadores minoritarios en la base; D_p la constante de difusión de los portadores minoritarios en el emisor; n_p la concentración de los portadores minoritarios en la base en estado de equilibrio; p_n la concentración de los portadores minoritarios en el emisor en estado de equilibrio; V una tensión aplicada a la unión de emisor de transistor; k la constante de Boltzmann; T la temperatura y q el valor absoluto de la carga electrónica.

Si se supone que la concentración de impurezas en el emisor del transistor tiene el valor N_D y que en la base del transistor tiene el valor N_A , el término $\frac{p_n}{n_p}$ puede sustituirse por el término $\frac{N_A}{N_D}$. Además, ya que L_n está limitado por el ancho de base W y $L_n = W$, la relación δ se expresa por la siguiente ecuación:

$$\delta = \frac{W}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{N_A}{N_D} \quad (7)$$

Las constantes de difusión D_n y D_p son funciones de transferencia de la portadora y de la temperatura y en este

caso se supone que son sustancialmente constantes.

Como puede verse en las ecuaciones respectivas, que anteceden, con el objeto de aumentar el factor de amplificación de corriente h_{FE} de un transistor, es suficiente dar a la relación δ un valor pequeño.

Por tanto, en un transistor normal, la concentración de impurezas N_D de su emisor se elige con un valor suficientemente elevado para que la relación δ sea pequeña.

Sin embargo, si la concentración de impurezas del emisor se elige con un valor suficientemente alto, por ejemplo superior a 10^{19} átomos/cm³, se producen defectos de retículo y una dislocación en el cristal del cuerpo semiconductor del transistor, lo que deteriora el cristal. Además, debido al hecho de que la concentración de impurezas del emisor propiamente dicho, es elevada, el tiempo de vida τ_p de los portadores minoritarios inyectados en el emisor a partir de la base es corto.

Ya que la distancia de difusión L_p se expresa por la siguiente ecuación (8)

$$L_p = \sqrt{D_p \tau_p} \quad (8)$$

la distancia de difusión L_p de los portadores minoritarios o agujeros es corta. Por tanto, como puede verse a partir de la ecuación (7), δ no puede tener un valor suficientemente pequeño y por tanto el rendimiento de inyección γ no puede rebasar un valor determinado. Como resultado de ello, el factor de amplificación de corriente h_{FE} no puede tener un valor muy elevado en un transistor corriente.

El dispositivo semiconductor de tres terminales de tipo nuevo no presenta los defectos mencionados más arriba, inherentes al transistor de la técnica anterior. Como dispositivo semiconductor utilizado en este invento, puede utilizarse un dis-

positivo tipo ~~NPN~~ o un dispositivo tipo PNP como en el caso de los transistores de la técnica anterior; sin embargo se describirá ahora un dispositivo semiconductor tipo NPN haciendo referencia a las figuras 1 y 2 a título de ejemplo.

5 Como puede verse en la figura 1, el dispositivo semiconductor de tres terminales tipo NPN consiste en una primera región semiconductor 1 de conductividad tipo N^- formada en un substrato semiconductor S de conductividad tipo N^+ , una segunda región semiconductor 2 de conductividad tipo P formada en el substrato semiconductor S en un punto adyacente a la primera región 1, y una tercera región semiconductor 3 de conductividad tipo N^- formada en el substrato S en un punto adyacente a la segunda región 2 para formar una primera unión J_E del tipo PN, entre las primera y segunda regiones 1 y 2, y una segunda unión J_C tipo PN entre las segunda y tercera regiones 2 y 3, respectivamente.

15 Con el dispositivo semiconductor ilustrado en la figura 1, en la posición situada frente a la primera unión J_E y separada de ella por una distancia inferior a la distancia de difusión L_p de los portadores minoritarios o agujeros inyectados a partir de la segunda región 2 en la primera región 1, se forma en la primera región 1 una barrera de potencial dotada de una energía más elevada que la de los portadores minoritarios o agujeros, o por lo menos una energía igual a la energía térmica. En el ejemplo de la figura 1, la concentración de impurezas en la primera región 1 se elige suficientemente baja, por ejemplo del orden de 10^{15} átomos/cm³, y se forma en la primera región 1, una región 1a de conductividad tipo N^+ con una concentración de impurezas de aproximadamente 10^{19} átomos/cm³, para formar una unión J_H tipo LH y por tanto, para formar la barrera.

30 La concentración de impurezas en la segunda re

gión 2 se elige del orden de 10^{15} a 10^{17} átomos/cm³ y la de la tercera región se elige suficientemente baja, por ejemplo del orden de 10^{15} átomos/cm³.

5 En el substrato semiconductor S adyacente a la tercera región 3, pero separado de la segunda unión J_C , está formada una región 3a de conductividad tipo N^+ y con una concentración de impurezas de aproximadamente 10^{19} átomos/cm³.

10 Un primer electrodo 4E está formado en la región 1a de elevada concentración de impurezas de la región 1, en contacto óhmico con ella; un segundo electrodo 4B está formado en la segunda región 2 en contacto óhmico con ella; y un tercer electrodo 4C está formado en la región de alta concentración de impurezas 3a adyacente a la tercera región 3 en contacto óhmico con ella, respectivamente. A partir de estos electrodos 4E, 4B y 4C
15 salen unos primero, segundo y tercer terminales E, B y C, respectivamente. En la figura 1, la referencia numérica 5 indica una tapa aislante hecha por ejemplo de SiO_2 , formada en la superficie del substrato S.

20 El dispositivo semiconductor ilustrado en la figura 1 puede ser empleado como transistor. En tal caso, la primera región 1 sirve como región de emisor; la segunda región 2 como región de base; y la tercera región 3 como región de colector, respectivamente. Se aplica una polarización en sentido directo a la unión de emisor J_E y se aplica una polarización inversa a la
25 unión de colector J_C .

30 Por tanto, los agujeros inyectados a partir de la base o de la segunda región 2 del emisor o primera región 1 tiene un largo período de vida en razón del hecho de que la región de emisor 1 tiene una baja concentración de impurezas y buenas propiedades cristalinas y por tanto la distancia de difusión.

L_p de los agujeros de la región de emisor 1, es larga. Como resultado de ello, como puede verse en las ecuaciones (6) y (3), el rendimiento de inyección de emisor γ puede ser elevado. Sin embargo, cuando la distancia de difusión L_p es larga, si los agujeros inyectados en la región de emisor 1 pueden llegar a la superficie del substrato S y pueden recombinarse con electrones en la superficie, en la práctica, la distancia de difusión L_p no puede tener un valor sustancialmente largo. Con el dispositivo semiconductor de la figura 1, ya que la barrera de potencial está formada en la región de emisor 1, estando dicha barrera de potencial situada frente a la unión de emisor J_E , en una posición situada en una distancia inferior a la distancia de difusión L_p de los portadores minoritarios, el grado de recombinación superficial disminuye y la distancia de difusión L_p puede tener un valor suficientemente largo.

Debido a la formación de la barrera de potencial descrita más arriba en el ejemplo ilustrado en la figura 1, la densidad de corriente o componente J_p de los agujeros inyectados a partir de la región de base 2 en la región de base 1 disminuye. Es decir, que en la unión J_H tipo LH en la región de emisor 1 se produce una falsa diferencia de nivel de Fermi o campo eléctrico incorporado que sirve para suprimir la difusión de los agujeros o portadores minoritarios. Por tanto, si el nivel de Fermi es suficientemente elevado, la corriente de difusión producida por el gradiente de concentración de los agujeros y la corriente de desplazamiento producida por el campo eléctrico incorporado, se anulan mutuamente en la unión tipo LH, reduciendo la corriente de agujeros J_p inyectada a partir de la base 2, a través de la región de emisor 1 de reducida concentración de impurezas. En razón de este efecto, la relación entre la corriente electrónica que llega a la región de colector 3 y la componente de corriente que atraviesa

la unión de emisor J_E aumenta y, por tanto, el rendimiento de inyección de emisor γ aumenta como puede verse en la ecuación (3), haciendo que el factor de amplificación de corriente h_{FE} tome un valor elevado.

5 La diferencia de nivel mencionada más arriba (altura de la barrera de potencial) debe ser superior a la energía de los agujeros o por lo menos igual a la energía térmica. La energía térmica puede ser representada aproximadamente por kT , pero la diferencia del nivel mencionada más arriba debe convenientemente ser superior a 0,1 eV. Con la región de transición del potencial, la distancia de difusión L_p de los agujeros no debe terminar en la región de transición, es decir, que es conveniente que la distancia de difusión L_p de los agujeros sea superior al ancho de la región de transición.

10 En el caso de que la unión J_H tipo LH esté formada según se representa en la figura 1, es posible obtener una barrera de potencial de 0,2 eV, eligiendo adecuadamente el grado de impurezas y el gradiente de la región 1a de elevada concentración de impurezas.

15 La figura 2 representa otro ejemplo de un dispositivo semiconductor de tres terminales en el cual se utilizan los mismos números y letras de referencia que en la figura 1 para indicar elementos idénticos, y por tanto, se omitirá su descripción.

20 En el ejemplo de la figura 2, con el objeto de formar una unión J_S tipo PN frente a la primera unión o unión de emisor J_E , se forma en la primera región 1, una primera región suplementaria 6 de conductividad tipo P. En el ejemplo de la figura 2, la distancia entre las uniones J_S y J_E se elige de modo que sea inferior a la distancia de difusión L_p de los portadores minorita-

25
30

rios en la primera región 1. La otra construcción del ejemplo ilustrado en la figura 2, es sustancialmente idéntica a la del ejemplo ilustrado en la figura 1.

5 Con el ejemplo de la figura 2, ya que la distancia de difusión L_p de los agujeros inyectados en la primera región 1 es larga como se ha descrito más arriba, los agujeros llegan a la región adicional 6 de manera más eficaz y a continuación son absorbidos por ella. Cuando la región adicional 6 tiene un potencial eléctricamente flotante, este potencial aumenta cuando el
10 número de los agujeros que llegan a la región adicional 6 aumenta. Por tanto, la unión J_S tipo PN formada entre las regiones 6 y 1 está polarizada en sentido directo hasta su voltaje de disrupción sustancialmente, y entonces, se reinyectan agujeros en la primera región 1 a partir de la región adicional 6. De este modo, la concentración de los agujeros en la primera región 1 cerca de la región adicional 6 aumentará y por consiguiente la distribución de la concentración de los agujeros entre las uniones J_E y J_S en la primera región 1, tendrá un valor uniforme y su gradiente será progresivo, dando lugar a una reducción de la corriente de difusión J_p a partir de la segunda región 2 hasta la primera región 1.
20

 Si en el dispositivo semiconductor descrito más arriba se forma una cuarta región o región de control en la primera región 1 del mismo, y si se conecta un cuarto electrodo o electrodo de control (puerta) para formar un dispositivo semiconductor de cuatro terminales de tipo nuevo, su factor de amplificación de corriente podrá hacerse variar aplicando una tensión de control al electrodo de control (puerta).
25

 Se describirá ahora un nuevo dispositivo semiconductor de cuatro terminales adecuado para ser utilizado en el invento. En la figura 3, se ve se ha formado un electrodo de con-
30

trol (puerta) en una superficie de la primera región semiconductor 1 (región de emisor) del dispositivo semiconductor del tipo de tres terminales ilustrado en la figura 1, a través de una capa aislante.

5 En el modo de realización de la figura 3, un electrodo de control 4G, por ejemplo, una capa metálica constituida por aluminio y que tiene una superficie predeterminada, se forma en una parte de la primera región semiconductor 1, (región de emisor) del dispositivo ilustrado en la figura 1 a través de una
10 capa aislante 7 (capa aislante de puerta) que tiene un espesor predeterminado de, por ejemplo, 100 \AA (Angstrom), y esta capa está hecha por ejemplo de SiO_2 , lo mismo que la capa aislante 5, y corresponde a la capa aislante de puerta de un MOS FET. Un terminal de puerta G sale del electrodo de control 4G y constituye un
15 cuarto terminal. Una parte 8 de la primera región 1 frente al electrodo de control 4G, constituye la región de control semiconductor.

 Si se aplica una tensión de polarización de puerta entre la puerta y el emisor del dispositivo semiconductor de cuatro terminales, o entre el terminal de puerta G y el terminal de emisor E, el factor de amplificación de corriente o factor de amplificación de corriente con emisor conectado a masa h_{FE} del mismo, cambia en respuesta a la tensión de polarización de puerta, siguiendo una curva convexa orientada hacia abajo y sustancialmente
20 simétrica con relación a su valor mínimo. En otros términos, si se aplica una tensión de polarización negativa con relación al terminal de emisor E en el dispositivo de la figura 3, dentro de la gama positiva a partir de la tensión de umbral de la tensión de polarización, se forma en una parte de la primera región 1 (región de
25 emisor) una capa de almacenamiento CG que tiene una función simi-
30

lar a la unión J_H tipo LH que constituye la barrera de potencial en la figura 1, cuando la tensión se acerca a un valor positivo. Por tanto, la densidad de corriente J_p de los agujeros de la corriente de difusión que circula desde la segunda región (región de base) 2 hasta la primera región (región de emisor) 1 disminuye y, por tanto, el factor h_{FE} aumenta.

Mientras tanto, dentro de la región negativa a partir de la tensión de umbral de la tensión de polarización, se forma una capa inversa IN en una parte de la región de emisor 1 o de emisor de control 8 cuando la tensión se acerca a la dirección negativa y, como cuando la región adicional 6 de la figura 2 tiene un potencial eléctricamente flotante, los agujeros son reinyectados desde la capa inversa IN en la región de emisor 1. Por tanto, la densidad de la corriente J_p de los agujeros de la corriente de difusión que circula desde la región de base 2 hasta la región de emisor 1 disminuye y, por tanto, el factor h_{FE} aumenta.

La figura 5 es un gráfico que representa la característica de un nuevo dispositivo semiconductor de cuatro terminales que se ilustra en la figura 3, obtenida por medio del circuito de medición ilustrado en la figura 4.

En la figura 4, la letra de referencia Q indica que el nuevo dispositivo semiconductor de cuatro terminales que se ilustra en la figura 3 de manera simbólica, en donde una línea corta ha sido añadida al símbolo del transistor bipolar de la técnica anterior, paralelamente a su emisor para representar la puerta del dispositivo semiconductor de cuatro terminales Q de tipo nuevo. En la figura 4, el nuevo dispositivo semiconductor de cuatro terminales Q está ilustrado como siendo del tipo de emisor conectado a masa. En la figura , la letra de referencia R_L indica una resistencia de carga de colector del dispositivo Q, V_{CC} indi-

ca su fuente de tensión de colector, I_C su corriente de colector, I_B su corriente de base (constante), y V_{GE} su tensión de puerta-emisor respectivamente.

5 En el gráfico de la figura 5, siendo la tensión de colector-emisor V_{CE} de 3V (voltios) y la corriente de base I_B de 1 μ A (microamperio) se ilustra la curva característica de la tensión de puerta-emisor (tensión de polarización de puerta) V_{GE} (V) - en función de la corriente de colector I_C (μ A) y del factor de amplificación de corriente con emisor conectado a masa h_{FE} .

10 De acuerdo con la curva característica de la figura 5, se entenderá que el factor de amplificación de corriente h_{FE} cambia en respuesta a la variación de la tensión de polarización de puerta, a lo largo de una curva convexa orientada hacia abajo y aproximadamente simétrica con relación a su valor mínimo (cuando la tensión puerta-emisor es superior a la tensión de umbral).

15 Cuando el espesor de la región de emisor 1 del dispositivo semiconductor ilustrado en la figura 3 se elige de modo que sea inferior a la distancia de difusión L_p de los agujeros (portadores inyectados) la recombinación superficial, estando la tensión de puerta-emisor V_{GE} sustancialmente igual a la tensión de umbral, tiene igualmente mucha influencia. Por tanto, el tiempo de vida de los portadores inyectados (portadores minoritarios) es corto y por consiguiente, el valor mínimo del factor h_{FE} puede ser reducido todavía más.

25 El modo de realización ilustrado en la figura 3, es un elemento del tipo NPN, pero naturalmente es posible elegir el dispositivo semiconductor del tipo PNP, como en el caso de un transistor bipolar.

30 La figura 6 representa un modo de realización

de un circuito oscilador, según el invento. En este modo de reali-
zación, un dispositivo semiconductor de cuatro terminales Q de
tipo nuevo, que tiene un primer electrodo o electrodo emisor E,
un segundo electrodo, o electrodo de base B, un tercer electro-
do o electrodo colector C y un cuarto electrodo o electrodo de
5 puerta G, está conectado sustancialmente de acuerdo con el esque-
ma de emisor conectado a masa. El electrodo de colector C está co-
nectado a través de una resistencia de carga R_C con una fuente de
suministro de energía 12 de V_{CC} y el electrodo de base B está co-
10 nectado con una fuente de polarización 11 a través de una resis-
tencia R_B para que reciba una corriente de base I_B . El electrodo
de puerta G está conectado con una fuente de tensión de polariza-
ción negativa 13 a través de un elemento de impedancia Z_2 . La
fuente de tensión de polarización negativa 13 suministra al elec-
15 trodo de puerta G, una tensión de polarización negativa V_A infe-
rior a una tensión V_m , por medio de la cual la tensión puerta-
emisor V_{GE} recibe un valor tal, que el factor de amplificación
de corriente h_{FE} del dispositivo Q, tome el valor mínimo en el
punto bajo en la curva característica ilustrada en la figura 5.
20 El electrodo de puerta G está también conectado con el electrodo
de colector C a través de un elemento de impedancia Z_1 para for-
mar un circuito de realimentación. Un terminal de salida 14 sale
del electrodo de colector C del dispositivo semiconductor de cua-
tro terminales Q.

25

En este circuito,

$$g_m = \frac{\Delta I_c}{\Delta V_G}$$

siendo ΔV_G la variación del potencial de puerta V_G ; y ΔI_c la va-
riación de la corriente de colector I_c .

30

De acuerdo con la curva característica de h_{FE}

que se ilustra en la figura 5, la relación entre la corriente de colector I_C y el potencial de puerta V_G se ilustra bajo la forma de la curva 15 en la figura 7. Por tanto, g_m pasa a ser positivo en la gama en la cual V_G es inferior a V_T .

5 Si se representa por A la ganancia del dispositivo Q sin realimentación, por β la relación de realimentación, por V_I la tensión de entrada de base y por V_O la tensión de salida del colector, podemos escribir:

10
$$g_m = - \frac{1}{R_C \cdot \beta}$$

$$A = - g_m \cdot R_C$$

$$\beta = \frac{Z_2}{Z_1 + Z_2}$$

15
$$\Delta V_O = \frac{A}{1 - A\beta} \cdot V_I$$
$$= \frac{-g_m \cdot R_C}{1 + g_m \cdot R_C \cdot \beta} \cdot V_I$$

20 Por consiguiente, cuando g_m es positivo, se establece una realimentación negativa y cuando g_m es negativo se establece una realimentación positiva. La curva 16 de la figura 7 indica la relación entre la tensión de salida de colector V_O y el potencial de puerta V_G . Además, si se da a g_m un valor negativo para satisfacer la relación $1 + g_m \cdot R_C \cdot \beta = 0$, la ganancia del dispositivo Q con la realimentación pasa a ser infinita y se
25 obtiene la oscilación. Dicho valor de g_m se obtiene eligiendo la tensión de polarización de puerta V_A con un valor adecuado inferior al potencial V_T .

30 Las figuras 8 y 9 representan unos ejemplos de la figura 6, de manera más detallada. En el ejemplo de la figu

ra 8, un condensador 17 y una resistencia 18 se utilizan como elementos de impedancia Z_1 y Z_2 de la figura 6, respectivamente, con el fin de determinar la frecuencia de oscilación. En el ejemplo de la figura 9, se emplean un condensador 19 y una inductancia 20 como elementos de impedancia Z_1 y Z_2 de la figura 6, respectivamente, con el fin de determinar la frecuencia de oscilación.

En la descripción que antecede, se ve claramente que se proporciona un circuito oscilador muy sencillo que utiliza un solo elemento activo.

Los peritos en la materia se darán cuenta que pueden realizar numerosas modificaciones y variaciones sin salirse del espíritu y del alcance de los nuevos conceptos del invento.

En resumen, la presente patente de invención que se solicita deberá recaer en las siguientes:

REIVINDICACIONES

1.) Oscilador caracterizado por una disposición que incluye un dispositivo semiconductor (Q) que tiene una primera región semiconductor de un tipo de conductividad que forma una región de emisor; una segunda región semiconductor del tipo de conductividad opuesto que forma una región de base adyacente a dicha primera región con una primera unión semiconductor entre ellas; una tercera región semiconductor del mismo tipo de conductividad que dicha primera región que forma una región de colector adyacente a dicha segunda región con una segunda unión semiconductor entre ellas; una capa aislante en la superficie externa de dicha región de emisor, un electrodo de puerta en dicha capa aislante;

Teniendo dicho dispositivo semiconductor (Q) una característica de amplificación con emisor conectado a masa que presenta un punto bajo con segmentos que suben bruscamente y que se extienden sustancialmente de manera simétrica a par-

1 tir de este punto en ambos lados del mismo en respuesta a
los cambios de tensión entre dicha región de emisor y dicha
puerta;

5 una fuente de potencial de polarización (11) para di
cha región de base;

una fuente de potencial de colector (12) conectada
a través de una carga (R_c) con dicha región de colector;

un primer elemento de impedancia ($Z_1, 17, 19$) conec-
tado entre dicha región de colector y dicha puerta;

10 Una fuente (13) de potencial de polarización negati-
va; un segundo elemento de impedancia ($Z_2, 18, 20$) conecta-
do entre dicha puerta y dicha fuente de polarización negati-
va;

15 y un terminal de salida (14) conectado con dicha re-
gión de colector;

siendo dicha tensión de polarización de puerta in-
ferior al valor que haría que la característica de ampli-
ficación tenga un valor mínimo;

20 } proporcionando el trayecto conductor desde dicha re-
gión de colector hasta dicha puerta a través de dicha prime-
ra impedancia una realimentación positiva que establece una
oscilación de corriente en dicho terminal de salida.

25 2.) Oscilador según la reivindicación 1, caracteriza-
do porque dicho primer elemento de impedancia es un condensa-
dor (17) y dicho segundo elemento de impedancia es una resis-
tencia (18).

30 3.) Oscilador según la reivindicación 1, caracteri-
zado porque dicho primer elemento de impedancia es un con-
densador (19) y dicho segundo elemento de impedancia es una
inductancia (20).

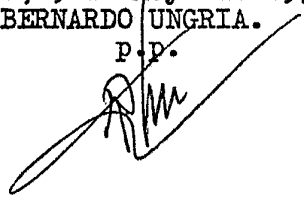
1 4.) Se reivindica por último como objeto sobre el
que ha de recaer la Patente de Invención que se solici-
ta por: OSCILADOR.

5 Todo conforme queda descrito y reivindicado en la
presente Memoria descriptiva que consta de diecinueve
páginas mecanografiadas y dibujos adjuntos.

Madrid, 9 de Mayo de 1975

BERNARDO UNGRIA.

P.P.

A handwritten signature in dark ink, appearing to be 'B. Ungria', written over the typed name and initials.

10

Fig. 1

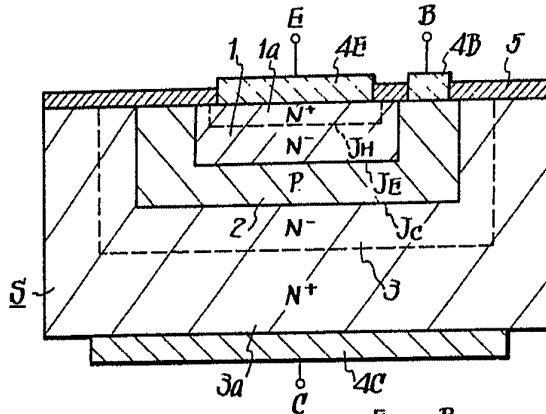


Fig. 2

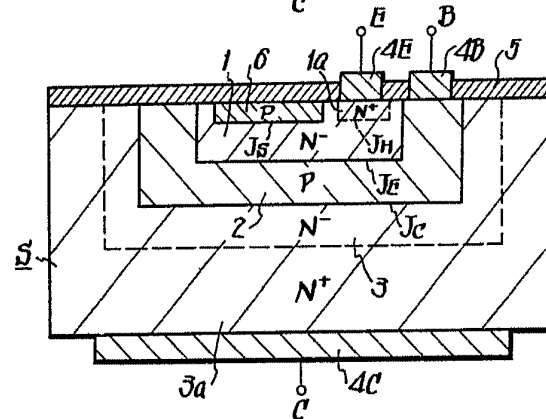
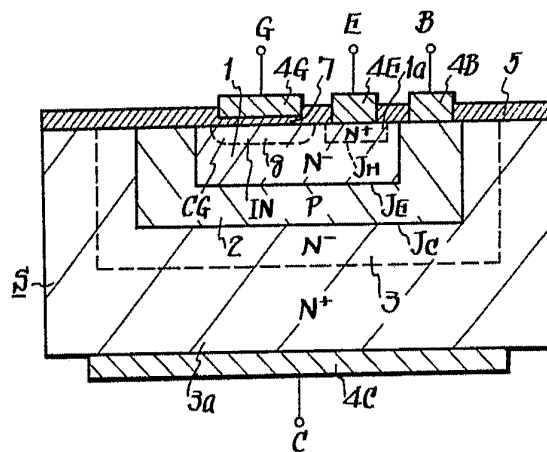


Fig. 3



ESCALA VARIABLE
 Madrid, 9 de Mayo de 1975
 BERNARDO UNGRIA

P. P.

Fig. 4

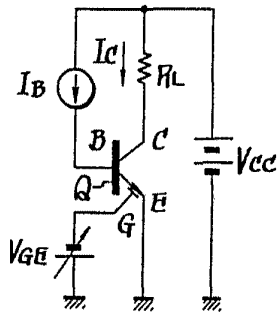
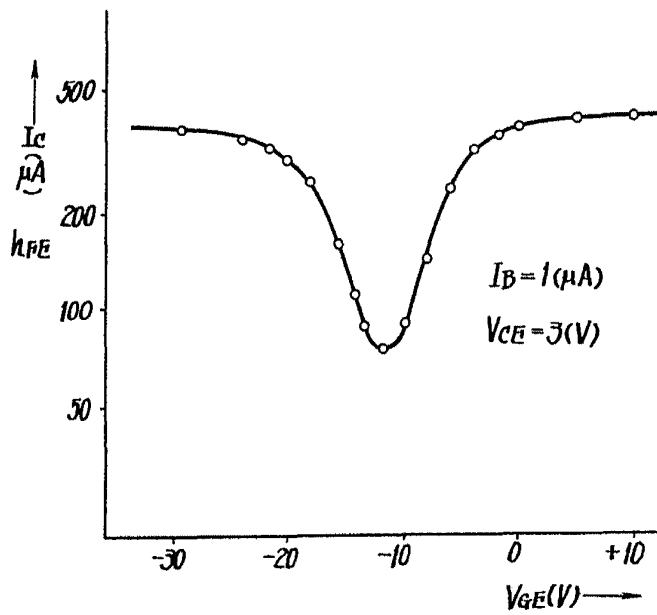
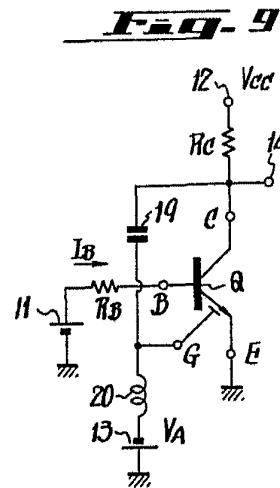
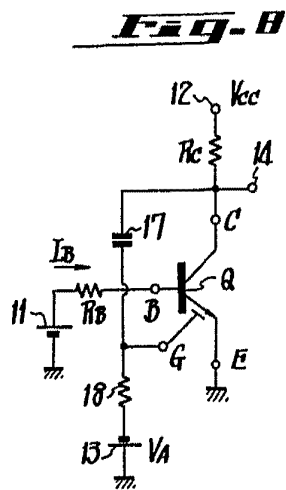
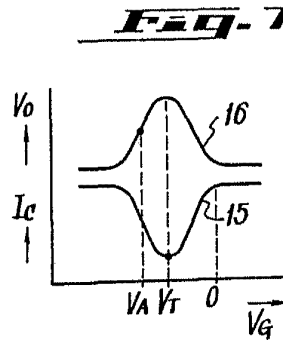
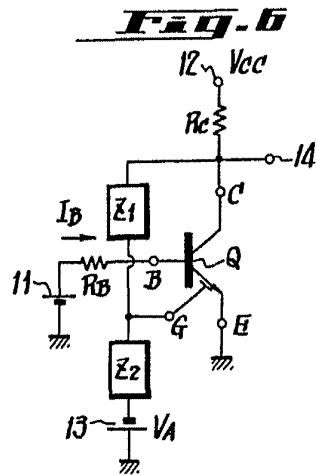


Fig. 5



ESCALA VARIABLE
 Madrid, 9 de Mayo de 1975
 BERNARDO UNGRIA

P.P.



ESCALA VARIABLE
 Madrid, 9 de Mayo de 1975
 BERNARDO UNGRIA
 P.P.