

Refª.- 75-SP13

437555

Int. Cl. H 01 L

437555

MEMORIA DESCRIPTIVA

correspondiente a la solicitud de una -

- PATENTE DE INVENCION -

Solicitante: SONY CORPORATION

Domicilio : 7-35, Kitashinagawa 6-chome, Shinagawa-ku,  
TOKYO, Japón.

Enunciado : "CIRCUITO DE DETECCION"

Prioridad : De la solicitud de patente japonesa  
Nº 52116/1974 del 10 de Mayo 1.974

-----

ANTECEDENTES DEL INVENTO

Ambito del Invento

El invento se refiere a un dispositivo de de-  
tección para detectar los cambios que se producen en una caracte-  
rística normal de un objeto o de una condición.

5

BREVE RESUMEN DEL INVENTO

Se proporciona un circuito de detección para  
detectar un cambio en una característica normal deseada de un ob-  
jeto o de una condición que se examinan y que incluye un disposi-  
tivo semiconductor dotado de una primera región semiconductor  
de un tipo de conductividad, de una segunda región semiconducto-  
ra del tipo de conductividad opuesto adyacente a dicha primera  
región con una primera unión semiconductor entre ellas, una ter-  
cera región semiconductor del mismo tipo de conductividad que  
dicha primera región adyacente a dicha segunda región con una se-  
gunda unión semiconductor entre ellas, unos primero, segundo y  
tercer terminales conectados con dichas primera, segunda y terce-  
ra regiones, respectivamente, un cuarto terminal conectado con  
dicho dispositivo semiconductor y que tiene, por lo menos, una  
parte del mismo situada en una posición adyacente a dicha prime-  
ra región donde está separado de dicho primer terminal, y una ca-  
pa aislante que separa dicho cuarto terminal de dicha primera re-  
gión. Un elemento de detección está introducido bien en el cir-  
cuito de polarización del cuarto terminal, o bien en el circuito  
de polarización del segundo terminal. La salida del dispositi-  
vo semiconductor está dispuesta de modo que pueda ser examinada  
para determinar un cambio en el potencial del tercer terminal  
del dispositivo semiconductor.

10

15

20

25

BREVE DESCRIPCION DE LOS DIBUJOS

Las figuras 1 y 2, respectivamente, son unas

30

vistas en sección transversal de un dispositivo semiconductor de tres terminales utilizado para explicar el dispositivo semiconductor de cuatro terminales, según el invento;

5 la figura 3 es una vista en sección transversal de un modo de realización preferido del dispositivo semiconductor de cuatro terminales de tipo nuevo, según el invento;

10 la figura 4 es un diagrama de circuito de un circuito utilizado para medir las características de un dispositivo de cuatro terminales de tipo nuevo, representado en la figura 3;

15 la figura 5 es un gráfico que representa las características del dispositivo semiconductor de cuatro terminales de la figura 3, en el cual la corriente de colector en microamperios se representa en función de la tensión entre la puerta y el emisor del dispositivo semiconductor;

20 la figura 6 es un diagrama de circuito de un dispositivo de detección que utiliza el dispositivo semiconductor de cuatro terminales de tipo nuevo y en el cual el elemento de detección está dispuesto en el circuito de polarización del cuarto terminal; y

la figura 7 es un diagrama de circuito de otro modo de realización del invento, en el cual el elemento de detección está situado en el circuito de polarización de la base del dispositivo semiconductor.

25 DESCRIPCION DE LOS MODOS DE REALIZACION  
PREFERIDOS

30 El dispositivo semiconductor nuevo según el invento, tiene un factor de amplificación de corriente elevado y buenas características de saturación en comparación con un transistor bipolar de la técnica anterior, tal como un transistor

MOS FET. El dispositivo semiconductor según el invento, es un dispositivo de cuatro terminales. Para que sea posible observar la naturaleza y las características del dispositivo de cuatro terminales, se hará en primer lugar, una descripción de dos dispositivos semiconductores de tipo nuevo, que se describen en las solicitudes de patente, número de serie 427.648 y 427.647 y que están concedidas a los mismos concesionarios que el presente invento. Haciendo referencia a los dispositivos semiconductores ilustrados en las figuras 1 y 2, el factor de amplificación de corriente con emisor conectado a masa  $h_{FE}$  de un transistor, que es uno de los parámetros que permiten valorar las características del transistor bipolar, puede expresarse por medio de la siguiente ecuación (1) si se llama  $\alpha$  el factor de amplificación de corriente con base conectada a masa, del transistor.

5

10

15

$$h_{FE} = \frac{\alpha}{1 - \alpha} \quad (1)$$

El factor  $\alpha$  se expresa por la siguiente ecuación:

$$\alpha = \alpha^* \beta \gamma \quad (2)$$

en la cual  $\alpha^*$  representa el factor de amplificación de colector,  $\beta$  el rendimiento de transferencia de base y  $\gamma$  el rendimiento de inyección de emisor, respectivamente.

20

Ahora si se tiene en cuenta el rendimiento de inyección de emisor  $\gamma$  de un transistor tipo NPN,  $\gamma$  viene dado por la siguiente expresión (3).

25

$$\gamma = \frac{J_n}{J_n + J_p} \frac{1}{1 + \frac{J_p}{J_n}} \quad (3)$$

en la cual  $J_n$  representa la densidad de corriente de los electrones inyectados a partir del emisor en la base del transistor y  $J_p$  la densidad de la corriente de los agujeros inyectados a par-

30

tir de la base del emisor del transistor, respectivamente.

Ya que  $J_n$  y  $J_p$  se expresan por las siguientes ecuaciones (4) y (5), respectivamente,

$$J_n = \frac{q D_n n_p}{L_n} \left\{ \exp \left( \frac{qV}{kT} \right) - 1 \right\} \quad (4)$$

$$J_p = \frac{q D_p p_n}{L_p} \left\{ \exp \left( \frac{qV}{kT} \right) - 1 \right\} \quad (5)$$

la relación  $\delta$   $J_n$  y  $J_p$  se expresa por la siguiente ecuación:

$$\delta = \frac{J_p}{J_n} = \frac{L_n}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{p_n}{n_p} \quad (6)$$

en la cual  $L_n$  representa la distancia de difusión de los portadores minoritarios en la base del transistor;  $L_p$  la distancia de difusión de los portadores minoritarios en el emisor del transistor;  $D_n$  la constante de difusión de los portadores minoritarios en la base;  $D_p$  la constante de difusión de los portadores minoritarios en el emisor;  $n_p$  la concentración de los portadores minoritarios en la base en estado de equilibrio;  $p_n$  la concentración de los portadores minoritarios en el emisor en estado de equilibrio;  $V$  una tensión aplicada a la unión de emisor de transistor;  $k$  la constante de Boltzmann;  $T$  la temperatura y  $q$  el valor absoluto de la carga electrónica.

Si se supone que la concentración de impurezas en el emisor del transistor tiene el valor  $N_D$  y que en la base del transistor tiene el valor  $N_A$ , el término  $\frac{p_n}{n_p}$  puede sustituirse por el término  $\frac{N_A}{N_D}$ . Además, ya que  $L_n$  está limitado por el ancho de base  $W$  y  $L_n = W$ , la relación  $\delta$  se expresa por la siguiente ecuación:

$$\delta = \frac{W}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{N_A}{N_D} \quad (7)$$

Las constantes de difusión  $D_n$  y  $D_p$  son funciones de transferencia de la portadora y de la temperatura y en este caso se supone que son sustancialmente constantes.

5 Como puede verse en las ecuaciones respectivas que anteceden, con el objeto de aumentar el factor de amplificación de corriente  $h_{FE}$  de un transistor, es suficiente dar a la relación  $\delta$  un valor pequeño.

10 Por tanto, en un transistor normal, la concentración de impurezas  $N_D$  de su emisor se elige con un valor suficientemente elevado para que la relación  $\delta$  sea pequeña.

15 Sin embargo, si la concentración de impurezas del emisor se elige con un valor suficientemente alto, por ejemplo superior a  $10^{19}$  átomos/cm<sup>3</sup>, se producen defectos de retículo y una dislocación en el cristal del cuerpo semiconductor del transistor, lo que deteriora el cristal. Además, debido al hecho de que la concentración de impurezas del emisor propiamente dicho es elevada, el tiempo de vida  $\tau_p$  de los portadores minoritarios inyectados en el emisor a partir de la base, es corto.

20 Ya que la distancia de difusión  $L_p$  se expresa por la siguiente ecuación (8)

$$L_p = \sqrt{D_p \tau_p}$$

25 la distancia de difusión  $L_p$  de los portadores minoritarios o agujeros es corta. Por tanto, como puede verse a partir de la ecuación (7)  $\delta$  no puede tener un valor suficientemente pequeño y por tanto el rendimiento de inyección  $\gamma$  no puede rebasar un valor determinado. Como resultado de ello, el factor de amplificación de corriente  $h_{FE}$  no puede tener un valor muy elevado en un transistor corriente.

30 El dispositivo semiconductor de tres terminales de tipo nuevo, no presenta los defectos mencionados más arriba

ba, inherentes al transistor de la técnica anterior. Como dispositivo semiconductor utilizado en este invento, puede utilizarse un dispositivo tipo NPN o un dispositivo tipo PNP como en el caso de la técnica anterior; sin embargo, se describirá ahora un dispositivo semiconductor, tipo NPN, haciendo referencia a las figuras 1 y 2 a título de ejemplo.

Como puede verse en la figura 1, el dispositivo semiconductor de tres terminales tipo NPN consiste en una primera región semiconductor 1 de conductividad tipo  $N^-$  formada en un substrato semiconductor  $S$  de conductividad tipo  $N^+$ , una segunda región semiconductor 2 de conductividad tipo P formada en el substrato semiconductor  $S$  en un punto adyacente a la primera región 1, y una tercera región semiconductor 3 de conductividad tipo  $N^-$  formada en el substrato  $S$  en un punto adyacente a la segunda región 2 para formar una primera unión  $J_E$  del tipo PN, entre las primera y segunda regiones 1 y 2, y una segunda unión  $J_C$  tipo PN entre las segunda y tercera regiones 2 y 3, respectivamente.

Con el dispositivo semiconductor ilustrado en la figura 1, en la posición situada frente a la primera unión  $J_E$  y separada de ella por una distancia inferior a la distancia de difusión  $L_p$  de los portadores minoritarios o agujeros inyectados a partir de la segunda región 2 en la primera región 1, se forma en la primera región 1 una barrera de potencial dotada de una energía más elevada que la de los portadores minoritarios o agujeros, o por lo menos, una energía igual a la energía térmica. En el ejemplo de la figura 1, la concentración de impurezas en la primera región 1 se elige suficientemente baja por ejemplo, del orden de  $10^{15}$  átomos/cm<sup>3</sup>, y se forma en la primera región 1 una región 1a de conductividad tipo  $N^+$  con una concentración de impurezas de aproximadamente  $10^{19}$  átomos/cm<sup>3</sup>, para formar una unión  $J_H$  tipo LH, y por tan

to, para formar la barrera.

La concentración de impurezas en la segunda región 2, se elige del orden de  $10^{15} - 10^{17}$  átomos/cm<sup>3</sup> y la de la tercera región se elige suficientemente baja, por ejemplo del orden de  $10^{15}$  átomos/cm<sup>3</sup>,

En el substrato semiconductor S adyacente a la tercera región 3, pero separado de la segunda unión  $J_C$ , está formada una región 3a de conductividad tipo N<sup>+</sup> y con una concentración de impurezas de aproximadamente  $10^{19}$  átomos/cm<sup>3</sup>.

Un primer electrodo 4E está formado en la región 1a de elevada concentración de impurezas de la región 1, en contacto óhmico con ella; un segundo electrodo 4B está formado en la segunda región 2 en contacto óhmico con ella; y un tercer electrodo 4C está formado en la región de alta concentración de impurezas 3a adyacente a la tercera región 3 en contacto óhmico con ella, respectivamente. A partir de estos electrodos 4E, 4B y 4C salen unos primero, segundo y tercer terminales E, B y C, respectivamente. En la figura 1, la referencia numérica 5 indica una tapa aislante hecha, por ejemplo, de SiO<sub>2</sub> formada en la superficie del substrato S.

El dispositivo semiconductor ilustrado en la figura 1, puede ser empleado como transistor. En tal caso, la primera región 1 sirve como región de emisor; la segunda región 2 como región de base; y la tercera región 3 como región de colector, respectivamente. Se aplica una polarización en sentido directo a la unión de emisor  $J_E$  y se aplica una polarización inversa a la unión de colector  $J_C$ .

Por tanto, los agujeros inyectados a partir de la base o de la segunda región 2 del emisor o primera región 1 tienen un largo periodo de vida en razón del hecho de que la región

de emisor 1 tiene una baja concentración de impurezas y buenas propiedades cristalinas y, por tanto, la distancia de difusión  $L_p$  de los agujeros de la región de emisor 1, es larga. Como resultado de ello, como puede verse en las ecuaciones (6) y (3), el rendimiento de inyección de emisor  $\gamma$  puede ser elevado. Sin embargo, cuando la distancia de difusión  $L_p$  es larga, si los agujeros inyectados en la región de emisor 1 pueden llegar a la superficie del substrato  $S$  y pueden recombinarse con electrones en la superficie, en la práctica, la distancia de difusión  $L_p$  no puede tener un valor sustancialmente largo. Con el dispositivo semiconductor de la figura 1, ya que la barrera de potencial está formada en la región de emisor 1, estando dicha barrera de potencial situada frente a la unión de emisor  $J_E$ , en una posición situada en una distancia inferior a la distancia de difusión  $L_p$  de los portadores minoritarios, el grado de recombinación superficial disminuye y la distancia de difusión  $L_p$  puede tener un valor suficientemente largo.

Debido a la formación de la barrera de potencial descrita más arriba en el ejemplo ilustrado en la figura 1, la densidad de corriente o componente  $J_p$  de los agujeros inyectados a partir de la región de base 2 en la región de base 1 disminuye. Es decir, que en la unión  $J_H$  tipo LH en la región de emisor 1 se produce una falsa diferencia de nivel de Fermi o campo eléctrico incorporado que sirve para suprimir la difusión de los agujeros o portadores minoritarios. Por tanto, si el nivel de Fermi es suficientemente elevado, la corriente de difusión producida por el gradiente de concentración de los agujeros y la corriente de desplazamiento producida por el campo eléctrico incorporado, se anulan mutuamente en la unión tipo LH, reduciendo la corriente de agujeros  $J_p$  inyectada a partir de la base 2 a través de la región de emisor 1 de reducida concentración de impurezas. En razón de este efecto,

la relación entre la corriente electrónica que llega a la región de colector 3 y la componente de corriente que atraviesa la unión de emisor  $J_E$  aumenta y, por tanto, el rendimiento de inyección de emisor  $\gamma$  aumenta como puede verse en la ecuación (3), haciendo que el factor de amplificación de corriente  $h_{FE}$  tome un valor elevado.

La diferencia de nivel mencionada más arriba (altura de la barrera de potencial) debe ser superior a la energía de los agujeros o por lo menos, igual a la energía térmica. La energía térmica puede ser representada aproximadamente por  $kT$ , pero la diferencia del nivel mencionada más arriba, debe convenientemente ser superior a 0,1 eV. Con la región de transición del potencial, la distancia de difusión  $L_p$  de los agujeros no debe terminar en la región de transición, es decir, que es conveniente que la distancia de difusión  $L_p$  de los agujeros sea superior al ancho de la región de transición.

En el caso de que la unión  $J_H$ , tipo IH esté formada según se representa en la figura 1, es posible obtener una barrera de potencial de 0,2 eV, eligiendo adecuadamente el grado de impurezas y el gradiente de la región 1a de elevada concentración de impurezas.

La figura 2 representa otro ejemplo de un dispositivo semiconductor de tres terminales en el cual se utilizan los mismos números y letras de referencia que en la figura 1 para indicar elementos idénticos y por tanto se omitirá su descripción.

En el ejemplo de la figura 2, con el objeto de formar una unión  $J_S$  tipo PN frente a la primera unión de emisor  $J_E$ , se forma en la primera región 1 una primera región suplementaria 6 de conductividad tipo P. En el ejemplo de la figura 2, la distancia entre las uniones  $J_S$  y  $J_E$  se elige de modo que sea in-



adecuado para ser utilizado en el invento, en el cual se forma un electrodo de control (puerta) en la superficie de un elemento (región de control del semiconductor) de la primera región semiconductor 1, (región de emisor) del dispositivo semiconductor del tipo de tres terminales, ilustrado en la figura 1, a través de una capa aislante.

En el modo de realización de la figura 3, un electrodo de control 4G, por ejemplo una capa metálica constituida por aluminio y que tiene una superficie predeterminada, se forma en una parte de la primera región semiconductor 1 (región de emisor) del dispositivo ilustrado en la figura 1, a través de una capa aislante 7 (capa aislante de puerta) que tiene un espesor predeterminado de, por ejemplo, 100 Å (angstrom), y esta capa está hecha, por ejemplo, de  $\text{SiO}_2$ , lo mismo que la capa aislante 5, y corresponde a la capa aislante de puerta de un MOS FET. Un terminal de puerta G sale del electrodo de control 4G y constituye un cuarto terminal. Una parte 8 de la primera región 1 frente al electrodo de control 4G constituye la región de control semiconductor.

Si se aplica una tensión de polarización de puerta entre la puerta y el emisor del dispositivo semiconductor de cuatro terminales o entre el terminal de puerta G y el terminal de emisor E, el factor de amplificación de corriente o factor de amplificación de corriente con emisor conectado a masa  $h_{FE}$  del mismo, cambia en respuesta a la tensión de polarización de puerta, siguiendo una curva convexa orientada hacia abajo y sustancialmente simétrica con relación a su valor mínimo. En otros términos, si se aplica una tensión de polarización negativa con relación al terminal de emisor E en el dispositivo de la figura 3, dentro de la gama positiva a partir de la tensión de umbral de la tensión de polarización, se forma en una parte de la primera región 1 (región

de emisor) una capa de almacenamiento CG que tiene una función si-  
milar a la unión  $J_H$  tipo LM que constituye la barrera de potencial  
en la figura 1, cuando la tensión se acerca a un valor positivo.  
Por tanto, la densidad de corriente  $J_p$  de los agujeros de la co-  
rriente de difusión que circula desde la segunda región (región  
de base) 2 hasta la primera región (región de emisor) 1 disminuye  
5 y, por tanto, el factor  $h_{FE}$  aumenta.

Mientras tanto, dentro de la región negati-  
va a partir de la tensión de umbral de la tensión de polarización,  
10 se forma una capa inversa IN en una parte de la región de emisor  
1 o de emisor de control 8 cuando la tensión se acerca a la direc-  
ción negativa, y como cuando la región adicional 6 de la figura 2  
tiene un potencial eléctricamente flotante, los agujeros son rein-  
yectados desde la capa inversa IN en la región de emisor 1. Por  
15 tanto, la densidad de la corriente  $J_p$  de los agujeros de la co-  
rriente de difusión que circula desde la región de base 2 hasta  
la región de emisor 1 disminuye y, por tanto, el factor  $h_{FE}$  aumen-  
ta.

La figura 5 es un gráfico que representa la  
20 característica de un nuevo dispositivo semiconductor de cuatro ter-  
minales que se ilustra en la figura 3, obtenida por medio del cir-  
cuito de medición ilustrado en la figura 4.

En la figura 4, la letra de referencia Q in-  
dica el nuevo dispositivo semiconductor de cuatro terminales ilus-  
25 trado en la figura 3 bajo la forma de un símbolo, en el cual se  
añade una corta línea al símbolo del transistor bipolar de la téc-  
nica anterior, en paralelo con su emisor para servir como puerta  
del dispositivo semiconductor de cuatro terminales del tipo nuevo  
Q. En la figura 4, el dispositivo semiconductor de cuatro termina-  
30 les del tipo nuevo Q, se ilustra bajo la forma de un dispositivo

con emisor conectado a masa. En la figura, la letra de referencia  $R_L$  indica la resistencia de carga de colector del dispositivo Q,  $V_{CC}$  indica su fuente de tensión de colector;  $I_C$  su corriente de colector,  $I_B$  su corriente de base (constante) y  $V_{GE}$  su tensión de puerta-emisor, respectivamente.

5 Cuando su tensión de colector-emisor  $V_{CE}$  es de 3V (voltios) y cuando la corriente de base  $I_B$  es de 1 $\mu$ A (microamperios), las características de la tensión puerta-emisor (tensión de polarización de puerta)  $V_{GE}$  (V) - corriente de colector  $I_C$  ( $\mu$ A) y el factor de amplificación de corriente con emisor conectado a masa  $h_{FE}$  se ilustran en el gráfico de la figura 5.

10 De acuerdo con la curva característica de la figura 5, puede entenderse que el factor de amplificación de corriente  $h_{FE}$  varía en respuesta a la variación de la tensión de polarización de puerta a lo largo de una curva que es convexa en la dirección orientada hacia abajo y que es aproximadamente simétrica con respecto a su valor mínimo (teniendo la tensión puerta-emisor una tensión superior al valor de umbral).

15 Cuando el espesor de la región de emisor  $t$  del dispositivo semiconductor ilustrado en la figura 3 se elige de modo que sea inferior a la distancia de difusión  $L_p$  de los agujeros (portadores inyectados), la recombinación superficial en la cual la tensión puerta-emisor  $V_{GE}$  es sustancialmente igual a la tensión de umbral, se ve influenciada en gran medida. Por tanto, 20 el periodo de vida de los portadores inyectados (portadores minoritarios) es corto y por tanto, el valor mínimo del factor  $h_{FE}$  puede ser reducido.

El modo de realización que se ilustra en la figura 3, es un elemento tipo NPN, pero naturalmente es posible 30 que el dispositivo semiconductor sea del tipo PNP, como en el caso

del transistor bipolar.

Haciendo ahora referencia a la figura 6, el circuito de detección incluye un dispositivo semiconductor 10 del tipo ilustrado en la figura 3, Este dispositivo tiene su colector C conectado a una fuente de potencial  $V_{CC}$  a través de una resistencia 13. Su emisor E está conectado a través de una resistencia 14, a masa. La base B del dispositivo 10 está conectada a través de una resistencia variable 8 con la fuente de potencial  $V_{CC}$  y está también conectada a masa a través de la resistencia 9. Las resistencias 8 y 9 proporcionan, por tanto, una red divisora de tensión en la cual el nivel de polarización de la base B del dispositivo 10 puede ser cambiado por medio de la resistencia regulable 8. El elemento de detección 11 es un elemento cuya resistencia cambia en función del fenómeno que se examina. Este elemento puede, por tanto, ser una resistencia cuyo valor varía en función de la luz, en función del campo magnético o en función de la temperatura. Este elemento de detección 11 está conectado por un lado a la fuente de potencial  $V_{CC}$  y por otro lado a la resistencia 12, la cual a su vez está conectada a masa. El punto central entre el elemento 11 y la resistencia 12, está conectado con el electrodo de puerta G del dispositivo semiconductor 10. La salida 15 está conectada al colector C del dispositivo 10.

El nivel de polarización del dispositivo 10 se ajusta de modo que en las condiciones normales del objeto sometido a examen, la relación  $I_C/I_B$  sea mínima. Este valor representa el punto bajo de la curva ilustrada en el gráfico de la figura 5. Por tanto, cuando la condición sometida a detección cambia a partir de su valor normal, la ganancia de amplificación con emisor conectado a masa, cambia rápidamente, bien hacia la derecha o bien hacia la izquierda del punto bajo del gráfico, pero a conti-

nuación casi se nivela. Este circuito de detección es muy sensible a un cambio de la característica detectada. Este tipo de dispositivo semiconductor, es por tanto muy diferente del elemento MOS FET o parecido, en el cual el cambio se haría de manera muy progresiva y por tanto no daría una indicación crítica de un pequeño cambio.

La figura 7 es similar a la figura 6, con la excepción de que el elemento de detección de temperatura 16 está intercalado en el circuito de polarización de la base B del dispositivo 10. La resistencia ajustable 17 está intercalada en el circuito de polarización de puerta del dispositivo 10. Por lo demás, el circuito es similar al de la figura 6.

Los peritos en la materia se darán cuenta de que pueden realizarse numerosas modificaciones y variaciones sin alejarse del espíritu y del alcance de los nuevos conceptos del invento.

En resumen, la patente de invención que se solicita deberá recaer en las siguientes:

#### REIVINDICACIONES

1. - Circuito de detección para detectar un cambio en una característica normal de un objeto, caracterizado por una disposición que incluye un dispositivo semiconductor (10) que tiene una primera región semiconductor de un tipo de conductividad que forma una región de emisor, una segunda región semiconductor del tipo de conductividad opuesto que forma una región de base adyacente a dicha primera región con una primera unión semiconductor entre ellas, una tercera región semiconductor del mismo tipo de conductividad que dicha primera región, que forma una región de colector adyacente a dicha segunda región con una segunda unión semiconductor entre ellas, una capa aislante en la

superficie externa de dicha región de emisor, un electrodo de puer  
ta en dicha capa aislante que forma una puerta, teniendo dicho dis  
positivo semiconductor una característica de amplificación con emi  
sor conectado a masa, que presenta un punto bajo con segmentos que  
5 aumentan bruscamente, extendiéndose sustancialmente de manera simé  
trica a partir de éste en ambos lados del mismo en respuesta a los  
cambios de tensión entre dicha región de emisor y dicha puerta, un  
dispositivo de circuito de polarización conectado con cada una de  
dicha primera región, dicha región de base y la puerta, siendo la  
10 polarización de dicha primera región, de dicha segunda región y  
de la puerta, fija para que tenga un punto predeterminado de la  
característica de amplificación de corriente ajustado para una con  
dicción detectada predeterminada, y un elemento de detección (16)  
conectado con, por lo menos, la región de base o la puerta.

15 2. - Circuito de detección según la reivindi  
cación 1, caracterizado porque dichas primera y tercera regio-  
nes del dispositivo semiconductor, tienen cada una, por lo menos,  
una primera porción con concentraciones de impurezas sustancialmen  
te del mismo orden de magnitud y porque dicha primera región está  
20 provista de una segunda porción que tiene una concentración de im  
purezas superior a la de dicha primera porción de la primera región,  
en una posición separada de dicha primera unión por una distancia  
inferior a la distancia de difusión de los portadores minoritarios.

25 3. - Circuito de detección según la reivindi  
cación 1, caracterizado porque dicho elemento de detección (16) de  
tecta un cambio de temperatura.

30 4. - Circuito de detección según la reivindi  
cación 1, caracterizado porque el elemento de detección (16) de  
tecta un cambio en la característica de campo magnético del obje-  
to.

5. - Circuito de detección según la reivindicación 1, caracterizado porque el elemento de detección (16) detecta un cambio de luz.

5 6. - Circuito de detección según la reivindicación 1, caracterizado porque dicho elemento de detección (16) está dispuesto en el circuito de polarización de puerta.

10 7. - Circuito de detección según la reivindicación 1, caracterizado porque el elemento de detección (16) está situado en el circuito de polarización de dicha región de base del semiconductor.

8.- Se reivindica por último como objeto sobre el que ha de recaer la Patente de Invención que se solicita: "CIRCUITO DE DETECCION".

15 Todo conforme queda descrito y reivindicado en la presente Memoria descriptiva que consta de dieciocho -- páginas mecanografiadas y dibujos adjuntos.

Madrid, 9 de Mayo de 1.975

BERNARDO UNGRIA

P.P.



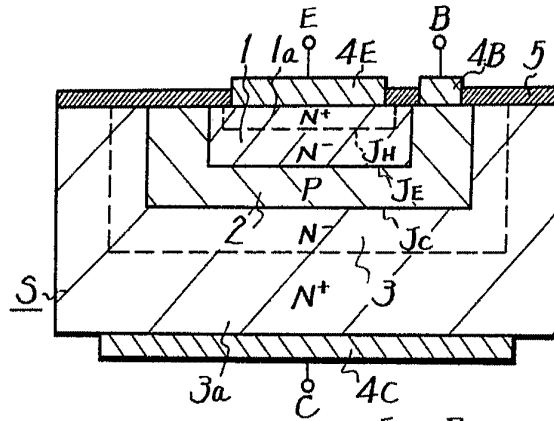
20

25

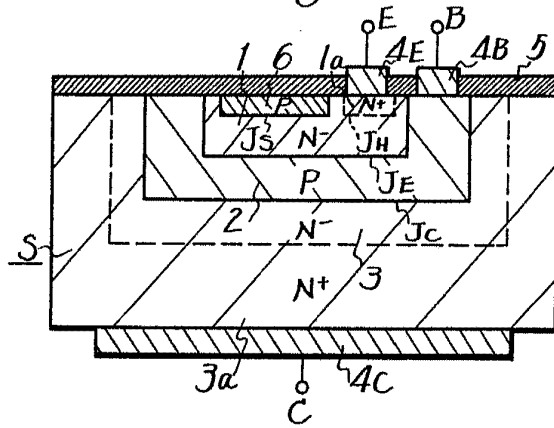
30



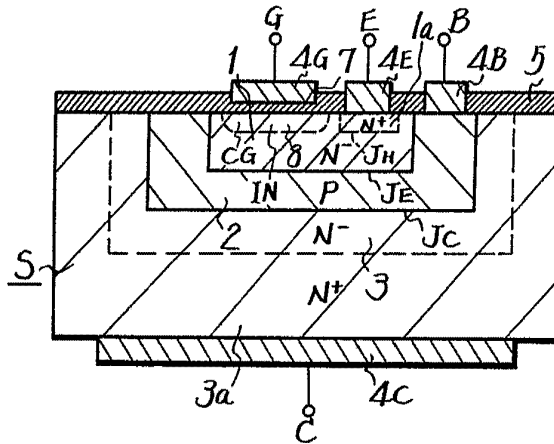
**Fig. 1**



**Fig. 2**



**Fig. 3**

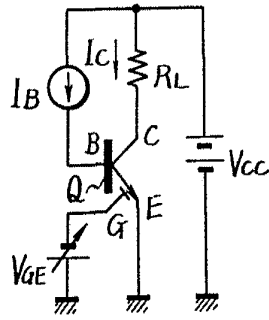


ESCALA VARIABLE  
 Madrid, 9 Mayo 1.975  
 BERNARDO UNGRIA  
 P.P.

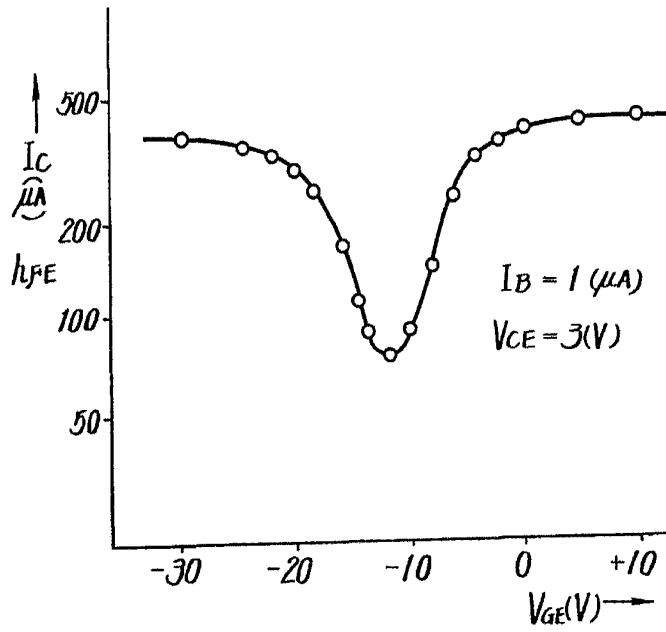
*M.*



**Fig. 4**



**Fig. 5**

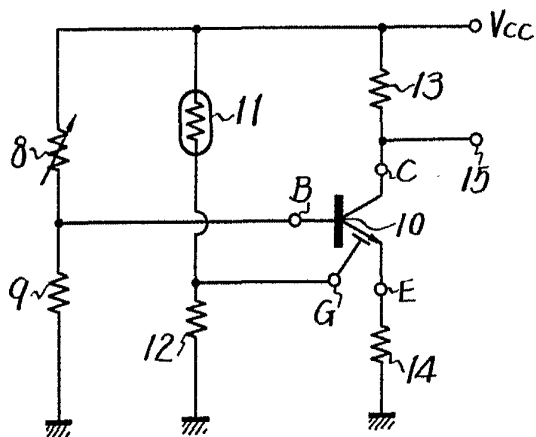


ESCALA VARIABLE  
 Madrid 9 Mayo, 1.975  
 BERNARDO UNGRIA  
 P.P.

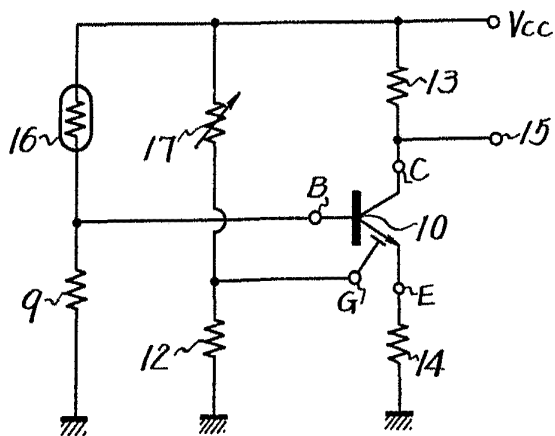
*M. U.*



**Fig. 6**



**Fig. 7**



ESCALA VARIABLE  
Madrid, 9 Mayo 1.975  
BERNARDO UNGRIA  
P.P.