

436801

P.- 60.247

PHN 7513

Spain

HK/MC

22 JUL. 1975

Int. Cl. G 05 F 1/56

MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION

a nombre de N.V. PHILIPS'GLOEYLAMPENFABRIEKEN

entidad holandesa

con domicilio en Emmasingel, 29 Eindhoven, Holanda

por: "UNA DISPOSICION DE FUENTE DE CORRIENTE ELECTRICA
DE PRECISION PARA OBTENER N CORRIENTES EXACTAMEN
TE IDENTICAS"

CONCEDIDA

21-7-75

13 JUL. 1976

-1-

1

El invento se refiere a una disposición de fuente de corriente de precisión para conseguir corrientes exactamente idénticas.

5

10

Tales disposiciones de fuente de corriente de precisión, es decir, disposiciones que son capaces de suministrar varias corrientes iguales con una precisión muy alta, se necesitan en diversas disposiciones de circuito electrónico. Para esto, puede utilizarse una corriente de suma como corriente de referencia, cuya corriente de suma se divide en un número de corrientes iguales, pero alternativamento puede utilizarse una corriente de referencia que es reproducida varias veces, por ejemplo tal como se realiza en las disposiciones conocidas de espejo de corriente múltiple.

15

20

25

Tales disposiciones de circuito pueden utilizarse ante todo en convertidores de digital a analógico, que utilizan un número de corrientes cuya relación de magnitudes está, por ejemplo, de acuerdo con el código binario. Dependiendo de la señal binaria estas corrientes son aplicadas entonces a un punto de suma y, con la ayuda de un amplificador operacional, proporcionan la correspondiente señal analógica. Dichas corrientes pueden conseguirse de un modo simple conectando en cascada un número de circuitos divisores de corriente, llamados también circuitos de espejo de corriente, como se describe por ejemplo en la Solicitud de Patente Holandesa 7.017.918.

1 En tales convertidores de digital a analógico la
precisión de la conversión depende en alto grado de la pre-
cisión con la cual se consigan las corrientes deseadas, es-
pecíficamente las relaciones de corriente deseadas. La exac-
5 titud de ello está determinada en gran parte por la precisión
de la técnica de integración con la cual están realizadas las
configuraciones de transistores de los circuitos divisores
de corriente. Especialmente cuando se utiliza una técnica de
integración normalizada, esta precisión está sujeta, por su-
10 puesto, a una limitación específica que puede suponerse, por
ejemplo, de pocas unidades en tanto por ciento.

 Sin embargo, para convertidores de digital a analó-
gico se requiere generalmente una precisión más alta. Por
tanto, un objeto del invento es crear una disposición de fuente
15 de corriente de precisión, por medio de la cual pueden ge-
nerarse con una exactitud muy grande un número de corrientes
idénticas. Para esto el invento está caracterizado porque la
disposición comprende una fuente de corriente múltiple, que
suministra n corrientes aproximadamente idénticas, y un cir-
20 cuito de acoplo con n terminales de entrada y n terminales
de salida, cuyo circuito de acoplo, por medio de una señal de
control periódica que está aplicada a este circuito de acoplo
por un generador de señal de sincronismo según una secuencia
de permutación cíclica, establece una pauta de conexiones en-
25 tre los n terminales de entrada y los n terminales de salida,

1 tal que cada uno de los terminales de salida dentro de un
intervalo de ciclo constante que está definido por la señal
de control es acoplado consecutivamente a cada uno de los
terminales de entrada durante n intervalos de tiempo idénti-
5 cos y durante cada intervalo de tiempo cada uno de los ter-
minales de salida está conectado a un terminal de entrada
independiente.

La disposición de acuerdo con el invento está con-
siguientemente basada en un número de corrientes que en pri-
10 mera aproximación son idénticas y que son suministradas por
la fuente de corriente, pero cuya igualdad está limitada,
como se ha establecido anteriormente. Sin embargo, con la
ayuda del circuito de acoplo cada una de dichas corrientes
es transferida a cada uno de los terminales de salida según
15 una secuencia de permutación cíclica. De este modo, cada uno
de los terminales de salida del circuito de acoplo conduce
consecutivamente cada una de las corrientes de la fuente de
corriente durante intervalos de tiempo idénticos. Las dife-
rencias entre estas corrientes que son suministradas por la
20 fuente de corriente aparecen en las corrientes en los termina-
les de salida del circuito de acoplo como rizado alrededor
del valor medio. Cada una de las corrientes en estos termina-
les de salida del circuito de acoplo, sin embargo, tiene el
mismo valor medio. Haciendo pasar subsiguientemente cada una
25 de dichas corrientes a través de un filtro de paso bajo, se

1 elimina dicho rizado y se obtienen de este modo corrientes
 constantes que son iguales entre sí en un alto grado.

 El circuito de acoplo puede comprender simplemente
 n subcircuitos cada uno de cuyos subcircuitos comprende n
5 elementos de conmutación cada uno de los cuales tiene un pri-
 mero y un segundo terminales principales y un terminal de
 control, estando conectados los primeros terminales princi-
 pales de los n elementos de conmutación de cada subcircuito
 individual en común a un terminal de entrada independiente
10 y estando conectados los segundos terminales principales de
 cada uno de los n elementos de conmutación de cada subcir-
 cuito individual a un terminal de salida independiente mien-
 tras que los terminales de control de los n elementos de con-
 mutación de cada uno de los subcircuitos reciben señales de
15 conmutación que se derivan de la señal de control procedente
 del generador de sincronismo, tales que los n elementos de
 conmutación de los subcircuitos constituyen una conexión con-
 ductora según una secuencia de permutación cíclica. Para esto,
 se derivan de la señal de control n señales de conmutación
20 desfasadas, cuyas señales están aplicadas a los n elementos
 de conmutación de cada subcircuito.

 Conectando en cascada un número de disposiciones de
 fuente de corriente de precisión de acuerdo con el invento
 pueden conseguirse una multitud de corrientes que tienen una
25 relación de corrientes mutua no igual a la unidad, cuya rela-

1 ción de corrientes está definida con mucha precisión. En el
caso de conexión en cascada la corriente que aparece en un
primer terminal de salida del circuito de acoplo de una pri-
mera disposición de fuente de corriente de precisión es uti-
5 lizada entonces como corriente de suma de la fuente de co-
rriente múltiple para la siguiente disposición de fuente de
corriente de precisión en la disposición en cascada.

Se describirá en invento en lo que sigue con más
detalle con referencia al dibujo, en el cual

10 La figura 1 representa una primera realización de
la disposición de fuente de corriente de precisión de acuerdo
con el invento, y

La figura 2 representa las formas de onda de señal
asociadas.

15 La figura 3 representa dos disposiciones de fuente
de corriente de precisión en cascada, y

La figura 4 representa las formas de onda de señal
asociadas.

20 La figura 5 representa una realización especial de
la disposición de fuente de precisión de acuerdo con el in-
vento, y

La figura 6 representa una aplicación de esta rea-
lización especial.

25 Finalmente, la figura 7 representa dos disposiciones
de fuente de corriente de precisión conectadas en cascada con

1 una compensación para posibles desviaciones originadas por
el circuito de acoplo.

La realización de la disposición de acuerdo con el
invento representada en la figura 1 está destinada a suminis-
5 trar tres corrientes idénticas.

La disposición incluye ante todo una fuente S de co-
rriente múltiple. Esta fuente S de corriente, de modo conoci-
do, consiste en un número de transistores 1, 2, 3 y 4 con ca-
minos base-emisor conectados en paralelo, estando conectado
10 el transistor 1 como diodo y estando conectado, a través de
una resistencia R, al terminal $+V_B$ positivo de la fuente de
tensión de alimentación. Las corrientes I_1 , I_2 e I_3 de colec-
tor de los transistores 2, 3 y 4 son iguales, en primera apro-
ximación cuando las áreas de emisor de dichos transistores
15 están seleccionadas de modo que sean iguales, pero pueden ori-
ginarse desviaciones como resultado de inexactitudes en el
proceso de integración de estos transistores.

Estas tres corrientes I_1 , I_2 e I_3 están aplicadas a
tres terminales P_1 , P_2 y P_3 de entrada de un circuito T de
20 acoplo. Este circuito T de acoplo comprende adicionalmente
tres terminales Q_1 , Q_2 y Q_3 de salida y establece según una
secuencia de permutación cíclica una conexión entre los ter-
minales P_1 a P_3 de entrada y dichos terminales Q_1 a Q_3 de sa-
lida. Para este fin, el circuito de acoplo comprende tres sub-
25 circuitos con los transistores 5, 6 y 7, los transistores 8,

1 9 y 10, y los transistores 11, 12 y 13, respectivamente.
Los emisores de los transistores de cada subcircuito están
conectados en común al mismo terminal de entrada, es decir
los emisores de los transistores 5, 6 y 7 al terminal P_1 de
5 entrada, los emisores de los transistores 8, 9 y 10 al ter-
minal P_2 de entrada y los emisores de los transistores 11,
12 y 13 al terminal P_3 de entrada. Los colectores de los
transistores de un subcircuito, sin embargo, están conecta-
dos cada uno a un terminal de salida diferente, de modo que
10 los colectores de los transistores 5, 10 y 12 están conec-
tados al terminal Q_1 de salida. Los colectores de los tran-
sistores 6, 8 y 13 al terminal Q_2 de salida y los colectores
de los transistores 7, 9 y 11 al terminal Q_3 de salida.

Los transistores en el circuito de acoplo reciben
15 señales de conmutación, de modo que son llevados selectiva-
mente al estado de conducción y establecen una pauta de co-
nexiones entre los terminales P_1, P_2, P_3 de entrada y los
terminales Q_1, Q_2, Q_3 de salida. Estas señales de conmuta-
ción son suministradas por un circuito F de conmutación,
20 que recibe una señal de control de un generador G de impul-
sos de sincronismo y que origina en tres terminales C_1, C_2
y C_3 de control tres señales de conmutación idénticas des-
fasadas. Estos terminales C_1, C_2 y C_3 de control están co-
nectados a los electrodos de control de los transistores 5,
25 8 y 11, a los electrodos de control de los transistores 6,

1 9 y 12 y a los electrodos de control de los transistores 7,
10 y 13 respectivamente.

5 Se describirá ahora el funcionamiento de la dispo-
sición con más detalle con la ayuda de las formas de onda re-
presentadas en la figura 2.

10 Se supone que la fuente S de corriente suministra
tres corrientes I_1 , I_2 e I_3 . Como ya se ha establecido,
estas corrientes son solamente idénticas en primera aproxi-
mación y presentan desviaciones mutuas como resultado de la
exactitud limitada con la cual pueden hacerse idénticos en-
tre sí los transistores 2, 3 y 4. Las corrientes I_1 , I_2 e I_3
representan en consecuencia desviaciones mutuas, cuyas des-
viaciones no están representadas en proporción correcta a
los valores absolutos de las corrientes, lo cual está indica-
do esquemáticamente por la interrupción del eje de ordena-
das.

15 En las figuras 2**b**, **c** y **d** están representadas las
tres señales V_{c1} , V_{c2} y V_{c3} de conmutación, que están apli-
cadas a los terminales C_1 , C_2 y C_3 de control. Estas tres
20 señales de conmutación están formadas por tensiones de onda
rectangular mutuamente desfasadas de duraciones mutuamente
iguales. Es evidente por la figura que en cualquier instante
una de dichas señales de conmutación es positiva, a saber
las señales V_{c1} , V_{c2} y V_{c3} en este orden. Esto significa que
25 consecutivamente, cada vez, tres transistores diferentes de

1 los transistores de conmutación en el circuito de acoplo
están en estado de conducción, de modo que las tres corrientes
5 I_1 , I_2 e I_3 de entrada están disponibles cíclicamente
en cada uno de los terminales Q_1 , Q_2 y Q_3 de salida del cir-
cuito de acoplo.

Como ejemplo, se considera la corriente I'_1 en el
terminal Q_1 de salida, representada en la figura 2e. Durante
el primer intervalo τ_1 , cuando la señal V_{c1} de conmutación
es positiva, conduce el transistor 5, de modo que durante es-
10 te intervalo de tiempo la corriente I_1 de entrada está dis-
ponible en este terminal Q_1 . Durante el intervalo τ_2 de tiempo
en el cual es positiva la señal V_{c2} de conmutación, la co-
rriente I_3 de entrada está disponible en este terminal Q_1 de
salida, porque durante este intervalo τ_2 el transistor 12
15 está en conducción. Durante el tercer intervalo τ_3 de tiempo
la corriente I_2 de entrada queda finalmente disponible en
este terminal Q_1 de salida, porque entonces el transistor 10
está en conducción. Después de este tercer intervalo τ_3 de
tiempo se ha totalizado un ciclo completo.

20 La corriente I'_1 en este terminal Q_1 de salida pre-
senta consecuentemente una variación periódica alrededor de
un valor I_0 medio, porque el valor de dicha corriente I'_1 co-
rresponde consecutivamente a los valores de las corrientes
 I_1 , I_3 e I_2 . La variación de las corrientes I'_2 e I'_3 en los
25 terminales Q_2 y Q_3 de salida puede obtenerse de un modo simi-

1 lar y está representada en las figuras 2f y 2 g. La corriente
te I_2' durante los intervalos τ_1 , τ_2 y τ_3 de tiempo se
hace igual consecutivamente a las corrientes I_2 , I_1 e I_3 y
la corriente I_3' se hace igual a las corrientes I_3 , I_2 e I_1 .
5 Se deduce directamente que las tres corrientes I_1' , I_2' e I_3'
tienen un valor medio

$$I_0 = \frac{I_1 + I_2 + I_3}{3}$$

10 y una variación idéntica pero desfasada alrededor de dicho
valor medio. Estas tres corrientes I_1' , I_2' e I_3' se componen
consiguientemente de una corriente I_0 continua sobre la -
cual está presente un cierto rizado. Cuando subsiguientemente
15 cada una de estas corrientes I_1' , I_2' e I_3' es aplicada a un
filtro L_1 , L_2 y L_3 de paso bajo, respectivamente, cuya fre-
cuencia de corte es sustancialmente más baja que la frecuen-
cia que corresponde a los intervalos τ_1 , τ_2 y τ_3 de
tiempo, el rizado se elimina de estas corrientes y queda la
20 componente I_0 continua. Dependiendo de la elección de la fre-
cuencia de conmutación y los filtros de paso bajo esto pro-
porciona tres corrientes I''_1 , I''_2 e I''_3 que son iguales en-
tre sí con una gran precisión, a saber, iguales al valor I_0
medio.

25 La figura 3 muestra cómo pueden realizarse, utilizando

1 do la disposición de fuente de corriente de precisión de a-
cuerto con el invento, circuitos que son particularmente ade-
cuados para convertidores de digital a analógico y de analó-
gico a digital, mientras que la figura 4 representa las for-
5 más de onda de señal que aparecen en la disposición de la
figura 3. El circuito de la figura 3 comprende ante todo una
fuente S_1 de corriente, que esencialmente es un circuito de
espejo de corriente normalmente conocido que consiste en los
transistores 21, 22 y 23. Este circuito espejo de corriente
10 tiene la propiedad de que una corriente $2I_s$ que está aplica-
da a los emisores comunes de los transistores 21 y 22 idén-
ticos como corriente de suma, se divide en dos corrientes I_{11}
e I_{12} que son idénticas en primera aproximación, cuyas co-
rrientes están disponibles como corrientes de colector de los
15 transistores 23 y 22. Estas dos corrientes I_{11} e I_{12} presen-
tan una desviación (que se supone ser igual a δ) mutuamente
y con relación al valor I_s deseado como resultado de la igual-
dad limitada de los transistores que se utilizan (véase la fi-
gura 4a).

20 Estas dos corrientes I_{11} e I_{12} están aplicadas a dos
terminales P_{11} y P_{12} de entrada de un primer circuito T_1 de
acoplo, que tiene dos terminales Q_{11} y Q_{12} de salida. Este
circuito de acoplo comprende cuatro transistores 24, 25, 26
y 27 que están conectados dos a dos con sus emisores a los
25 terminales P_{11} y P_{12} de entrada, dos a dos con sus colectores

1 a los terminales Q_{11} y Q_{12} de salida, y dos a dos con sus
electrodos de base a dos terminales C_{11} y C_{12} de control,
de tal modo que como resultado de dos señales de conmutación
5 de onda rectangular de fases mutuamente opuestas que
están aplicadas a estos terminales de control y que se derivan
del generador G de señal de sincronismo con la ayuda
de un circuito F_1 de conmutación, las dos corrientes I_{11} e
 I_{12} de entrada se hacen disponibles en los dos terminales
 Q_{11} y Q_{12} de salida según una secuencia de permutación cíclica.
10 La figura 4b representa la señal V_{c11} de conmutación
con un período τ_{11} que está aplicada al terminal C_{11} de
control. La señal de conmutación para el terminal C_{12} de
control, que está exactamente en oposición de fase con relación
a dicha señal de conmutación, no está representada
15 para una mayor simplicidad. La corriente I'_{11} de salida en
el terminal Q_{11} de salida es en consecuencia alternativamente
igual a I_{11} e I_{12} (figura 4c) y la corriente I'_{12} de
salida en el terminal Q_{12} de salida es alternativamente
igual a I_{12} e I_{11} (figura 4d) y como resultado ambas corrientes
20 I'_{11} e I'_{12} consisten en una componente I_s de corriente
continua con una componente de rizado superpuesta de una
frecuencia que es igual a la frecuencia $\frac{1}{2\tau_{11}}$ de conmutación.

25 La corriente I'_{11} es ahora a su vez aplicada a
una segunda fuente S_2 de corriente como corriente de suma,

1 cuya fuente es de diseño idéntico a la fuente S_1 de corriente.
te. Esta fuente S_2 de corriente divide consiguientemente la
corriente I'_{11} en dos corrientes I_{21} e I_{22} que son idénticas
en primera aproximación. Como este circuito de fuente de corriente
5 tiene también una precisión limitada, habrá nuevamente una cierta desviación entre las corrientes I_{21} e I_{22} ,
de la cual se supone que su valor relativo es igual a la desviación que se produjo en el primer circuito de fuente de corriente. La relación mutua de magnitudes de las desviaciones de la igualdad de las corrientes de salida que se producen en los dos circuitos de fuente de corriente, sin embargo, no es pertinente para el principio del invento. Debido a la elección establecida de la desviación del segundo circuito de fuente de corriente, las dos corrientes I_{21} e I_{22} consisten en dos corrientes que varían idénticamente y que han sufrido un desfase de δ , teniendo la corriente I_{21} un valor medio de $\frac{1}{2} I_s + \delta$ y teniendo la corriente I_{22} un valor medio de $\frac{1}{2} I_s - \delta$.

15
20 Estas dos corrientes I_{21} e I_{22} están aplicadas a su vez a los dos terminales P_{21} y P_{22} de entrada de un segundo circuito T_2 de acoplo que comprende adicionalmente dos terminales Q_{21} y Q_{22} de salida, dos terminales C_{21} y C_{22} de control, y que es de diseño idéntico al primer circuito T_1 de acoplo. Las dos corrientes I_{21} e I_{22} son así aplicadas en
25

1 conexión cruzada alternativamente a los terminales Q_{21} y
 Q_{22} de salida dependiendo de las señales de conmutación
que están aplicadas a los terminales C_{21} y C_{22} de control.
Las señales de conmutación aplicadas a estos dos terminales
5 C_{21} y C_{22} se derivan del generador de señal de sincronismo
con la ayuda de un segundo circuito F_2 de conmutación.

Las figuras 4f y 4g representan la variación de
las corrientes I'_{21} e I'_{22} en el caso de que las señales de
conmutación que están aplicadas a los terminales C_{21} y C_{22}
10 de control sean iguales a las señales V_{c11} y V_{c12} de conmu-
tación. Es obvio que en ese caso puede prescindirse del cir-
cuito de conmutación y los terminales C_{21} y C_{22} de control
están conectados a los terminales C_{11} y C_{12} de control, res-
pectivamente. Las figuras 4f y 4g muestran que con esta fre-
15 cuencia de conmutación para el segundo circuito T_2 de acoplo
la componente de rizado que está superpuesta sobre el valor
 $\frac{1}{2} I_s$ medio de las dos corrientes I'_{21} e I'_{22} tiene una amplitud
diferente, porque para la corriente I'_{21} las desviaciones que
se originan por las dos fuentes S_1 y S_2 de corriente se suman,
20 y para la corriente I'_{22} estas dos desviaciones son opuestas.
Como estas componentes de rizado pueden eliminarse con la
ayuda de filtros de paso bajo este hecho carece de importan-
cia. De este modo, filtrando las corrientes I'_{21} , I'_{22} e I'_{12}
con la ayuda de filtros L_{21} , L_{22} y L_{12} de paso bajo, respec-
25 tivamente, se obtienen corrientes en las salidas Q_1 , Q_{22} y

1 O_{12} que son iguales a $\frac{1}{2} I_s$, $\frac{1}{2} I_s$ e I_s , respectivamente, con gran exactitud.

5 Las figuras 4h y 4j representan la variación de las corrientes I'_{21} e I'_{22} en caso de que la frecuencia de las señales de conmutación que están aplicadas a los terminales C_{21} y C_{22} de control sea inferior en un factor de 2 a la frecuencia de las señales V_{c11} y V_{c12} de conmutación. La señal V_{c21} de conmutación representada en la figura 4h es, en consecuencia, de forma de onda rectangular, mientras que la duración de las ondas es $\tau_{21} = 2 \tau_{11}$. De este modo, las dos corrientes I_{21} e I_{22} de entrada son transferidas alternativamente a los dos terminales Q_{21} y Q_{22} de salida en función de dichas señales de conmutación, lo cual da lugar a las corrientes I'_{21} e I'_{22} de salida representadas en las figuras 4i y 4j en dichos terminales de salida. Estas dos figuras muestran claramente que estas dos corrientes de salida consisten también en una componente $\frac{1}{2} I_s$ de corriente continua, sobre la cual está superpuesta una componente de rizado que es la misma para ambas corrientes pero desfasada. Cuando las corrientes I'_{21} , I'_{22} e I'_{12} son aplicadas a filtros L_{21} , L_{22} y L_{12} de paso bajo, la componente de rizado será nuevamente eliminada por filtrado para cada una de dichas corrientes, de modo que quedan disponibles en las salidas O_{21} , O_{22} y O_{12} de dichos filtros de paso bajo las corrientes $\frac{1}{2} I_s$, $\frac{1}{2} I_s$ e I_s continuas.

10

15

20

25

1 digital a analógico.

La figura 5 representa una realización especial de la disposición de fuente de corriente de precisión de acuerdo con el invento. La disposición incluye nuevamente una fuente S_3 de corriente, que suministra dos corrientes que son iguales en primera aproximación a los terminales P_{31} y P_{32} de entrada del circuito T_3 de acoplo. Este circuito T_3 de acoplo es del mismo diseño que los circuitos T_1 y T_2 de acoplo representados en la figura 3, pero en este caso está equipado, a modo de ejemplo, de transistores 43 a 46 de efecto de campo de electrodo de control aislado. La utilización de estos transistores tiene la ventaja, con respecto a la utilización de transistores bipolares, de que los electrodos de control y por tanto los terminales C_{31} y C_{32} de control no consumen corriente, de modo que no resultan cargados los circuitos de conmutación y el generador de señal de sincronismo.

La característica distintiva de la disposición es el hecho de que la fuente S_3 de corriente está excitada por un amplificador V, cuya entrada está conectada a uno de los terminales Q_{31} de salida del circuito de acoplo. En la realización representada, el amplificador V, a modo de ejemplo, consiste en un único transistor 47 de efecto de campo que excita los electrodos de base de los dos transistores 41 y 42 en la disposición S_3 de fuente de corriente cuyos caminos base-emisor están conectados en paralelo. Este diseño asegura que la dis-

1 posición de circuito representada funciona como espejo de co-
rriente de precisión con el terminal Q_{31} como terminal de en-
trada y con el terminal Q_{32} como terminal de salida, es decir
que una corriente que es alimentada al terminal Q_{31} es repro-
5 ducida exactamente en el terminal Q_{32} . Por supuesto, esto es
sin considerar la componente de rizado presente sobre la co-
rriente de salida, que ha de eliminarse subsiguientemente por
medio de un filtro de paso bajo.

 Si se desea, también se puede conseguir más de una
10 corriente de salida. Obviamente, la disposición S_3 de fuente
de corriente debe entonces incluir más transistores con cami-
nos base-emisor conectados en paralelo y el circuito de acoplo
debe adaptarse para establecer los acoplamientos deseados. Aña-
diendo un número de combinaciones mutuas de corrientes de sa-
15 lida, esto permite conseguir obviamente diversas combinaciones
de relaciones de corriente.

 La realización representada en la figura 5 es de es-
pecial importancia cuando han de conseguirse una multitud de
corrientes que tengan consecutivamente una relación de magni-
tudes mutua igual a 2. Para esto habrán de conectarse en cas-
20 cada una multitud de circuitos divisores de corriente, en par-
ticular circuitos de acuerdo con el invento. Esto puede pre-
sentar problemas en consideración a la tensión de alimentación
disponible. Cada circuito divisor de corriente requiere una
25 cierta tensión de alimentación, de modo que la tensión total

1 de alimentación que se requiere en el caso de conexión en cascada aumenta proporcionalmente al número de circuitos divisores de corriente conectados en cascada y puede exceder la tensión de alimentación disponible.

5 El remedio para esto se da en la figura 6, que representa un circuito por medio del cual puede conseguirse un convertidor de digital a analógico de ocho bitios. Para conseguir estos ocho bitios se requieren ocho circuitos divisores de corriente, cada uno de los cuales, de acuerdo con el invento, forma una combinación de un circuito de fuente de corriente y un circuito de acoplo. De estos ocho circuitos divisores de corriente están conectados en cascada cuatro circuitos, a saber los circuitos N_1 a N_4 divisores de corriente, de los cuales N_1 recibe una corriente $2I_s$ y los cuales permiten obtener en consecuencia las corrientes I_s , $I_s/2$, $I_s/4$ e $I_s/8$.

15 Sin embargo, la segunda corriente de salida del circuito N_4 divisor de corriente, cuya magnitud es igual a $I_s/8$, está ahora aplicada como corriente de entrada a un circuito M_1 espejo de corriente de acuerdo con la figura 5. La corriente de salida de dicho circuito M_1 espejo de corriente es utilizada a su vez como corriente de entrada para un segundo circuito M_2 de espejo de corriente de acuerdo con la figura 5. Como resultado, se obtiene una corriente en la salida de dicho segundo circuito M_2 de espejo de corriente que

20

25

1 es igual exactamente a la corriente $I_{s/8}$ de salida del cir-
cuito N_4 divisor de corriente y que puede aplicarse a una
conexión en cascada siguiente de cuatro circuitos N_5 a N_8 di-
visores de corriente los cuales permiten obtener las corrien-
5 tes $I_{s/16}$, $I_{s/32}$, $I_{s/64}$ e $I_{s/128}$.

Mediante la utilización de los espejos M_1 y M_2 de co-
rriente se consigue así que la tensión total de alimentación
solamente necesite estar dimensionada para una conexión en
cascada de cuatro circuitos divisores de corriente más un es-
pejo de corriente, en vez de la conexión en cascada de ocho
10 circuitos divisores de corriente. Es obvio que el número to-
tal de circuitos divisores de corriente puede también ser sub-
dividido de un modo diferente mediante la utilización de más
espejos de corriente.

15 Adicionalmente, ha de observarse que para una mayor
simplicidad no están representados los terminales de control
para los circuitos N_1 a N_8 divisores de corriente y los dos
circuitos M_1 y M_2 de espejo de corriente.

La figura 7 representa finalmente una realización en
20 la cual está dispuesta una compensación para desviaciones de
las relaciones de corriente deseadas originadas por las corrien-
tes de base en el caso en que se utilicen transistores bipola-
res. La figura representa dos circuitos divisores de corriente
conectados en cascada con las fuente S_4 y S_5 de corriente y
25 los circuitos T_4 y T_5 de acoplo. Para mayor simplicidad, se ha

1 supuesto que la división de corriente realizada por los
 circuitos fuente de corriente es perfecta. La corriente $2I_s$
 que está aplicada al circuito S_4 fuente de corriente se divi
 5 de en dos corrientes I_s , que están aplicadas a los dos ter-
 minales de entrada del circuito T_4 de acoplo. Cada uno de
 los transistores 51 a 54 conducirá una corriente de base de,
 por ejemplo, I_B durante el tiempo en que conduce, de modo
 que las corrientes en los dos terminales Q_{41} y Q_{42} de salida
 son iguales a $I_s - I_B$.

10 Si una de estas corrientes estuviese aplicada al cir-
 cuito S_5 fuente de corriente, aparecerían corrientes iguales
 a $I_s/2 - I_B/2$ en los terminales P_{51} y P_{52} de entrada del
 circuito T_5 de acoplo. Como los transistores 55 a 58 conducen
 ahora una corriente $I_B/2$ de base en el estado de conducción,
 15 aparecerían ahora corrientes iguales a $I_s/2 - I_B$ en los termi-
 nales Q_{51} y Q_{52} de salida del circuito T_5 de acoplo. La re-
 lación entre estas dos corrientes y la corriente en el ter-
 minal Q_{42} del circuito T_4 de acoplo ya no es exactamente i-
 gual a 2 debido a las corrientes I_B de base, sino que es

$$\frac{I_s/2 - I_B}{I_s - I_B} = 2 - \frac{1}{2 \left(\frac{I_s}{I_B} - 1 \right)}$$

25 Con el fin de evitar esta desviación de la relación

1 deseada de las corrientes debido a las corrientes de base
de los transistores de conmutación, se han añadido dos tran-
sistores de compensación, a saber el transistor 59 y el tran-
sistor 60. El camino colector-emisor del transistor 59 está
5 entonces incluido entre un terminal O_{42} y el terminal Q_{42} de
salida del circuito T_4 de acoplo y su base está conectada al
terminal Q_{41} de salida. De un modo similar, el camino colec-
tor-emisor del transistor 60 está incluido entre un terminal
 O_{52} y el terminal Q_{52} de salida del circuito T_5 de acoplo y
10 su base está conectada al terminal Q_{51} de salida.

Cuando se supone que estos dos transistores tienen
el mismo factor de ganancia de corriente que los transisto-
res de conmutación, la corriente de base del transistor 59
será igual a I_B en primera aproximación. La corriente en el
15 terminal O_{42} se hace en consecuencia igual a $I_S - 2I_B$ y la
corriente para el circuito S_5 fuente de corriente se hace
igual a I_S . Esta corriente I_S se divide en dos corrientes
 $I_{S/2}$ en los terminales P_{51} y P_{52} de entrada del circuito
 T_5 de acoplo lo cual da como resultado dos corrientes $I_{S/2} -$
20 $I_{B/2}$ en los terminales Q_{51} y Q_{52} de salida de este circuito
de acoplo. Si la corriente de base del transistor 60 se su-
pone, en primera aproximación, que es igual a $I_{B/2}$ la co-
rriente en el terminal O_{51} es igual a $I_{S/2}$ y la corriente
en el terminal O_{52} es igual a $I_{S/2} - I_B$.

25 Consiguientemente, la relación de las corrientes

1 en los terminales O_{52} y O_{42} es igual a

$$\frac{I_s/2 - I_B}{I_s - 2I_B} = 2$$

5 de lo cual es evidente que se ha eliminado grandemente el efecto adverso de la corriente de base de los transistores de conmutación sobre la relación de corrientes deseada.

10 Cuando se utilizan transistores de conmutación con un factor de ganancia de corriente muy alto, es obvio que tales medidas de compensación no son necesarias. Los transistores de efecto de campo de electrodo de control aislado son particularmente adecuados para esto cuyos transistores, como es sabido, no requieren corriente de base.

15 Resultará evidente que el campo del invento no está limitado a las realizaciones de las disposiciones de fuente de corriente de precisión representadas en las figuras. Existen muchos métodos conocidos para los expertos en la técnica según los cuales pueden conseguirse varias corrientes que son idénticas en primera aproximación. Por consiguiente, la fuente de corriente requerida en la disposición de fuente de corriente de precisión de acuerdo con el invento no necesita responder de ningún modo al diseño representado en las figuras, el cual es conocido más normalmente.

20 Para los expertos en la técnica serán también conocidas diversas modificaciones del circuito de acoplo, incluso

1 pueden concebirse conmutadores mecánicos, aunque debido a
que la frecuencia de conmutación será seleccionada en gene-
ral alta, han de preferirse conmutadores electrónicos.

5 Adicionalmente, las señales de conmutación requeri-
das para el circuito de acoplo pueden producirse de modos di-
ferentes, entre otros en dependencia del número de corrientes
que se consigue con la ayuda de la disposición de fuente de
corriente de precisión. Cuando este número es igual a 2, sola-
mente se requieren como señales de conmutación dos tensiones
10 de onda rectangular simétrica que están mutuamente en oposi-
ción de fase, las cuales pueden obtenerse, por supuesto, sim-
plemente con un multivibrador astable.

Si se requieren más señales de conmutación, es decir
por ejemplo n señales, estas señales de conmutación pueden
15 obtenerse muy simplemente con la ayuda de un registro de des-
plazamiento, por ejemplo un registro de desplazamiento de
"cangilones", un dispositivo del tipo CCD (dispositivo aco-
plado con carga) o un transistor del tipo SCT (transistor de
carga de superficie), consistente en n elementos y cuya sa-
lida está acoplada otra vez a la entrada. Transfiriendo una
20 tensión normalizada desde uno de los elementos al elemento
siguiente con la ayuda de un tren de impulsos que es suminis-
trado por el generador de sincronismo, se obtienen n señales
de conmutación en la salida de los elementos respectivos, cu-
25 yas señales son adecuadas para su aplicación al circuito de

1 acoplo.

 La presente solicitud que corresponde a la presentada en Holanda, el 23 de abril de 1974, bajo el N° 74 05441, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

5

REIVINDICACIONES

10 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

15 1ª.- Una disposición de fuente de corriente eléctrica de precisión, para obtener n corrientes exactamente idénticas, caracterizada porque la disposición comprende una fuente de corriente múltiple que suministra n corrientes aproximadamente idénticas, y un circuito de acoplo con n terminales de entrada y n terminales de salida, cuyo circuito de acoplo, por medio de una señal de control periódica que es suministrada a este circuito de acoplo por un generador de señal de sincronismo, establece según una secuencia de permutación cíclica una pauta de conexiones entre los n terminales de entrada y los n terminales de salida, tal que cada uno de los terminales de salida dentro de un tiempo de ciclo cons-

20

25

1 tante que está definido por la señal de control es acoplado
consecutivamente a cada uno de los terminales de entrada du-
rante n intervalos de tiempo idénticos y durante cada inter-
valo de tiempo cada uno de los terminales de salida está aco-
5 plado a un terminal de entrada independiente.

 2ª.- Una disposición de acuerdo con la reivindica-
ción 1ª, caracterizada porque el circuito de acoplo consiste
en n subcircuitos, cada uno de cuyos subcircuitos comprende
n elementos de conmutación cada uno de los cuales tiene un
10 primer y un segundo terminal principal y un terminal de con-
trol, estando conectados los primeros terminales principales
de los n elementos de conmutación de cada subcircuito indi-
vidual en común a un terminal de entrada independiente y es-
tando conectados los segundos terminales principales de cada
15 uno de los n elementos de conmutación de cada subcircuito
individual a un segundo terminal de salida independiente,
mientras que los terminales de control de los n elementos de
conmutación de cada uno de los subcircuitos reciben señales
de conmutación que se derivan de la señal de control proce-
dente del generador de señal de sincronismo, tales que los
20 n elementos de conmutación de los subcircuitos constituyen
una conexión conductora en una secuencia de permutación cí-
clica.

 3ª.- Una disposición de acuerdo con la reivindica-
25 ción 1ª, caracterizada porque la fuente de corriente comprende

n ramas en paralelo cada una de las cuales incluye el camino de corriente principal de un transistor de cuyos transistores los electrodos de control reciben una señal de control común, que es suministrada por un amplificador cuya entrada está acoplada a un terminal de salida del circuito de acoplo a cuyo terminal de salida está aplicada una corriente de referencia.

4^a.- Una disposición de acuerdo con cualquiera de las reivindicaciones 1^a o 2^a; caracterizada porque un primer terminal de salida del circuito de acoplo de dicha disposición de fuente de corriente de precisión está acoplado a una fuente de corriente múltiple, que forma parte de otra fuente de corriente de precisión, de tal modo que la corriente de salida que aparece en dicho primer terminal de salida, sirve como corriente de suma para dicha fuente de corriente múltiple.

5^a.- Una disposición de acuerdo con la reivindicación 4^a, provista de transistores como elementos de conmutación del circuito de acoplo, caracterizada porque dicha fuente de corriente de precisión y dicha otra fuente de corriente de precisión proporcionan, cada una, dos corrientes idénticas en un primero y en un segundo terminales de salida de sus respectivos circuitos de acoplo, estando conectado el primer terminal de salida del circuito de acoplo de cada una de dichas disposiciones de fuente de corriente de precisión,

al electrodo de control de un transistor, cuyo camino de corriente principal es recorrido por la corriente entregada por el segundo terminal de salida de dicho circuito de acoplo respectivo y cuyo transistor tiene, al menos, aproximadamente la misma ganancia de corriente que los transistores que se utilizan como elementos de conmutación en el circuito de acoplo.

6*.- Una disposición de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizada por que unos filtros de paso bajo están acoplados a los terminales de salida del circuito de acoplo.

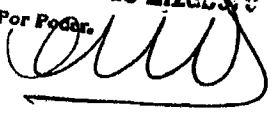
7*.- Una disposición de fuente de corriente eléctrica de precisión, para obtener n corrientes exactamente idénticas.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de veintinueve hojas escritas a máquina por una sola cara.

Madrid, -5 ENE. 1976

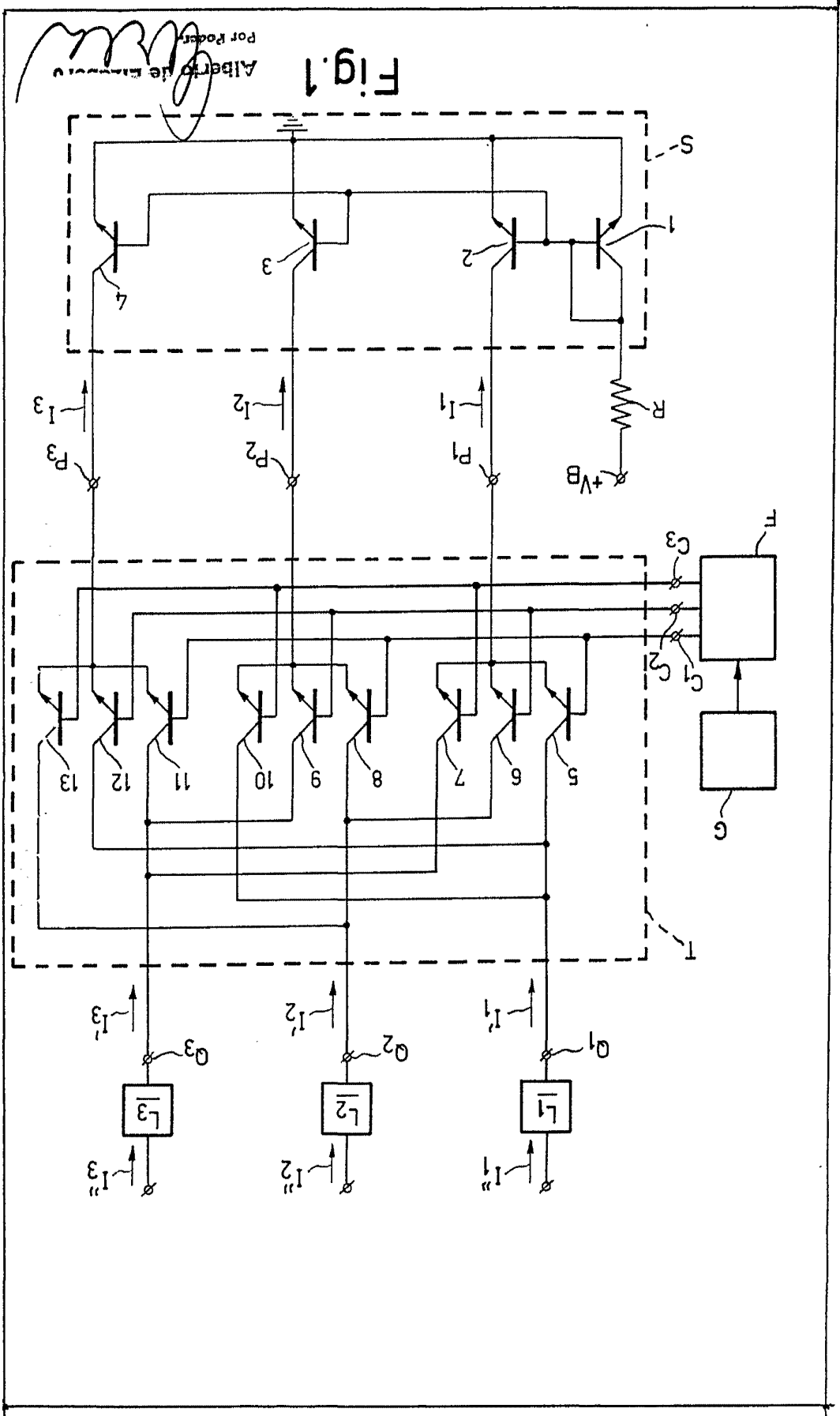
P.A.

Alberto de Elizaburu
Por Poder.


30-11-75

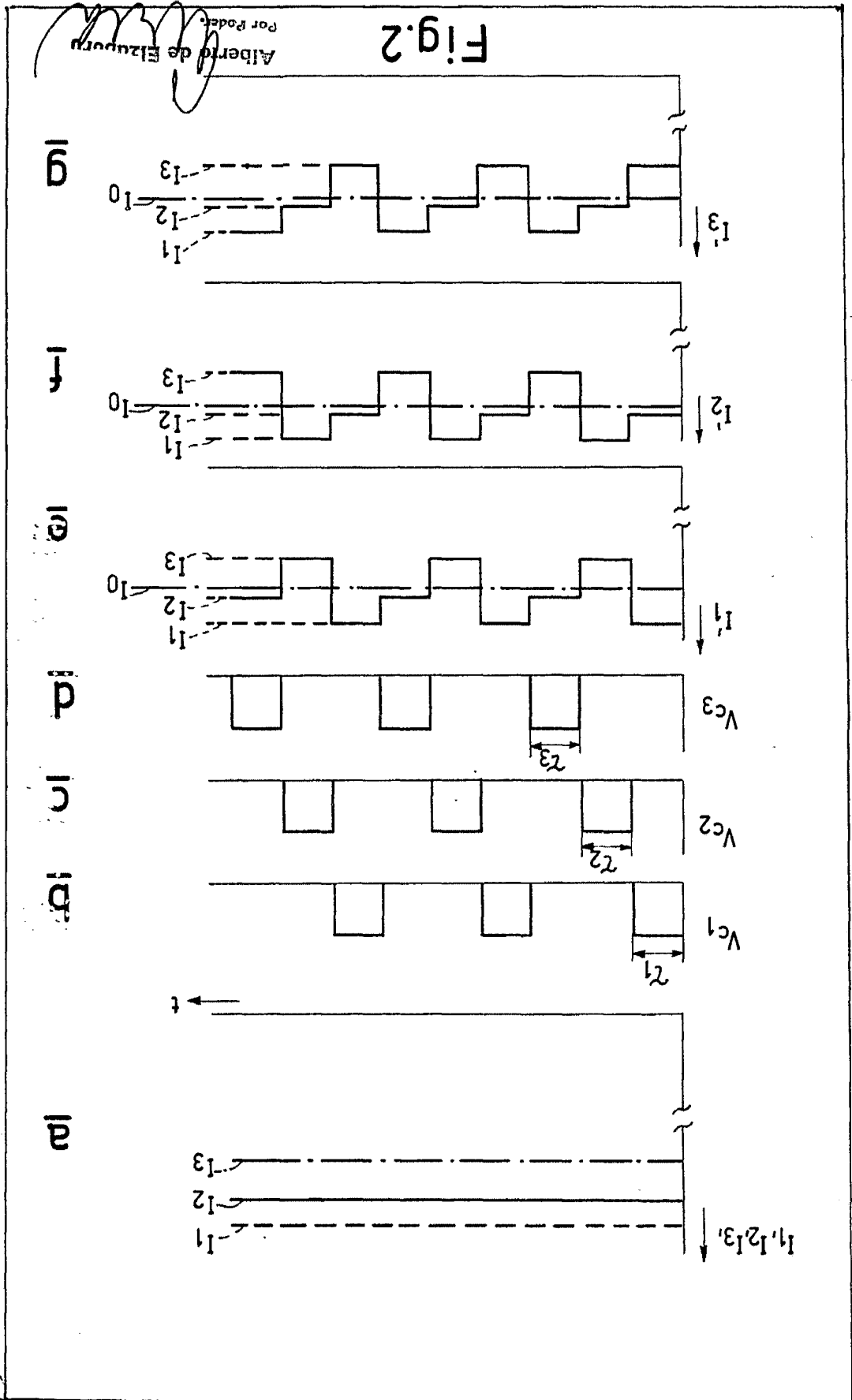
LFG.

-29-



Alberto de Rivas
Por Rodar

Fig. 1



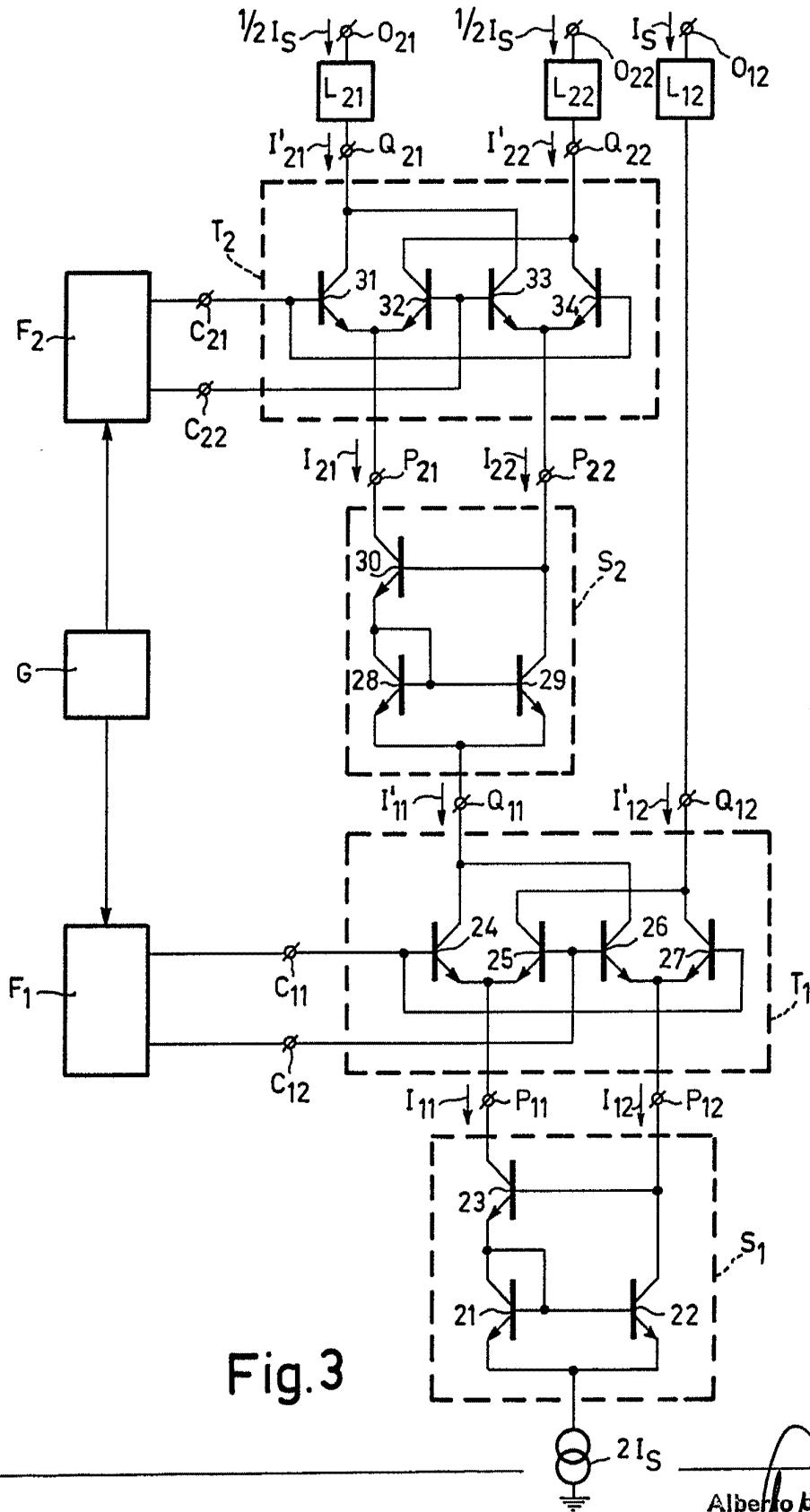


Fig. 3

Alberto de Elvuru
Por Poder

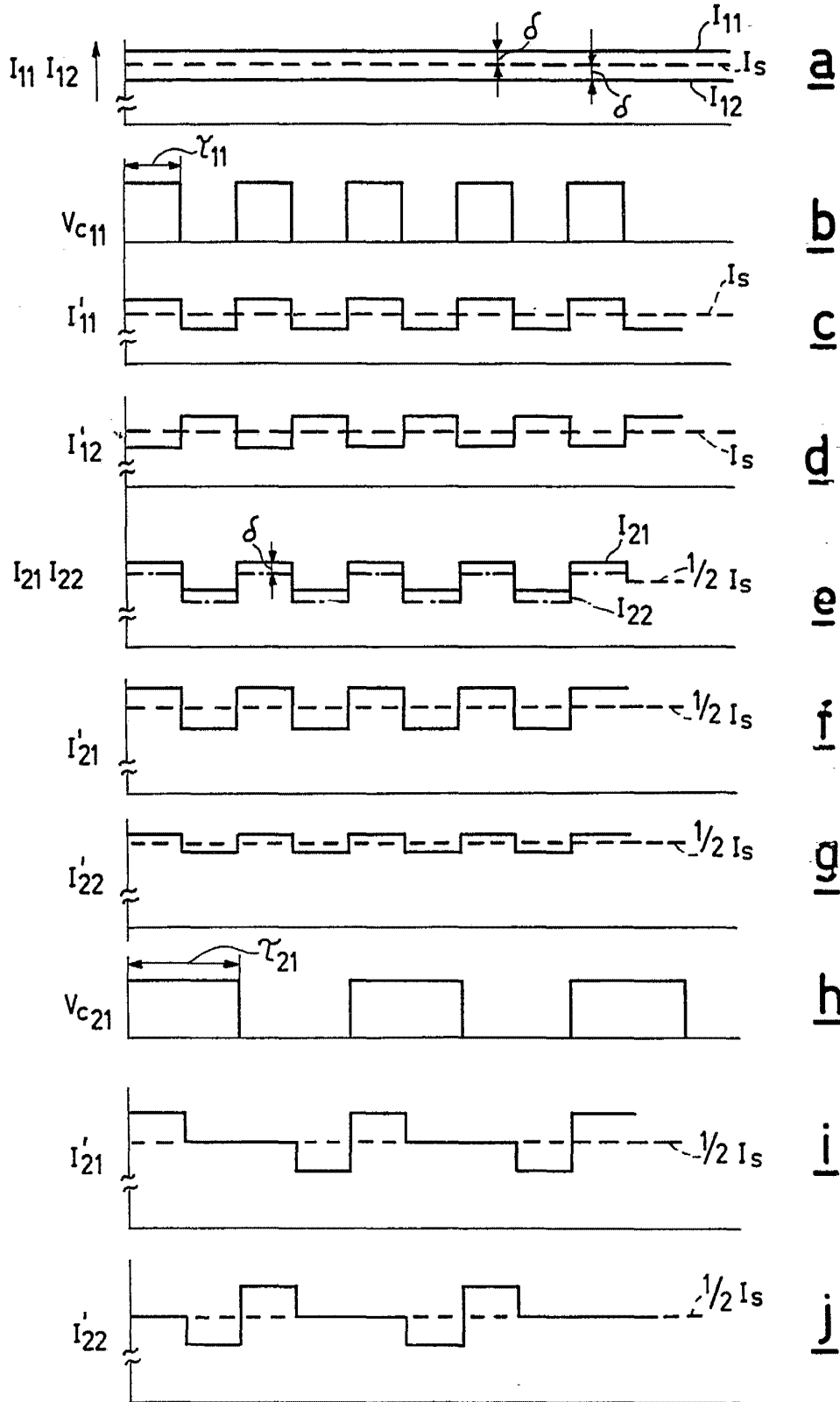


Fig.4

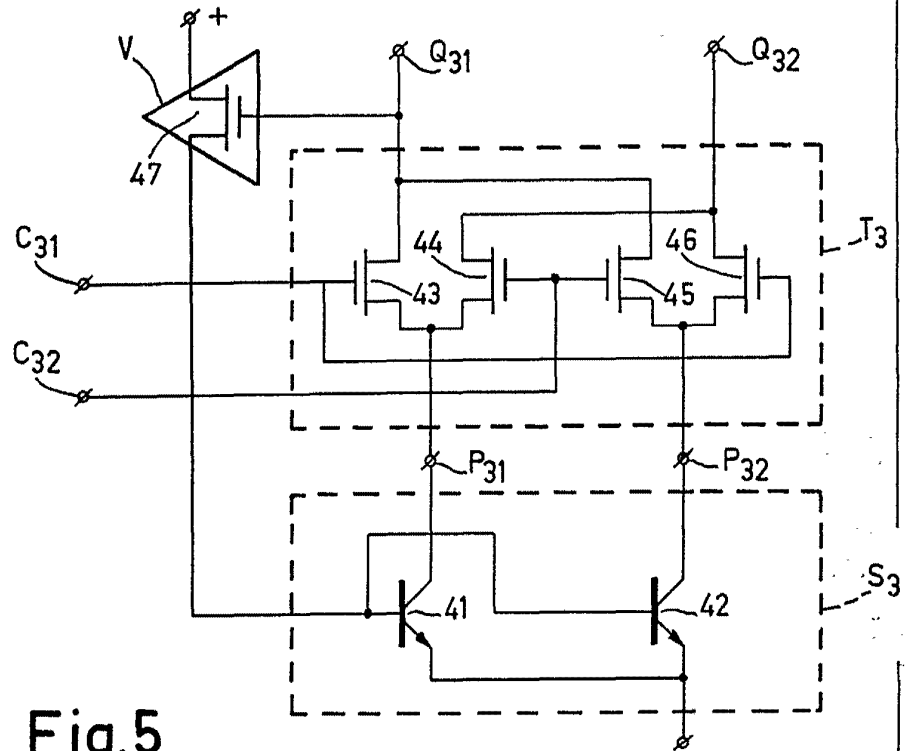


Fig.5

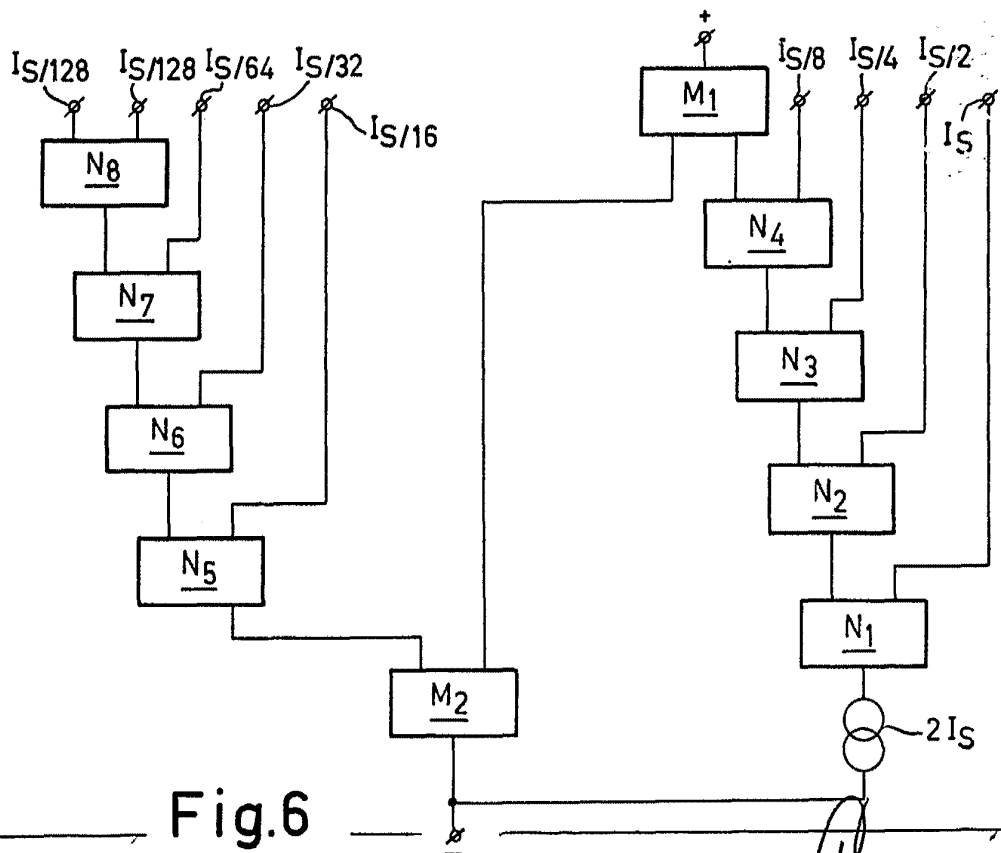


Fig.6

Alberto de Azavedo
Per Podar

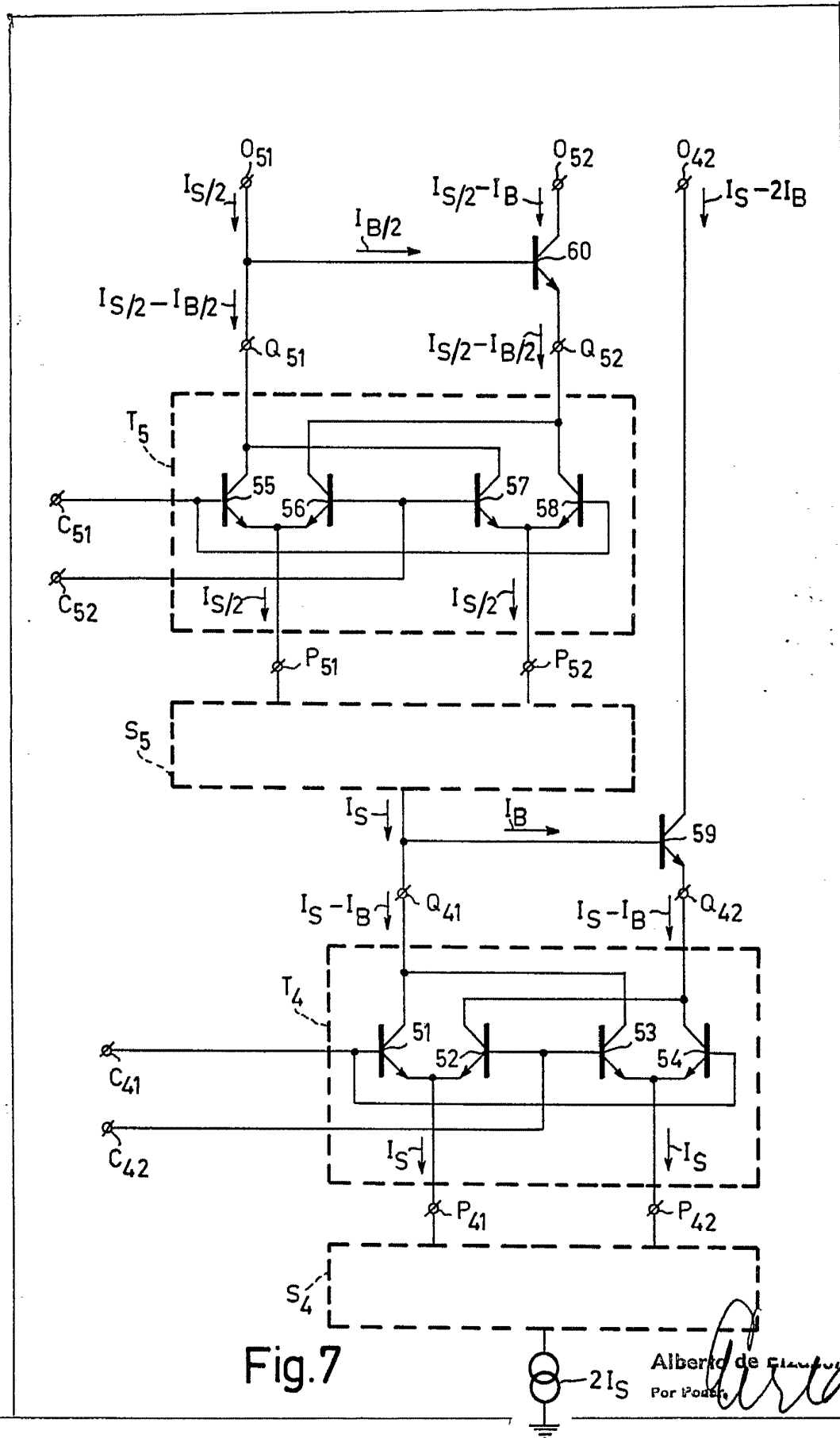


Fig.7

Alberto de *Albera*
Por Pouch