REFª: 75-SP06

Int. Cl.: G05F

436.644

M E M O R I A D E S C R I P T I V A

que se acompaña a la solicitud de una

PATENTE DE INVENCION

Solicitante: SONY CORPORATION

Residencia: 7-35, Kitashinagawa 6-chome, Shinagawa-ku, TOKYO, Japón

Enunciado: " CIRCUITO DE CONTROL "

Prioridad: De la solicitud de patente japonesa nº 42952/1974 del 16 de Abril de 1974.

ANTECEDENTES DEL INVENTO

Ambito del Invento:

El invento se refiere de manera general a circuitos de control para controlar la magnitud de una corriente alterna y, más particularmente, a circuitos de control de corriente alterna que utilizan un dispositivo semiconductor como elemento de impedancia variable para el control de una corriente alterna suministrada a una carga.

Descripción de la Técnica Anterior

Se han propuestos varios circuitos de control de corriente alterna para controlar, manualmente o automáticamente, el funcionamiento de un aparato alimentado con una corriente alterna. Dicho aparato puede ser, por ejemplo, un motor de corriente alterna. En dichos circuitos, se intercala un dispositivo o circuito de impedancia variable en el trayecto de la corriente alterna suministrada al aparato y se hace variar el valor de impedancia del dispositivo de impedancia variable para controlar la magnitud de la corriente alterna que lo atraviesa. Generalmente, es preciso que el dispositivo o circuito de impedancia variable utilizado para controlar la magnitud de la corriente alterna tenga una conductividad bidireccional, con el mismo valor de impedancia a la circulación de la corriente en cualquier dirección. Para satisfacer este requisito, se ha propuesto anteriormente utilizar un circuito constituído por un puente de diodos dotado de cuatro brazos, incluyendo cada brazo un diodo, estando un par de puntos de conexión opuestos, que están situados entre brazos adyacentes el uno al otro, conectados con el circuito de la corriente alterna que se suministra al aparato, mientras que el otro par de puntos de conexión opuestos que están situados entre brazos adyacentes el uno al otro, están conectados respectivamente, por ejemplo a un colector y a un emisor

de un transistor que está alimentado con una señal de control entre su base y su emisor para cambiar el valor de impedancia entre el colector y el emisor. Cada medio ciclo de la corriente alterna suministrada al aparato fluye a través del circuito colector-emisor del transistor en la misma dirección, debido a su paso a través del circuito de puente de diodos y por tanto la magnitud de cada medio ciclo de la corriente alterna puede ser controlada por el transistor de la misma manera aunque el transistor sea sustancialmente un dispositivo de conductividad unidireccional.

Sin embargo, dichos circuitos propuestos anteriormente que se acaban de mencionar, presentan el inconveniente que consiste en que es difícil suministrar al aparato una corriente alterna controlada progresivamente porque la corriente alterna que atraviesa el circuito de puente de diodos recibe una forma de onda discontínua en razón del funcionamiento de conmutación de los diodos que contiene. Cuando el aparato que ha de ser controlado es un motor de corriente alterna, la alimentación de este motor con una corriente alterna dotada de esta forma de onda discontínua hace que el motor de corriente alterna genere un ruido agudo indeseable. Además, presenta el inconveniente suplementario de necesitar un número relativamente importante de elementos de circuito.

RESUMEN DEL INVENTO

Un objeto del invento consiste en proporcionar un circuito de control de corriente alterna en el cual los inconvenientes mencionados más arriba, inherentes a la técnica anterior, se evitan gracias a la utilización de un nuevo dispositivo semiconductor que actúa como elemento de impedancia variable.

Otro objeto del invento consiste en proporcionar un circuito de control de corriente alterna dotado de una estructura

de circuito nueva y simplificada, obtenida mediante un dispositivo semiconductor nuevo dotado de una conductividad bidireccional y variable.

Otro objeto del invento consiste en proporcionar un dispositivo de circuito nuevo y distinto, que utiliza un dispositivo de impedancia variable en un circuito de suministro de corriente a un aparato de corriente alterna tal como un motor de corriente alterna. El dispositivo de impedancia variable tiene la forma de un transistor bidireccional que presenta la propiedad de que su impedancia es la misma en ambas direcciones de circulación de la corriente, aunque su impedancia bidireccional pueda ser cambiada. El nuevo dispositivo de impedancia variable es un transistor LEC (Low Emitter Concentration - Reducida Concentración de Emisor) que es bidireccional y presenta una elevada ganancia.

El invento proporciona un circuito para controlar la magnitud de una corriente alterna suministrada a un aparato de corriente alterna que ha de ser controlado, una fuente para suministrar la corriente alterna al aparato y un nuevo dispositivo semiconductor del tipo de tres terminales, cuyo trayecto de corriente entre los primero y tercer terminales está conectado en serie con el aparato y cuyo segundo terminal está conectado a un circuito de control tal como una fuente de corriente de polarización variable. El valor de impedancia del trayecto de la corriente entre los primero y tercer terminales del dispositivo semiconductor nuevo puede ser alterado por medio del circuito de control, con el objeto de controlar la magnitud de la corriente alterna.

El dispositivo semiconductor nuevo está constituído bajo la forma de un cuerpo semiconductor provisto de tres terminales, similar a un transistor corriente y es capaz de funcionar como dispositivo amplificador, dispositivo de conmutación o disposi

tivo de impedancia variable, como un transistor corriente. Una de las características distintivas del dispositivo semiconductor nuevo consiste en su conductividad bidireccional, con valores de impedancia en sentido directo y en sentido inverso sustancialmente iguales.

Otros objetos, características y ventajas del invento podrán verse claramente en la siguiente descripción, tomada conjuntamente con los dibujos que la acompañan.

BREVE DESCRIPCION DE LOS DIBUJOS

La figura 1 es una vista esquemática de un modo de realización de un dispositivo semiconductor bidireccional de impedancia variable;

La figura 2 es una vista esquemática de un segundo modo de realización de un dispositivo semiconductor bidireccional de impedancia variable;

La figura 3 es un diagrama de circuito de un primer modo de realización preferido de un circuito de suministro de corriente a una carga de corriente alterna, estando dicho circuito provisto del dispositivo de impedancia variable bidireccional según el invento;

La figura 4 es un diagrama de forma de onda; y

La figura 5 es un segundo modo de realización del invento en el cual dos dispositivos de impedancia variable según el invento se utilizan en el circuito de suministro de corriente a la carga de corriente alterna.

DESCRIPCION DE LOS MODOS DE REALIZACION PREFERIDOS

Antes de describir el circuito según el invento, se dará una descripción del modo de realización del dispositivo semiconductor nuevo utilizable en el circuito del invento.

El factor de amplificación de corriente con emisor co

nectado a masa h_{FE} de un transistor, que es uno de los parámetros que permiten valorar las características de un transistor bipolar, puede expresarse por medio de la siguiente ecuación (1), si se llama α el factor de amplificación de corriente del transistor con base conectada a masa:

$$h_{FE} = \frac{\alpha}{1 - \alpha} \qquad (1)$$

El factor α se expresa por medio de la siguiente ecuación:

$$\alpha = \alpha^{*} \beta \gamma \qquad (2)$$

en la cual α^{*} representa el factor de amplificación del colector, β el rendimiento de transferencia de la base, y γ el rendimiento de inyección del emisor, respectivamente.

Teniendo en cuenta el rendimiento de inyección de emisor γ de un transistor del tipo NPN, γ viene dado por la siguiente expresión (3).

$$\gamma = \frac{J_n}{J_n + J_p} = \frac{1}{1 + \frac{J_p}{J_n}} \qquad (3)$$

en la cual J_n representa la densidad de la corriente de los electrones inyectados a partir del emisor en la base del transistor, y J_p la densidad de la corriente de los agujeros inyectados a partir de la base en el transistor, respectivamente.

Ya que J_n y J_p se expresan por las siguientes ecuaciones (4) y (5) respectivamente,

$$J_n = \frac{q D_n n_p}{L_n} \left\{ \exp \left(\frac{qV}{KT} \right) - 1 \right\} \qquad (4)$$

$$J_p = \frac{q D_p p_n}{L_p} \left\{ \exp \left(\frac{qV}{KT} \right) - 1 \right\} \qquad (5)$$

la relación δ entre J_n y J_p se expresa por la siguiente ecuación:

$$\delta = \frac{J_p}{J_n} = \frac{L_n}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{P_n}{n_p} \qquad (6)$$

en la cual L_n representa la distancia de difusión de los portadores minoritarios en la base del transistor; L_p la distancia de difusión de los portadores minoritarios en el emisor del transistor; D_n la constante de difusión de los portadores minoritarios en la base; D_p la constante de difusión de los portadores minoritarios en el emisor; n_p la concentración de los portadores minoritarios en la base en estado de equilibrio; P_n la concentración de los portadores minoritarios en el emisor en estado de equilibrio; V una tensión aplicada a la unión del emisor del transistor; K la constante de Boltzmann; T la temperatura; y q el valor absoluto de la carga electrónica.

Si se supone que la concentración de impurezas en el emisor del transistor tiene el valor N_D y que la concentración de impurezas en la base del transistor es igual a N_A, el término $\frac{P_n}{n_p}$ puede ser sustituído por el término $\frac{N_A}{N_D}$. Además, ya que L_n está limitado por la anchura de base W y $L_n = W$, la relación δ se expresa por medio de la siguiente ecuación:

$$\delta = \frac{W}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{N_A}{N_D} \qquad (7)$$

Las constantes de difusión D_n y D_p son funciones de transferencia de los portadores y de la temperatura, y en este caso se suponen sustancialmente constantes.

Como se vé claramente en las ecuaciones que anteceden, para aumentar el factor de amplificación de corriente h_{FE} de un transistor, es suficiente que la relación δ sea pequeña.

Por tanto, en un transistor corriente, la concentración de impurezas N_D de su emisor se elige suficientemente elevada para que la relación δ sea pequeña.

Sin embargo, si la concentración de impurezas del emisor se elige con un valor suficientemente elevado, por ejemplo superior a 10^{19} átomos/cm^3, unos defectos de retículo y una dislocación se producen en el cristal del cuerpo semiconductor del transistor lo que dá lugar a una deterioración del cristal. Además, debido al hecho de que la concentración de impurezas del mismo emisor es elevada, el tiempo de vida τ_p de los portadores minoritarios inyectados en el emisor a partir de la base es corto.

Ya que la distancia de difusión L_p viene expresada por la siguiente ecuación (8)

$$L_p = \sqrt{D_p \tau_p} \qquad (8)$$

la distancia de difusión L_p de los portadores minoritarios o agujeros es corta. Por consiguiente, como puede verse en la ecuación (7), δ no puede tener un valor pequeño y por tanto el rendimiento de inyección γ no puede rebasar un valor determinado. Por consiguiente, el factor de amplificación de corriente h_{FE} no puede tomar un valor muy elevado en los transistores corrientes.

Como se ha indicado más arriba, el dispositivo semiconductor nuevo utilizable en este invento está exento de los defectos mencionados más arriba y que son inherentes a los transistores de la técnica anterior. El dispositivo semiconductor utilizado en este invento es del tipo NPN, pero podría utilizarse un transistor del tipo PNP. Se describirá ahora un dispositivo semiconductor tipo NPN.

Como se ve en la figura 1, el dispositivo semiconductor del tipo NPN consiste en una primera región semiconductora 1

de conductividad tipo N^- formada en un substrato semiconductor S de conductividad tipo N^+, una segunda región semiconductora 2 de conductividad tipo P formada en el substrato semiconductor S adyacente a la primera región 1, y una tercera región semiconductora 3 de conductividad tipo N^- formada en el substrato S adyacente a la segunda región 2 para formar una primera unión J_E del tipo PN entre las primera y segunda regiones 1 y 2 y una segunda unión J_c del tipo PN entre las segunda y tercera regiones 2 y 3, respectivamente.

Con el dispositivo semiconductor que se ilustra en la figura 1, en la posición situada frente a la primera unión J_E y separada de ésta por una distancia inferior a la distancia de difusión L_p de los portadores minoritarios inyectados a partir de la segunda región 2 en la primera región 1, se forma en la primera región 1 una barrera de potencial dotada de un nivel de energía superior al de los portadores minoritarios. En el ejemplo de la figura 1, la concentración de impurezas en la primera región 1 se elige con un valor bajo, por ejemplo del órden de 10^{15} átomos/cm^3, y la región 1a de conductividad tipo N^+ que se elige de tal manera que tenga una elevada concentración de impurezas de aproximadamente 10^{19} átomos/cm^3 se forme en la primera región 1, con el objeto de proporcionar una unión LH y por tanto para formar la barrera.

La concentración de impurezas en la segunda región 2 se elige del órden de 10^{15} a 10^{17} átomos/cm^3 y la concentración de impurezas en la tercera región 3 se elige suficientemente baja, por ejemplo del órden de 10^{15} átomos/cm^3.

En el substrato semiconductor S adyacente a la tercera región 3, pero separada de la segunda unión J_c, está formada una región 3a de conductividad tipo N^+ que tiene una concentración de impurezas de aproximadamente 10^{19} átomos/cm^3.

Un primer electrodo 4E está formado en la región de alta concentración de impurezas 1a, de modo que esté en contacto ohmico con ella. Un segundo electrodo 4B está formado en la segunda región 2 en contacto ohmico con ella, y un tercer electrodo 4C está formado en la región de alta concentración de impurezas 3a adyacente a la tercera región 3, en contacto ohmico con ella, respectivamente. A partir de estos electrodos 4E, 4B y 4C, salen unos primero, segundo y tercer terminales E, B y C, respectivamente. En la figura 1, el número de referencia 5 indica una capa aislante hecha por ejemplo de SiO_2, formada en la superficie del substrato S.

El dispositivo semiconductor que se ilustra en la figura 1 puede ser empleado como transistor. En tal caso, la primera región 1 sirve como región de emisor, la segunda región 2 como región de base y la tercera región 3 como región de colector. Una polarización en sentido directo se aplica a la unión de emisor J_E y una polarización inversa se aplica a la unión de colector J_C.

Por tanto, los agujeros inyectados a partir de la base o de la segunda región 2 en el emisor o primera región 1 tienen un largo período de vida debido al hecho de que la región de emisor 1 tiene una baja concentración de impurezas y buenas propiedades cristalinas y, por tanto, la distancia de difusión L_p de los agujeros de la región de emisor 1 es larga. Como resultado de ello, según puede verse en las ecuaciones (6) y (3), el rendimiento de inyección de emisor γ puede tener un valor elevado. Sin embargo, cuando la distancia de difusión L_p es larga, los agujeros inyectados en la región de emisor 1 pueden llegar a la superficie del substrato S y pueden recombinarse con electrones en la superficie. Con el dispositivo semiconductor que se ilustra en la figura 1, ya que la barrera de potencial está formada en la región de emisor 1, estando la barrera de potencial frente a la unión de emisor J_E, en

una posición situada a una distancia inferior a la distancia de difusión L_p del portador minoritario, el grado de recombinación superficial disminuye y la distancia de difusión L_p puede ser suficientemente larga.

Debido al hecho de que la barrera de potencial se forma como se ha descrito más arriba en el ejemplo ilustrado en la figura 1, la densidad de corriente o componente J_p de los agujeros inyectados a partir de la región de base 2 en la región de emisor 1 es más reducida. Esto quiere decir que en la unión J_H del tipo LH en la región de emisor 1, se obtiene una falsa diferencia de nivel de Fermi o campo eléctrico incorporado que actúa para suprimir la difusión de los agujeros o portadores minoritarios. Por tanto, si el nivel de Fermi es suficientemente elevado, la corriente de difusión producida por el gradiente de concentración de los agujeros y la corriente de los agujeros producida por el campo eléctrico incorporado se anulan en la unión tipo LH para reducir la corriente de agujeros J_p inyectada a partir de la base 2 a través de la región de emisor 1 de baja concentración de impurezas. Gracias a este efecto, la relación entre la corriente electrónica que llega a la región de colector 3 y la componente de corriente que atraviesa la unión de emisor J_E aumenta y por tanto el rendimiento de inyección de emisor γ aumenta como puede verse en la ecuación (3) haciendo que el factor de amplificación de corriente h_{FE} tome un valor elevado.

La diferencia de nivel mencionada más arriba (altura de la barrera de potencial) puede ser superior a la energía de los agujeros o igual por lo menos a la energía térmica. La energía térmica puede ser representada aproximadamente por kT, pero se desea que la diferencia de nivel en cuestión sea superior a 0,1 eV. Dentro de la región de transición de potencial, la dis -

tancia de difusión L_p de los agujeros no debe terminar en el interior de la región de transición, es decir que es preciso que la distancia de difusión L_p de los agujeros sea superior al ancho de la región de transición.

Cuando la unión J_H tipo LH está formada según se ilustra en la figura 1, puede obtenerse una barrera de potencial de 0,2 eV eligiendo adecuadamente el grado de impurezas y el gradiente de la región de alta concentración de impurezas 1a.

La figura 2 representa otro ejemplo del dispositivo semiconductor utilizable con el invento, en el cual se utilizan números y letras de referencia idénticos a los de la figura 1 para designar piezas similares.

En el ejemplo de la figura 2, con el objeto de formar una unión J_S tipo PN frente a la primera unión o unión de emisor J_E, se forma en la primera región 1 una región suplementaria 6 de conductividad tipo P. En el ejemplo de la figura 2, la distancia entre las uniones J_S y J_E se elige de modo que sea inferior a la distancia de difusión L_p de los portadores minoritarios en la primera región 1. La otra construcción del ejemplo que se ilustra en la figura 2 es sustancialmente idéntica a la del ejemplo que se ilustra en la figura 1.

En el ejemplo de la figura 2, ya que la distancia de difusión L_p de los agujeros inyectados en la primera región 1 es larga según se ha dicho más arriba, los agujeros llegan a la región adicional 6 de manera eficaz y a continuación son absorbidos por ella. Cuando la región adicional 6 tiene un potencial eléctrico flotante, este potencial se eleva cuando el número de los agujeros que llegan a la región adicional 6 aumenta. De este modo, la unión J_S de tipo PN, formada entre las regiones 1 y 6 está polarizada en el sentido directo hasta su tensión de disrup

ción, y los agujeros son reinyectados en la primera región 1 a partir de la región adicional 6. Por tanto, la concentración de los agujeros en la primera región 1, cerca de la región adicional 6 aumenta y por consiguiente la distribución de concentración de los agujeros entre las uniones J_E y J_S en la primera región 1 se hace más uniforme y su gradiente pasa a ser progresivo lo que reduce la corriente de difusión J_P procedente de la segunda región 2 hasta la primera región 1.

En el ejemplo de la figura 2, la región adicional 6 que tiene el mismo tipo de conductividad que la segunda región 2 está formada en la primera región 1 separadamente de la segunda región 2, pero es posible formar la segunda región 6 de modo que se extienda contínuamente a partir de la segunda región 2, alrededor de la extremidad de la región 1.

La descripción que antecede corresponde a la suposición de que las primera, segunda y tercera regiones 1, 2 y 3 del dispositivo semiconductor funcionen respectivamente como emisor, base y colector. Sin embargo, en los dispositivos semiconductores descritos más arriba, la concentración de impurezas de las primera y tercera regiones 1 y 3, alrededor de la segunda región 2, se elige con un valor bajo, aproximadamente del mismo órden de magnitud, y estas regiones se sitúan simétricamente con relación a la segunda región 2, de modo que si la primera, la segunda y la tercera región 1, 2 y 3 funcionan, respectivamente, como colector, base y emisor, los dispositivos semiconductores puedan funcionar como transistor en sentido inverso respecto a la dirección de funcionamiento mencionada anteriormente.

Cuando se aprovecha la simetría del dispositivo semiconductor, esta simetría puede ser acentuada formando en la tercera región 3 una barrera de potencial frente a la segunda unión J_C,

alrededor de la misma y con una energía más elevada que la de los portadores minoritarios o agujeros de la tercera región 3 según se representa en las figuras 1 y 2 por líneas de puntos al exterior de la unión J_C. Con esta finalidad, la región 3a de elevada concentración de impurezas se forma en la tercera región 3 de modo que rodee la unión J_C, y la distancia entre la unión J_C y la región 3a se elige de modo que sea inferior a la distancia de difusión de los portadores minoritarios o agujeros inyectados en la tercera región 3.

Las características de los nuevos dispositivos semiconductores descritos más arriba pueden ser resumidas de la siguiente manera, según se desprende de la descripción que antecede.

(1) El factor de amplificación de corriente h_{FE} es elevado y puede ser superior a 3.000.

(2) El factor de amplificación de corriente h_{FE} es uniforme. En un transistor de la técnica anterior la concentración de impurezas de la región de emisor se elige con un valor suficientemente elevado para aumentar el rendimiento de inyección del emisor. El factor de amplificación de corriente de un transistor de la técnica anterior depende de la diferencia de concentración de impurezas cerca de la unión entre las regiones de emisor y de base y por tanto se necesita una selección adecuada de las concentraciones de impurezas para obtener este efecto. Por el contrario, en los dispositivos semiconductores destinados a ser utilizados con el invento, formando la barrera de potencial en la región de emisor 1 frente a la región de emisor J_E, la componente de corriente de los portadores minoritarios inyectados en la región de emisor 1 es suprimida para incrementar el rendimiento de inyección del emisor y, por tanto, la influencia mutua

entre las regiones de emisor de base y emisor 1 y 2 es pequeña, ya que la región de emisor 1 se elige con una concentración de impurezas relativamente reducida y la anchura de la región de base 2 y la distribución de la concentración de impurezas que contiene pueden elegirse de la manera prevista y, por tanto, h_{FE} puede ser uniforme, según se ha dicho más arriba.

(3) Ya que el efecto de recombinación superficial se evita, el factor de amplificación de corriente h_{FE} puede tener un valor elevado incluso si la corriente es reducida.

(4) El ruido puede ser reducido. Ya que las partes principales de las primera y segunda uniones J_E y J_C se forman entre las regiones de baja concentración de impurezas de los tipos de conductividad P y N, los defectos en el cristal son pequeños. Además, si la concentración de impurezas cerca del electrodo 4B conectado a la segunda región 2, por ejemplo, se elige de valor elevado, es posible reducir la componente de la corriente emisor-base, a lo largo de la superficie del substrato S del semiconductor que funciona como transistor. Por consiguiente, es posible reducir el ruido de 1/f. Además el ruido de sobreimpulsos y el ruido de 1/f pueden ser también reducidos dando un valor elevado a h_{FE}. Por otra parte, si se dá un valor reducido a la resistencia de expansión de base $_{bb'}$, el ruido puede ser reducido aunque la impedancia de la fuente de señal sea baja.

(5) El factor de amplificación de corriente h_{FE} tiene buenas características de temperatura.

(6) Los dispositivos semiconductores pueden emplearse como transistores bidireccionalmente conductores, respectivamente, y tienen una excelente simetría.

(7) Ya que la concentración de impurezas en la proximidad de las primera y segunda uniones J_E y J_C es baja, la ten-

sión BV_{BEO} (tensión de base-emisor con colector abierto) es elevada, en las direcciones tanto directa como inversa de los transistores.

(8) Cuando se utilizan los dispositivos semiconductores como transistores de potencia, su resistencia mecánica es elevada debido a que su emisión es uniforme ya que su resistencia interna está distribuída en su región de emisor.

(9) Las características de saturación son más favorables.

(10) Cuando se forma la región 6 que realiza la inyección o la reinyección, la resistencia equivalente de la base es pequeña.

La figura 3 de los dibujos ilustra esquemáticamente un circuito de suministro de corriente a una carga de corriente alterna, que utiliza un dispositivo de impedancia variable del tipo de los que se describen más arriba. Según se ilustra, una carga de corriente alterna 14, por ejemplo un motor de corriente alterna, recibe la corriente procedente de una fuente de corriente alterna 15, a través de un dispositivo de impedancia variable 13.

El dispositivo de impedancia variable 13 es un transistor bidireccional LEC tal como un transistor del tipo ilustrado en la figura 1 ó 2. La indicación simbólica de un transistor bidireccional LEC consiste en una flecha con cabeza doble para el emisor.

La impedancia del dispositivo 13 se cambia alterando la tensión de base-emisor. Una fuente de tensión 16 se conecta a través de una resistencia 17 al colector de un transistor convencional 18. El colector del transistor 18 está conectado a la base del transistor LEC 13. La fuente de tensión 16 está igualmente conectada a través de una resistencia 19 y de una resistencia 20 al

colector de un transistor convencional 21. El emisor del transistor 21 está conectado a un potencial de referencia, el cual está constituído aquí por la masa. Una fuente de polarización de potencial variable 22 está dispuesta entre la base del transistor 21 y el emisor del transistor 21. Esta fuente de polarización de potencial variable está representada por una batería cuya tensión puede ser alterada. El punto central entre las resistencias 19 y 20 está conectado a la base del transistor 18. La línea de puntos 12 indica una fuente de corriente variable que suministra una corriente contínua de magnitud variable al dispositivo de impedancia variable 13. Cambiando la corriente base-emisor del dispositivo 13, es posible hacer variar la corriente suministrada a la carga de corriente alterna 14.

El funcionamiento del modo de realización de la figura 3 se ilustra en la figura 4. La tensión colector-emisor del dispositivo de impedancia variable 13 se indica por V_{CE}. Esta tensión representa la diferencia entre los primero y tercer electrodos E y C del dispositivo semiconductor 13, según se ilustra en la figura 1, por ejemplo. I_C es la corriente que fluye a través del trayecto entre los primero y tercer electrodos E y C del dispositivo semiconductor 13. I_B es la corriente que fluye por el segundo electrodo B del dispositivo semiconductor 13.

La curva ℓ_1 representa la relación entre I_C y V_{CE} que corresponde a la relación entre la corriente del colector y la tensión colector-emisor en un transistor corriente. Cuando $I_B = I_{B1}$ la curva ℓ_2 representa la relación entre I_C y V_{CE}. Cuando $I_B = I_{B2}$, $I_{B2} > I_{B1}$. En el caso de un transistor corriente, la curva $i_c - v_{be}$ de la relación entre la corriente de colector y la tensión colector-emisor corresponde a ℓ_1 o ℓ_2, de manera muy diferente según el sentido de la corriente de colector. Generalmente,

como para un transistor NPN, cuando la corriente de colector fluye en el sentido directo, es decir desde el colector hasta el emisor, la curva $i_c - v_{be}$ tiene casi la misma forma que ℓ_1 ó ℓ_2. Sin embargo, cuando la corriente de colector fluye en la dirección inversa, es decir desde el emisor hasta el colector, la curva $i_c - v_{be}$ se aproxima mucho más a la abscisa de v_{be} que ℓ_1 ó ℓ_2 porque, en un transistor corriente, la corriente inversa de colector es relativamente pequeña. En el dispositivo semiconductor nuevo según el invento, I_C puede fluir con la misma eficacia en ambas direcciones, a partir del primer electrodo hasta el tercer electrodo y a partir del tercer electrodo hasta el segundo electrodo. Por consiguiente, ℓ_1 y ℓ_2 son simétricos con respecto a un punto cero.

Por consiguiente, cuando se aplica una tensión de corriente alterna S, por ejemplo una tensión sinusoidal, entre los primero y tercero electrodos del dispositivo semiconductor 13, a partir de la fuente de corriente alterna 15, una corriente alterna I_L fluye a través de la carga 14 con simetría sinusoidal con respecto al punto cero, y su magnitud se determina de acuerdo con la curva ℓ_1 ó ℓ_2 y se representa en m_1 ó m_2. La magnitud de la corriente alterna I_L que fluye a través de la carga 14 puede ser cambiada de acuerdo con las curvas de la relación entre I_C y V_{CE}. Esto quiere decir que la magnitud de la corriente I_L puede ser controlada haciendo variar la corriente I_B suministrada por la fuente de corriente variable 12 al dispositivo semiconductor 13, haciendo variar la impedancia de la línea de suministro de corriente desde la fuente de corriente alterna 15 hasta la carga de corriente alterna 14.

En el modo de realización del invento que se ilustra en la figura 5, el dispositivo de impedancia variable está consti

tuído por un par de elementos de impedancia variable 24 y 25 conectados en serie con la línea de suministro de corriente entre la fuente de corriente alterna 15 y la carga de corriente alterna 14. Los elementos de impedancia variable 24 y 25 son del tipo que se representa en las figuras 1 y 2 de los dibujos y están conectados en serie. Las bases de los dos transistores LEC 24 y 25 están conectadas conjuntamente a través de un potenciómetro 23. La fuente de corriente variable 12 está incluída en la figura 5 y es la misma que la que se representa en la figura 3. El potenciómetro 23 actúa como resistencia de equilibrado para controlar el equilibrio de la corriente suministrada a partir de la fuente de corriente variable 12 a la base de cada dispositivo de impedancia variable 24 y 25.

Utilizando dos dipositivos semiconductores de impedancia variable conectados en serie, es posible suministrar una tensión alterna relativamente importante a través del dispositivo semiconductor.

Con relación a los dispositivos semiconductores ilustrados en las figuras 1 y 2, se hará referencia a las Solicitudes de Patentes Nos. de Serie 427.648 y 427.647, repectivamente, a nombre del concesionario del presente invento.

Como podrán ver los peritos en la materia, numerosas modificaciones y variaciones pueden realizarse sin salir del espíritu y del alcance de los nuevos conceptos del invento.

En resumen, la presente Patente de invención que se solicita deberá recaer en las siguientes:

REIVINDICACIONES

1.) Circuito de control para hacer variar la impedancia de la línea de suministro de corriente a partir de una fuente de corriente alterna hasta una carga de corriente alterna, que incluye un dispositivo semiconductor bidireccional de impedancia variable conectado en dicha línea de suministro de corriente, caracterizado porque dicho dispositivo semiconductor incluye una primera región semiconductora de un tipo de conductividad, una segunda región semiconductora del tipo de conductividad opuesto adyacente a dicha primera región con una primera unión semiconductora entre ellas, una tercera región semiconductora del mismo tipo que dicha primera región adyacenete a dicha segunda región con una segunda unión semiconductora entre ellas, teniendo dicha primera región asociada con ella una barrera de potencial dotada de una energía superior a la de los portadores minoritarios inyectados a partir de la segunda región en la primera región en una posición situada frente a dicha primera unión y separada de la misma por una distancia inferior a la distancia de difusión de los portadores minoritarios, y unos primero, segundo y tercer terminales conectados con dicha primera, segunda y tercera regiones, respectivamente, y porque se ha previsto un dispositivo para hacer que una corriente continua de base fluya a través de dicho segundo terminal de dicho dispositivo semiconductor, y un dispositivo para ajustar selectivamente la amplitud de la corriente cotinua de base, con el objeto de hacer variar la amplitud de la corriente alterna que fluye a través de dicho dispositivo semiconductor.

2.) Circuito de control según la reivindicación 1, caracterizado porque dichas primera y tercera regiones del dispositivo semiconductor tienen, cada una, una primera porción con un

concentración de impurezas sustancialmente del mismo orden de magnitud y porque dicha primera región está dotada en ella de una segunda porción que tiene una concentración de impurezas más elevada que dicha primera porción de la primera región en una posición separada de dicha primera unión por una distancia inferior a la distancia de difusión de los portadores minoritarios con el fin de establecer dicha barrera de potencial.

3.) Circuito de control según la reivindicación 1, caracterizado porque dichas primera y tercera regiones del dispositivo semiconductor tienen, cada una, una porción con una concentración de impurezas sustancialmente del mismo orden de magnitud, y una región semiconductora adicional del mismo tipo que dicha segunda región que está dispuesta en contacto con dicha primera región en una posición separada de dicha primera unión por una distancia inferior a la distancia de difusión de los portadores minoritarios con el objeto de establecer dicha barrera de potencial.

4.) Circuito de control según la reivindicación 1, caracterizado porque dichas primera y tercera regiones semiconductoras son del tipo de impurezas N^- con sustancialmente el mismo grado de dopado, y dicha segunda región es del tipo de impurezas P, y porque dicha corriente continua ajustable suministrada al segundo terminal de dicho dispositivo semiconductor es suministrada por una red de tensión de polarización que incluye unos primero y segundo transistores del tipo NPN y del tipo PNP, respectivamente, estando el circuito colector-emisor de dicho transistor NPN conectado a través de un par de resistencias conectadas en serie entre una fuente de potencial de corriente continua y masa, estando el circuito emisor-colector de dicho transistor PNP conectado a través de una resistencia entre di

cha fuente de potencial de corriente continua y dicho segundo terminal de dicho dispositivo semiconductor, estando una fuente de tensión de polarización ajustable conectada entre la base de dicho transistor NPN y masa, y estando la base de dicho transistor PNP conectada con el punto central de dichas resistencias conectadas en serie.

5. Se reivindica por último como objeto sobre el que ha de recaer la Patente de Invención que se solicita: CIRCUITO DE CONTROL.

Todo conforme queda descrito y reivindicado en la presente memoria descriptiva que consta de tres páginas mecanografiadas y dibujos que se acompañan.

Madrid, 16 Abril 1.975
BERNARDO UNGRIA
p.p.

Fig. 1

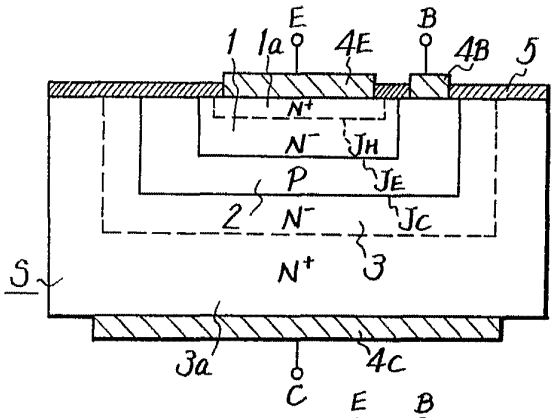


Fig. 2

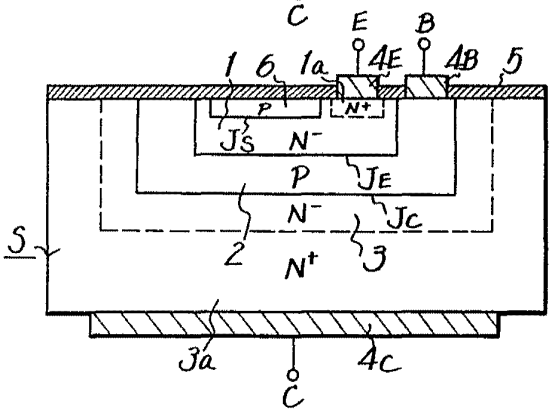
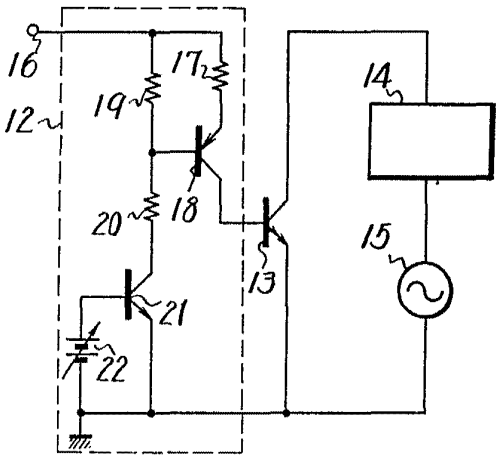


Fig. 3



ESCALA VARIABLE

MADRID, 16 DE Abril DE 19 75

BERNARDO UNGRÍA

P. P.

Fig. 4

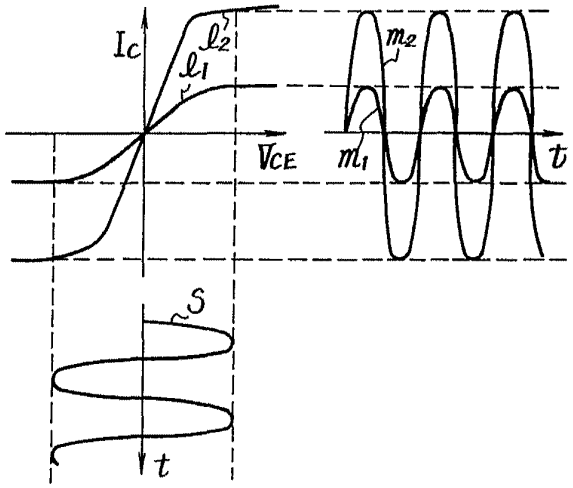
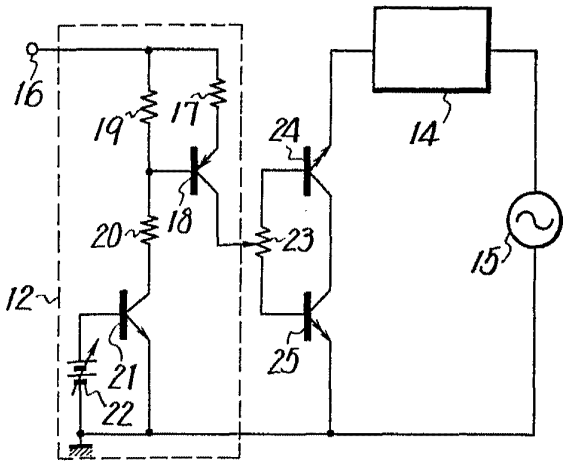


Fig. 5



ESCALA VARIABLE

MADRID, 16 DE Abril DE 19 75

BERNARDO UNGRÍA

P. P.