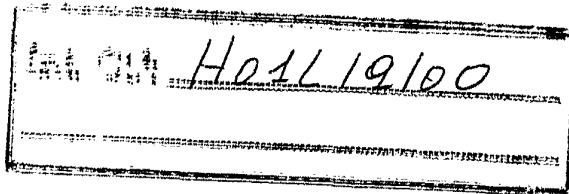


436466

REF: 75-SP05



MEMORIA DESCRIPTIVA

correspondiente a la solicitud de una

PATENTE DE INVENCION

Solicitante: SONY CORPORATION

Domicilio: 7-35, Kitashinagawa 6-chome, Shinagawa-ku,  
TOKYO (JAPON).-

Enunciado: CIRCUITO SEMICONDUCTOR

Prioridad: de la solicitud de patente japonesa  
Nº 41463/1974 del 10 Abril 1974

---

EXTRACTO DE LA DESCRIPCION

Se describe un circuito semiconductor de uso general de tipo equilibrado constituido por un par de trayectos de transmisión de señal diferenciales, que están formados cada uno por un primer transistor que recibe una señal de entrada, un segundo transistor conectado en serie con el primer transistor y que recibe una polarización constante o una señal de control y una carga con un terminal de salida conectado con el segundo transistor, y un nuevo dispositivo semiconductor del tipo de tres terminales con unos primer y tercer terminales conectados con los puntos de unión entre los primero y segundo transistores de ambos trayectos de transmisión de señal, respectivamente, y un segundo terminal alimentado con una señal de control o una polarización constante, en el cual la señal de entrada se controla de acuerdo con la señal de control suministrada al dispositivo semiconductor nuevo o al segundo transistor y que se obtiene a partir del terminal de salida. El nuevo dispositivo semiconductor tiene un cuerpo semiconductor similar al de un transistor corriente y actúa como elemento bidireccionalmente conductor con características de simetría de calidad superior.

ANTECEDENTES DEL INVENTO

Ambito del Invento.-

El invento se refiere de manera general a circuitos semiconductores de usos múltiples empleados, por ejemplo, para constituir un circuito de control de ganancia o un circuito de conmutación, y más particularmente a circuitos de estado sólido para usos múltiples del tipo equilibrado que utiliza un nuevo dispositivo semiconductor del tipo de tres terminales que presenta mejores características de si-

metría.

Descripción de la Técnica Anterior.-

Se han propuesto varios tipos de circuitos se-  
miconductores para usos múltiples empleados por ejemplo para  
5 un circuito de control de ganancia o un detector sincrónico  
tal como un demodulador de color para demodular una señal de  
crominancia de una señal compuesta de televisión en color.  
En estos circuitos se utiliza por lo menos un elemento semi-  
conductor activo tal como un transistor, y una primera señal  
10 que ha de ser controlada se aplica a un terminal de entrada  
conectado al elemento semiconductor. El elemento semiconduc-  
tor recibe una segunda señal y está controlado por la misma  
para controlar el nivel de la primera señal o conmutar la pri-  
mera señal para transmitirla de manera intermitente en sin-  
15 cronismo con la segunda señal.

Se ha propuesto también un circuito semiconduc-  
tor de uso general de tipo diferente que está dotado de un  
par de terminales de entrada y de por lo menos un terminal de  
salida conectado con una porción de circuito que incluye ele-  
20 mentos semiconductores activos para obtener en el terminal de  
salida el resultado de la multiplicación entre una primera  
y segunda señales que se aplican respectivamente a cada uno  
de los terminales de entrada de acuerdo con el funcionamiento  
de los elementos semiconductores.

Dichos circuitos de conmutación de uso general  
25 descritos más arriba están usualmente constituidos bajo la  
forma de circuitos de tipo equilibrado es decir de un par de  
trayectos de transmisión de señal que incluyen un elemento  
semiconductor, por ejemplo un transistor dotado de un termi-  
30 nal de salida común y que funciona diferencial o alternativa-

mente para proporcionar un mejor rendimiento o evitar un cambio en el nivel de corriente continua de la señal de salida que tiende a producirse en respuesta al funcionamiento del elemento semiconductor. Por consiguiente, los circuitos requieren usualmente un cierto número de elementos semiconductores para realizar las operaciones de control de ganancia, mezclado o conmutación y además su estructura es bastante complicada.

#### RESUMEN DEL INVENTO

Un objeto del invento consiste en proporcionar un circuito semiconductor de uso general del tipo equilibrado que necesita un número de elementos más reducido para realizar el funcionamiento de control gracias a la utilización de un nuevo dispositivo semiconductor.

Otro objeto del invento consiste en proporcionar un circuito semiconductor de uso general dotado de una estructura equilibrada nueva y simplificada con un dispositivo semiconductor de tipo nuevo.

Otro objeto del invento consiste en proporcionar un circuito semiconductor de uso general del tipo equilibrado que presenta mejores características de simetría a pesar de su estructura sencilla que resulta de la utilización de un dispositivo semiconductor de tipo nuevo que funciona como dispositivo de control con conductividad simétricamente bidireccional.

El invento proporciona un circuito semiconductor de uso general del tipo equilibrado que tiene un par de trayectos de transmisión de la señal conectados con un terminal de entrada, en el cual un nuevo dispositivo semiconductor que recibe una señal de control o una polarización cons-

tante está conectado entre ambos trayectos de conmutación para producir una señal controlada en un terminal de salida conectado con el trayecto de transmisión de la señal. El dispositivo semiconductor nuevo está constituido por un  
5 cuerpo semiconductor de tres terminales similar al de un transistor corriente y es capaz de realizar las operaciones de amplificación, control de ganancia o conmutación de la misma manera que un transistor corriente. Una de las propiedades distintivas del nuevo dispositivo semiconductor es su  
10 conductividad bidireccional con características de simetría superiores, y esta propiedad se utiliza principalmente en el circuito de uso general de acuerdo con el invento.

Otros objetos, características y ventajas del invento podrán verse claramente en la siguiente descripción  
15 tomada conjuntamente con los dibujos que la acompañan.

#### BREVE DESCRIPCIÓN DE LOS DIBUJOS

Las figuras 1 y 2 son vistas en sección transversal que representan cada una un ejemplo de un elemento semiconductor que puede ser utilizado en el invento;

20 La figura 3 es un diagrama de circuito esquemático que representa un modo de realización de circuitos semiconductores de uso general según el invento; y

La figura 4 es un diagrama de circuito esquemático que representa otro modo de realización de los circuitos  
25 semiconductores de uso general según el invento.

#### DESCRIPCIÓN DE LOS MODOS DE REALIZACIÓN PREFERIDOS

Antes de describir el invento, se hará la descripción de un modo de realización del dispositivo semiconductor de tipo nuevo según el invento.

30 El factor de amplificación de corriente con emi-

5 sor conectado a masa  $h_{FE}$  de un transistor que es uno de los parámetros que permiten valorar las características de un transistor bipolar pueden expresarse por medio de la siguiente ecuación (1) si se toma igual a  $\alpha$  el factor de amplificación de corriente con base conectada a masa del transistor.

$$h_{FE} = \frac{\alpha}{1 - \alpha} \quad \dots (1)$$

El factor  $\alpha$  se expresa por la siguiente ecuación:

$$\alpha = \alpha^* \beta \gamma \quad \dots (2)$$

10 en la cual  $\alpha^*$  representa el factor de amplificación del colector,  $\beta$  el rendimiento de transferencia de la base y  $\gamma$  el rendimiento de inyección de emisor, respectivamente.

Ahora bien, si se tiene en cuenta el rendimiento de inyección de emisor  $\gamma$  de un transistor tipo NPN,  $\gamma$  se obtiene por medio de la siguiente expresión (3).

$$\gamma = \frac{J_n}{J_n + J_p} = \frac{1}{1 + \frac{J_p}{J_n}} \quad \dots (3)$$

20 en la cual  $J_n$  representa la densidad de corriente de los electrones inyectados a partir del emisor en la base del transistor y  $J_p$  la densidad de corriente de los agujeros inyectados a partir de la base en el emisor del transistor, respectivamente.

25 Ya que  $J_n$  y  $J_p$  se expresan por medio de las siguientes ecuaciones (4) y (5), respectivamente,

$$J_n = \frac{q D_n n_p}{L_n} \left\{ \exp\left(\frac{qV}{kT}\right) - 1 \right\} \quad \dots (4)$$

$$J_p = \frac{q D_p p_n}{L_p} \left\{ \exp\left(\frac{qV}{kT}\right) - 1 \right\} \quad \dots (5)$$

30 La relación  $\delta$  entre  $J_n$  y  $J_p$  se expresa por la siguiente ecuación:

$$\delta = \frac{J_p}{J_n} = \frac{L_n}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{p_n}{n_p} \quad \dots (6)$$

5 en la cual  $L_n$  representa la distancia de difusión de los portadores minoritarios en la base del transistor;  $L_p$  la distancia de la difusión de los portadores minoritarios en el emisor del transistor;  $D_n$  la constante de difusión de los portadores minoritarios en la base;  $D_p$  la constante de difusión de los portadores minoritarios en la base;  $n_p$  la concentración de los portadores minoritarios en la base en estado de equilibrio;  $p_n$  la concentración de los portadores minoritarios en el emisor en estado de equilibrio;  $V$  una tensión aplicada a la unión de emisor del transistor;  $k$  la constante de Boltzmann;  $T$  la temperatura y  $Q$  el valor absoluto de la carga electrónica.

15 Si se supone que la concentración de impurezas en el emisor del transistor es igual a  $N_D$  y que la concentración de impurezas en la base del transistor es igual a  $N_A$ , el término  $\frac{p_n}{n_p}$  puede sustituirse por el término  $\frac{N_A}{N_D}$ . Además, ya que  $L_n$  está limitado por el ancho  $W$  de la base y  $L_n = W$ , la relación  $\delta$  se expresa por la siguiente ecuación:

$$\delta = \frac{W}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{N_A}{N_D} \quad \dots (7)$$

25 Las constantes de difusión  $D_n$  y  $D_p$  son funciones de transferencia de la portadora y de la temperatura y en este caso se suponen sustancialmente constantes.

Como se ve claramente en las ecuaciones respectivas que anteceden, para aumentar el factor de amplificador de corriente  $h_{FE}$  de un transistor, es suficiente hacer que la relación  $\delta$  sea pequeña.

30 Por tanto, en un transistor corriente, la concen-

tración de impurezas  $N_D$  de su emisor se elige con un valor suficientemente elevado para que la relación  $\delta$  sea pequeña.

5 Sin embargo, si se elige un valor suficientemente elevado para la concentración de impurezas del emisor, por ejemplo un valor superior a  $10^{19}$  átomos/cm<sup>3</sup>, se producen defectos de retículo y una dislocación en el cristal del cuerpo semiconductor del transistor, lo que deteriora el cristal. Además, debido al hecho de que la concentración de impurezas del emisor propiamente dicho es elevada, el tiempo de vida  $\tau_p$  de los portadores minoritarios que se inyectan en el emisor a partir de la base, es corto.

10 Ya que la distancia de difusión  $L_p$  se expresa por medio de la siguiente ecuación (8),

$$L_p = \sqrt{D_p \tau_p} \quad \dots \quad (8)$$

15 la distancia de difusión  $L_p$  de los portadores minoritarios o de los agujeros es corta. Por tanto, como puede verse en la ecuación (7),  $\delta$  no puede hacerse suficientemente pequeño y el rendimiento de inyección  $\gamma$  no puede rebasar un valor determinado. Como resultado de ello, el factor de amplificación de corriente  $h_{FE}$  no puede tener un valor muy elevado en un transistor corriente.

20 Como se ha indicado más arriba, el dispositivo semiconductor de tipo nuevo utilizable en este invento no tiene los defectos mencionados más arriba que son inherentes al transistor de la técnica anterior. Como en el caso de un transistor de la técnica anterior, el dispositivo semiconductor empleado en el invento puede ser del tipo NPN o del tipo PNP, pero se describirá ahora con referencia a las figuras 1 y 2, y a título de ejemplo, un dispositivo semiconductor tipo NPN utilizado en el invento.

Según se representa en la figura 1, el dispositivo semiconductor tipo NPN consiste en una primera región semiconductor 1 con conductividad del tipo  $N^-$  formada en un substrato semiconductor  $\underline{S}$  de conductividad tipo  $N^+$ , una segunda región semiconductor 2 del tipo de conductividad P formada en el substrato semiconductor  $\underline{S}$  adyacente a la primera región 1, y una tercera región semiconductor 3 de conductividad tipo  $N^-$  formada en el substrato  $\underline{S}$  adyacente a la segunda región 2 para formar una primera unión tipo PN,  $J_E$ , entre las primera y segunda regiones 1 y 2, y una segunda unión tipo PN,  $J_C$  entre las segunda y tercera regiones 2 y 3 respectivamente.

Con el dispositivo semiconductor utilizado en este invento y que se representa en la figura 1, frente a la primera unión  $J_E$  y separada de ella por una distancia inferior a la distancia de difusión  $L_p$  de los portadores minoritarios o agujeros inyectados a partir de la segunda región 2 en la primera región 1, se forma en la primera región 1 una barrera de potencial que tiene una energía superior a la de los portadores minoritarios o agujeros, o por lo menos una energía igual a la energía térmica. En el ejemplo de la figura 1, la concentración de impurezas en la primera región 1 se elige con un valor suficientemente bajo del orden de  $10^{15}$  átomos/cm<sup>3</sup> y se forma en la primera región la región 1a de conductividad tipo  $N^+$  con una concentración de impurezas de aproximadamente  $10^{19}$  átomos/cm<sup>3</sup> con el objeto de formar una unión LH y por tanto para formar la barrera.

La concentración de impurezas en la segunda región 2 se elige del orden de  $10^{15}$ - $10^{17}$  átomos/cm<sup>3</sup> y la concentración de impurezas en la tercera región 3 se elige con un va-

lor suficientemente bajo del orden de  $10^{15}$  átomos/cm<sup>3</sup>.

En el substrato semiconductor S en una posición adyacente a la tercera región 3 pero separada de la segunda unión  $J_C$ , se forma una región 3a de conductividad tipo  $N^+$  y con una concentración de impurezas de aproximadamente  $10^{19}$  átomos/cm<sup>3</sup>,

Un primer electrodo 4E está formado en la región 1a de alta concentración de impurezas en la región 1, en contacto óhmico con ella; un segundo electrodo 4B está formado en la segunda región 2 en contacto óhmico con ella, y un tercer electrodo 4C en la región 3a de alta concentración de impurezas adyacente a la tercera región 3 está formado en contacto óhmico con ella. A partir de estos electrodos 4E, 4B y 4C salen unos primero, segundo y tercer terminales E, B y C, respectivamente. En la figura 1, la referencia numérica 5 indica una capa aislante hecha por ejemplo de SiO<sub>2</sub> que está formada en la superficie del substrato S.

El dispositivo semiconductor que se representa en la figura 1 puede ser empleado con transistor. En tal caso, la primera región 1 sirve como región de emisor; la segunda región 2 como región de base; y la tercera región 3 como región de colector, respectivamente. Se aplica una polarización directa a la unión de emisor  $J_E$  y una polarización inversa a la unión de colector  $J_C$ .

Por tanto, los agujeros inyectados a partir de la base o de la segunda región 2 en el emisor o en la primera región 1 tienen un largo periodo de vida debido al hecho de que la región de emisor 1 tiene una baja concentración de impurezas y buenas propiedades cristalinas y por tanto la distancia de difusión  $L_p$  de los agujeros de la región de emi-

sor 1 es larga. Por consiguiente, como puede verse en las ecuaciones (6) y (3), el rendimiento de inyección de emisor  $\gamma$ , puede tener un valor elevado. Sin embargo, en el caso en que la distancia de difusión  $L_p$  es larga, si los agujeros inyectados en la región de emisor 1 pueden llegar a la superficie del substrato  $S$  y pueden recombinarse con electrones en la superficie, en la práctica la distancia de difusión  $L_p$  no puede tener una longitud sustancial. Con un dispositivo semiconductor que se representa en la figura 1, ya que la barrera de potencial está formada en la región de emisor 1, estando dicha barrera de potencial situada frente a la unión de emisor  $J_E$ , a una distancia inferior a la distancia de difusión  $L_p$  de los portadores minoritarios, el grado de recombinación superficial es más reducido y la distancia de difusión  $L_p$  puede ser suficientemente larga.

En razón del hecho de que la barrera de potencial está formada como se describe más arriba en el ejemplo representado en la figura 1, se obtiene un efecto que consiste en que la densidad o componente de corriente  $J_p$  de los agujeros inyectados a partir de la región de base 2 en la región de emisor 1 es reducida. Esto quiere decir que en la unión tipo LH,  $J_H$ , en la región de emisor 1, se obtiene una falsa diferencia de nivel de Fermi o un campo eléctrico incorporado que tiene por efecto el suprimir la difusión de los agujeros o de los portadores minoritarios. Por tanto, si el valor del nivel de Fermi es suficientemente elevado, la corriente de difusión producida por el gradiente de concentración de los agujeros y la corriente de desplazamiento producida por el campo eléctrico incorporado se anulan mutuamente en la unión tipo LH reduciendo la corriente de agujeros  $J_p$

inyectada a partir de la base 2 a través de la región de emisor 1 con baja concentración de impurezas. En razón de este efecto, la relación entre la corriente electrónica que lleva a la región de colector 3 y la componente de corriente que  
5 atraviesa la unión de emisor  $J_E$  aumenta y por tanto el rendimiento de inyección de emisor  $\gamma$  aumenta según se ve en la ecuación (3) haciendo que el factor de amplificación de corriente  $h_{FE}$  sea elevado.

La diferencia de nivel mencionada más arriba  
10 (altura de la barrera de potencial) debe ser superior a la energía de los agujeros o por lo menos igual a la energía térmica. La energía térmica puede expresarse por  $kT$  pero se desea que la diferencia de nivel mencionada más arriba sea superior a 0,1 eV. En la región de transición del potencial,  
15 la distancia de difusión  $L_p$  de los agujeros no debe terminarse dentro de la región de transición o se desea que la distancia de difusión  $L_p$  del agujero sea superior al ancho de la región de transición.

Cuando se forma la unión tipo LH,  $J_H$ , según se  
20 indica en la figura 1, puede obtenerse una barrera de potencial de 0,2 eV mediante una selección adecuada del grado de impurezas y del gradiente de la región 1a con elevada concentración de impurezas.

La figura 2 representa otro ejemplo del dispositivo semiconductor utilizable con el invento en el cual  
25 los números y las letras de referencia son similares a los que se utilizan en la figura 1 para indicar el mismo dispositivo de modo que se omitirá su descripción.

En el ejemplo de la figura 2, para formar una  
30 unión tipo PN,  $J_S$  frente a la primera unión o unión de emisor

$J_E$ , se forma una región suplementaria 6 de conductividad tipo P en la primera región 1. En el ejemplo de la figura 2, la distancia entre las uniones  $J_S$  y  $J_E$  se elige de modo que sea inferior a la distancia de difusión  $L_p$  de los portadores minoritarios en la primera región 1. La otra construcción del ejemplo que se representa en la figura 2 es sustancialmente la misma que la del ejemplo representado en la figura 1.

Con el ejemplo de la figura 2, ya que la distancia de difusión  $L_p$  de los agujeros inyectados en la primera región 1 es larga según se ha descrito más arriba, los agujeros llegan a la región adicional 6 de manera eficaz y a continuación son absorbidos por ella. Cuando la región adicional 6 tiene un potencial flotante, este potencial aumenta cuando el número de agujeros que llegan a la región suplementaria 6 aumenta. Por tanto, la unión tipo PN,  $J_S$  que se forma entre las regiones 6 y 1 está polarizada en sentido directo sustancialmente hasta su tensión de cebado, y a continuación los agujeros son reinyectados en la primera región 1 a partir de la región suplementaria 6. De este modo, la concentración de agujeros en la primera región 1 cerca de la región adicional 6 aumentará y por tanto la distribución de concentración de agujeros entre las uniones  $J_E$  y  $J_S$  en la primera región 1 pasa a ser uniforme y su gradiente se hará progresivo reduciendo la corriente de difusión  $J_p$  desde la segunda región 2 hasta la primera región 1.

En el ejemplo de la figura 2, la región suplementaria 6 que tiene el mismo tipo de conductividad que la segunda región 2 está formada en la primera región 1 separadamente de la segunda región 2 pero es posible formar la segunda

región 6 continuamente a partir de la segunda región 2.

La descripción que antecede corresponde al caso en el que se hace funcionar las primera, segunda y tercera regiones 1, 2 y 3 del semiconductor como base, emisor y colector, respectivamente. Sin embargo, en los dispositivos semiconductores descritos más arriba, las concentraciones de impurezas de las primera y tercera regiones 1 y 3 que rodean la segunda región 2 se eligen con un valor bajo aproximadamente igual y estas regiones se sitúan simétricamente con relación a la segunda región 2 de modo que si se hacen funcionar las primera, segunda y tercera regiones 1, 2 y 3 como colector, base y emisor respectivamente, los dispositivos semiconductores podrán funcionar como transistor en una dirección de funcionamiento inversa a la que se ha mencionado más arriba.

Cuando se utiliza la simetría de los dispositivos semiconductores, esta simetría puede ser mejorada formando en la tercera región 3 una barrera de potencial frente a la segunda unión  $J_C$ , alrededor de la misma y con una energía superior a la de los portadores minoritarios o agujeros de la tercera región 3 según se representa en las figuras 1 y 2, por medio de líneas de puntos en el exterior de la unión  $J_C$ . Con esta finalidad, la región 3a de elevada concentración de impurezas está formada en la tercera región 3 de modo que rodee la unión  $J_C$  y la distancia entre la unión  $J_C$  y la región 3a se elige de modo que sea más pequeña que la distancia de difusión de los portadores minoritarios o agujeros inyectados en la tercera región 3 en los elementos respectivos.

Las características de los dispositivos semiconductores de tipo nuevo que se describen más arriba pueden

ser resumidas como sigue, de acuerdo con lo que se desprende de la descripción que antecede.

(1) El factor de amplificación de corriente  $h_{FE}$  es elevado y puede ser superior a 3.000.

5 (2) El factor de amplificador de corriente  $h_{FE}$  es uniforme. Mientras que en un transistor de la técnica anterior la concentración de impurezas de la región de emisor se elige suficientemente elevada para aumentar el rendimiento de inyección de emisor, es decir que el factor de amplificador de corriente del transistor de la técnica anterior depende de la diferencia entre las concentraciones de impurezas cerca de la unión entre las regiones de emisor y de base, lo que hace que sea preciso elegir las concentraciones de impurezas en una proporción determinada en ambas regiones, por el contrario, en el dispositivo semiconductor destinado a ser  
10 utilizado con el invento, gracias a la formación de la barrera de potencial en la región de emisor 1 frente a la unión de emisor  $J_E$ , la componente de corriente de los portadores minoritarios inyectados en la región de emisor 1 se anula, lo que  
15 aumenta el rendimiento de inyección del emisor, y por tanto la influencia mútua entre las regiones de emisor y base 1 y 2 es pequeña debido a que la región de emisor 1 se elige con una concentración de impurezas relativamente baja, y es posible elegir el ancho de la región de base 2 y la distribución  
20 de impurezas en ella de la manera prevista y por tanto el valor de  $h_{FE}$  puede ser uniformizado según se ha descrito más arriba.

(3) Ya que el efecto de la recombinación superficial se evita, el factor de amplificación de corriente  $h_{FE}$   
30 puede ser elevado incluso si la corriente es baja.

(4) El ruido puede ser reducido. Esto quiere decir que ya que las piezas principales de las primera y segunda uniones  $J_E$  y  $J_C$  están formadas entre las regiones de baja concentración de impurezas con tipos de conductividad P y N, los defectos en el cristal son pequeños. Además, si la concentración de impurezas cerca del electrodo 4B conectado a la segunda región 2, por ejemplo, se elige con un valor elevado, un componente de la corriente emisor-base, del transistor a lo largo de la superficie del substrato semiconductor  $S$  puede ser reducido. Por tanto, el ruido de  $1/f$  puede ser reducido. Además, el ruido de sobreimpulsos y el ruido de  $1/f$  pueden también ser reducidos debido al hecho de que  $h_{FE}$  es elevado. Además, si se da un valor reducido a la resistencia de expansión de base  $\gamma_{bb'}$ , el ruido puede ser disminuído incluso si la impedancia de la fuente de señal es baja.

(5) Las características de temperatura del factor de amplificación de corriente  $h_{FE}$  son buenas.

(6) Los dispositivos semiconductores pueden ser empleados como transistores bidireccionalmente conductores respectivamente, y presentan una excelente simetría.

(7) Ya que la concentración de impurezas en la proximidad de las primera y segunda uniones  $J_E$  y  $J_C$  es baja, la tensión  $BV_{BEO}$  (tensión de base-emisor con colector abierto) es elevada tanto en el sentido directo como inverso de los transistores.

(8) Cuando se utilizan los dispositivos semiconductores como transistor de potencia, su resistencia mecánica es elevada porque su emisión es uniforme ya que su resistencia interna está distribuída en su región de emisor.

(9) Las características de saturación son excelentes.

5 (10) Cuando se forma la región 6 que realiza la inyección o la reinyección, la resistencia equivalente de la base toma un valor bajo.

Este invento está basado sobre el hecho de que el dispositivo semiconductor de tipo nuevo que se describe más arriba tiene una estructura de cuerpo simétrica con relación a su segunda región semiconductor y por tanto presenta una mejor conductividad bidireccional y proporciona un circuito semiconductor de uso general de tipo nuevo tal como un circuito de control de ganancia perfectamente equilibrado y que incluye un número reducido de piezas o elementos, gracias a la utilización del dispositivo semiconductor nuevo.

15 Se describirán ahora algunos modos de realización del invento haciendo referencia a los dibujos.

La figura 3 representa un modo de realización del invento en el cual se utilizan un nuevo dispositivo semiconductor 10, y cuatro transistores 11 a 14. Un primer electrodo 4E del dispositivo semiconductor 10 está conectado con el colector del primer transistor 11 y con el emisor del tercer transistor 13; un tercer electrodo 4C del dispositivo 10 está conectado con el colector del segundo transistor 12 y con el emisor del cuarto transistor 14; y dos resistencias  $R_E$  unidas en serie están conectadas entre los emisores de los primero y segundo transistores 11 y 12. El punto de unión entre las resistencias  $R_E$  está conectado con un regulador de corriente 15, y los colectores de los tercero y cuarto transistores 13 y 14 están conectados a través de por ejemplo una resistencia de carga  $R_L$  a un terminal 16 de una fuente de ten

sión en el cual se obtiene una tensión positiva  $+V_{cc}$ , respectivamente. Los terminales de salida 17 y 18 parten del colector de los transistores 13 y 14 respectivamente. Una fuente de señal  $S_A$  suministra una señal a la base de los transistores 11 y 12 de manera diferencial. En este caso, las bases de los transistores 11 y 12 reciben una polarización predeterminada. Otro regulador de corriente 19 está intercalado entre el terminal de la fuente de tensión 16 y un segundo electrodo 4B del dispositivo 10, y las bases de los transistores 13 y 14 reciben una polarización predeterminada a partir de una fuente de tensión 20.

Ya que el dispositivo 10 tiene una construcción simétrica con respecto a la segunda región como se ha descrito más arriba, cuando el segundo electrodo 4B del dispositivo 10 recibe una corriente constante a partir del regulador de corriente 19 según se representa en la figura 3, las corrientes pueden circular desde el segundo electrodo 4B hasta los primero y tercer electrodos 4E y 4C del dispositivo 10 respectivamente, e igualmente pueden obtenerse características idénticas entre los segundo y primer electrodos 4B y 4E y entre los segundo y tercer electrodos 4B y 4C. De este modo se igualan las dos corrientes en cuestión.

Por consiguiente, en el caso del ejemplo que se ilustra en la figura 3, cuando las bases de los transistores 11 y 12 reciben solamente la misma polarización, y el valor de la corriente  $I_1$  del regulador de corriente 15 se elige para que sea igual a  $2I_0$  ( $I_1=2I_0$ ), una corriente  $I_0$  fluye a través de los colectores de los transistores 11 y 12 respectivamente, mientras que si el valor de corriente  $I_2$  del regulador de corriente 19 se elige igual a  $2aI_0$  ( $I_2=2aI_0$ ), una

corriente  $aI_0$  fluye a través de los primero y tercer electrodos 4E y 4C del dispositivo 10, y una corriente igual a  $(1-a)I_0$  fluye a partir de los colectores de los transistores 13 y 14 respectivamente.

5                    Cuando la señal  $S_A$  se aplica a las bases de los transistores 11 y 12 diferencialmente, una corriente de señal fluye a través de los colectores de los transistores 11 y 12 en direcciones opuestas, una corriente de señal  $ais$  fluye a través de los primero y tercer electrodos 4E y 4C del  
10                    dispositivo 10 en direcciones opuestas con relación a su segundo electrodo 4B, y una corriente de señal  $(1-a)is$  fluye a través de los colectores de los transistores 13 y 14 en direcciones opuestas. De este modo, se obtienen en los terminales de salida 17 y 18 señales de fase inversa.

15                    La relación entre la corriente de señal  $is$  que fluye a través de los colectores de los transistores 11 y 12 y la corriente de señal  $(1-a)is$  que fluye a través de los colectores de los transistores 13 y 14 o la ganancia  $G$  del circuito que se representa en la figura 3, puede expresarse por  
20                    la siguiente ecuación:

$$G = 1-a \qquad \dots\dots (9)$$

Por tanto, si se cambia el valor de corriente  $I_2$  del regulador de corriente 19, se controla la ganancia  $G$ . Por tanto el circuito que se representa en la figura 3 puede  
25                    ser utilizado como circuito de control de ganancia. En tal caso, puede hacerse variar el valor de corriente  $I_2$  del regulador de corriente 19 manualmente. Por otra parte si se hace variar automáticamente el valor de corriente  $I_2$  con una señal de control de ganancia, el circuito obtenido puede ser un  
30                    circuito de control automático de ganancia.

En el modo de realización de la figura 3, si  $I_2=I_1$  ó  $a=1$ , ninguna corriente fluirá a través de los transistores 13 y 14, y la corriente que fluye por los primero y tercer electrodos 4E y 4C del dispositivo 10, circula a través de los transistores 11 y 12 respectivamente. Mientras tanto, si  $I_2=0$  ó  $a=0$ , ninguna corriente fluye a través del dispositivo 10, y la corriente que atraviesa los transistores 13 y 14 circula a través de los transistores 11 y 12 respectivamente. Por tanto, si la corriente  $I_2$  que fluye a través del segundo electrodo 4B del dispositivo 10 es igual a  $2I_0$  o nula con una señal de conmutación, el circuito puede ser utilizado como señal de conmutación.

Contrariamente al modo de realización que se representa en la figura 3, puede entenderse que si se aplica al segundo electrodo 4B del dispositivo 10 una tensión de polarización predeterminada y si las bases de los transistores se conectan con una fuente de corriente común de control, los mismos efectos podrán ser obtenidos.

Si las regiones 1, 1a, 2, 3, 3a y 6 del dispositivo semiconductor nuevo descrito más arriba se realizan de modo que tengan tipos de conductividad opuestos a los que se representan en las figuras 1 y 2 o si el dispositivo semiconductor está constituido del tipo PNP, se obtendrá el mismo efecto.

Por consiguiente, un elemento tipo PNP puede utilizarse como dispositivo 10 y un transistor tipo PNP puede ser empleado para los cuatro transistores 11 a 14 del invento.

Además, ya que el dispositivo semiconductor mencionado más arriba funciona como un transistor, puede emplearse para los cuatro transistores 11 a 14 respectivamente.

Es también posible utilizar un transistor de efecto de campo para cada uno de los cuatro transistores 11 a 14.

5 Igualmente es posible conectar una resistencia de carga con el colector de uno de los tercero y cuarto transistores 13 y 14 y se conectará un terminal de salida con el colector.

10 La figura 4 representa otro modo de realización del invento en el cual el circuito del invento es del tipo equilibrado doble para que constituya un circuito multiplicador. Los elementos indicados por los números de referencia con una letra "X" representan un primer grupo y las piezas indicadas por números de referencia correspondientes con la letra "Y" representan un segundo grupo.

15 En el modo de realización de la figura 4, el regulador de corriente 15 es común para ambos grupos y los terminales de salida 17 y 18 están también conectados en común a ambos grupos. La primera señal  $S_A$  se suministra diferencialmente a las bases de los primero y segundo transistores 11X y 12X del primer grupo y a las bases de los primero y segundo transistores 11Y y 12Y del segundo grupo respectivamente, y la segunda señal  $S_B$  se aplica diferencialmente a las bases de los tercer y cuarto transistores 13X y 14X del primer grupo y a las bases de los tercer y cuarto transistores 13Y y 14Y del segundo grupo respectivamente. Además, los segundos electrodos 4B de los dispositivos semiconductores 10X y 10Y de los primero y segundo grupos reciben la tensión de polarización predeterminada a partir de la fuente de tensión 21.

30 Con el circuito construido de la manera indicada

más arriba, se obtienen señales que resultan de la multiplicación de las primera y segunda señales  $S_A$  y  $S_B$  con fase invertida en los terminales de salida 17 y 18, y en este caso el nivel de corriente continua de la señal de salida no cambia.

5. Como se ha indicado más arriba, ya que el invento utiliza las propiedades de simetría mejorada del nuevo dispositivo semiconductor, se obtiene un circuito semiconductor de tipo diferencial perfectamente equilibrado y constituido por un número de elementos reducido.

10 En resumen, la presente Patente de Invención que se solicita deberá recaer sobre las siguientes

#### REIVINDICACIONES

1.- Circuito semiconductor que incluye:

15 a) unos primero y segundo transistores que tienen cada uno entre sus primero y segundo electrodos un trayecto, que están conectados en serie el uno con el otro para formar un primer trayecto de transmisión de la señal,

b) unos tercer y cuarto transistores que tienen cada uno entre sus primero y segundo electrodos un trayecto, conectados en serie el uno con el otro para formar un segundo trayecto de transmisión de la señal,

20 c) un regulador de corriente conectado en común con dichos primero y segundo trayectos de transmisión de la señal, y

25 d) unos medios para suministrar una señal de entrada a dichos terceros electrodos de dichos primero y segundo transistores diferencialmente,

30 e) un terminal de salida conectado por lo menos a uno de dichos primero y segundo trayectos de transmisión de la señal, caracterizado por,

f) un dispositivo semiconductor que incluye una primera región semiconductor de un tipo, una segunda región semiconductor del otro tipo adyacente a dicha primera región con una primera unión semiconductor entre ellas, una tercera región semiconductor del mismo tipo que dicha primera región adyacente a dicha segunda región con una segunda unión semiconductor entre ellas, estando dicha primera región dotada de una barrera de potencial con una energía superior a la de los portadores minoritarios inyectados a partir de la segunda región en la primera región en una posición frente a dicha primera unión y separada de la misma por una distancia inferior a la distancia de difusión de los portadores minoritarios, y unos primero, segundo y tercer terminales que salen de dichas primera, segunda y tercera regiones, respectivamente, estando dichos primero y tercer terminales conectados a una conexión entre dichos primero y segundo transistores y a una conexión entre dichos tercero y cuarto transistores, respectivamente, y

g) un dispositivo de control para suministrar una señal de control a uno de los segundos terminales de dicho dispositivo semiconductor y a los terceros electrodos de dichos segundo y cuarto transistores.

2.- Circuito semiconductor según la reivindicación 1, caracterizado porque dicho dispositivo de control está constituido por una fuente de corriente variable conectada para suministrar una polarización de corriente variable como señal de control al segundo terminal de dicho dispositivo semiconductor y una fuente de polarización constante conectada en común con los terceros electrodos de dichos segundo y cuarto transistores.

3.- Circuito semiconductor según la reivindicación 1, caracterizado porque dicho dispositivo de control está constituido por una fuente de polarización constante conectada al segundo terminal de dicho dispositivo semiconductor y una fuente de señal de control conectada para suministrar la señal de control en común a los terceros electrodos de dichos segundo y cuarto transistores.

4.- Circuito semiconductor según la reivindicación 1, caracterizado porque todos los transistores son dispositivos semiconductores conectados para que funcionen como transistores.

5.- Circuito semiconductor según la reivindicación 1, caracterizado porque dichas primera y tercera regiones del dispositivo semiconductor tienen una concentración de impurezas sustancialmente del mismo orden y dicha primera región está provista de una porción que tiene una concentración de impurezas superior a la de las otras porciones de la primera región, separada de dicha primera unión por una distancia inferior a la distancia de difusión de los portadores minoritarios para formar dicha barrera de potencial.

6.- Circuito semiconductor según la reivindicación 1, caracterizado porque dichas primera y tercera regiones del dispositivo semiconductor tienen una concentración de impurezas sustancialmente del mismo orden y porque una región semiconductor suplementaria del mismo tipo que dicha segunda región está formada en dicha primera región en una posición separada de dicha primera unión por una distancia inferior a la distancia de difusión de los portadores minoritarios para formar dicha barrera de potencial.

7. Se reivindica por último como objeto sobre el que ha de recaer la Patente de Invención que se solicita: CIRCUITO SEMICONDUCTOR.

5 Todo conforme queda descrito y reivindicado en la presente memoria descriptiva que consta de veinticinco páginas mecanografiadas y dibujos que se acompañan.

Madrid, 9 Abril 1.975

BERNARDO UNGRIA

P.P.

10

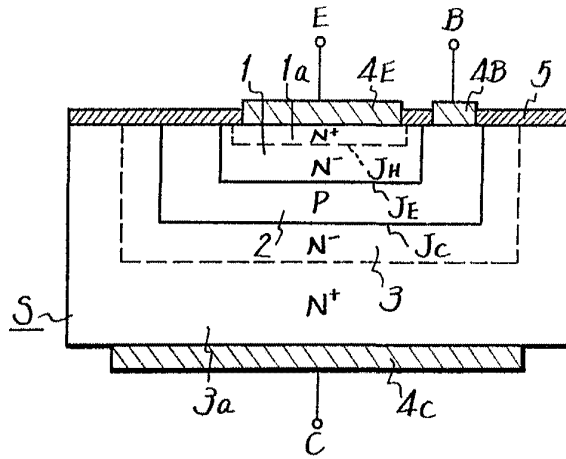
15

20

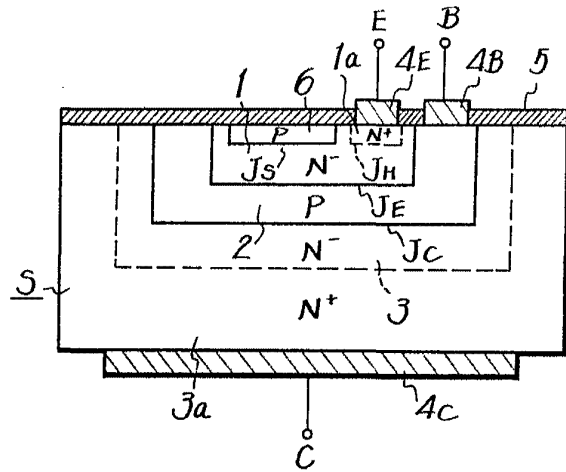
25

30

**FIG. 1**

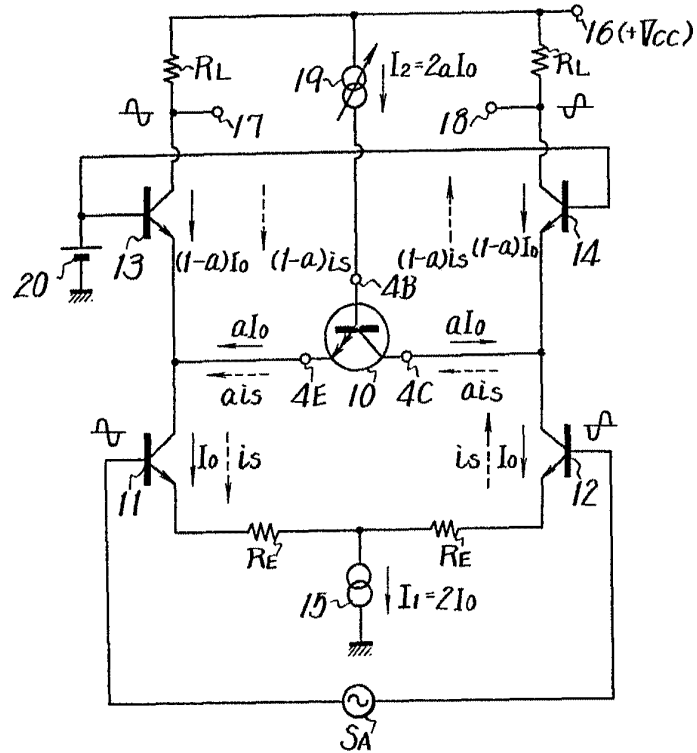


**FIG. 2**



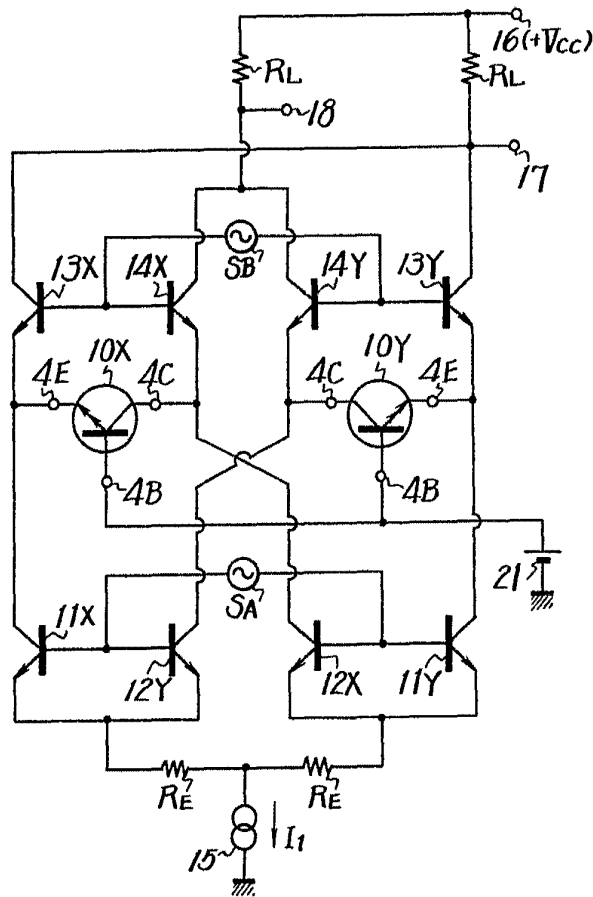
ESCALA VARIABLE  
Madrid, 9 de abril de 1.975  
BERNARDO UNGRIA  
P.P.

**Fig. 3**



ESCALA VARIABLE  
 Madrid, 9 de abril de 1.975  
 BERNARDO UNGRIA  
 P.P. *[Signature]*

**Fig. 4**



ESCALA VARIABLE  
Madrid, 9 de abril de 1.975  
BERNARDO UNGRIA  
P.P. *[Signature]*