

REF.: 75-SPO3

Int. Cl. ² : <u>H01L</u>

Nº 436.241

MEMORIA DESCRIPTIVA
correspondiente a la solicitud de una

PATENTE DE INVENCION

Solicitante: SONY CORPORATION

Residencia: 7-35 Kitashinagawa 6-chome,
Shinagawa-ku TOKYO, Japón

Enunciado: CIRCUITO DE CONMUTACION

Prioridad: de la solicitud de patente japonesa
Nº 37118/1.974 del 2-4-74

EXTRACTO DE LA DESCRIPCION

Se describe un circuito de conmutación para aplicaciones múltiples de tipo equilibrado constituido por un par de trayectos de conmutación formados cada uno por unos primero y segundo transistores conectados en serie y alimentados con una señal de entrada y una señal de conmutación, respectivamente, y un dispositivo semiconductor nuevo del tipo de tres terminales, con los primero y tercer terminales conectados a los dos trayectos de conmutación, respectivamente, y un segundo terminal conectado a un terminal de salida del circuito, en el cual los respectivos segundos transistores de ambos trayectos realizan la operación de conmutación pasando a ser conductores o no conductores alternativamente de acuerdo con la señal de conmutación y transmitiéndose ambas señales de entrada suministradas a los respectivos primeros transistores del par de trayectos de conmutación, alternativamente al terminal de salida a través del semiconductor de tipo nuevo en respuesta a la operación de conmutación de los primeros transistores. El dispositivo semiconductor de tipo nuevo tiene un cuerpo semiconductor similar al de un transistor corriente y funciona como elemento bidireccionalmente conductor con una característica de simetría mejorada.

ANTECEDENTES DEL INVENTO

Ambito del Invento.-

El invento se refiere de manera general a circuitos de conmutación para aplicaciones múltiples utilizados, por ejemplo, para formar un detector síncrono, y más particularmente se refiere a circuitos de conmutación de estado sólido para aplicaciones múltiples que emplean un nuevo dispositivo semiconductor del tipo de tres terminales con una caracterís-

tica de simetría mejorada.

Descripción de la Técnica Anterior.-

5 Se han propuesto varios tipos de circuitos de conmutación de uso general empleados, por ejemplo, para un detector sincrónico tal como un demodulador de color para demodular una señal de crominancia de una señal de televisión de color compuesta que está modulada en amplitud en un eje de modulación de una fase predeterminada. En dichos circuitos, se utiliza por lo menos un elemento de conmutación y una primera señal que ha de ser conmutada se aplica a un terminal de entrada conectado con el elemento de conmutación. Se aplica al elemento de conmutación una segunda señal y se hace que realice la operación de conmutación de acuerdo con la segunda señal para transmitir la primera señal de manera intermitente a un terminal de salida durante sus estados de conducción o de no conducción, con el objeto de asegurar una conmutación de la primera señal en sincronismo con la segunda señal.

15 Se ha propuesto igualmente un circuito de conmutación de uso general de un tipo diferente que incluye un par de terminales de entrada y por lo menos un solo terminal de salida conectado con un elemento de conmutación para obtener en el terminal de salida una primera y segunda señales que se aplican respectivamente de manera alterna a ambos terminales de entrada, de acuerdo con una tercera señal. La tercera señal se aplica al elemento de conmutación con el objeto de determinar el funcionamiento de conmutación del mismo.

20 Dichos circuitos de conmutación de uso general descritos más arriba se realizan generalmente bajo la forma de circuitos de tipo equilibrado, es decir que un par de trayectos de transmisión de señal que incluyen un elemento de conmutación se

25

30

utilizan simétricamente con un terminal de salida común y se conmutan alternativamente por medio de una señal de conmutación, con el fin de evitar que se produzca un cambio en el nivel de corriente continua de la señal de salida que tiende a producirse a consecuencia del funcionamiento de conmutación del elemento conmutador. Por consiguiente, los circuitos requieren usualmente un cierto número de elementos que realizan la operación de conmutación o energización-desenergización, y además su estructura es relativamente complicada.

RESUMEN DEL INVENTO

Un objeto del invento consiste en proporcionar un circuito de conmutación de uso general del tipo equilibrado que necesita un menor número de elementos para realizar la operación de conmutación o energización-desenergización, gracias a la utilización de un dispositivo semiconductor de tipo nuevo.

Otro objeto del invento consiste en proporcionar un circuito de conmutación de uso general que tiene una estructura equilibrada nueva y simplificada constituida con la ayuda de un dispositivo semiconductor de tipo nuevo.

Otro objeto más del invento consiste en proporcionar un circuito de conmutación de uso general del tipo equilibrado que presenta una mejor característica de simetría a pesar de su estructura sencilla resultante de la utilización de un dispositivo semiconductor de tipo nuevo que funciona como dispositivo de conmutación con conductividad bidireccionalmente simétrica.

El invento proporciona un circuito de conmutación de uso general del tipo equilibrado que tiene un par de trayectos de conmutación conectados con un par de terminales de

entrada, en el cual un dispositivo semiconductor de tipo nuevo está conectado entre ambos trayectos de conmutación y un terminal de salida para transmitir las señales aplicadas respectivamente a ambos trayectos de conmutación, alternativamente, de acuerdo con el funcionamiento de conmutación del trayecto de conmutación. El dispositivo semiconductor de tipo nuevo es del tipo dotado de tres terminales con un cuerpo semiconductor similar al de un transistor corriente y es capaz de realizar operaciones de conmutación o de amplificación como un transistor corriente. Una de las particularidades distintivas del dispositivo semiconductor de tipo nuevo es su conductividad bidireccional con una característica de simetría mas elevada, y esta propiedad se utiliza principalmente en el circuito de uso general según el invento.

Otros objetos, características y ventajas del invento podrán verse claramente en la siguiente descripción leída conjuntamente con los dibujos que la acompañan.

BREVE DESCRIPCION DE LOS DIBUJOS

Las figuras 1 y 2 son unas vistas en sección transversal que representan cada una un ejemplo de un elemento semiconductor utilizable en el invento;

La figura 3 es un diagrama de circuito esquemático que representa un modo de realización de los circuitos de conmutación de uso general según el invento;

La figura 4 es un diagrama de circuito esquemático que representa otro modo de realización de los circuitos de conmutación de uso general según el invento.

DESCRIPCION DE LOS MODOS DE REALIZACION PREFERIDOS

Antes de describir el invento, se hará la descripción de un modo de realización del dispositivo semiconductor

de tipo nuevo utilizable en el invento.

El factor de amplificación de corriente con emisor conectado a masa h_{FE} de un transistor, que es uno de los parámetros de valoración de las características del transistor bipolar puede expresarse por medio de la siguiente ecuación (1), si se designa por α el factor de amplificación de corriente con base conectada a masa del transistor.

$$h_{FE} = \frac{\alpha}{1 - \alpha} \dots\dots (1)$$

El factor α se expresa de la siguiente manera:

$$\alpha = \alpha^* \beta \gamma \dots\dots (2)$$

representando α^* el factor de amplificación del colector, β el rendimiento de transferencia de base y γ el rendimiento de inyección de emisor, respectivamente.

Ahora bien, si se tiene en cuenta el rendimiento de inyección de emisor γ de un transistor tipo NPN, γ viene dado por la siguiente expresión (3).

$$\gamma = \frac{J_n}{J_n + J_p} = \frac{1}{1 + \frac{J_p}{J_n}} \dots\dots (3)$$

en la cual J_n representa la densidad de corriente de los electrones inyectados a partir del emisor en la base del transistor, y J_p la densidad de corriente de los agujeros inyectados a partir de la base en el emisor del transistor, respectivamente.

Ya que J_n y J_p se expresan por medio de las siguientes ecuaciones (4) y (5), respectivamente,

$$J_n = \frac{q D_n n_p}{L_n} \left\{ \exp \left(\frac{qV}{kT} \right) - 1 \right\} \dots\dots (4)$$

$$J_p = \frac{q D_p p_n}{L_p} - \left\{ \exp \left(\frac{qV}{kT} \right) - 1 \right\} \dots\dots (5)$$

la relación δ entre J_n y J_p se expresa por medio de la siguiente fórmula:

5

$$\delta = \frac{J_p}{J_n} = \frac{L_n}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{p_n}{n_p} \dots\dots (6)$$

en la cual L_n representa la distancia de difusión de los portadores minoritarios en la base del transistor; L_p la distancia de difusión de los portadores minoritarios en el emisor del transistor; D_n la constante de difusión de los portadores minoritarios en la base; D_p la constante de difusión de los portadores minoritarios en la base; n_p la concentración de los portadores minoritarios en la base en estado de equilibrio; p_n la concentración de los portadores minoritarios en el emisor en el estado de equilibrio; V una tensión aplicada a la unión de emisor del transistor; k la constante de Boltzmann y T la temperatura, y finalmente Q el valor absoluto de la carga electrónica.

10

15

Si se supone que la concentración de impurezas en el emisor del transistor es N_D y que la concentración de impurezas en la base del transistor es N_A , el término $\frac{p_n}{n_p}$ puede sustituirse por el término $\frac{N_A}{N_D}$. Además, ya que L_n está limitado por la anchura de base W y $L_n = W$, la relación δ se expresa de la siguiente manera:

20

25

$$\delta = \frac{W}{L_p} \cdot \frac{D_p}{D_n} \cdot \frac{N_A}{N_D} \dots\dots (7)$$

Las constantes de difusión D_n y D_p son las funciones de transferencia de la portadora y de la temperatura y en este caso se supone que son sustancialmente constantes.

30

Como puede verse en las ecuaciones respectivas que anteceden, para aumentar el factor de amplificación de corriente h_{FE} de un transistor, es suficiente reducir la relación δ .

5 Por tanto, en un transistor corriente, se elige la concentración de impurezas N_D de su emisor suficientemente elevada para que la relación δ sea pequeña.

10 Sin embargo, si la concentración de impurezas del emisor se elige con un valor suficientemente elevado, por ejemplo superior a 10^{19} átomos/cm³, se producirán defectos de retículo y una dislocación en el cristal del cuerpo semiconductor del transistor, dando lugar a la deterioración del cristal. Por otra parte, debido a que la concentración de impurezas del mismo emisor es elevada, el tiempo de vida τ_p de los portadores minoritarios inyectados en el emisor a partir de la base es corto.

15

Ya que la distancia de difusión L_p se expresa por medio de la siguiente ecuación (8),

$$L_p = \sqrt{D_p \tau_p} \quad \dots\dots (8)$$

20

la distancia de difusión L_p de los portadores minoritarios o agujeros es corta. Por tanto, como puede verse en la ecuación (7), δ no puede ser reducido tanto y por consiguiente el rendimiento de inyección Υ no puede rebasar un valor determinado. Como consecuencia, el factor de amplificación de corriente h_{FE} no puede tener un valor muy elevado en un transistor corriente.

25

30 Como se ha indicado más arriba, el dispositivo semiconductor de tipo nuevo utilizable en el invento, no presenta los defectos mencionados más arriba y que son inherentes a los transistores de la técnica anterior. Como en el caso de

los transistores de la técnica anterior, el dispositivo semiconductor utilizado en el invento puede ser del tipo NPN o del tipo PNP, pero se describirá ahora un dispositivo semiconductor tipo NPN utilizable en el invento, haciendo referencia a las figuras 1 y 2, a título de ejemplo.

5

Como se ilustra en la figura 1, el dispositivo semiconductor tipo NPN consiste en una primera región semiconductor 1 con conductividad del tipo N^- formada en un substrato semiconductor S con conductividad de tipo N^+ , una segunda región semiconductor 2 con conductividad tipo P formada en el substrato semiconductor S adyacente a la primera región 1, y una tercera región semiconductor 3 con conductividad tipo N^- formada en el substrato S adyacente a la segunda región 2 para formar una primera unión tipo PN, J_E , entre las primera y segunda regiones 1 y 2, y una segunda unión tipo PN, J_C , entre las segunda y tercera regiones 2 y 3, respectivamente.

10

15

En el dispositivo semiconductor utilizable con el invento y que se representa en la figura 1, en una posición situada frente a la primera unión J_E y separada de ésta por una distancia inferior a la distancia de difusión L_p de los portadores minoritarios o agujeros inyectados a partir de la segunda región 2 en la primera región 1, se halla una barrera de potencial dotada de una energía superior a la de los portadores minoritarios o agujeros, o igual por lo menos a la energía térmica, formada en la primera región 1. En el ejemplo de la figura 1, la concentración de impurezas en la primera región 1 se elige suficientemente baja, por ejemplo del orden de 10^{15} átomos/cm³, y la región la con conductividad del tipo N^+ con una concentración de impurezas de aproximadamente 10^{19} átomos/cm³ está formada en la primera región 1 para

20

25

30

constituir una unión LH y por tanto para formar la barrera.

La concentración de impurezas en la segunda región 2 se elige de modo que sea del orden de $10^{15} - 10^{17}$ átomos/cm³ y la de la tercera región 3 se elige suficientemente baja, por ejemplo del orden de 10^{15} átomos/cm³.

En el substrato semiconductor S, adyacente a la tercera región 3 pero separada de la segunda unión J_c , está formada una región 3a con conductividad del tipo N^+ y con una concentración de impurezas de aproximadamente 10^{19} átomos/cm³.

Un primer electrodo 4E está formado en la región 1a con elevada concentración de impurezas en la región 1, en contacto óhmico con ella; un segundo electrodo 4B está formado en la segunda región 2 en contacto óhmico con ella; y un tercer electrodo 4C está formado en la región 3a con elevada concentración de impurezas adyacente a la tercera región 3 en contacto óhmico con ella, respectivamente. A partir de estos electrodos 4E, 4B y 4C salen unos primero, segundo y tercer terminales E, B y C, respectivamente. En la figura 1, la referencia numérica 5 indica una capa aislante hecha por ejemplo de SiO₂, formada en la superficie del substrato S.

El dispositivo semiconductor que se representa en la figura 1 puede ser empleado como transistor. En tal caso, la primera región 1 sirve como región de emisor; la segunda región 2 como región de base; y la tercera región 3 como región de colector, respectivamente. Se aplica una polarización directa a la unión de emisor J_E y una polarización inversa a la unión de colector J_C .

Por tanto, los agujeros inyectados a partir de la base o segunda región 2 en el emisor o primera región 1 tienen una larga vida debido al hecho de que la región de emisor

1 tiene una reducida concentración de impurezas y buenas propiedades cristalinas, y por tanto la distancia de difusión L_p de los agujeros de la región de emisor 1 es larga. Como resultado de ello, como puede verse en las ecuaciones (6), y (3), el rendimiento de inyección de emisor γ puede tener un valor elevado. Sin embargo, cuando la distancia de difusión L_p es larga, si los agujeros inyectados en la región de emisor 1 pueden llegar a la superficie del substrato S y pueden recombinarse con unos electrones en la superficie, en la práctica la distancia de difusión L_p no podrá ser sustancialmente larga. Con el dispositivo semiconductor que se representa en la figura 1, ya que la barrera de potencia está formada en la región de emisor 1, estando dicha barrera de potencial situada frente a la unión de emisor J_E a una distancia inferior a la distancia de difusión L_p de los portadores minoritarios, el grado de recombinación superficial es más pequeño y la distancia de difusión L_p puede tener un valor suficientemente importante.

Debido al hecho de que la barrera de potencial está formada según se describe más arriba en el ejemplo representado en la figura 1, se produce un efecto que consiste en una reducción de la densidad de corriente o componente J_p de los agujeros inyectados a partir de la región de base 2 en la región de emisor 1. Es decir que, en la unión tipo LH, J_H , de la región de emisor 1, se produce una falsa diferencia de nivel de Fermi o un campo eléctrico incorporado cuya acción anula la difusión de los agujeros o de los portadores minoritarios. Por tanto, si el valor del nivel de Fermi es suficientemente elevado, la corriente de difusión producida por el gradiente de concentración de los agujeros y la corriente de

desplazamiento producida por el campo eléctrico incorporado se anulan mutuamente en la unión tipo LH, reduciendo la corriente de agujeros J_p inyectados a partir de la base 2 a través de la región de emisor 1 con reducida concentración de impurezas. En razón de este efecto, la relación entre la corriente electrónica que llega a la región de colector 3 y la componente de corriente que atraviesa la unión de emisor J_E toma un valor más importante y por tanto el rendimiento de inyección de emisor γ aumenta, como puede verse en la ecuación (3), haciendo que el factor de amplificación de corriente h_{FE} tenga un valor elevado.

La diferencia de nivel mencionada más arriba (altura de la barrera de potencial) debe ser superior a la energía de los agujeros o igual por lo menos a la energía térmica. La energía térmica puede expresarse de manera aproximada por kT , pero se desea que la diferencia de nivel mencionada más arriba sea superior a 0,1 eV. En la región de transición del potencial, la distancia de difusión L_p de los agujeros no puede terminar dentro de la región de transición, o se desea que la distancia de difusión L_p de los agujeros sea superior al ancho de la región de transición.

Cuando la unión tipo LH, J_H , está formada de la manera representada en la figura 1, es posible formar una barrera de potencial de 0,2 eV eligiendo adecuadamente la cantidad de impurezas y el gradiente de la región de alta concentración de impurezas l_a .

La figura 2 representa otro ejemplo del dispositivo semiconductor utilizable con el invento, en el cual se han empleado números y letras de referencia idénticos a los que se utilizan en la figura 1 para indicar los mismos elemen-

tos, de modo que se omitirá su descripción.

En el ejemplo de la figura 2, para formar una unión tipo PN, J_S , frente a la primera unión o unión de emisor J_E , se forma en la primera región 1 una región suplementaria 6 con conductividad del tipo P. En el ejemplo de la figura 2, la distancia entre las uniones J_S y J_E se elige de modo que sea inferior a la distancia de difusión L_p de los portadores minoritarios en la primera región 1. La otra construcción del ejemplo representado en la figura 2 es sustancialmente idéntica a la del ejemplo que se ilustra en la figura 1.

En el ejemplo de la figura 2, ya que la distancia de difusión L_p de los agujeros inyectados en la primera región 1 es larga como se ha indicado más arriba, los agujeros llegan a la región adicional 6 de manera eficaz y son absorbidos por ella. Cuando la región adicional 6 tiene un potencial flotante, este último aumenta cuando el número de agujeros que llegan a la región adicional 6 se eleva. Por tanto, la unión tipo PN, J_S , formada entre las regiones 6 y 1 está polarizada en el sentido directo sustancialmente a su tensión de cebado, y entonces los agujeros son reinyectados en la primera región 1 a partir de la región suplementaria 6. De este modo, la concentración de agujeros aumentará en la primera región 1 cerca de la región adicional 6, y por tanto la distribución de la concentración de los agujeros entre las uniones J_E y J_S en la primera región 1 es uniforme y su gradiente es progresivo lo que reduce la corriente de difusión J_p desde la segunda región 2 hasta la primera región 1.

En el ejemplo de la figura 2, la región adicional 6 que es del mismo tipo de conductividad que la segunda región 2 está formada en la primera región 1 separadamente de la se-

gunda región 2, pero puede formarse la segunda región 6 sin interrupción a partir de la segunda región 2.

5 La descripción que antecede corresponde al caso en el cual las primera, segunda y tercera regiones 1, 2 y 3 de los elementos semiconductores funcionan como emisor, base y colector, respectivamente. Sin embargo, en los dispositivos semiconductores descritos más arriba, las concentraciones de impurezas en las primera y tercera regiones 1 y 3 que rodean la segunda región 2 se eligen con un valor reducido y aproximadamente idéntico, y estas regiones se sitúan simétricamente con relación a la segunda región 2 de tal manera que si se utilizan las primera, segunda y tercera regiones 1, 2 y 3, como colector, base y emisor, respectivamente, los dispositivos semiconductores pueden funcionar como transistor en la dirección de funcionamiento inversa de la que se ha indicado más arriba.

10 Cuando la simetría de los dispositivos semiconductores se aprovecha, la simetría puede ser mejorada formando en la tercera región 3 una barrera de potencial frente a la segunda unión J_C , alrededor de la misma y con una energía superior a la de los portadores minoritarios o agujeros de la tercera región 3, según se representa en las figuras 1 y 2 por líneas de puntos en el exterior de la unión J_C . Con esta finalidad, la región 3_a de alta concentración de impurezas está formada en la tercera región 3 de modo que rodee la unión J_C , y se elige la distancia entre la unión J_C y la región 3_a de modo que sea inferior a la distancia de difusión de los portadores minoritarios o agujeros inyectados en la tercera región 3, de los elementos respectivos.

15 20 25 30 Las propiedades de los dispositivos semiconductores

de tipo nuevo así descritos más arriba pueden resumirse de la siguiente manera, según se desprende de la descripción que antecede.

5 (1) el factor de amplificación de corriente h_{FE} es elevado y puede ser superior a 3.000.

10 (2) el factor de amplificación de corriente h_{FE} es uniforme. Esto quiere decir que mientras que en un transistor de la técnica anterior la concentración de impurezas de la región de emisor se elige suficientemente elevada para aumentar el rendimiento de inyección de emisor o que el factor de amplificación de corriente de los transistores de la técnica anterior depende de la diferencia de las concentraciones de impurezas cerca de la unión entre las regiones de emisor y de base, lo que obliga a elegir las concentraciones de impurezas con una relación determinada entre las regiones, por el contrario, en los dispositivos semiconductores según el invento, gracias a la formación de la barrera de potencial en la región de emisor 1 frente a la unión de emisor J_E , se suprime la componente de corriente de los portadores minoritarios inyectados en la región de emisor 1, lo que aumenta el rendimiento de inyección del emisor y por tanto la influencia mutua entre las regiones de emisor y base 1 y 2 es pequeña porque la región de emisor 1 presenta una concentración de impurezas relativamente reducida y es posible elegir el ancho de la región de base 2 y la distribución en ella de la concentración de impurezas según se ha previsto, lo que da lugar a la obtención de un valor uniforme del factor h_{FE} , según se ha descrito más arriba.

30 (3) ya que se evita el efecto de la recombinación superficial, el factor de amplificación de corriente h_{FE} puede

tener un valor elevado aunque la corriente sea reducida.

(4) el ruido puede ser reducido. Esto quiere decir que ya que las partes principales de las primera y segunda uniones J_E y J_C están formadas entre las regiones de baja concentración de impurezas con tipos de conductividad P y N, los defectos producidos en el cristal son pequeños. Además, si se elige el valor de la concentración de impurezas elevado cerca del electrodo 4B conectado a la segunda región 2, por ejemplo, es posible reducir un componente de la corriente emisor-base, como en el transistor, a lo largo de la superficie del substrato S del semiconductor. Por tanto, es posible reducir el ruido de $1/f$. Por otra parte, es posible reducir también el ruido de sobreimpulsos y el ruido de $1/f$ debido al hecho de que h_{FE} tiene un valor elevado. Además, si se da un valor reducido a la resistencia de expansión de gases $\gamma_{bb'}$, el ruido puede ser reducido aunque la impedancia de la fuente de señal sea baja.

(5) las características de temperatura del factor de amplificación de corriente h_{FE} son buenas.

(6) los dispositivos semiconductores pueden emplearse como transistores bidireccionalmente conductores y presentan una excelente simetría.

(7) ya que la concentración de impurezas en la proximidad de las primera y segunda uniones J_E y J_C es pequeña, la tensión BV_{BEO} (tensión de base-emisor con colector abierto) es elevada, tanto en el sentido directo como inverso de los transistores.

(8) cuando se utilizan los dispositivos semiconductores como transistor de potencia, su resistencia mecánica es elevada porque su emisión es uniforme en razón de la resis-

cia interna distribuída en su región de emisor.

(9) las características de saturación son más favorables.

5 (10) cuando se forma la región 6 que realiza la inyección o la reinyección, la resistencia equivalente de la base toma un valor reducido.

10 El invento está basado sobre el hecho de que el dispositivo semiconductor de tipo nuevo que se describe más arriba tiene una estructura de cuerpo simétrica con relación a la segunda región 2, y proporciona un circuito de conmutación de uso general de tipo nuevo perfectamente equilibrado y que incluye un número de elementos reducido gracias a la utilización del dispositivo semiconductor de tipo nuevo que se describe más arriba.

15 El circuito según el invento utiliza el dispositivo semiconductor de tipo nuevo que se describe más arriba (transistor con baja concentración de emisor) IEC, y los cuatro elementos de transistor Q_1 a Q_4 , según se representa en las figuras 3 y 4. Para los cuatro elementos de transistor Q_1 a Q_4 , puede emplearse un transistor corriente, el dispositivo
20 semiconductor de tipo nuevo o un transistor de efecto de campo (FET). En el modo de realización del invento que se representa en la figura 3, se emplea un transistor corriente de tipo NPN para los cuatro elementos de transistor Q_1 a Q_4 , respectivamente.
25

30 En el modo de realización de la figura 3, los colectores de los primero y segundo transistores Q_1 y Q_2 están conectados conjuntamente a un terminal $+V_{CC}$ de una fuente de tensión, la base del transistor Q_1 está conectada a una fuente de señal S_A , y la base del transistor Q_2 está conectada a una

fuelle de seña! S_B . Los emisores de los transistores Q_1 y Q_2 están conectados con un tercer electrodo o colector y un primer electrodo o emisor del dispositivo semiconductor LEC, respectivamente, y también con los colectores de los tercero y
5 cuarto transistores Q_3 y Q_4 , respectivamente. Los emisores de los transistores Q_3 y Q_4 están conectados conjuntamente con un regulador de corriente constante común I_0 . Una fuente de seña! S_C está conectada diferencialmente con las bases de los transistores Q_3 y Q_4 de modo que realicen las operaciones de
10 conmutación de manera diferencial. Una resistencia de carga R_L está conectada entre la fuente de tensión $+V_{CC}$ y un segundo electrodo o base del dispositivo semiconductor LEC, mientras que el terminal de salida ll está conectado a la base del dispositivo semiconductor LEC.

15 Con el circuito que se representa en la figura 3, cuando el transistor Q_3 conduce la corriente bajo el efecto de la fuente de seña! S_C mientras que el transistor Q_4 está bloqueado por la fuente de seña! S_C , el emisor del transistor Q_1 y el colector del elemento semiconductor LEC están conecta-
20 dos a través del transistor Q_3 con el regulador de corriente constante I_0 , mientras que los emisores del transistor Q_2 y del dispositivo semiconductor LEC están abiertos o desconectados del regulador de corriente constante I_0 . Por tanto, en este momento una seña! de acuerdo con la fuente de seña! S_A
25 aparece en el emisor del transistor Q_1 y se aplica a través de la unión colector-base del dispositivo semiconductor LEC al terminal de salida ll . A continuación, cuando el transistor Q_3 está bloqueado mientras que el transistor Q_4 conduce la corriente bajo el efecto de la fuente de seña! S_C , una seña!
30 de acuerdo con la fuente de seña! S_B aparece en el emisor

del transistor Q_2 y se aplica a través de la unión emisor-base del dispositivo semiconductor LEC al terminal de salida 11. El funcionamiento descrito más arriba se repite idénticamente y por tanto se obtendrán en el terminal de salida 11 señales de acuerdo con las fuentes de señal S_A y S_B en respuesta a la conducción de los transistores Q_3 y Q_4 .

La linealidad del circuito de conmutación según el invento es buena. Además, utilizando el dispositivo semiconductor LEC, se obtiene fácilmente que las características de diodo de su unión base-emisor y de su unión base-colector sean idénticas, de modo que se mejora así el equilibrio simétrico del circuito de conmutación, y por tanto se impide que el potencial de corriente continua que aparece en su terminal de salida 11 fluctúe al ser conmutada la señal y se evita un desplazamiento del llamado nivel de pedestal. Por tanto, el circuito de conmutación según el invento puede conectarse directamente al siguiente circuito para aplicarle la señal de salida sin acompañamiento de ningún ruido transitorio. Además, ya que el valor de BV_{BEO} del dispositivo semiconductor LEC es alto, es posible obtener una gran amplitud de la tensión de salida obtenida en el terminal de salida 11.

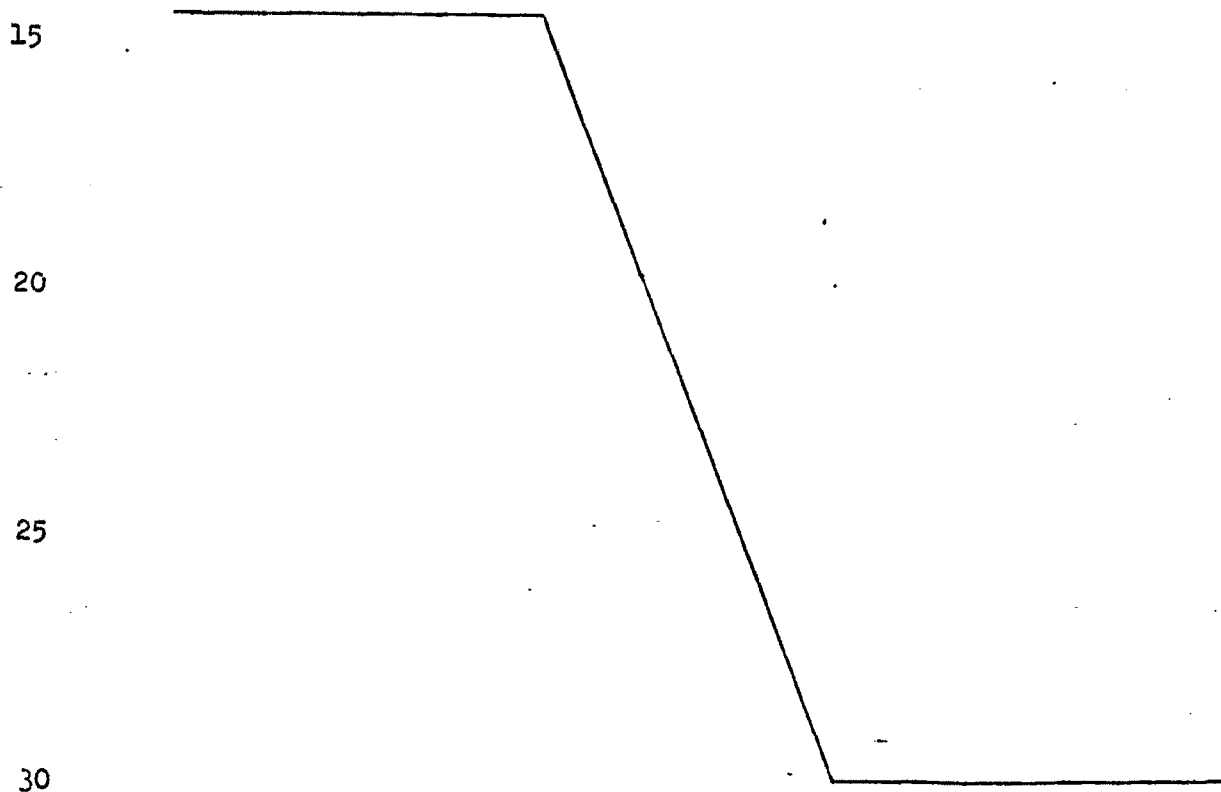
La figura 4 representa un modo de realización en el cual el circuito de conmutación del invento se aplica a un circuito detector de fase. En el modo de realización de la figura 4, las bases de los transistores Q_1 y Q_2 reciben diferencialmente una señal procedente de la fuente de señal S_A , tal como por ejemplo una señal de crominancia de una señal de televisión en color, y se utiliza como fuente de señal S_C una fuente de señal de portadora de referencia para la demodulación de la señal de crominancia, por ejemplo. Además, se

utiliza en el terminal de salida ll un filtro pasabajo (no representado).

5 Con el modo de realización representado en la figura 4, es posible obtener una señal de salida de detección de fase que tiene un nivel de corriente continua que depende de la diferencia de fase entre la señal de crominancia y la señal de portadora de referencia.

10 Ya que el dispositivo semiconductor IEC constituye un tipo de transistor simétrico respecto a la base, es posible intercambiar las conexiones de su colector y de su emisor.

En resumen, la presente Patente de Invención que se solicita deberá recaer en las siguientes



REIVINDICACIONES

1.- Circuito de conmutación que incluye:

5 a) unos primero y segundo trayectos de corriente formados cada uno con unos medios de conmutación y unos medios de entrada de señal conectados con dicho dispositivo de conmutación,

b) un regulador de corriente conectado en común con ambos dichos primero y segundo trayectos de la corriente, y

10 c) unos medios para suministrar una señal de conmutación a ambos medios de conmutación de los primero y segundo trayectos de la corriente para hacer que conduzcan la corriente alternativamente, caracterizado por,

15 d) un dispositivo semiconductor que incluye una primera región semiconductor de un tipo, una segunda región semiconductor del otro tipo adyacente a dicha primera región con una primera unión semiconductor entre ellas, una tercera región semiconductor del mismo tipo que dicha primera región adyacente a dicha segunda región con una segunda unión semiconductor entre ellas, estando dicha primera región provista de
20 una barrera de potencial con una energía superior a la de los portadores minoritarios inyectados a partir de la segunda región en la primera región en la posición frente a dicha primera unión, y separada de la misma por una distancia inferior a la distancia de difusión de los portadores minoritarios, y
25 unos primero, segundo y tercer terminales que salen de dichas primera, segunda y tercera regiones, respectivamente, estando dichos primero y tercer terminales conectados a unos puntos de conexión entre dichos medios de conmutación y dichos medios de entrada de señal de ambos trayectos de la corriente, respectivamente, y
30

e) unos medios de salida de la señal conectados a dicho segundo terminal de dicho dispositivo semiconductor para obtener a partir de éste una señal que se suministra a través de dichos medios de entrada de la señal de acuerdo con el funcionamiento de conmutación de dichos medios de conmutación.

5

2.- Circuito de conmutación según la reivindicación 1, caracterizado porque dicho dispositivo de conmutación incluye un primer transistor con un circuito colector-emisor conectado entre dichos medios de entrada de la señal y dicho regulador de corriente común y una base conectada con dicho dispositivo de suministro de la señal de conmutación.

10

3.- Circuito de conmutación según la reivindicación 2, caracterizado porque dichos medios de entrada de la señal incluyen un segundo transistor con un circuito colector-emisor conectado en serie con el circuito colector-emisor de dicho primer transistor y una base conectada de modo que reciba una señal de entrada.

15

4.- Circuito de conmutación según la reivindicación 3, caracterizado porque dichos medios de salida de la señal incluyen una impedancia de carga conectada entre dicho segundo terminal del dispositivo semiconductor y una fuente de tensión de funcionamiento.

20

5.- Circuito de conmutación según la reivindicación 4, caracterizado porque las bases de dichos segundos transistores reciben señales de entrada diferentes, respectivamente.

25

6.- Circuito de conmutación según la reivindicación 4, caracterizado porque las bases de dichos segundos transistores reciben diferencialmente la misma señal de entrada.

30

5 7.- Circuito de conmutación según la reivindicación 4, caracterizado porque dichos primero y segundo transistores están constituidos por dichos dispositivos semiconductores conectados de modo que produzcan el funcionamiento de los transistores.

10 8.- Circuito de conmutación según la reivindicación 1, caracterizado porque dichas primera y tercera regiones del dispositivo semiconductor tienen una concentración de impurezas sustancialmente del mismo orden de magnitud y dicha primera región incluye una porción cuya concentración de impurezas es más elevada que la de otras porciones de la primera región en una posición alejada de dicha primera unión por una distancia inferior a la distancia de difusión de los portadores minoritarios para formar dicha barrera de potencial.

15 9.- Circuito de conmutación según la reivindicación 1, caracterizado porque dichas primera y tercera regiones del dispositivo semiconductor tienen una concentración de impurezas sustancialmente del mismo orden de magnitud y una región semiconductor suplementaria del mismo tipo que dicha
20 segunda región está formada en dicha primera región en una posición alejada de dicha primera unión por una distancia inferior a la distancia de difusión de los portadores minoritarios para formar dicha barrera de potencial.

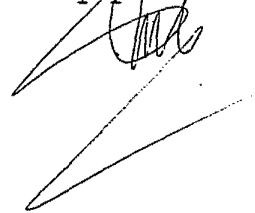
25 10.- Se reivindica por último como objeto sobre el que ha de recaer la patente de invención que se solicita: CIRCUITO DE CONMUTACION.

Todo conforme queda descrito y reivindicado en la presente Memoria descriptiva que consta de veinticuatro páginas mecanografiadas y dibujos que se acompañan.

5

Madrid, 2 de abril de 1.975

BERNARDO YONGRIA
P.P.



10

15

20

25

30

Fig. 1

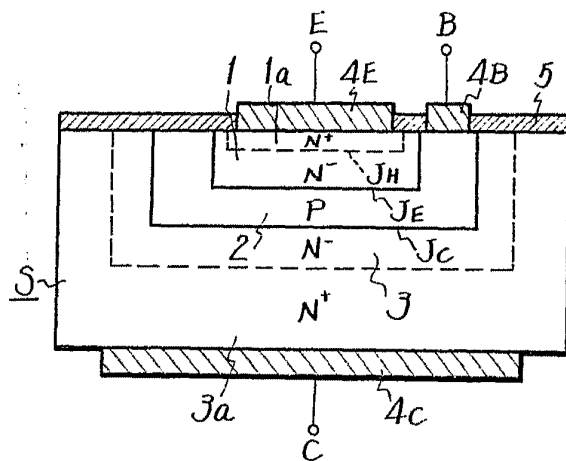
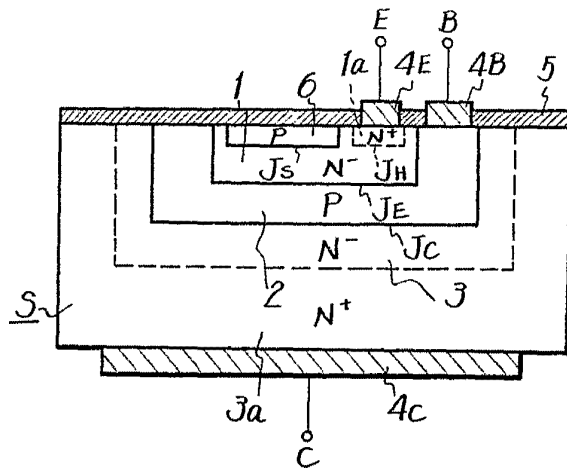


Fig. 2



ESCALA VARIABLE

Madrid, 2 de Abril de 1.975

BERNARDO UNGRIA

P.P.

Fig. 3

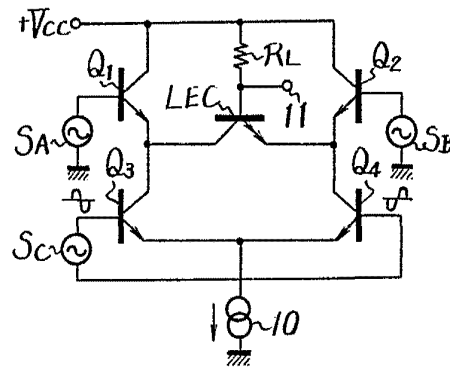
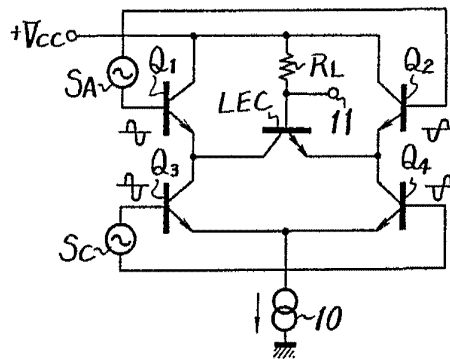


Fig. 4



ESCALA VARIABLE

Madrid, 2 de abril de 1.975

BERNARDO UNGRIA

P.P.