

434818

memoria descriptiva

Int. Cl. G01R 31/28

CLASE DE REGISTRO

Una Patente de Invención, por veinte años en España.

NOMBRE Y NACIONALIDAD DEL SOLICITANTE

S.I.E. Societa Italiana Elettronica S.p.A.
- sociedad italiana -

RESIDENCIA Y DOMICILIO

MILANO (Italia)
Via Inverigo 14.

OBJETO

"Dispositivo para la comprobación de la eficacia de un emisor de tiempo".

INVENTOR

Antonio Banfi, italiano.

PRIDRIDAD

Solicitud patente italiana No. 48 495 A/74 del 20 de febrero de 1974.

POOR
QUALITY

1 El presente invento se refiere a un dispositivo pa
ra la comprobación de eficacia de sistemas lógicos de la auto
matización de instalaciones y en especial concierne a un dis
positivo, mediante el cual, mediante un funcionamiento mor--
5 mal, puede controlarse la eficacia de aquellas partes de los
sistemas lógicos continuamente, que sirven para retardar cro
nológicamente la iniciación de medidas de protección, es de
cir, que se refiere a los así llamados emisores de tiempo.

A continuación se describirán las características
10 típicas funcionales de cualquier emisor de tiempo utilizado
normalmente en la técnica. La subsiguiente descripción del -
dispositivo de control, según el invento, se refiere a tal -
emisor de tiempo, siendo indiferente su tipo de construcción.

15 El emisor de tiempo recibe en su entrada una señal
lógica de maniobra, es decir, una señal que está caracteriza
da por estado definido "0" y por un estado definido "1". En
su salida suministra el emisor de tiempo una señal lógica -
análoga.

20 Normalmente se encuentran, tanto la entrada como -
la salida del emisor de tiempo en el estado "0" que corres--
ponde a la ausencia de una señal de maniobra y por ello no -
produce el disparo de ninguna medida de protección.

25 Tan pronto llega a la entrada una orden de manio--
bra, la entrada pasa al estado "1" y por ello comienza la -
cuenta del tiempo de retardo. Este tiempo es regulable en -
general dentro de un cierto alcance.

30 Durante la cuenta, la salida todavía permanece en
el estado "0". Cuando la señal de maniobra desaparece de nue

1 vo antes de haber terminado la cuenta, entonces el emisor de
tiempo permanece en "0" es decir en el estado inicial. Si, -
por el contrario, dura la señal de maniobra, entonces apare-
ce al final del tiempo regulado en la salida la señal "fin -
5 del tiempo", es decir que la salida pasa al estado "1".

La salida permanece en el estado "1" en tanto per-
dure la señal de maniobra y al desaparecer la señal de manio-
bra la salida vuelve a "0" y el emisor de tiempo se encuen-
tra de nuevo en su estado inicial.

10 En la consideración de las consecuencias de posi-
bles averías o trastornos en la eficacia de un emisor de -
tiempo, se diferencian dos casos:

15 a) la señal "fin de tiempo" aparece a la salida -
con un retardo respecto a la señal de maniobra, que es más -
breve que el tiempo de retardo ajustado, o bien aparece de -
modo constante, independientemente de la señal de maniobra.

20 b) la señal "fin de tiempo" aparece a la salida con
un retardo, respecto a la señal de maniobra, que es más pro-
longado que el tiempo ajustado, o bien no aparece en absolu-
to.

25 Los trastornos del caso a) se consideran como "se-
guros) ya que no afectan a la seguridad de instalación contro-
lada, aunque disparan medidas de seguridad. La existencia de
tales trastornos además resulta inmediatamente evidente por -
el disparo efectuado.

30 Los trastornos del caso b) por el contrario, se de-
signan como "no seguros", ya que suprimen la seguridad de la
instalación controlada que, por lo tanto, queda sin protec-
ción. Estos trastornos del caso b) sólo pueden comprobarse -

1 por correspondientes medidas de comprobación, mediante las -
cuales se simula la orden de maniobra y la aparición correc-
ta en el tiempo de la señal "fin de tiempo".

5 Por otra parte, es conocido, en base de la teoría
de la confiabilidad, que la comprobación de un elemento en -
intervalos próximos de tiempo, que son prácticamente acepta-
bles, aumenta significativamente la confiabilidad de tal vi-
gilancia de funcionamiento. De estas consideraciones se reco-
noce la importancia de la comprobación de los elementos fun-
10 damentales de un sistema de protección.

En los conocidos sistemas lógicos, empleados en la
técnica la comprobación de los emisores de tiempo, indiferen-
temente de si funcionan a mano o automáticamente, sólo es po-
sible de manera que el emisor del tiempo se desconecte del -
15 funcionamiento normal, de modo que durante la comprobación -
del mismo su función se interrumpa, es decir el disparo de -
una medida de protección al aparecer la señal de "fin de -
tiempo". Sin embargo, existe ahora la posibilidad de que el -
disparo de una medida protectora resulte necesario precisa-
20 mente durante la comprobación del emisor de tiempo, es decir
durante un tiempo durante el cual el sistema lógico está to-
tal o parcialmente desconectado. Además, a consecuencia de -
una perturbación de tiempo en el sistema lógico, puede resul-
tar permanente el estado de la protección, de modo que la -
25 ventaja de la confiabilidad, que deba alcanzarse mediante la
comprobación periódica, se anula, a consecuencia de la posi-
bilidad de trastornos, "no seguros", que se ocasionan por el
equipo de control mismo.

30

1 Para evitar los inconvenientes descritos en lo que
antecede, el invento se ha propuesto resolver los siguientes
problemas:

5 - En un emisor de tiempo interconectado con un sis-
tema lógico de automatización, ofrecer la posibilidad de eje-
cutar comprobaciones cíclicas, que deben determinar la exis-
tencia o no existencia del trastorno "no seguros", en que, -
sin embargo, el emisor de tiempo mismo, conjuntamente con to-
do el sistema lógico, permanece activo para el disparo de -
10 una medida protectora, que pudiera resultar necesaria duran-
te el ciclo de comprobación;

15 - En un sistema lógico, en que se utilizan emiso-
res de tiempo para el disparo retardado de medidas protecto-
ras, ofrecer la posibilidad de comprobar los tiempos de re-
tardo ajustados, sin desconectar en ello los emisores de -
tiempo y el sistema lógico del funcionamiento de vigilancia
normal;

20 - Ofrecer la posibilidad, de la manera ya descrita,
y al objeto descrito, de comprobar cualquier número deseado
de emisores de tiempo en funcionamiento de cascada y en ello
comprobar la exactitud de los tiempos de retardo ajustados,
tanto del emisor de tiempo individual, como de la suma de -
los tiempos de retardo.

25 Para resolver estos problemas el invento se refie-
re a un dispositivo que está acoplado con un emisor de tiem-
po perteneciente a un sistema lógico y que permite:

30 - Ejecutar durante el funcionamiento normal de la
instalación ciclos de comprobación para determinar ajustes -

1 erróneos, variaciones de ajustes y todos los trastornos "no -
seguros" del emisor de tiempo y del dispositivo comprobador -
mismo, sin afectar en ello a la seguridad del disparo de las
medidas protectoras durante el ciclo de comprobación,

5 en que el emisor en la entrada recibe una señal de
entrada, en base de la cual el emisor de tiempo comienza la -
cuenta del propio tiempo de retardo y cuando esta señal de en
trada tiene una duración, que es más prolongada que el tiempo
de retardo ajustado, suministra una señal de salida, en tanto
10 que perdure la señal de entrada y al desaparecer esta última
vuelve a su posición inicial,

en que la solución de estos problemas se efectúa me
diante un dispositivo de comprobación, que consiste esencial-
mente en:

15 - Un primer operador lógico con dos entradas y una
salida, que efectúa la suma lógica de la señal de entrada -
aportada a sus entradas y de una primera señal auxiliar forma
da localmente en el dispositivo comprobador y aportada a su -
segunda entrada; y su salida, en la que aparece esta suma ló-
20 gica, que representa la señal de maniobra para el emisor de -
tiempo, estando unida con la entrada del emisor de tiempo;

25 - Un segundo operador lógico con dos entradas y una
salida, que ejecuta el producto lógico de la señal de manic--
bra del emisor de tiempo para la señal de salida del emisor -
de tiempo negado y a este fin está unido con una de sus entra-
das con la salida del primer operador lógico y con la otra en
trada con la salida del emisor de tiempo, mientras que la sa-
lida del segundo operador lógico, en que aparece este produc-
30 to lógico, que representa inmediatamente la primera señal -

1 auxiliar -o que contribuye a la formación de la misma mediata
mente, está unido inmediatamente o por lo menos mediatamente
con la segunda de ambas entradas del primer operador lógico;

5 - Un primer retardador, que al aparecer la señal -
de salida del emisor de tiempo retarda la aparición de la -
primera señal auxiliar por un determinado tiempo y a este ob
jeto está unido con el segundo operador lógico de tal modo,
que retarda su señal de salida.

10 En lo que sigue, se describirá más detalladamente
este invento con preferencia a los adjuntos dibujos por medio
de un ejemplo de ejecución.

La fig. 1, es un esquema en forma de bloque, que -
representa la conexión y la utilización del dispositivo de -
comprobación, según el invento,

15 La fig. 2, es el esquema de conexión de un ejemplo
de ejecución preferido del dispositivo según el invento en -
ejecución electrónica,

20 Las figs. 3 y 4 son diagramas, que representan es-
quemáticamente el curso de las señales existentes en el dis-
positivo según la fig. 2.

25 Previamente a la explicación del invento se cita--
rán las siguientes consideraciones. Aparte de los emisores -
de tiempo eventualmente existentes, el sistema lógico de auto
matización se caracteriza por órganos finales, que presentan
un tiempo propio de retardo entre la señal de maniobra y la
respuesta.

30 Por ejemplo, un sistema eléctrico, que actúa sobre
una instalación a través de un relé no está en posición de -

1 disparar una medida de protección cuando la señal de maniobra eléctrica de la bobina del relé no se retiene durante el tiempo requerido mínimo para la respuesta del relé; este tiempo mínimo está situado en el alcance de milisegundos.

5 Cuando T_r es el tiempo mínimo para la respuesta de los órganos terminales, entonces cualquier señal de impulso, cuya duración sea menor que T_r no puede disparar con seguridad ninguna medida de protección en el sistema. Por lo tanto, es posible emplear impulsos de pequeña duración para la comprobación de la eficacia de las diferentes partes del sistema sin correr el peligro de que se efectúen disparos irreales. -
10 s suficiente si las partes a comprobar responden a impulsos de breve duración, como en el caso de señales operativas.

15 Mientras que esto es el caso en general en operadores lógicos, que ejecutan las normales operaciones lógicas binarias, con suma, producto, inversión y combinaciones de ello el emisor de tiempo de acuerdo con su naturaleza no está en posición de dar una salida para una orden de maniobra de impulso, ya que su misión precisamente reside en examinar la duración y por ello la credibilidad de una señal de maniobra.
20

El invento ahora consiste esencialmente en un dispositivo, que en combinación con el emisor de tiempo permite la comprobación de este último mediante impulsos de breve tiempo, superpuestos a la verdadera señal, que experimentan la misma elaboración.
25

La fig. 1, muestra como el dispositivo D según el invento está unido de manera lógica con el emisor de tiempo T dentro del alcance de un sistema lógico.
30

1 La señal de entrada I procedente del sistema lógico
co L' puede ser la verdadera señal de maniobra del emisor del
tiempo E' o un impulso de comprobación C_t . El dispositivo D
receptor genera la señal C" para el emisor de tiempo T, cuya
5 salida I se utiliza en el sistema lógico L" y además vuelve
al dispositivo D. La comprobación de la eficacia del emisor
de tiempo T (y del dispositivo D acoplado con el mismo) se
efectúa mediante medios M lógicos, conocidos en sí, porque
se controla si después del tiempo previamente ajustado T_t ,
10 que se cuenta por medio de T, en la salida U aparece un impul-
so de salida U_t . Si este no fuera el caso, entonces el elemen-
to controlador es ineficaz y tiene que ser reparado o cambiado.
Esto se señala por una señal de alarma "ALL".

15 El impulso de salida U_t es utilizable como impulso
de controlación de un elemento eventualmente análogo existen-
te en el sistema lógico L".

20 La fig. 2 representa una forma de ejecución electró-
nica preferida del dispositivo según el invento. En la dispo-
sición de conexión de este dispositivo, se utilizan algunos
pasos, que en lógica positiva (estado "1", correspondiendo al
nivel más elevado de tensión) ejecutan la función de suma y
negación (NOR) y en lógica negativa (estado "0" correspondien-
te al nivel de tensión más bajo) ejecutan la función de pro-
ducto (o coincidencia) y negación (NAND) que se designa con
25 los símbolos conocidos en la técnica.

30 Estos pasos pertenecen, en el ejemplo ilustrado, a
conexiones integradas del tipo MOS complementarios; sin embar-
go, las mismas funciones podrían ejecutarse también por otros
operadores lógicos de otro tipo, conocidos en sí.

1 El dispositivo consiste esencialmente en dos partes:

5 T = emisor de tiempo que contiene los pasos designados con B, el contador binario integrado C y los correspondientes elementos de conmutación;

B = dispositivo comprobador según el invento con los pasos A y los correspondientes elementos de conmutación.

10 En el caso del emisor de tiempo se trata, por ejemplo, de una forma de ejecución digital. La orden de maniobra a la entrada C" actúa sobre la forma de conexión R en el sentido de la posición C del contador C. En tanto reine un alto nivel de tensión, el contador está bloqueado a 0. En el caso de una orden de maniobra con bajo nivel de tensión se nivela el contador y comienza la cuenta. Los pasos B (1 - 2 - 3) y
15 B (5 - 6 - 4) representan un multivibrador inestable, que es capaz de oscilar y de suministrar impulsos de avance al divisor-contador binario, en tanto que la salida Q del contador al igual de la cifra binaria más importante, permanezca a nivel bajo. El tiempo de cuenta T_t del emisor de tiempo
20 es proporcional al periodo del multivibrador, que es ajustable por P, y al número de los impulsos referidos para llevar la salida Q al nivel alto. Tan pronto el nivel a la salida Q es alto, se bloquea el contador, se recarga a través de R1 C2 y por ello se conmuta la salida U de la conexión de umbral consistente en los pasos B (8-9-10) y B (12-13-11) al
25 nivel alto. Cuando la señal de entrada C" desaparece de nuevo puede volver a ser activo al multivibrador, C2 se descarga, y desaparece la señal de salida U.

30

1 El dispositivo de comprobación según el invento con
siste en su forma de ejecución preferida en:

5 - Un primer operador lógico, que suministra al emi-
sor de tiempo T la señal de maniobra C" de la suma de la se-
ñal de entrada IR retardada y de otra así llamada "señal de -
autorretención" AU (en el ejemplo el paso A con la salida 3 y
las entradas 1 para IR y 2 para AU);

10 - Un segundo operador lógico, que genera una "señal
de capacitación" AB del producto de la señal de maniobra con
la señal negada de la señal de salida del emisor de tiempo -
(en el ejemplo el diodo D2 con la resistencia R5, producién-
dose la señal de capacitación AB como producto en la lógica -
negativa);

15 - Un tercer operador lógico, que genera la señal de
autorretención AU para el primer elemento lógico, de productos
de la mencionada señal de capacitación AB con la señal negada
de la señal de entrada I (es decir, de la señal que aparece -
al desaparecer la señal de entrada) (en el ejemplo el paso -
(5-6-4);

20 - Un primer retardador, que al aparecer la señal de
salida del emisor de tiempo, después del transcurso de tiempo
 T_t , retarda la aparición de la mencionada señal de capita-
ción AB por el tiempo T_3 (en el ejemplo, la resistencia R3, -
paralelamente al diodo D3, con C3, que se recarga de nuevo en
25 el tiempo T_3) en que el tiempo T_3 está establecido menor que
 T_r (= el tiempo mínimo de retardo hasta la respuesta de los -
órganos terminales;

30 - Un segundo retardador, que retarda la señal de en

1 trada por el tiempo T_4 (en el ejemplo R4 y C4).

La señal de autoretención desaparece después de un tiempo, que corresponde a la longitud deseada para un impulso de respuesta U_t a la señal de impulso de comprobación C_t a la entrada (véase también fig. 1).

5 El modo de funcionamiento del dispositivo se explicará más detalladamente en lo que sigue con referencia a las figs. 3 y 4, en que las diferentes señales están indicadas mediante el correspondiente nivel de tensión (nivel superior S y nivel inferior I respecto al umbral de conexión) y la significación lógica correspondiente ("0" ó "1"). En la fig. 10 3 se ilustra el modo de funcionamiento durante un ciclo de comprobación. C_t es el impulso de comprobación, cuya duración es menor que T_r . Está claro que también en otras señales de impulso de cualquier procedencia, pero con menor duración que T_t se conducirá de igual manera el dispositivo, es decir, que el mismo suministra sólo un impulso U_t con la duración T_3 , que no es capaz de producir una respuesta de los órganos terminales. Esto normalmente es aceptable en todo caso. El tiempo T_4 sirve solamente para efectuar el ajuste a "C" del emisor de tiempo T, comenzando la cuenta de tiempo T_t cuando llega una señal, mientras está en marcha un ciclo de comprobación. Mientras la señal IR todavía no existe, por la señal de entrada, ya existente en el tercer operador lógico (en el ejemplo el paso 7-5-6-4), se quita la señal de autoretención, por lo que se suprime la señal de maniobra C" durante el tiempo T_4 y el emisor de tiempo se ajusta a "0" y se prepara para una nueva cuenta. En el caso de que quiera -

1 renunciarse a esta propiedad no esencial para la seguridad -
del sistema, puede simplificarse el dispositivo, suprimiendo
el segundo retardador y el tercer operador lógico, ya que -
5 pueden reunirse la señal de capacitación y la señal de auto-
retención desde el punto de vista lógico (en el ejemplo la -
entrada 5 del paso A puede estar unida directamente con la -
entrada 6 ó proyectar ajustado a nivel "C" constante). El -
tiempo T_5 , que resulta de la necesidad física de un determi-
nado tiempo para la variación del nivel de energía de C_3 , -
10 puede elegirse a voluntad, en lo que, sin embargo, tiene que
asegurarse el desacoplamiento de las señales U y C" y $T_4 + T_5$
= menos que C_t . El tiempo T_3 correspondiente al impulso de sa-
lida, también podría elegirse a voluntad, pero tiene que ser
menor que T_3 y tiene que ser reconocible por el sistema lógi-
15 co de control M.

La elección de $T_3 = C_t$, sin embargo, permite com-
probar varios dispositivos de igual tipo en forma de cascada,
por lo que se cumple el último de los objetivos del invento
indicados inicialmente.

20 En l fig. 4 se ilustra el modo de funcionamiento
en una orden de maniobra real. Cuando la orden de maniobra -
tiene la suficiente duración C entonces la señal, que apare-
ce en la entrada con retardo, tiene la duración $I = C - T_4 -$
25 $(T_t + T_4) = C - T_t$.

Por lo tanto, puede observarse que todas las per-
turbaciones "no seguras" del emisor de tiempo T y del dispo-
sitivo comprobador D pueden determinarse por el dispositivo
comprobador mismo efectuándose repetidamente la comprobación
30 de la manera indicada.

1 El invento ha sido ilustrado y descrito en su forma preferida, pero no se limita a ello y la forma de ejecución así como sus detalles también pueden realizarse de otra manera obvia para un técnico en la materia sin apartarse de la idea del invento y de las reivindicaciones.

- N O T A -
=====

La presente patente de invención comprende las siguientes reivindicaciones:

10 1.- Dispositivo para la comprobación de la eficacia de un emisor de tiempo, que está acoplado con un emisor de tiempo perteneciente a un sistema lógico y permite efectuar comprobaciones durante el funcionamiento normal para determinar errores de ajuste, desviaciones de ajuste y todas las perturbaciones no seguras del emisor de tiempo y del mismo dispositivo comprobador, sin afectar por ello a consecuencias de perturbaciones incontrolables, la seguridad de los disparos realmente necesarios de medidas de protección en el sistema lógico, también durante un ciclo de comprobación, en lo que el emisor de tiempo recibirá una señal de entrada en base de la cual comienza la cuenta de su propio tiempo de retardo y, cuando esta señal de entrada tiene una duración más prolongada que este tiempo de retardo, suministra una señal de salida, mientras dura la señal de entrada y al desaparecer esta última, retorna a su posición inicial, caracterizado porque el dispositivo comprobador se compone de: un primer operador lógico con dos entradas y una salida, que efectúa la suma lógica a partir de la señal de entrada suministrada a una de sus entradas y de una señal auxiliar primera, formada localmente en el dispositivo comprobador, suministrada a

1 la segunda entrada del primer operador lógico, y cuya salida,
en que aparece esta suma lógica, que forma la señal de maniobra para el emisor de tiempo está unida con la entrada del emisor de tiempo; un segundo operador lógico con dos entradas
5 y una salida, que ejecuta el producto lógico de la señal de maniobra del emisor de tiempo con la señal de salida del emisor de tiempo negado y a este fin con una de sus dos entradas está unida con la salida del primer operador lógico y con la otra entrada, con la salida del emisor de tiempo mientras que
10 la salida del segundo operador lógico, en que aparece este producto lógico -que forma inmediatamente la primera señal auxiliar o mediatamente contribuye a su formación- está unido media o inmediatamente con la segunda entrada del primer operador lógico; un primer retardador, que al aparecer la señal
15 de salida del emisor de tiempo retarda la desaparición de la primera señal auxiliar por un determinado tiempo y a este objeto está combinado con el segundo operador lógico de tal modo que retarda su señal de salida.

20 2.- Dispositivo según la reivindicación 1, caracterizado porque el dispositivo comprobador se compone de: un primer operador lógico con dos entradas y una salida, que ejecuta la suma lógica de la señal de entrada suministrada a una de sus entradas y de una primera señal auxiliar formada localmente en el dispositivo comprobador y suministrada a la segunda
25 entrada del primer operador lógico, y cuya salida, en que aparece esta suma lógica que forma la señal de maniobra del emisor de tiempo, está unida con la entrada del emisor de tiempo; un segundo operador lógico con dos entradas y una salida

30

1 que ejecuta el producto lógico de la señal de maniobra del -
emisor de tiempo con la salida del emisor de tiempo negado y
a este objeto está unida con una de sus entradas con la sali
da del primer operador lógico y con la otra entrada, con la
5 salida del emisor de tiempo, mientras que la salida del se--
gundo operadorilógico, en que aparece este producto lógico,
que forma una segunda señal auxiliar y contribuye mediatamen
te a la formación de la primera señal auxiliar, está unido -
mediatamente con la segunda entrada del primer operador lógi
10 co; un primer retardador, que al aparecer la señal de salida
del emisor de tiempo retarda la aparición de la primera se--
ñal auxiliar por un determinado tiempo, retardando la desapa
rición de la segunda señal auxiliar y a este fin está combi
nado con el segundo operador lógico de tal manera que retar
15 de su señal de salida; un tercer operador lógico con dos en
tradas y una salida, que ejecuta el producto lógico de la se
ñal de entrada negada con la segunda señal auxiliar y a este
objeto, con una de sus dos entradas está unida con el conduc
tor de aportación de la señal de entrada y, con la otra en--
20 trada, con la salida del segundo operador lógico, mientras -
que la salida del tercer operador lógico, en que aparece es
te producto lógico, que forma la primera señal auxiliar, es
tá unida inmediatamente con la segunda entrada del primer -
25 operador lógico; un segundo retardador, que retarda por un -
determinado tiempo la señal de entrada y está interconectado
en el conductor de aportación de la señal de entrada, que es
tá conectada a la primera entrada del primer operador lógico.

3.- Dispositivo según una de las reivindicaciones

1 precedentes, caracterizado porque, en una ejecución elec-
trónica, los mencionados operadores lógicos se componen de
partes de una conexión complementaria integrada del tipo
5 MOS.

4.- Dispositivo según una de las reivindi-
caciones 1 y 2, caracterizado porque los mencionados opera-
dores lógicos se componen de diodos y resistencias.

10 5.- Dispositivo según una de las reivindi-
caciones 1 y 2, caracterizado porque los mencionados re-
tardadores se componen de conexiones casi integradoras del
tipo de resistencia-capacidad.

15 6.- Dispositivo según alguna de las rei-
vindicações precedentes, caracterizado porque para hacer
posible la comprobación de otros dispositivos idénticos
en forma de cascada mediante una única señal de comproba-
ción a la entrada, el dispositivo está establecido de tal
20 modo que el retardo de la desaparición de la primera señal
auxiliar tiene la misma duración que aquélla, que está pre-
vista para el impulso de comprobación.

25 7.- "Dispositivo para la comprobación de
la eficacia de un emisor de tiempo".

Según se describe y reivindica en la pre-
sente memoria descriptiva y se ilustra en los planos regla-
mentarios que a la misma se acompañan.

1
5
10
15
20
25
30

Consta la presente memoria de diecisiete
hojas foliadas y escritas a máquina por una sola de sus ca-
ras.

Madrid, a

18 FEB 1975
CARLOS ROBB
P. R.
Fdo.: Pedro Matamoron

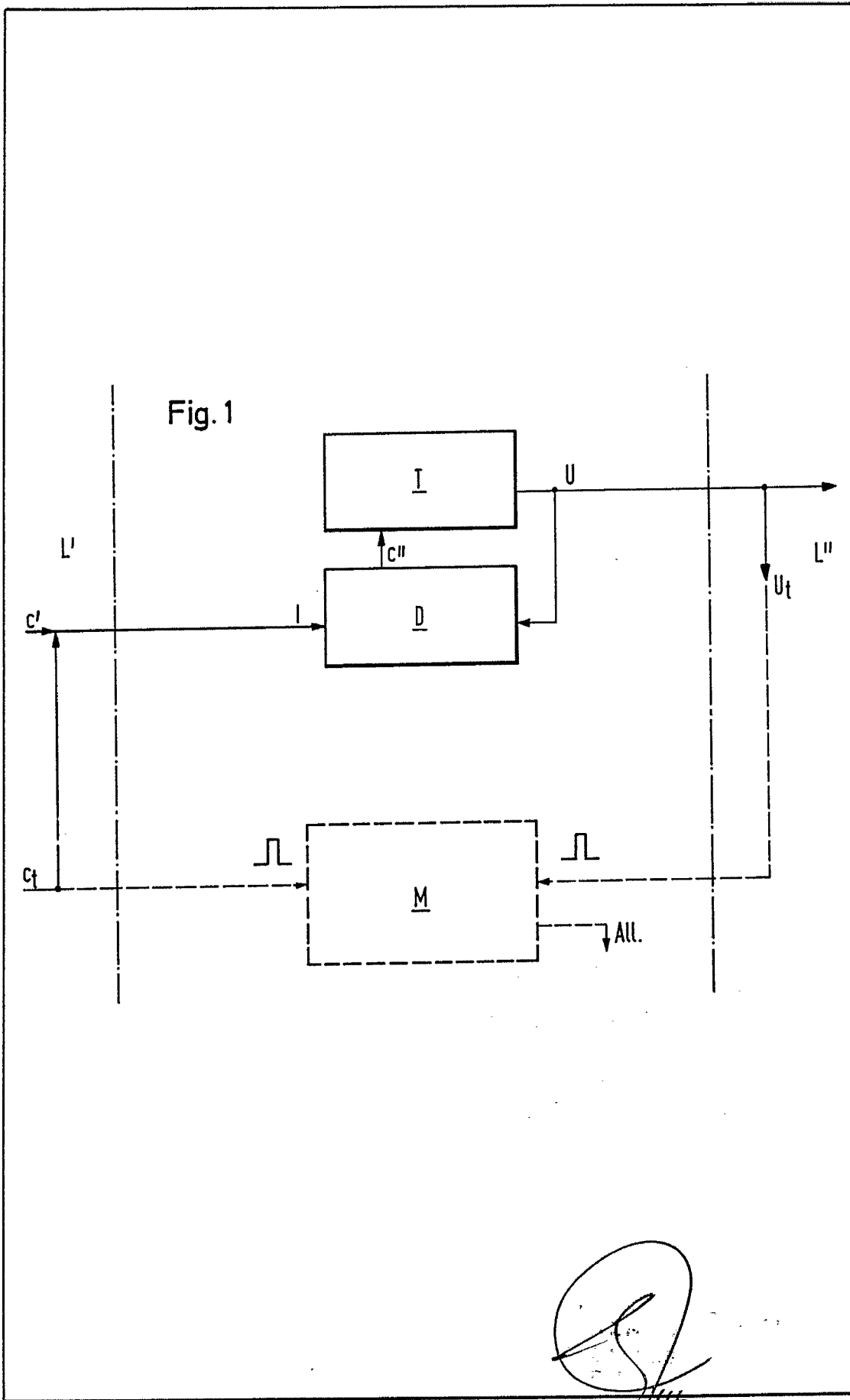
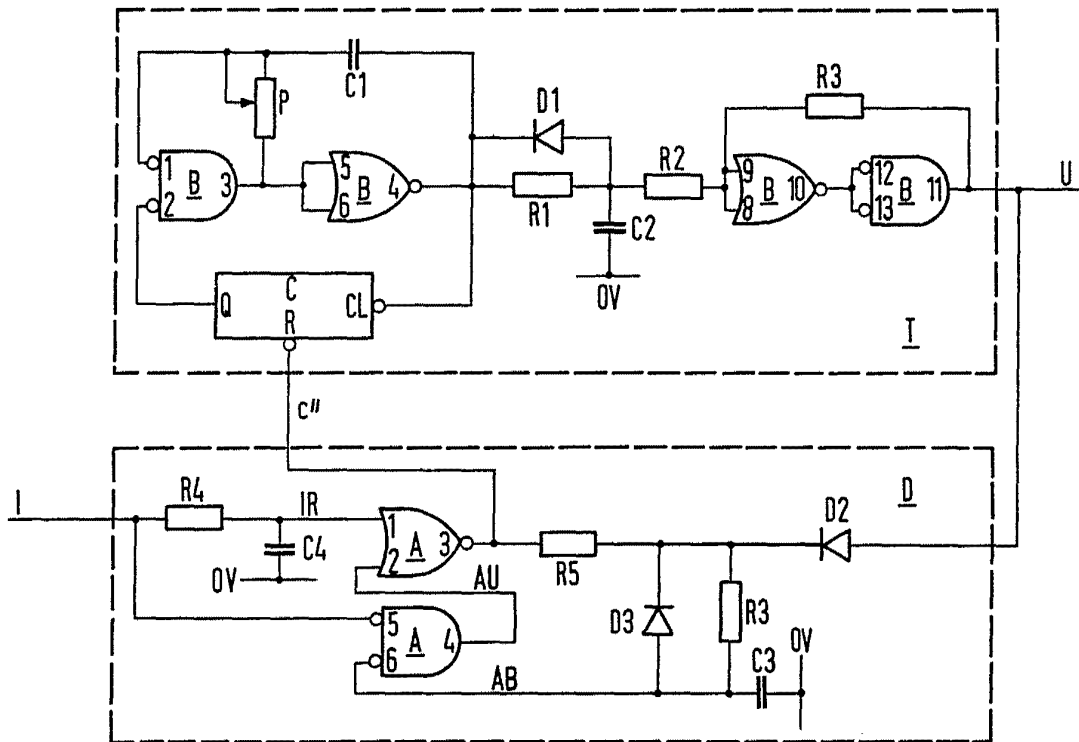
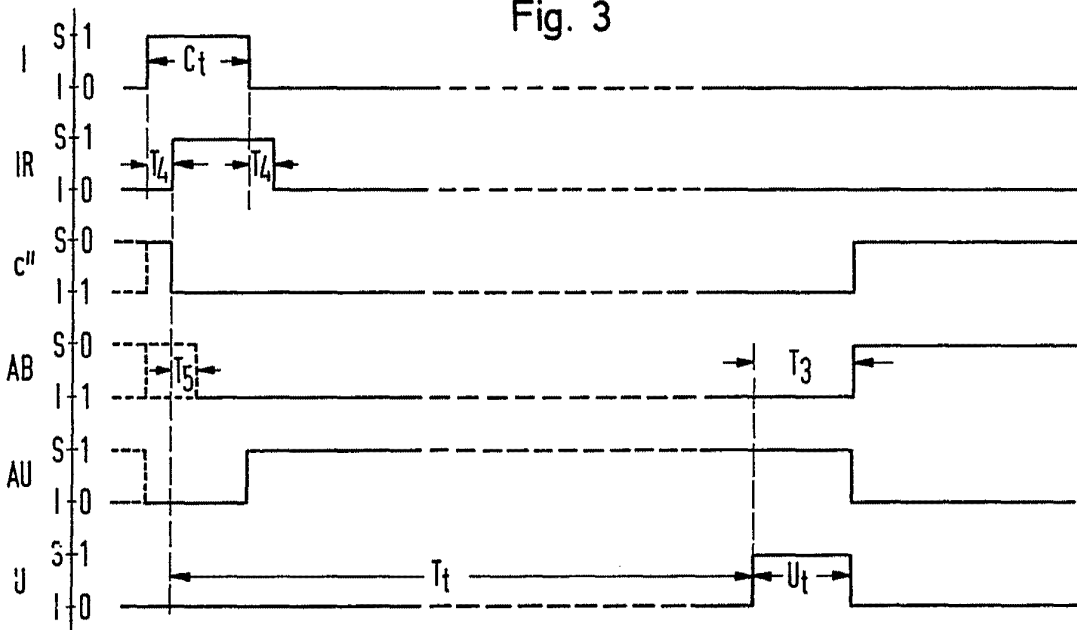


Fig. 2



[Handwritten signature]

Fig. 3



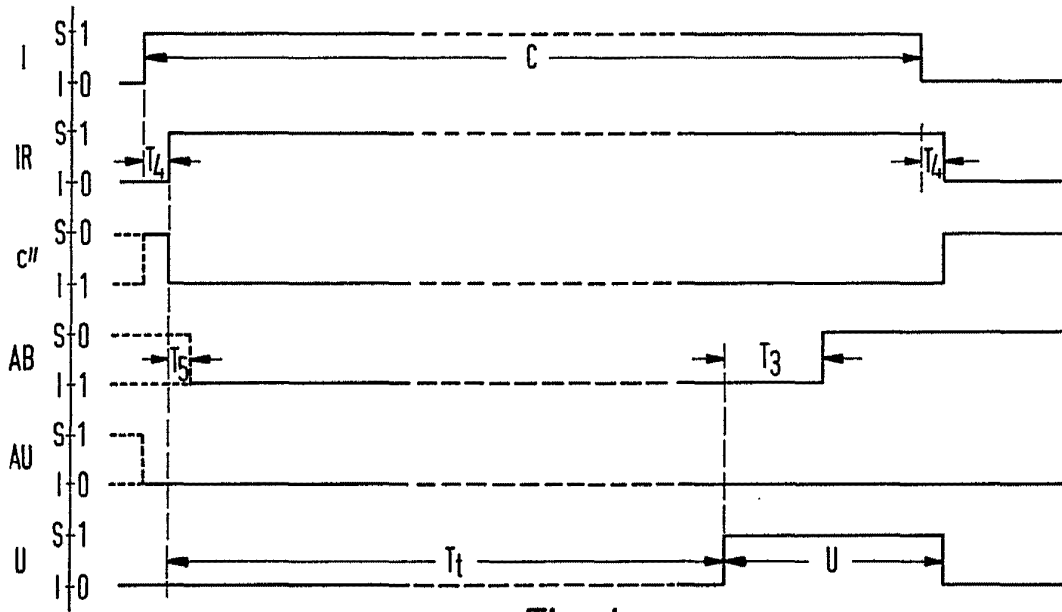


Fig. 4