

MINISTERIO DE INDUSTRIA  
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

ES	11	NUMERO	A 1
	21	434.627	
	22	FECHA DE PRESENTACION	
		11-2-75	

PATENTE DE INVENCION

P.- 59.658

PHN 7361  
Spain  
HK/MC

20	PRIORIDADES:	22	FECHA	23	PAIS
	21	NUMERO			
		7401939	13-2-74		Holanda

47	FECHA DE PUBLICIDAD	51	CLASIFICACION INTERNACIONAL	52	PATENTE DE LA QUE ES DIVISIONARIA
			H 01 L		

54	TITULO DE LA INVENCION
	"PERFECCIONAMIENTOS INTRODUCIDOS EN UN DISPOSITIVO ELECTRICO ACOPLADO POR CARGA"

70	SOLICITANTE (ES)
	N.V. PHILIPS'GLOEILAMPENFABRIEKEN

	DOMICILIO DEL SOLICITANTE
	Emmasingel 29, Eindhoven, Holanda

72	INVENTOR (ES)
	Leonard Jan Maria Esser y Matthias Johannes Joseph Theunissen

73	TITULAR (ES)

74	REPRESENTANTE
	D. ALBERTO DE ELZABURU MARQUEZ

El invento se refiere a un dispositivo acoplado por carga que tiene un cuerpo semiconductor que comprende una capa semiconductor de un primer tipo de conductividad y una parte contigua, denominada posteriormente substrato, del segundo tipo de conductividad que forma una unión p-n con la capa, en el cual están presentes medios para aislar la capa semiconductor de los alrededores y dicha capa tiene un espesor y una concentración de impureza para los cuales puede obtenerse una zona de empobrecimiento en todo el espesor de la capa semiconductor por medio de un campo eléctrico, al tiempo que se evita la ruptura por avalancha, en el cual están presentes medios para introducir localmente en la capa semiconductor información en la forma de carga consistente en portadores de carga mayoritarios y medios para leer la información en cualquier lugar en la capa, en el cual sobre la cara de la capa en la posición opuesta al substrato está presente un sistema de electrodos para generar capacitivamente campos eléctricos en la capa semiconductor por medio de los cuales la carga puede ser transportada hasta los medios de lectura en una dirección paralela a la capa.

El término "sistema de electrodos" deberá considerarse en un sentido muy amplio de modo que, por

ejemplo, están también incluidas zonas semiconductoras del segundo tipo de conductividad que están separadas de la capa semiconductoras por la unión p-n de bloqueo o una capa piezoeléctrica con la cual pueden formarse campos eléctricos en la capa semiconductoras. En los casos que se presentan con más frecuencia, sin embargo, el sistema de electrodos está formado por varios electrodos yuxtapuestos en la forma de capas conductoras que están aisladas de la capa semiconductoras por una capa aislante delgada intermedia, por ejemplo de óxido de silicio.

Un dispositivo acoplado por carga del tipo anteriormente descrito se distingue en particular de los dispositivos acoplados por carga más convencionales en los cuales el almacenamiento de carga y el transporte de carga tienen lugar principalmente a lo largo de la superficie de la capa semiconductoras (o el cuerpo semiconductor) en que al menos las últimas fracciones de los paquetes de carga que contienen información (cuyas fracciones determinan principalmente la velocidad del transporte de carga) son bombeadas en el interior o en la masa constituyente de la capa semiconductoras. Puesto que dichas fracciones son transportadas a una distancia relativamente grande de los electrodos (es decir, a una distancia que es compara-

ble con el ancho de los electrodos), dicho transporte puede tener lugar principalmente bajo la influencia de campos eléctricos. Como resultado de esto, la velocidad de transporte puede ser mucho mayor que en los mencionados dispositivos acoplados por carga más convencionales en los cuales el transporte de carga de las últimas fracciones tiene lugar principalmente por medio de difusión.

Con el fin de evitar que durante el transporte de carga fluyan a través de la unión p-n entre la capa y el sustrato portadores de carga mayoritarios que pertenecen a un paquete de carga formador de información y que son excitados por los electrodos desde la superficie en la dirección del sustrato, dicha unión p-n está polarizada en sentido inverso durante el funcionamiento. En el caso, por ejemplo, de que la capa semiconductor se componga de silicio de tipo n y el sustrato de silicio de tipo p, el sustrato está polarizado negativamente con relación a la capa semiconductor. El espesor de la capa de empobrecimiento que se forma y se extiende parcialmente en la capa semiconductor y parcialmente en el sustrato determina en un grado considerable la corriente de fuga a través de la unión p-n entre la capa semiconductor y el sustrato. Es, entre otras, por esta

fracciones de portadores de carga aún por ser extraídas de los paquetes de carga que contienen información tenga lugar a una distancia más pequeña de los electrodos que lo que sería deseado con miras a la velocidad de transporte y/o la ineficiencia de transporte.

En realizaciones conocidas de los dispositivos acoplados por carga anteriormente descritos, los medios destinados a aislar la capa semiconductor de los alrededores están constituidos por zonas de aislamiento del mismo tipo de conductividad que el sustrato que limitan la capa semiconductor lateralmente y forman una unión p-n de bloqueo con la capa y se extienden hacia abajo desde la superficie hasta el sustrato. La tensión de polarización en las zonas de aislamiento, que en esta realización puede ser suministrada por intermedio del sustrato preferiblemente, es al menos tan grande que en la superficie próxima a los electrodos la unión p-n entre las zonas de aislamiento y la capa semiconductor permanece también bloqueada. Como resultado de esto, es frecuentemente necesario aplicar una diferencia de tensión entre el sustrato y la capa semiconductor mayor que lo que sería deseado realmente con miras a las propiedades de transporte del dispositivo.

razón por la que se prefiere un sustrato de alta concentración de impureza o de baja resistividad frente a un sustrato de baja concentración de impureza o alta resistividad porque el espesor de la mencionada capa de empobrecimiento, y por tanto el valor de la corriente de fuga, decrece generalmente a medida que aumenta la concentración de impureza en el sustrato.

Las expresiones "sustrato de alta concentración de impureza, baja resistividad, baja concentración de impureza y alta resistividad" se considerarán en un sentido relativo. Por ejemplo, se entenderá que un "sustrato de baja resistividad" significa un sustrato cuya resistividad es mucho más baja que la resistividad del material que constituye el grueso de la capa semiconductor.

Sin embargo, uno de los inconvenientes de la utilización de un sustrato de baja resistividad es que la capa de empobrecimiento que pertenece a la unión p-n bloqueada entre el sustrato y la capa semiconductor se extiende hasta una profundidad considerable en la capa semiconductor o al menos en su mayor parte. El resultado de esto puede ser que para una tensión inversa dada a través de la unión p-n entre el sustrato y la capa semiconductor, el transporte de las últimas

5 Por consiguiente, un objeto del presente invento es crear un dispositivo acoplado por carga del tipo descrito en la introducción, que presenta más posibilidades o una mayor libertad de elección en lo que respecta a la concentración de impureza del substrato y/o a las tensiones a ser aplicadas al substrato, al tiempo que se conservan las buenas propiedades de transporte.

10 El invento está basado, entre otras cosas, en el reconocimiento de que disponiendo una capa compensadora entre la capa semiconductor y el substrato en la forma de una capa delgada altamente impurificada del mismo tipo de conductividad que la capa semiconductor, puede reducirse ventajosamente  
15 la extensión de la zona de empobrecimiento entre el substrato y la capa semiconductor y por tanto la influencia de la concentración de impureza del substrato y/o de la tensión del substrato sobre el funcionamiento del dispositivo.

20 Por consiguiente, un dispositivo acoplado por carga del tipo descrito en la introducción está caracterizado, de acuerdo con el invento, porque la capa semiconductor tiene una zona enterrada de un primer tipo de conductividad que es contigua a la  
25 unión p-n entre el substrato y la capa semiconducto-

5 ra, se extiende desde la unión p-n solamente en parte del espesor de la capa en la capa semiconductor, y tiene una concentración de impureza más alta que la parte contigua de la capa semiconductor que se encuentra entre la zona enterrada y la primera cara de la capa.

10 Se entenderá que la expresión "está en posición contigua" incluye no solamente realizaciones en las cuales la zona enterrada de baja resistividad y alta concentración de impureza forma una unión metalúrgica con el sustrato, sino también realizaciones en las cuales la zona enterrada de alta concentración de impureza se encuentra a una distancia tan pequeña del sustrato que aplicando una tensión adecuada al sustrato puede empobrecerse de portadores la zona enterrada totalmente o en su mayor parte.

15 Debido a la concentración de impureza relativamente alta de la zona enterrada, se consigue que la capa de empobrecimiento ocupe la zona enterrada desde el sustrato totalmente o en su mayor parte, y penetre en la capa semiconductor sustancialmente no más que en la zona enterrada. Como resultado de esto, las posibilidades de elección en lo que respecta a la concentración de impureza del sustrato y/o a las tensiones a ser aplicadas al sustrato se amplían ventajosamente.

josamente de un modo considerable al tiempo que se conservan las buenas propiedades de transporte del dispositivo acoplado por carga.

5 Pueden ya obtenerse ventajas importantes cuando la concentración de impureza de la zona enterrada es aproximadamente diez veces mayor que la concentración de impureza de la parte contigua de  
10 baja concentración de impureza de la capa semiconductor. Una realización preferida de un dispositivo acoplado por carga de acuerdo con el invento está caracterizada porque la concentración de impureza de la zona enterrada es al menos aproximadamente cien veces mayor que la concentración de impureza de la parte contigua de menor concentración de impureza de la  
15 capa semiconductor que se encuentra entre la zona enterrada y la primera cara.

20 La mencionada parte de baja concentración de impureza contigua a la zona enterrada, de la capa semiconductor, puede tener una concentración de impureza uniforme. Sin embargo, el invento presenta ventajas particulares en una realización preferida que está caracterizada porque la capa semiconductor comprende adicionalmente, al menos localmente por debajo del sistema de electrodos, una zona de superficie de un primer tipo de conductividad que está más  
25

altamente impurificada que la parte de la capa semiconductor que se encuentra entre dicha zona de superficie y la zona enterrada.

5 Constituyen el objeto de la Solicitud de Patente Nº 424.350 no publicada anteriormente dispositivos acoplados por carga del tipo descrito en la introducción en los cuales la capa semiconductor tiene una zona de superficie altamente impurificada de un primer tipo de conductividad. En los dispositivos descritos en dicha Solicitud de Patente el almacenamiento de carga y/o el transporte de carga tienen lugar en proximidad inmediata con la superficie de la capa semiconductor, mientras que solamente el transporte de las últimas fracciones de cantidad de portadores de carga a ser bombeados tiene lugar a una distancia grande de la superficie (y por tanto de los electrodos). En tales dispositivos acoplados con carga, la presencia de una zona de compensación intermedia entre el substrato y la capa semiconductor puede ser muy ventajosa porque la capa semiconductor preferiblemente es un material de alta resistividad.

10

15

20

Una realización adicional preferida de un dispositivo acoplado por carga de acuerdo con el invento está caracterizada porque el substrato del segundo tipo de conductividad comprende al menos una

25

parte que es contigua a la unión p-n entre el substrato y la capa semiconductor y cuya concentración de impureza es al menos diez veces, y preferiblemente al menos cien veces, mayor que la concentración de impureza de la mencionada parte relativamente poco impurificada de la capa semiconductor en posición contigua a la zona enterrada.

Ventajosamente, la zona enterrada más altamente impurificada de la capa semiconductor puede estar directamente en posición contigua y formar una unión metalúrgica con la mencionada parte altamente impurificada del substrato. En esta realización se obtiene en particular la ventaja de que la capa de empobrecimiento asociada con la unión p-n entre el substrato y la capa semiconductor, y por tanto la corriente de fugas a través de la unión p-n, puede ser muy pequeña.

Una realización preferida de un dispositivo acoplado por carga de acuerdo con el invento está caracterizada porque la mencionada parte altamente impurificada del substrato y la zona enterrada relativamente muy impurificada que pertenecen a la capa semiconductor están separadas entre sí por una región semiconductor intermedia que tiene una concentración de impureza baja. Durante el funcionamiento del dispo-

sitivo, la mencionada región semiconductor puede empobrecerse de portadores totalmente y constituye entonces una capa dieléctrica entre la parte altamente impurificada del sustrato y la capa semiconductor. El acoplamiento capacitivo entre la parte de baja resistividad del sustrato y los portadores de carga a ser transportados está reducido por dicha región semiconductor intermedia empobrecida, lo cual aumenta la velocidad del transporte de carga.

De acuerdo con el invento, una configuración que ha demostrado ser particularmente ventajosa en lo que respecta al transporte de carga está caracterizada porque la distancia entre la zona enterrada altamente impurificada y la parte altamente impurificada del sustrato es sustancialmente igual a la distancia entre la zona enterrada relativamente muy impurificada y el sistema de electrodos.

La región semiconductor intermedia de baja concentración de impurezas puede consistir ventajosamente en un material semiconductor del mismo tipo de conductividad que la capa semiconductor. Sin embargo, una realización preferida, que tiene, entre otras, la ventaja de que su fabricación es simple, está caracterizada porque la mencionada región intermedia de baja concentración de impurezas es del mismo tipo de conduc-

tividad que la parte contigua altamente impurificada del substrato y tiene una concentración de impureza más baja que la misma.

5 En una realización preferida que es de fabricación particularmente simple, la zona enterrada altamente impurificada está formada por una región en forma de capa que se extiende al menos a lo largo de sustancialmente la totalidad de la unión p-n entre la capa semiconductor y el substrato.

10 La zona enterrada, altamente impurificada, puede disponerse, por ejemplo, proporcionando al substrato del que se parte una zona de superficie altamente impurificada del primer tipo de conductividad. Dicha zona de superficie puede obtenerse por medio de  
15 difusión de una impureza adecuada, por ejemplo arsénico, o por medio de implantación iónica. La parte contigua de concentración de impureza baja de la capa semiconductor a través de la cual tiene lugar el transporte de carga principalmente puede disponerse  
20 entonces en la forma de una capa crecida epitácticamente. Una realización preferida de un dispositivo acoplado por carga de acuerdo con el invento está caracterizada porque la zona enterrada altamente impurificada y la parte contigua de concentración de impureza  
25 baja de la capa semiconductor están formadas por

capas del mismo tipo de conductividad pero de concen-  
traciones de impureza mutuamente diferentes que están  
crecidas una sobre otra epitácticamente. En esta rea-  
lización preferida la región intermedia de alta resis-  
tividad (si está presente) entre la zona enterrada y  
5 la parte de baja resistividad del substrato puede tam-  
bién estar formada por una región epitáctica que está  
dispuesta sobre el substrato de baja resistividad.

Una realización preferida adicional de un  
10 dispositivo acoplado por carga de acuerdo con el in-  
vento está caracterizada porque la capa semiconduc-  
tora comprende un número de zonas enterradas de un pri-  
mer tipo de conductividad que están presentes con una  
distancia entre ellas, cada una de las cuales está en  
15 posición contigua a la unión p-n entre el substrato y  
la capa semiconductora, se extienden en la capa desde  
la unión p-n entre el substrato y la capa semiconduc-  
tora solamente en parte del espesor de la capa y tiene  
cada una una concentración de impureza más alta que  
20 una parte adyacente de la capa semiconductora que se  
encuentra entre la zona enterrada y la primera cara.  
Durante el funcionamiento, pueden formarse barreras  
de potencial o umbrales para los portadores de carga  
mayoritarios a ser transportados en la zona de las in-  
25 terrupciones entre las zonas enterradas altamente im-

purificadas. Dichos umbrales dan al transporte de carga una dirección, de modo que el dispositivo puede funcionar como uno de los sistemas llamados de dos fases. Este modo de funcionamiento en el cual están presentes solamente dos líneas de señal de sincronismo tiene, entre otras, la ventaja de que no se requieren conexiones cruzadas. En una primera realización, vista en la dirección desde dicha primera cara hacia el sustrato, puede estar dispuesta una zona enterrada por debajo de cada electrodo, sobresaliendo los electrodos en la dirección opuesta a la dirección del transporte de carga más allá del borde de las zonas enterradas subyacentes. En una segunda realización, vista también en una dirección desde la mencionada cara hacia el sustrato, está presente una zona enterrada altamente impurificada solamente en cada uno de los otros electrodos, formando cada electrodo una fase junto con un electrodo juxtapuesto.

Se describirá ahora el invento con mayor detalle con referencia a unas pocas realizaciones y al dibujo diagramático que se acompaña, en el cual:

La figura 1 es una vista en planta de una parte de un dispositivo acoplado por carga de acuerdo con el invento.

La figura 2 es una vista en corte del dispo-

sitivo representado en la figura 1, tomada sobre la línea II-II de la figura 1;

5 La figura 3 es una vista en corte del dispositivo representado en la figura 1, tomada sobre la línea III-III de la figura 1;

La figura 4 es una vista en corte de una parte de una segunda realización de un dispositivo acoplado por carga de acuerdo con el invento;

10 La figura 5 es una vista en corte paralela a la dirección del transporte de carga de una parte de un tercer dispositivo acoplado por carga de acuerdo con el invento;

15 La figura 6 es una vista en corte de un dispositivo acoplado por carga de dos fases de acuerdo con el invento;

La figura 7 es una vista en corte de una parte de un dispositivo adicional de dos fases de acuerdo con el invento;

20 La figura 8 es una vista en corte de una parte de un dispositivo adicional acoplado por carga que puede funcionar como dispositivo de dos fases.

25 La figura 1 es una vista en planta y las figuras 2 y 3 son vistas en corte transversal tomadas sobre las líneas II-II y III-III, respectivamente, de una parte de un dispositivo acoplado por carga de

acuerdo con el invento. El dispositivo comprende un cuerpo 1 semiconductor de silicio que tiene una capa 3 semiconductor de tipo n contigua a la superficie 2 y una parte 4 de tipo p que es contigua a la capa 3 y a la que se hace aquí referencia como substrato, y forma la unión 5 p-n con la capa 3. El substrato 4 con la unión 5 p-n forma parte de medios para aislar la capa 3 semiconductor eléctrica de sus alrededores. Dichos medios de aislamiento incluyen además la capa 6 de material aislante, por ejemplo óxido de silicio, dispuesta sobre la superficie 2 y las zonas de superficie de tipo p o regiones 7 que, como se representa en la vista en planta de la figura 1, rodean a la capa 3 de tipo n totalmente y, del mismo modo que el substrato, constituyen una unión p-n inversa con la capa 3. En la presente realización las zonas 7 se extienden desde la superficie 2 hasta el interior del substrato y pueden de este modo polarizarse por intermedio del substrato 4. Sin embargo, en ciertas circunstancias, es también posible que las zonas 7 se extiendan solamente en parte del espesor de la capa 3 semiconductor en la cual el aislamiento de la capa 3 puede completarse adicionalmente aplicando una polarización negativa suficientemente grande a las zonas 7.

El espesor y la concentración de impureza de

la capa 3 semiconductor (a través de la cual tiene lugar el transporte de carga) se han escogido de modo que sean tan pequeños que por medio de un campo eléctrico pueda obtenerse una zona de empobrecimiento de portadores en todo el espesor de la capa 3 semiconductor al tiempo que se evita la ruptura por avalancha. Utilizando una capa 3 semiconductor de alta resistividad de un tipo tal que pueda aislarse de los alrededores, el transporte de carga puede tener lugar principalmente, y al menos el transporte de las últimas fracciones de los paquetes de carga a ser bombeados, a través de la masa de la capa 3 semiconductor como se representa diagramáticamente en la figura 2 por el paquete 8 de carga que se desplaza hacia la derecha.

Dicha carga constituye información que puede ser introducida localmente en la forma de portadores de carga mayoritarios dentro de la capa 3 semiconductor, por ejemplo, a través de una entrada eléctrica que está designada diagramáticamente por el contacto 9 y la zona 10 de contacto de tipo  $n^+$ . Se observará que ha de entenderse que la expresión "portadores de carga mayoritarios" significa en relación con esto el tipo de portadores de carga cuya concentración en equilibrio térmico y/o en ausencia de campos eléctricos ex-

5 teriores es más grande que la concentración de portadores de carga del otro tipo. En la presente realización en la cual la capa 3 contiene impureza de tipo n esto significa que el tratamiento de la información en la capa 3 tiene lugar por medio de electrones.

10 En vez de introducirse eléctricamente por medio de la entrada (9, 10), los electrones 8 pueden también ser introducidos, por supuesto, de un modo diferente, por ejemplo por generación en la capa 3 semiconductoras como resultado de absorción de radiación. En este caso la cantidad de electrones 8 puede constituir una medida de la intensidad local de dicha radiación.

15 El dispositivo comprende además una salida que está representada diagramáticamente por el contacto 11 de salida y la zona 12 de contacto de tipo  $n^+$  donde pueden ser leídos y disipados los paquetes 8 de carga.

20 Sobre una de sus caras, a saber la cara que se encuentra en la superficie 2 y en posición opuesta al sustrato 4, la capa 2 semiconductoras tiene un sistema de electrodos para generar capacitivamente campos eléctricos en la capa semiconductoras por medio de los  
25 cuales puede ser transportada la carga 8 hasta los me-

5 dios (11,12) de lectura en una dirección paralela  
a la capa 3. El sistema de electrodos está formado  
por un número de electrodos 13 en la forma de capas  
conductoras de un material adecuado, por ejemplo alu-  
minio, que están separados de la capa 3 semiconduc-  
tora por la capa 6 aislante de óxido de silicio. Por  
supuesto, en vez de aluminio, los electrodos 13 pue-  
den también fabricarse a partir de otros materiales,  
por ejemplo, silicio policristalino, o a partir de  
10 metales que formen una unión Schöttky con la capa 3  
semiconductora. Los electrodos 13 pueden también dis-  
ponerse a partir de zonas de superficie de tipo p di-  
fundidas en la capa 3 semiconductora. En este último  
caso, el ancho de los electrodos deberá adaptarse al  
15 ancho de la capa semiconductora de tal modo que, eléc-  
tricamente, las zonas no estén conectadas a las zonas  
7 de aislamiento sino que la capa 3 semiconductora pue-  
da empobrecerse de portadores en todo el ancho entre  
las zonas y las zonas 7 de aislamiento con las tensio-  
20 nes de sincronismo dadas a ser aplicadas a las zonas  
o electrodos. Sin embargo, en la presente realización,  
en la cual los electrodos están separados de la capa  
3 semiconductora por la capa 6 de óxido, los electro-  
dos 13 pueden extenderse en todo el ancho de la capa  
25 3 hasta por encima de las zonas 7 de aislamiento, como

9.5.75

se representa en las figuras 1 y 3. Dependiendo de si el dispositivo funciona como dispositivo acoplado por carga de dos fases, tres fases, o cuatro fases, los electrodos 13 pueden estar conectados eléctricamente entre sí en dos, tres o cuatro grupos por líneas de sincronismo para aplicar tensiones de sincronismo a los electrodos. Dichas líneas de sincronismo no están representadas en la figura 1 por razones de claridad. La capa 6 de óxido no está representada tampoco en la figura 1 por razones de claridad.

Como se representa en las figuras 2 y 3, la capa 3 semiconductor tiene una zona 14 enterrada de tipo n. Dicha zona es contigua a la unión 5 p-n entre el substrato 4 y la capa 3 semiconductor y, vista desde la unión 5 p-n, se extiende en la dirección de la superficie 2 solamente en parte del espesor de la capa 3 en el interior de la capa 3 semiconductor. La zona 14 enterrada tiene el mismo tipo de conductividad que la parte contigua que se encuentra entre la zona 14 enterrada y la superficie 2 y se distingue de ella en que la concentración de impureza es más alta que la de dicha parte contigua de la capa 3 semiconductor.

Ha de observarse que la zona 14 se denomina zona enterrada debido a la situación en el interior del

cuerpo 1 semiconductor y no debido a la tecnología utilizada para disponer dicha zona.

5 La zona 14 altamente impurificada (o altamente impurificada en comparación con la parte 15 de concentración de impureza baja) forma una capa de compensación intermedia entre la capa 3 semiconductor y el substrato 4 de modo que las posibilidades de elección en lo que respecta, entre otras cosas, a la concentración de impureza del substrato 4 y/o a las tensiones a ser aplicadas al substrato 4 o a través de la unión 5 p-n, son aumentadas considerable y ventajosamente, como se escribirá con detalle posteriormente.

15 El espesor de la zona 14 enterrada es aproximadamente de  $0,5 \mu\text{m}$  y el de la parte 15 de concentración de impureza baja es aproximadamente  $5 \mu\text{m}$ . La concentración de impureza de la parte 15 poco impurificada es aproximadamente de  $5 \cdot 10^{14}$  átomos por centímetro cúbico, que corresponde a una resistividad de aproximadamente 10 ohmios.cm. La concentración de la zona enterrada altamente impurificada es aproximadamente  $5 \cdot 10^{16}$  átomos por centímetro cúbico que corresponde a una resistividad de aproximadamente 0,1 ohmios.cm.

25 El espesor del substrato de tipo p no es crí-

5 tico y es aproximadamente de  $250 \mu\text{m}$ . La concentración de impureza del substrato es aproximadamente del mismo valor que la concentración de la zona 14 enterrada y es también, por consiguiente, de aproximadamente  $5 \cdot 10^{16}$  átomos por centímetro cúbico, que corresponde a una resistividad de aproximadamente 0,4 ohmios. cm. Por consiguiente, el substrato 4 está muy altamente impurificado con respecto a la parte 15 de alta resistividad de la capa 3 semiconductor.

10 Como se representa en la figura 2, la zona 14 enterrada altamente impurificada de baja resistividad está formada por una región en forma de capa que se extiende a lo largo de la totalidad de la unión 15 p-n entre la capa 3 y el substrato 4. La capa 3 semiconductor está dispuesta como capa epitáctica, en la cual la zona 14 enterrada altamente impurificada está depositada sobre el substrato por crecimiento epitáctico después de lo cual se obtiene la capa 15 poco impurificada de alta resistividad en el mismo proceso de crecimiento epitáctico simplemente reduciendo una concentración de agentes de impureza (por ejemplo, el arsénico).

20 Durante el funcionamiento, el substrato 4 se pone a un potencial de referencia, por ejemplo a masa, 25 mientras que se aplica una tensión de aproximadamente

25 voltios a la capa 3 semiconductor, por ejemplo, por intermedio del contacto(11, 12) de salida. Los electrodos 13 pueden estar conectados eléctricamente a fuentes de tensión de sincronismo (no representadas) de modo que el potencial de los electrodos con un espesor de óxido dado de aproximadamente  $0,1 \mu\text{m}$  puede variar entre 0 y 10 voltios. Partiendo de la situación en que todos los portadores de carga mayoritarios, o sea electrones, están eliminados de la capa semiconductor, puede calcularse que se obtiene para los electrones un mínimo de potencial en la capa 3 semiconductor empobrecida aproximadamente en la parte central del espesor de la capa 3 semiconductor. En dicho mínimo de potencial pueden introducirse paquetes de carga en la forma de electrones por intermedio de la entrada (9, 10) y/o pueden ser almacenados. Mediante una elección adecuada de las tensiones de sincronismo en los electrodos, dichos paquetes de carga pueden ser transportados cada vez desde una región por debajo de un electrodo 13 hasta una región por debajo del siguiente electrodo. El transporte de carga de las últimas fracciones 8 de los paquetes de carga puede tener lugar ventajosamente a una distancia relativamente grande de los electrodos 13, a pesar de la impurificación relativamente alta del subs-

trato 4. Debido a la concentración de impureza relativamente alta de la zona 14 enterrada de poco espesor, la capa de empobrecimiento que pertenece a la unión 5 p-n polarizada en sentido inverso es, no obstante, relativamente estrecha, teniendo en cuenta la tensión aplicada a través de dicha unión p-n. Debido a la concentración de impureza alta del substrato 4 de baja resistividad, puede restringirse ventajosamente el espesor de la mencionada región de empobrecimiento que pertenece a la unión 5 p-n polarizada en sentido inverso y por tanto a la corriente de fugas a través de dicha unión p-n.

La figura 4 es una vista en corte transversal correspondiente a la vista en corte transversal representada en la figura 2, de una parte de un segundo dispositivo acoplado por carga de acuerdo con el invento. En este dispositivo, los componentes correspondientes están designados por las mismas cifras de referencia que en el dispositivo descrito en la primera realización. La diferencia con el dispositivo últimamente mencionado reside en particular en el hecho de que la capa 3 semiconductor de tipo n en la cual tiene lugar el transporte de carga tiene ahora no solamente la zona 14 enterrada de tipo n altamente impurificada, sino también una zona 20 de superficie de tipo n altamente impu-

rificada. En la presente realización la zona 20 de superficie se extiende como capa continua a lo largo de la superficie 2 pero puede también estar dispuesta solo localmente por debajo del sistema de electrodos en la forma de zonas parciales. El espesor de la zona de superficie es pequeño en comparación con el espesor de la capa 3 semiconductora y es, por ejemplo, de aproximadamente  $0,3 \mu\text{m}$ . La concentración de impureza de la zona 20 de superficie es, por el contrario, más alta que la concentración de impureza de la parte 15 de alta resistividad de baja concentración de impureza adyacente que se encuentra entre las zonas 14 y 20, y es aproximadamente de  $5 \cdot 10^{16}$  átomos por centímetro cúbico.

La función de la zona 20 de superficie ha sido descrita, entre otra, en la Solicitud de Patente holandesa 73.03778 no publicada aún anteriormente. Como resultado de la alta concentración de la zona 20 de superficie, los paquetes de carga que contienen información pueden ser almacenados y/o transportados casi totalmente en la zona 20, y por tanto muy próximos a la superficie 2, mientras que solamente el transporte de las últimas fracciones de portadores de carga a ser bombeados (que determinan principalmente el tiempo de transporte) puede tener lugar por intermedio de la par-

te 15 de concentración de impureza baja de la capa 3 semiconductor, y por tanto a una distancia relativamente grande de la superficie 2. Como resultado de esto, la capacidad de carga del dispositivo es aumentada ventajosamente al tiempo que se conservan las buenas propiedades de transporte. La concentración de impureza de la parte 15 de la capa 3 semiconductor que se encuentra por debajo de la zona 20 de superficie está escogida preferiblemente de modo que sea lo más baja posible y es, por ejemplo, de  $10^{14}$  átomos por centímetro cúbico. El espesor de la parte 15 de concentración de impureza baja es aproximadamente de  $5 \mu\text{m}$ . Con la concentración de impureza baja dada, es deseada en particular la presencia de la zona 14 enterrada de tipo n altamente impurificada como capa intermedia entre el substrato 4 y la parte 15 de alta resistividad. A pesar de la baja concentración de impurezas de la parte 15 de tipo n, la concentración de impureza del substrato 4 de tipo p puede estar escogida de modo que sea tan alta como se desee con vistas a las corrientes de fuga a través de la unión 5 p-n.

El dispositivo puede funcionar del mismo modo que el dispositivo descrito en la realización precedente. Una ventaja adicional importante de la zona 14

enterrada altamente impurificada puede obtenerse introduciendo durante el funcionamiento, al menos localmente, una cantidad constante de electrones como carga de fondo en la capa 3 semiconductor. La información puede ser transportada hasta la salida (11, 12) como una cantidad de electrones superpuestos sobre la cantidad de fondo y junto con la cantidad de fondo.

Tal modo de funcionamiento de un dispositivo acoplado por carga está descrito, entre otras, en la Solicitud de Patente holandesa 73.16495 no publicada anteriormente cuyo contenido, hasta donde es aplicable a los dispositivos descritos, se considera incorporado en la presente solicitud. Este modo de funcionamiento, que tiene la ventaja de que la velocidad de transporte puede aumentarse adicionalmente y/o puede reducirse adicionalmente la ineficiencia de transporte eliminando la influencia de centros masivos en la capa 3, tiene sentido en los dispositivos del tipo a los cuales se refiere el invento si los electrones no están distribuidos homogéneamente sobre la capa semiconductor, sino cuando, como resultado de la zona 20 de superficie altamente impurificada, tiene lugar una concentración grande de electrones cerca de la superficie en una región relativamente pequeña mientras que es su-

5  
10  
15  
ficiente una pequeña parte de los electrones para llenar una gran parte, a saber la parte 15 de alta resistividad, de la capa 3. Debido a la presencia de la zona 14 enterrada altamente impurificada, puede aumentarse adicionalmente el efecto de este modo de funcionamiento por cuanto la influencia del tamaño de los paquetes de carga sobre el volumen ocupado por los portadores de carga se reduce adicionalmente. La cantidad de carga de fondo puede constituir una parte relativamente pequeña de la carga a ser transportada como máximo y puede estar escogida por los expertos en la técnica de tal modo que se obtenga un compromiso favorable en lo que respecta a la eficiencia de transporte y a la cantidad de carga formadora de información.

20  
El dispositivo puede ser fabricado por medio de métodos conocidos por sí mismos en la tecnología de semiconductores. La zona 14 enterrada, la parte 15 de alta resistividad y la zona 20 de superficie de baja resistividad pueden disponerse una después de otra sobre el substrato 4 de tipo p en la forma de capas epitácticas del mismo tipo de conductividad y diferentes concentraciones de impureza.

25  
El sistema de electrodos presenta, a modo de ejemplo, una estructura que difiere un poco de la estruc-

5 tura del sistema de electrodos del dispositivo acoplado por carga descrito en la realización precedente. Los electrodos 13a, 13c, 13e, etc, están dispuestos en la forma de capas de silicio policristalino que han sido depositadas sobre la capa 6 de óxido de silicio. Los electrodos 13b, 13d, 13f, etc, están formados por capas de aluminio pero pueden también consistir, por supuesto, en un material adecuado diferente. Los electrodos 13b, 13d, 13f, se solapan con los electrodos 13a, 13c, 13e parcialmente y están separados de ellos por una capa 21 intermedia de óxido. La capa 21 de óxido de silicio puede obtenerse oxidando ligeramente los electrodos 13a, 13c, 13e, etc, de silicio policristalino.

15 La estructura de electrodos utilizada en esta realización tiene la ventaja de que puede evitarse la aparición de pozos de potencial en la superficie 2 entre los electrodos 13 y por tanto el resto de portadores de carga a ser transportados.

20 La figura 5 es una vista en corte transversal, correspondiente a la vista en corte transversal representada en la figura 4, de una parte de un dispositivo adicional acoplado por carga de acuerdo con el invento. En lo que respecta a componentes correspondientes, el dispositivo tiene asignadas las mismas cifras de referencia

25

que los dispositivos acoplados por carga descritos en las realizaciones precedentes.

5 El dispositivo de acuerdo con la presente realización difiere de los dispositivos acoplados por carga descritos precedentemente en particular en que el  
substrato 4 del tipo p de concentración de impureza relativamente alta y la zona 14 de tipo n enterrada de concentración de impureza relativamente alta están separados entre sí por una región 22 semiconductor  
10 intermedia que tiene una concentración de impureza relativamente baja.

Debido a la presencia de la región 22 intermedia de alta resistividad, se reduce considerablemente la influencia capacitiva del substrato 4 sobre el transporte de carga, lo cual puede ser de gran ventaja para  
15 la velocidad de transporte.

En la presente realización, la distancia entre la zona enterrada y la parte altamente impurificada del substrato es sustancialmente igual a la distancia  
20 entre la zona 14 enterrada de alta concentración de impureza y los electrodos 13. Tal estructura ha demostrado ser particularmente ventajosa puesto que las últimas fracciones  $\delta$  de electrones a ser bombeados pueden ser transportadas a través de la capa semiconductor a una  
25 distancia que es sustancialmente igual hasta el subs-

trato 4 que hasta los electrodos 13.

5 La región 22 semiconductor intermedia de concentración de impureza relativamente baja que, si se desea, puede ser también del mismo tipo de conductividad que la capa 3, está constituida en el dispositivo representado en la figura 5 por una capa de tipo p del mismo tipo de conductividad que el sustrato 4 y una concentración de impureza más baja que el sustrato. La región 22, como la capa 3 semiconductor, puede disponerse sobre el sustrato 4 por crecimiento epitáctico de silicio. El espesor de la región 22 es aproximadamente de  $3 \mu\text{m}$ , mientras que la concentración de impureza es aproximadamente de  $10^{14}$  átomos por centímetro cúbico.

15 Debido a que, como resultado de la región 22 intermedia de alta resistividad, se requiere una tensión negativa adicional en el sustrato 4 (del orden de 10 voltios) a fin de empobrecer de portadores la zona 14 de entrada altamente impurificada, la concentración de impureza de la zona enterrada se ha escogido de modo que sea ligeramente inferior a la de la realización precedente y es en este caso de aproximadamente  $10^{16}$  átomos por centímetro cúbico. El espesor de la zona 14 es otra vez aproximadamente de  $0,5 \mu\text{m}$ . La concentración de impureza y el espesor de la parte 15 de alta

resistividad, de concentración de impureza baja, son aproximadamente de  $10^{14}$  átomos por centímetro cúbico y  $3\mu\text{m}$ , respectivamente, y los de la zona 20 de superficie altamente impurificada son de aproximadamente  $5 \cdot 10^{16}$  átomos por centímetro cúbico y  $0,3\mu\text{m}$ , respectivamente.

Ha de observarse que la corriente de fugas a través de la unión 5 p-n en la presente realización puede ser ligeramente mayor que en la realización precedente debido a la presencia de la región 22 intermedia de alta resistividad. Sin embargo, esto no es necesariamente un gran inconveniente puesto que utilizando el substrato 4 de baja resistividad y la zona 14 intermedia de compensación de baja resistividad, dicha corriente de fugas puede ser a pesar de todo relativamente baja en comparación con dispositivos en los cuales se utiliza un substrato de alta resistividad. Adicionalmente, utilizando el substrato 4 de baja resistividad, la región 22 intermedia de alta resistividad y la capa 14 intermedia enterrada de baja resistividad, puede obtenerse un compromiso favorable entre los requerimientos impuestos sobre el dispositivo en lo que respecta a las corrientes de fuga a través de la unión 5 p-n, por una parte, y por otra parte los requerimientos relativos a la velocidad de transporte.

Ha de observarse además, que, a modo de ejemplo, las zonas 7 de aislamiento de tipo p en la presente realización muestran una forma ligeramente diferente a la de las zonas 7 de aislamiento de las realizaciones precedentes. En vez de extenderse hasta el substrato 4, las zonas 7 se extienden desde la superficie 2 solamente en parte del espesor de la capa 3 semiconductor. En este caso puede completarse el aislamiento eléctrico de la capa 3 semiconductor aplicando a través de la unión 24 p-n entre la zona 7 de aislamiento y la capa 3 semiconductor una tensión inversa suficientemente grande para que la parte 23 de la capa semiconductor presente entre la zona 14 enterrada y las zonas de aislamiento sea empobrecida de portadores. La capa 3 semiconductor puede entonces aislarse totalmente por las zonas 7, perteneciendo la capa de empobrecimiento en la región 23 a la unión 24 p-n, y perteneciendo a la unión 5 p-n entre el substrato y la capa semiconductor la capa de empobrecimiento contigua. Puesto que las zonas 7 de aislamiento no se extienden hasta el substrato, la tensión a ser aplicada a las zonas 7 puede escogerse de modo que se evite la inversión del tipo de conductividad por debajo de los electrodos 13 (en los cuales podrían introducirse huecos en el interior de la capa semiconductor a través

de las zonas de aislamiento).

La figura 6 es una vista en corte transversal de una parte de un cuarto dispositivo acoplado por carga de acuerdo con el invento. Este dispositivo puede funcionar como un dispositivo acoplado por carga llamado de dos fases que tiene solamente dos fuentes de tensión de sincronismo. En las figuras, esto está representado diagramáticamente por las dos líneas 30 y 31 de señal de sincronismo que están conectadas conductivamente a los electrodos 13b, 13e, 13f, 13k y 13c, 13d, 13g, 13h, respectivamente. Tal modo de funcionamiento es posible por cuanto, al contrario de las realizaciones precedentes, la capa 3 semiconductor de tipo n no está provista de una zona 14 enterrada continua altamente impurificada, sino de un número de zonas enterradas de tipo n que, para distinción mutua, están designadas por 14a, 14b, 14c, etc. Las zonas 14 están dispuestas separadas entre sí y, vistas sobre la superficie 2, se extienden bajo los electrodos 13b, 13d, 13f, 13h, etc, y cada una está en posición contigua a la unión 5 p-n entre el sustrato 4 de tipo p y la capa 3 semiconductor de tipo n.

Exactamente como la zona 14 enterrada en las realizaciones precedentes, las zonas 14a, b, c, d, etc,

5 en la presente realización se extienden también desde la unión 5 p-n solamente en parte del espesor de la capa 3 en la capa 3 semiconductor. Las zonas 14a, b, c, etc, son del mismo tipo de conductividad que la parte 15 adyacente de la capa 3 semiconductor que se encuentra entre las zonas enterradas y la superficie 2 pero tienen una concentración de impureza más alta que la misma.

10 Las zonas 14a, b, c, d, etc, constituyen localmente zonas separadoras entre el substrato 4 y la capa 3 semiconductor que proporcionan al dispositivo una asimetría y por tanto una dirección de transporte. Para ilustración de ello, la variación del potencial (negativo) en el interior de la capa 3 semiconductor (con tensiones iguales en los electrodos 13) está indicada en la figura 6 por las líneas 32 discontinuas. En el área de las zonas 14 enterradas que, con empobrecimiento completo de la capa 3 semiconductor, originan una caída de tensión mayor a través de la unión 15 p-n, se forman pozos de potencial en los cuales pueden almacenarse electrones. Se forman umbrales de potencial entre las zonas 14a, b, c, etc. Aplicando, por ejemplo, entre las líneas 30 y 31 de señal de sincronismo una diferencia de tensión alterna, los paquetes 20 de carga consistentes en electrones pueden ser trans- 25

portados desde un espacio de almacenamiento presente bajo un electrodo 13b, 13c, 13f que consiste en silicio policristalino hasta un espacio de almacenamiento subsiguiente presente bajo uno de los mencionados electrodos.

5

En la presente realización las zonas 14 enterradas están formadas por zonas que están dispuestas en el sustrato de tipo p de baja resistividad por medio de difusión o implantación iónica de un activador adecuado, por ejemplo arsénico, antes de disponer la parte 15 de alta resistividad de la capa 3 semiconductoras en la forma de una capa epitáctica de tipo n.

10

15

La figura 7 es una vista en corte transversal de una variante del dispositivo acoplado por carga de dos fases de acuerdo con el invento representado en la figura 6. Las zonas 14a, b, c, etc. enterradas altamente impurificadas no están formadas, como en la figura 6, por zonas dispuestas en el sustrato, sino que están separadas del sustrato por una región semiconductoras intermedia de alta resistividad que tiene aproximadamente el mismo espesor y composición que la región 22 semiconductoras de alta resistividad en la realización descrita con referencia a la figura 5 y que tiene asignada, por consiguiente, la cifra 22 de

20

25

referencia. Mediante dicha región 22 intermedia de alta resistividad puede obtenerse ventajosamente un desacoplo capacitivo entre el substrato y los portadores de carga a ser transportados en la capa 3 semiconductor, y por tanto un aumento del campo de deriva.

El dispositivo acoplado por carga de la figura 7 puede fabricarse disponiendo en primer lugar la región intermedia de alta resistividad de tipo p sobre el substrato 4 de tipo p por medio de crecimiento epitáctico. Las zonas 14a-14d pueden disponerse aumentando en la región 22 intermedia la concentración de impureza en el área de las zonas 14a-14d y disponiendo entonces la parte de alta resistividad de la capa 3 semiconductor por crecimiento epitáctico.

En las realizaciones representadas en las figuras 6 y 7 las zonas enterradas altamente impurificadas, vistas sobre la superficie, están dispuestas en la capa 3 solamente en un electrodo sí y otro no, es decir solamente bajo los electrodos 13b, 13d, 13f, 13h, etc. Las partes de la capa 3 semiconductor presentes bajo dichos electrodos forman espacios de almacenamiento de carga. Durante el funcionamiento, está usualmente presente solamente por debajo de cada cuarto electrodo información en la forma de portadores de carga mayori-

tarios.

La figura 8 es una vista en corte de una  
realización del dispositivo acoplado por carga de  
dos fases de acuerdo con el invento, en el cual pue-  
de obtenerse una densidad de información muy grande.  
El dispositivo representado en esta figura difiere del  
dispositivo descrito en el ejemplo precedente en que,  
visto sobre la superficie, está presente una zona  
14a-14k enterrada de tipo n altamente impurificada  
en la capa 3 semiconductoras bajo cada uno de los elec-  
trodos 13a-13k. Como es evidente además por la figura 8,  
cada uno de los electrodos 13a-13k se extiende sobre  
la izquierda hasta el borde de la zona 14a-14k enterra-  
da presente bajo los electrodos. Como resultado de es-  
to, se forman pozos de potencial (para electrones) que  
están representados diagramáticamente por la línea 32  
discontinua en la capa 3 semiconductoras en el área de  
las zonas 14 enterradas o sobre ellas, y barreras de  
potencial que están presentes entre las zonas enterra-  
das y cada vez bajo el borde de la izquierda de los  
electrodos. En el dispositivo de acuerdo con la presen-  
te ejecución, cada dos electrodos 13 yuxtapuestos for-  
man así una fase. Los electrodos están conectados al-  
ternativamente a la línea 30 o 31 de señal de sincro-  
nismo, estando conectados los electrodos 13b, d, f, h,

etc de silicio policristalino a la línea 30 de sincronismo y estando conectados a la línea 31 de señal de sincronismo los electrodos 13a, c, e, g, k, etc.

5 Será obvio que el invento no está restringido a los ejemplos descritos de un dispositivo acoplado por carga de acuerdo con el invento, sino que son posibles muchas variantes para los expertos en la técnica sin apartarse del campo de este invento.

10 Por ejemplo, pueden invertirse los tipos de conductividad en las realizaciones descritas. En dicha inversión, por supuesto, deberá también invertirse la polaridad de las tensiones a ser aplicadas.

15 En vez de una región intermedia de alta resistividad entre la zona enterrada y la parte de baja resistividad del substrato del mismo tipo de conductividad que el substrato, puede también utilizarse una región intermedia de alta resistividad del mismo tipo de conductividad que la capa semiconductor.

20 En vez de los mencionados materiales, pueden también utilizarse otros materiales adecuados. Por ejemplo, el cuerpo 1 semiconductor puede también componerse de germanio u otro material semiconductor adecuado.

25 Además, las capas 3 semiconductoras de tipo n en la estructura de dos fases representada en las fi-

5 guras 6-8, así como la capa 3 semiconductorá en el dispositivo representado en la figura 4, pueden estar provistas de una capa 20 superior de tipo n delgada relativamente muy impurificada que está designada por una línea de punto y raya en las figuras 6, 7 y 8.

10 En el caso en que la capa semiconductorá está total o parcialmente aislada de las partes contiguas de la capa epitáctica por medio de campos eléctricos producidos capacitivamente, por ejemplo en la realización representada en la figura 5 en la cual las zonas 7 de aislamiento se extienden en la capa epitáctica sólo sobre una parte del espesor de la capa epitáctica, dichas partes contiguas pueden estar provistas ventajosamente de una conexión eléctrica para  
15 aplicar una tensión adecuada y/o drenar portadores de carga generados.

20 Esta solicitud, que corresponde a la presentada en Holanda, con fecha 13 de Febrero de 1974, bajo el Nº 7401939, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

## REIVINDICACIONES

5

Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

15

20

25

1ª.- Perfeccionamientos introducidos en un dispositivo eléctrico acoplado por carga que tiene un cuerpo semiconductor que comprende una capa semiconductor de un primer tipo de conductividad y una parte contigua, denominada substrato en lo que sigue, del segundo tipo de conductividad, que forman una unión p-n con la capa, en el cual están presentes medios para aislar la capa de los alrededores y dicha capa tiene un espesor y una concentración de impureza para las cuales puede obtenerse una zona de empobrecimiento de portadores en todo el espesor de la capa semiconductor por medio de un campo eléctrico al tiempo que se evita la ruptura por avalancha, en el cual están presentes medios para introducir localmente en el interior de la capa semiconductor información en la forma de carga consistente en portadores de carga mayoritarios, y medios para leer dicha información en cualquier lugar en la

capa, en el cual sobre la cara de la capa opuesta al sub-  
trato está presente un sistema de electrodos para generar  
capacitivamente campos eléctricos en la capa semiconducto-  
ra por medio de los cuales puede ser transportada la carga  
5 hasta los medios de lectura en una dirección paralela a la  
capa, caracterizados porque la capa semiconductora tiene  
una zona enterrada de un primer tipo de conductividad que  
está en posición contigua a la unión p-n entre el substra-  
to y la capa semiconductora, se extiende desde la unión  
10 p-n solamente en parte del espesor de la capa en la capa  
semiconductora y tiene una concentración de impureza más  
alta que una parte contigua de la capa semiconductora que  
se encuentra entre la zona enterrada y la mencionada pri-  
mera cara.

15 2ª.- Perfeccionamientos de acuerdo con la  
reivindicación 1ª caracterizados porque la concentración  
de impureza de la zona enterrada es al menos aproxima-  
mente cien veces mayor que la concentración de impureza  
de la parte contigua de concentración de impureza baja de  
20 la capa semiconductora que se encuentra entre la zona en-  
terrada y la primera cara de la capa.

25 3ª.- Perfeccionamientos de acuerdo con la  
reivindicación 1ª o la reivindicación 2ª, caracterizados  
porque la capa semiconductora comprende además, al menos  
localmente bajo el sistema de electrodos, una zona de su-

perficie de un primer tipo de conductividad que está más altamente impurificada que la parte de la capa semiconductor que se encuentra entre dicha zona de superficie y la zona enterrada.

5

4ª.- Perfeccionamientos de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizados porque el substrato del segundo tipo de conductividad comprende al menos una parte que es contigua a la unión p-n entre el substrato y la capa semiconductor y cuya concentración de impureza es al menos diez veces, y preferiblemente al menos cien veces, más alta que la concentración de impureza de dicha parte de la capa semiconductor contigua a la zona enterrada.

10

15

5ª.- Perfeccionamientos de acuerdo con la reivindicación 4ª, caracterizados porque la mencionada parte altamente impurificada del substrato y la zona enterrada altamente impurificada que pertenece a la capa semiconductor están separadas entre sí por una región semiconductor intermedia que tiene una concentración de impureza baja.

20

25

6ª.- Perfeccionamientos de acuerdo con la reivindicación 5ª, caracterizados porque la distancia entre la zona enterrada altamente impurificada y la parte altamente impurificada del substrato es sustancialmente igual a la distancia entre la zona enterrada altamente im-

purificada y el sistema de electrodos.

5 7ª.- Perfeccionamientos de acuerdo con la reivindicación 5ª o 6ª, caracterizados porque la mencionada región semiconductor intermedia de concentración de impureza baja es del mismo tipo de conductividad que la parte altamente impurificada del substrato y tiene una concentración de impureza más baja que la misma.

10 8ª.- Perfeccionamientos de acuerdo con una o más de las reivindicaciones precedentes, caracterizados porque la zona enterrada altamente impurificada está constituida por una región en forma de capa que se extiende al menos sustancialmente a lo largo de la totalidad de la unión p-n entre la capa semiconductor y el substrato.

15 9ª.- Perfeccionamientos de acuerdo con la reivindicación 8ª, caracterizados porque la zona enterrada altamente impurificada y la parte contigua de concentración de impureza baja de la capa semiconductor están formadas por capas del mismo tipo de conductividad pero de concentraciones de impureza mutuamente diferentes que están dispuestas una sobre otra por crecimiento epitáctico.

20 10ª.- Perfeccionamientos de acuerdo con una o más de las reivindicaciones 1ª a 7ª, caracterizados porque la capa semiconductor tiene un número de zonas enterradas de un primer tipo de conductividad que están

25

5 dispuestas separadas entre sí, son contiguas a la unión p-n entre el substrato y la capa semiconductor, se extienden en la capa desde la unión p-n solamente en parte del espesor de la capa, y tienen una concentración de impureza más alta que una parte contigua de la capa semiconductor que se encuentra entre las zonas enterradas y la primera cara.

11ª.- Perfeccionamientos introducidos en un dispositivo eléctrico acoplado por carga.

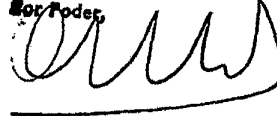
10 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de cuarenta y seis hojas escritas a máquina por una sola cara.

MADRID, 10. NOV 1976

P.A.

Alberto de Eizaburk  
Por Poder



4.11.76

CGD.

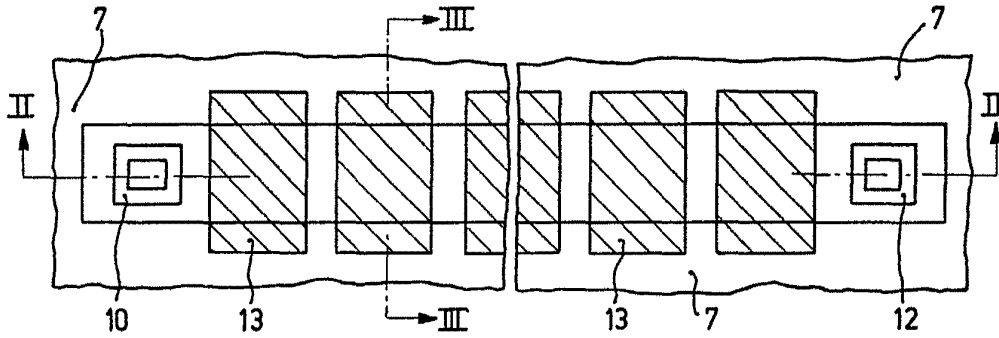


Fig. 1

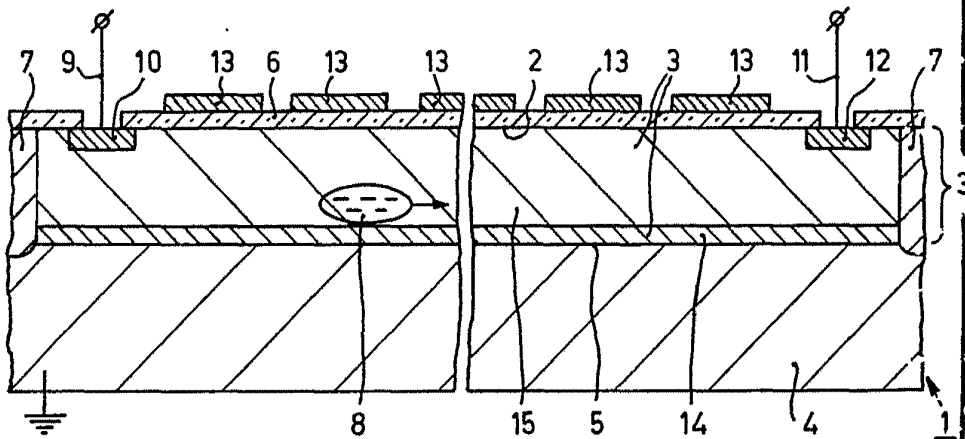


Fig. 2

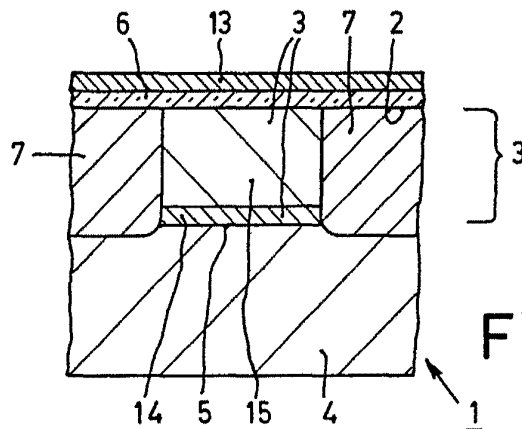


Fig. 3

Alberto de Eizaburu  
Por Poder.

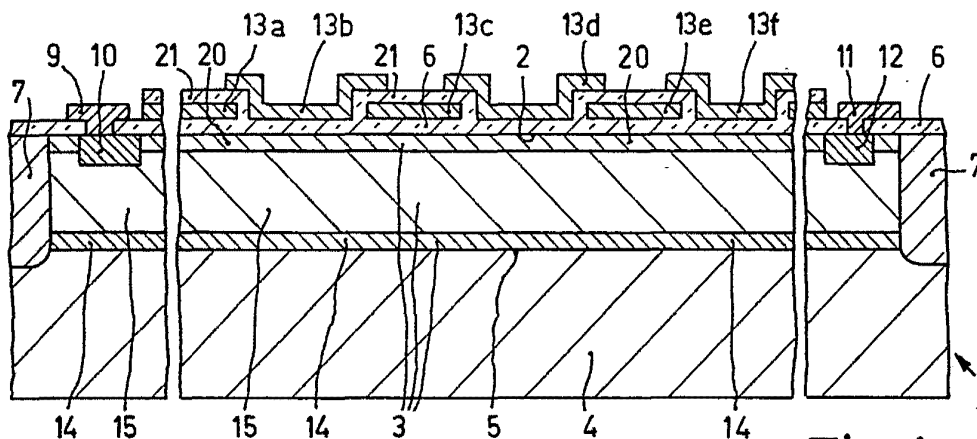


Fig.4

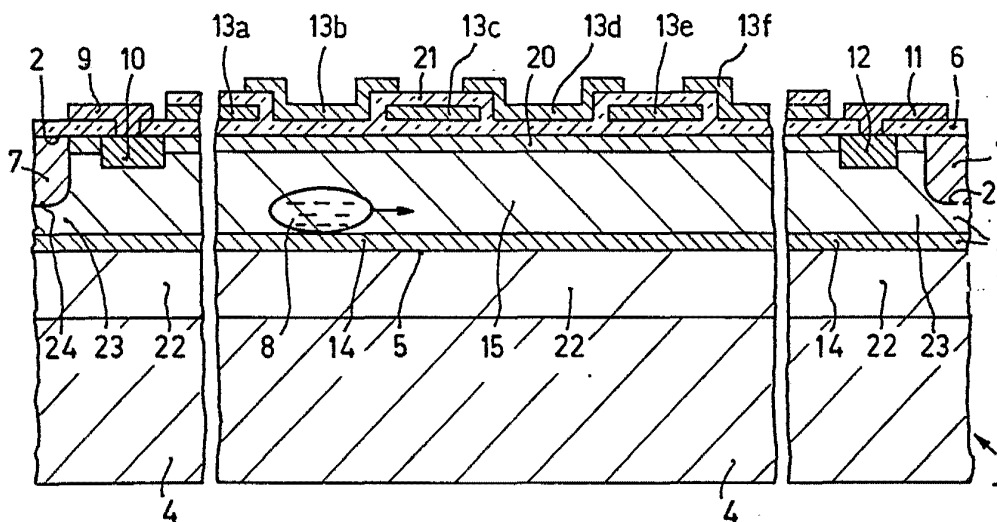


Fig.5

Alberto de Ezaburu  
Por Poder.

