

S/Ref#: 4600 Spain

N/Ref#: O.G. 29.363/mc.

434082

PATENTE DE INVENCION

Int. Cl.: G08G

CONCEDIDA

19 JUN. 1976

MEMORIA DESCRIPTIVA

Sobre:

"APARATO TRANSMISOR-RECEPTOR PARA SUPERVISION DE ACONTECIMIENTOS".

Solicitante: La corporación del Estado de New Jersey: TELES-
CIENCIAS, INC. domiciliada en 351 New Albany Road
MOCRESTOWN, New Jersey 08057 U.S.A.

Inventores: D. Joseph M. Murgio, ingeniero

D. Lawrence J. Pincus, "

D. Guenter J. Boehm, "

Esta invención se relaciona con aparatos transmisores-receptores (o transceptores) de supervisión de acontecimientos y más particularmente con aparatos destinados a supervisar una serie de sistemas independientes generadores de acontecimientos, almacenar los datos supervisados en uno de un número de modos y transmitir los datos almacenados a un dispositivo interrogador remoto tras una orden de éste último.

5. A efectos ilustrativos, se describirá e ilustrará la invención incorporada en un terminal automático de supervisión de tráfico para la colección automática de datos sobre tráfico telefónico en oficinas de conmutación telefónica PBX. El terminal es físicamente pequeño y está situado en el lugar PBX y los datos se coleccionarán de ordinario, pero no necesariamente, durante las horas del día, efectuándose la interrogación del sistema en las horas de poco tráfico por un centro de control computador remoto o por una unidad remota receptora/convertidora a teletipo.

10. Los datos de tráfico supervisados podrían ser, por ejemplo, el número de llamadas en un determinado circuito de conexión o grupo de ellos, el número de veces que todos los circuitos de conexión estuvieron ocupados, el número de veces que un buscador de líneas está ocupado o cualquier otro "acontecimiento" supervisado por cualquier pieza de equipo particular que proporcione una señal adecuada para su registro por el terminal. En el pasado, estos datos de tráfico se determinarían normalmente, quizás una vez al año, por personal de la compañía telefónica que visitaría cada PBX y comprobaría los contadores mecánicos del mismo. Esto constituye un método muy inexacto de colección de datos, puesto que sólo --

15.

20.

25.

30.

puede proporcionar conteos acumulativos y no hay forma alguna de determinar la producción de condiciones de tráfico intenso y ligero sobre una base de tiempo o si un particular conteo ha excedido la capacidad del contador y en qué medida.

5. Resumiendo, la ilustrada versión de terminal de la invención utiliza un multitransmisor de división de tiempo para supervisar el tráfico en un máximo de dieciseis líneas de entrada para convertir la información de la forma en paralelo a la seriada, si bien se entenderá que puede supervisarse de ese modo cualquier número de líneas. El terminal registra los datos de conteo de cada línea de entrada en una "palabra" de 16 bits, cuyos últimos 14 bits contienen los datos de conteo en forma binaria, siendo los dos primeros bits de control. En consecuencia, el ilustrado terminal de 16 líneas utiliza un mensaje de 16 palabras en forma seriada, de manera que, bajo interrogación por el centro de control, el terminal transmite datos de conteo acumulados por una línea telefónica como mensaje seriado de 256 bits de 16 palabras secuenciales de 16 bits, siendo repetidamente transmitida la totalidad del mensaje de 256 bits hasta que se termina por el centro de control -
10. interrogador. El conteo de datos de 14 bits proporciona una capacidad de conteo de líneas de 16,383. Naturalmente, podría obtenerse una superior capacidad de conteo incrementando el número de bits por palabra que se desee y modificando adecuadamente la cronometración del sistema en la medida necesaria.
15. 20. 25.

El terminal tiene dos memorias seriadas de registro de cambios de 256 bits, una de las cuales es un registro de conteo y la otra un registro de almacenamiento. El registro de conteo es la memoria activa que almacena los conteos de los acontecimientos al producirse, mientras que el registro de

30.

almacenamiento recibe datos del registro de conteo periódicamente y retiene los datos para su transmisión. Los datos contenidos en ambos registros se agrupan como 16 palabras serializadas de 16 bits cada una de ellas. Cada palabra de 16 bits contiene el conteo de acontecimientos para una de las líneas de entrada.

5.

El terminal puede funcionar de cualquiera de dos modos, acumulativo o por máximos. En el modo acumulativo, el conteo total acumulado para cada línea de entrada se transmite al interrogarse el terminal. En el modo por máximos, el terminal almacena y transmite por cada línea solamente el conteo más elevado que tiene lugar en cada línea durante sucesivos intervalos de tiempo de longitud seleccionada, tales como una hora o media hora. En ambos modos acumulativo y por máximos,

10.

los datos se transfieren desde el registro de conteo a un comparador una vez por segundo. Al transferirse los datos, se efectúa una comparación de los mismos en las palabras del registro de conteo y en las correspondientes palabras del registro de almacenamiento y se retiene en éste el conteo más elevado. Continúan recibándose datos entrantes y se incrementan los conteos en el registro de los mismos incluso durante la transferencia de datos. Como el tiempo de transferencia para la totalidad de las 16 líneas ó 256 bits es sólo de 12 ms, la desviación de los datos es insignificante. En el modo de lectura de máximos, se ajusta un cronometrador interno para intervalos de una hora o de media hora. En el registro de conteo se acumulan datos durante una hora o media y al final del intervalo de tiempo se reajusta dicho registro para empezar a acumular datos durante el siguiente período de cronometración.

15.

20.

25.

30.

Se disponen medios para que uno de los circuitos de

- entrada del terminal, que normalmente supervisa una línea de entrada, pueda utilizarse para contar en minutos el tiempo de supervisión transcurrido. Además, si se conecta una línea de entrada a un explorador de uso de tráfico, se proporciona un impulso explorador de uso de tráfico por el terminal para activar dicho explorador y hacer que transmita de nuevo al terminal los datos supervisados por tal explorador. Una vez conectado el terminal al PBX, no hay ya ningún procedimiento operante ulterior a la aplicación de energía. Seguidamente el funcionamiento del terminal es automático y la lectura de datos y subsiguiente utilización o puesta a cero de los registros y contadores se controlan mediante la unidad interrogadora remota. Si por cualquier razón el terminal ha de reiniciarse localmente, el corte y ulterior aplicación de energía pone a cero todos los registros y contadores.

- Un objeto principal de la invención es el de proporcionar un nuevo aparato transceptor de supervisión de acontecimientos destinado a supervisar una serie de sistemas independientes generadores de acontecimientos, almacenar los datos supervisados en uno de una serie de modos y transmitir los datos almacenados a una fuente interrogadora remota tras una orden de ésta última.

- Otro objeto de la invención es el de proporcionar un nuevo aparato supervisor de acontecimientos como queda dicho, en el que se acumula continuamente un conteo de los acontecimientos supervisados en un registro y se compara en momentos preseleccionados con los datos de conteo en un registro de almacenamiento, siendo retenido en éste el más elevado de los dos conteos.

- Otro objeto de la invención es el de proporcionar un

- nuevo aparato supervisor de acontecimientos como el anteriormente indicado, en el que se acumula continuamente en un registro un conteo de los acontecimientos supervisados y se compara en momentos preseleccionados con datos de conteo en un registro de almacenamiento, quedando retenido en éste el más elevado de los dos conteos, poniéndose a cero este registro de conteo para prepararse para una acumulación durante el siguiente período de cronometración entre los momentos de comparación preseleccionados.
- 5.
10. Otro objeto de la invención es el de proporcionar un nuevo aparato supervisor de acontecimientos como el indicado, que incluye medios en virtud de los cuales se habilita una fuente de interrogación remota para poner a cero todos los contadores y registros del aparato en cualquier momento deseado.
15. Otro objeto es la provisión de un nuevo aparato supervisor de acontecimientos como el anteriormente indicado, en el que se leen datos al mismo desde una serie de fuentes simultáneamente supervisadas a través de un convertidor multitransmisor de paralelo a seriado para proporcionar entrada de datos a los procesadores de los mismos del aparato en forma binaria seriada a un primer ritmo de información, y en el que los datos procesados son leídos del aparato y transmitidos a una fuente de interrogación a un segundo ritmo de información más lento.
- 20.
25. Los citados objetos, y otros, de la invención aparecerán plenamente más adelante mediante la lectura de la siguiente descripción, conjuntamente con un examen de los adjuntos dibujos, en los cuales:
30. La figura 1 es un diagrama en bloques funcional y total del aparato según la invención.

La figura 2 es un diagrama lógico más detallado de los bloques funcionales lógicos de cronometración y control de transferencia 22 y 33 de la figura 1.

5. La figura 3 es un diagrama de cronometración de -- multitransmisión del neutralizador de entradas, que ilustra la conversión de datos de paralelo a seriado.

La figura 4 es un diagrama lógico más detallado de los bloques funcionales del sumador y registro de conteo 24 y 26 de la figura 1.

10. La figura 5 es un diagrama de cronometración de ciclos de exploración múltiples, que muestra tres tipos de condiciones de señales en tres diferentes líneas del neutralizador de en tradas.

15. La figura 6 es un diagrama de cronometración que -- muestra la secuencia en la adición de un conteo para la lí- nea de entrada 2.

La figura 7 es un diagrama lógico detallado de la - totalidad del sumador 24.

20. La figura 8 es un diagrama lógico más detallado de los bloques funcionales del comparador y registro de almace- namiento 29 y 31 de la figura 1.

25. La figura 9 es un diagrama de cronometración que - ilustra el proceso de transferencia de datos que implica los registros de conteo y almacenamiento y el esquema lógico de la figura 6.

La figura 10 es un diagrama lógico más detallado del bloque funcional de control de datos de salida 37 de la fi- gura 1; y

30. La figura 11 es un diagrama de cronometración que - ilustra el proceso de transferencia de datos de salida bajo

control de una fuente interrogadora remota.

En las diversas figuras, los elementos similares están señalados por caracteres de referencia análogos.

5. Puede obtenerse mejor una comprensión más completa de la invención considerando primeramente el funcionamiento global del aparato y luego los medios detallados para la -- realización de las diversas operaciones secuenciales. En -- consecuencia, la invención, incorporada en el aparato ilustrado, se describe seguidamente en las secciones:

10. Descripción general - Figura 1

Cronometración y multitransmisión del neutralizador de entrada - Figuras 2 y 3.

Detección de acontecimientos e incrementación de -- conteo - Figuras 4, 5, 6 y 7.

15. Transferencia de datos del registro de conteo al registro de almacenamiento - Figuras 8 y 9

Transferencia de datos de salida - Figuras 10, 8 y 11.

Descripción general - Figura 1

20. Como se muestra en el diagrama de bloques funcionales de la figura 1, hasta 16 líneas de entrada están conectadas al terminal en el neutralizador de entradas 20 a través de un cambiador de nivel 21, el cual cambia los niveles de -- las líneas de entrada para que resulten compatibles con los circuitos del terminal. Una serie de impulsos de conteo de --
25. palabras de exploración procedentes de la lógica de cronometración 22 se dirige al neutralizador de entradas, que es un multitransmisor de división de tiempo de paralelo a seriado, a través de un grupo de cuatro conductores designado por línea 23. Los impulsos de conteo de palabras de exploración --
30. procedentes de la lógica de cronometración son binariamente

- codificados y producen cíclicamente sucesivos conteos de 0 a 15, determinados por la codificación de impulsos de cuatro - conductores. El conteo es descodificado por el neutralizador de entradas para seleccionar secuencialmente sucesivas líneas de entrada, correspondiendo cada línea a la misma palabra numerada en el ciclo de exploración del terminal, dirigiéndose las señales de tales líneas a través del citado neutralizador por la línea 25 de datos de entrada hasta el sumador 24 como una señal simple de datos de entrada seriada DA.
- 5.
10. Si la señal de datos de entrada para cualquier línea de entrada mostrase una presencia de datos durante dos o más impulsos consecutivos del ciclo de exploración para la misma línea de entrada y luego mostrase una ausencia de datos durante dos o más impulsos consecutivos del ciclo de exploración para la misma línea de entrada, el sumador 24 incrementará el conteo en uno para dicha línea. Un ciclo de exploración del terminal en el caso ilustrado es de 16 palabras, de manera que el mínimo tiempo transcurrido necesario para causar la adición de un conteo al registro de éstos para cualquier línea de entrada particular será de 3 x 16 palabras ó 48 palabras, expresadas en tiempos. Los conteos para cada línea se almacenan en el registró 26 y se recirculan continuamente por la lógica del sumador a través de las líneas de entrada y salida 27 y 28 del registro de conteo, respectivamente.
- 15.
- 20.
- 25.
30. Los conteos de bits $\phi\phi$ y $\phi 1$ de la lógica de cronometración 22 se envían al sumador 24 y al comparador 29 a través de la línea 30 para realizar funciones de cronometración y control para reconocer la duración de las señales de entrada e identificar el comienzo y final de cada uno de los

dieciséis registros de líneas de 16 bits del registro de conteo 26 y del registro de almacenamiento 31. Los impulsos de reloj de control de cronometración c y \bar{c} de la lógica de cronometración 22 se dirigen al sumador 24, al registro de conteo 26, al comparador 29 y al registro de almacenamiento 31 a través de la línea 32.

Los impulsos de conteo de bits y palabras, un impulso DT de cronometración de intervalos de un segundo y un impulso c de reloj 22KHZ son dirigidos desde la lógica de cronometración 22 a la lógica de control de transferencia 33 a través de las líneas 34, 35 y 36, respectivamente, donde causan la generación cíclica de una señal TCS una vez cada segundo, a menos que se impida por una señal de inhibición TCS recibida de la lógica 37 de control de datos de salida a través de la línea 38. La señal TCS se dirige a la lógica 37 de control de datos de salida a través de la línea 39, donde impide, mientras se halla presente, la iniciación de un dato leído del registro de almacenamiento 31. Al mismo tiempo, la señal TCS se dirige al comparador 29 y al registro de almacenamiento 31 a través de la línea 40, donde habilita la transferencia de los datos del registro de conteo 26 a través de la línea 41 y de los datos del registro de almacenamiento 31 a través de la línea 42 al comparador 29.

El comparador 29 recibe los datos seriados de ambos registros y compara la magnitud de los conteos en cada registro de líneas de 16 bits mientras simultáneamente se almacenan los bits en los dos registros neutralizadores de 16 bits 43 y 44. Los datos del registro neutralizador de 16 bits con el conteo mayor se transfieren luego al registro de almacenamiento. Después de que se han transferido 256 bits fuera de los registros

de conteo y almacenamiento y se ha efectuado la comparación, la señal TCS permanezca durante otro período de 16 bits para permitir la transferencia al registro de almacenamiento 31 - de los últimos 16 bits del particular registro neutralizador 43 ó 44 cuya comparación ha mostrado ser de mayor magnitud.

5. La señal de inhibición de TCS del control 37 de datos de salida es también la señal de habilitación de recirculación que se dirige al registro de almacenamiento 31 a través de la línea 45, donde permite la recirculación de los datos de dicho registro de almacenamiento a través de la línea 46 durante una lectura de datos a la fuente de interrogación, durante cuyo tiempo no tiene lugar la transferencia de datos desde el registro de conteo al registro de almacenamiento porque la señal TCS está inhibida. La transmisión de datos fuera del terminal es activada cuando se termina una llamada desde la fuente de interrogación a la línea telefónica 47 por el sistema de acceso de datos (DAA) 48, que típicamente sería un Western Electric tipo 1001A.

10. Cuando el DAA 48 recibe una señal de llamada externa por la línea telefónica 47, cierra el circuito telefónico conectando dicha línea 47 a la unidad mo-dem y cambiadora de nivel 49 a través de la línea 50. La unidad mo-dem 49 es un modulador/desmodulador que típicamente podría ser un desmodulador Vadic 80154-11 y modulador 80004-11, que tras su conexión a la línea telefónica 47 por el DAA 48 genera un grupo de señales como se expone en EIA (Electronic Industries Association) Standard RS-232-B para una interfase entre un equipo terminal de procesamiento de datos y un equipo de comunicación de datos. Estas señales se muestran en el diagrama en bloques de la figura 1 como entrada de datos (BB) y portador (CF), que son

entradas de control por la línea 51 a la lógica 37 de control de datos de salida. La señal de salida del terminal, designada por BA en la línea de salida 52 del terminal, se dirige a través del modem 49 y del DAA 48 a la línea telefónica 47.

5. Cuando la fuente de interrogación desea una transmisión de datos desde el terminal, coloca una frecuencia marcadora en la línea 47, que es reconocida en el modem 49 y se transmiten las señales de entrada de datos (BB) y portador -- (CF) a la lógica 37 de control de datos de salida. Esta lógica
10. inicia la secuencia de salida transmitiendo primeramente un nivel de marcación por la línea de datos de salida (BA) 52, a través de la línea 53, durante un período de 256 bits, haciendo seguir luego al período de marcación el mensaje de salida de 256 bits desde el almacén 31A del registro de almacenamiento a través de la línea de datos de salida 54. La lectura de datos del registro de almacenamiento 31 se efectúa --
15. por la señal DOC a dicho registro de almacenamiento desde la lógica del control de datos de salida a través de la línea -- 55. La señal DOC es una señal de reloj 110KHZ de la lógica de cronometración 22, que se dirige al control de datos de salida a través de la línea 56 y es selectivamente enviada al registro de almacenamiento. El ritmo de transmisión de datos de
20. salida es en consecuencia de 110 bauds, que por supuesto extremadamente lento en comparación con el ritmo de reloj interno del terminal, de 22KHZ. Al mismo tiempo, los datos del registro de almacenamiento son recirculados también por medio de la señal de habilitación de recirculación por la línea 45, de manera que, a menos que se genere una señal de puesta a cero, los datos quedan retenidos.

30. Mientras se mantenga la conexión por la fuente de in-

terrogación, el mensaje de 256 bits se recircula a través del registro de almacenamiento y continuará enviándose, separando cada mensaje un período marcador de 256 bits. Si la fuente de interrogación cambia el nivel de BB de marcador a espaciador y luego cambia de nuevo a un nivel marcador antes de desconectar, se genera una señal de puesta a cero por la lógica 37 de control de datos de salida, que se envía a través de la línea 57 al sumador 24, al registro de conteo 26 y al registro de almacenamiento 31, donde inicializa o pone a cero estos registros y pone también a cero los contadores del sumador. Si se desconecta la línea 47 sin la precedente secuencia marcar-espaciador-marcar, los registros y contadores permanecerán inalterados porque la lógica del control de datos de salida genera suficientes impulsos de cambio DOG de 110HZ para asegurar que los datos de 256 bits quedan correctamente alineados en el registro de almacenamiento 31. Cuando el terminal está funcionando según el modo de máximos, la lógica de cronometración 22 genera una señal de máximo por la línea 58 una vez cada hora o media hora, según se haya seleccionado, y pone a cero el registro de conteo y los contadores del sumador.

Como anteriormente se describe, la lógica de cronometración 22 genera una señal de cronometración una vez cada minuto, que puede insertarse en una línea de entrada del neutralizador de entradas 20 a través de la línea 59 y del conmutador selector 60 para proporcionar un conteo en minutos del tiempo de supervisión transcurrido. Tal como se describe también anteriormente, se proporciona un impulso explorador de tráfico a través de la línea 61 desde la lógica de cronometración 22. El neutralizador de entradas es un multitransmisor standard, obtenible por ejemplo en Signetics, Motorola,

Texas Instruments y otros fabricantes, y los registros de conteo y almacenamiento son circuitos integrados standard, obtenibles también de los mismos fabricantes.

Cronometración y multitransmisión del
neutralizador de entradas

5.

Figuras 2 y 3

10. Considerando en primer lugar la figura 2, se observa que la lógica de cronometración 22 comprende un oscilador de cristal 62 cuya salida se suministra a una red divisora de frecuencia 63 que a su vez produce una serie de señales de cronometración diferentes indicadas a lo largo del margen inferior de la red divisora 63. Las señales generadas son, de izquierda a derecha, el impulso de reloj de transmisión de datos de salida a 110Hz en forma de un tren de ondas cuadradas que se utiliza para activar el registro de almacenamiento 31
15. para la lectura de datos al ritmo de 110 Hz. El tren de impulsos de reloj de ondas cuadradas de 22 KHz es la señal de cronometración básica usada en la transferencia y procesamiento de datos dentro del terminal y se emplean tanto el impulso de reloj ϕ como su forma invertida $\bar{\phi}$. La señal DT de un segundo tiene lugar a intervalos de un segundo y la amplitud de los impulsos es de 2/10 de segundo. Las señales de impulsos de una hora y media hora se usan en el modo de lectura por máximos y se utilizan para poner en cero el registro de conteo al
20. intervalo seleccionado, de manera que la acumulación de datos empieza a partir de cero en el siguiente intervalo de cronometración de una hora o media hora. La señal de un minuto en la línea 59, como anteriormente se explica, puede insertarse en el neutralizador de entradas por una de las líneas de entrada para registrar el tiempo de supervisión transcurrido en
25.
30.

minutos. La selección de esta opción disminuye naturalmente el número máximo de líneas de entrada que pueden supervisarse. Como anteriormente se describe, la señal exploradora de tráfico por la línea 61 es un impulso de dos segundos que se genera cada diez o cien segundos, según se seleccione, para su uso en el conector de entrada/salida con un dispositivo remoto de exploración de tráfico.

5.

10.

15.

20.

25.

30.

El impulso de reloj \bar{c} se dirige a un contador 64 de 16 bits que cuenta impulsos sucesivos y genera señales de impulsos de salida usadas por todo el aparato, cuyas señales de salida son las $\phi\phi$, $\phi 1$, 15 y $\overline{15}$ /bits señales de conteo cada una de las cuales tiene 45 microsegundos de duración y ocurren una vez cada 720 microsegundos. El impulso 15 de conteo de bits se dirige a la entrada del contador 65 de 16 palabras, que produce una salida codificada binaria de 4 bits correspondiente al conteo secuencial de palabras. Las cuatro salidas codificadas del contador 65 de 16 palabras se dirigen a través de la línea 23 como señales de conteo de palabras de exploración al neutralizador de entradas 20, donde, como anteriormente se describe, son descodificadas en la matriz de dicho neutralizador para seleccionar sucesiva y secuencialmente las líneas de entrada a tal neutralizador, de manera que las condiciones de las señales en las líneas puedan examinarse y dirigirse por la línea 25 de datos de entrada.

Las cuatro líneas de salida del contador 65 de 16 palabras se dirigen también a la puerta AND 66 de entrada del control de transferencia, junto con un impulso de reloj c y un bit de cronometración $\phi\phi$, estableciendo así una de las condiciones para que la puerta AND 66 reciba la palabra $\phi\phi$ de la secuencia que se está examinando en el neutralizador de entra-

das. Por consiguiente, en el tiempo $\phi\phi$ bit de la palabra $\phi\phi$, la entrada a la puerta AND 66 está abierta desde la señal DT de un segundo anteriormente producida, que haya activado al multivibrador biestable 67. Si el terminal no se halla en el proceso de transmisión de datos de salida, no habrá ninguna señal de inhibición de TCS en la línea 38 y las señales presentes en la puerta AND 66 pasarán para activar el multivibrador 68 y generar la señal TCS en la línea 39-40 en el bit $\phi\phi$ de la palabra $\phi\phi$ de la secuencia. En consecuencia, como se --

5. verá más adelante mediante un examen de la figura 8, la transferencia de datos al comparador 29 desde el registro de conteo 26 y el registro de almacenamiento 31 comienza en este -- momento.

10.

Las líneas que muestran conteos $\bar{2}^1$, $\bar{2}^2$ y $\bar{2}^3$ del contador de palabras 65 se dirigen también como señal a la puerta invertidora AND 69, de manera que esta puerta queda inhibida a menos que el conteo en todas estas líneas sea de cero. -- Además, la línea de conteo $\bar{2}^0$ del contador 65 de 16 palabras -- se dirige a la puerta invertidora AND 69 a través del inversor

15. 70, de manera que cuando ocurre el conteo $\bar{2}^0$ en el contador 65 de 16 palabras, que representa la palabra $\phi 1$ de la secuencia, esta señal aparece también en la puerta AND 69, donde la coincidencia produce una salida de la puerta del contador 71 de división por dos. La generación de la señal TCS en un tiempo de una palabra antes, ha habilitado al contador 71 de manera que entra en el mismo un primer conteo. Cuando se ha completado toda la secuencia de exploración de 16 palabras y se -- genera el bit $\phi\phi$ de la palabra $\phi 1$ de la siguiente secuencia -- de exploración, se transmite una segunda señal a través de la

20. puerta inversora AND 69 al contador 71, el cual genera segui-

25.

30.

damente una señal de salida que reajusta los multivibradores 67 y 68 y termina la señal TCS.

- El intervalo de exploración TCS es por consiguiente de una longitud de una secuencia de exploración más una palabra, siendo necesario el tiempo adicional de esta palabra para devolver la última palabra al registro de almacenamiento 31 desde el seleccionado registro de cambios de neutralizador de 16 bits que contiene la última comparación realizada. Como ha sido reajustado el multivibrador 67, la puerta AND 66 de entrada se cierra durante el resto de sucesivos ciclos de exploración hasta que tiene lugar el siguiente impulso DT casi un segundo más tarde para activar de nuevo el multivibrador 67 y acondicionar la puerta de entrada 66.

- La figura 3 ilustra la disposición multitransmisora del neutralizador de entradas 25, que seguidamente pasará a exponerse.

- Dicha figura 3 ilustra la manera en que se genera la señal en la línea 25 de datos de entrada, determinada por las condiciones en cada una de las líneas de señales de entrada, mostrándose las líneas 0, 1, 2, 14 y 15 a efectos ilustrativos, y por la condición del conteo de selección de líneas del multitransmisor que se muestra en las cuatro líneas de señales selectoras señaladas por 2^0 , 2^1 , 2^2 y 2^3 . La cronometración del sistema se muestra por el impulso de reloj indicado por ϕ , por la línea de conteo de bits que muestra la posición en tiempo de cada uno de los dieciseis bits dentro de cada palabra y por los impulsos de conteo de bits ϕ_0 , ϕ_1 y 15. Por la lógica de cronometración 22 de la figura 2 se observa que el contador de palabras 65 cambia su conteo en el tiempo del bit 15 y por la figura 3 se observará que el conteo mostrado

en las líneas $\bar{2}^0$, $\bar{2}^1$, $\bar{2}^2$ y $\bar{2}^3$ del contador de palabras cambia con la producción de cada décimo-quinto bit.

- Considerando en primer lugar la secuencia 1, se observa que las cuatro líneas del contador de palabras están ahora designando la palabra $\phi\phi$. En consecuencia, la línea de entrada 0 está conectada a través del neutralizador de entradas a la línea 25 de datos de entrada y como la condición de señales en la línea de entrada 0 es baja (ausencia de datos), la señal de datos DA que aparece en la línea 25 de datos de entrada es también baja y se muestra como tal en la línea de cronometración inferior de la figura 3 durante el tiempo de palabra $\phi\phi$. Un período de 720 microsegundos en cada ciclo de exploración de 12 milisegundos aproximadamente es el intervalo de tiempo establecido en la señal DA por cada línea de entrada. Mientras las líneas de entrada 1, 2 y 15 se muestran hallarse en una elevada condición de señales o de "presencia de datos" esta condición de señales no aparece en la línea de datos de entrada porque estas líneas no son seleccionadas durante el tiempo de palabra $\phi\phi$.
20. Durante el tiempo de palabra $\phi 1$ del ciclo de exploración 1, el conteo seleccionado se muestra cambiado de ϕ a 1 por la producción de un alto en la línea $\bar{2}^0$ con bajos en las restantes líneas del contador de palabras. El conteo es por consiguiente igual a 1 y corresponde a la palabra $\phi 1$, de manera que la línea de entrada 1 se dirige a través del neutralizador de entradas a la línea 25 de datos de entrada. Como la línea de entrada 1 se observa que se encuentra en un estado de señal elevada durante este tiempo, la señal DA en la línea 25 se eleva y permanece así durante todo el intervalo de tiempo de palabra $\phi 1$. Cuando ocurre el siguiente bit 15, -
- 25.
- 30.

las líneas del contador de palabras cambian su conteo de 1 a 2 para conectar la línea de entrada 2 a la línea 25 de datos de entrada, como se muestra por el estado de señal elevada en la línea 2¹ del contador de palabras y los estados bajos en las líneas restantes. La señal DA permanece por consiguiente elevada durante el tiempo de palabra $\phi 2$.

El proceso se repite continuamente, cambiando sucesivamente las líneas del contador de palabras sus conteos para determinar qué línea de entrada se conecta entonces a la línea 25 de datos de entrada del neutralizador de entradas y, como se ve, la señal DA, durante cada tiempo de palabra ilustrado, es exactamente igual al estado de señal en la correspondiente línea de entrada. Por ejemplo, durante la exploración 1, la señal DA es baja durante el tiempo de la palabra 14 y elevada durante el tiempo de la palabra 15 correspondiente a los estados de señales en las líneas de entrada 14 y 15 durante esos respectivos tiempos. Análogamente, el examen de las condiciones de las líneas de entrada de exploración 2 y 3 y los respectivos tiempos de las palabras en que se selecciona cada línea de entrada, tiene por resultado la señal DA mostrada en la línea inferior del diagrama de cronometración de la figura 3 como simple serie continua de señales elevadas y bajas o de "presencia de datos" y "ausencia de datos".

Detección de acontecimientos e incremento de conteo

25.

Figuras 4, 5, 6 y 7

Con referencia ahora a la figura 4, la detección de acontecimientos respecto a cada una de las líneas de entrada se lleva a cabo mediante el bloque funcional 72 denominado control de sumador e integrador, que recibe los datos de entrada DA del neutralizador de entradas indicando la presencia

30.

de acontecimientos en las 16 líneas de entrada. Estos datos se examinan por el integrador en el tiempo del bit ϕ_0 para determinar si ha ocurrido un acontecimiento válido o inválido en cualquier línea de entrada particular y, si ha ocurrido tal acontecimiento, se genera una salida en la línea 73 que se utiliza para dirigir un impulso ϕ_1 a través de la puerta AND 74 para producir en el sumador seriado 75 un "sumar 1" al conteo que pasa entonces a través del sumador seriado desde el registro de conteo 26. Aún cuando un bit ϕ_1 produce el conteo adicional de 1 en la palabra del registro de conteo, el conteo efectivo se incrementa en la posición del bit ϕ_2 , que es la posición de bit menos importante de los datos de conteo de una palabra.

El control 72 del integrador y el sumador determina si se hallan presentes datos válidos en la particular línea de entrada contando dos o más condiciones consecutivas de "presencia de datos" en esa línea, seguido de dos condiciones consecutivas de "ausencia de datos" en la misma línea durante sucesivos ciclos de exploración. Si se observa la existencia de tales condiciones en cualquier línea determinada, la señal se genera en la línea 73 para producir el conteo adicional en el sumador seriado. Los bits de registro de conteo para todas las palabras son seriadamente leídos por la línea 28 y al control 72 del integrador y el sumador mientras se envían simultáneamente al sumador seriado 75. La salida del sumador seriado 75 se dirige a una puerta AND 76, cuya salida se dirige a una puerta OR 77, cuya salida es a su vez una entrada a la puerta AND 78.

Los bits ϕ_0 y ϕ_1 son señales de inhibición en la puerta AND 76, de manera que esas posiciones de bits en la

- palabra que sale entonces del sumador seriado 75 son siempre bajos o condiciones de "ausencia de impulsos", de modo que - la salida de la puerta AND 76 que se presenta a la puerta -- OR 77 no contiene ningún dato en las posiciones de bits ϕ_0 y ϕ_1 y sólo contiene datos en las posiciones de bits ϕ_2 a 15, que son representativas del conteo de datos en la palabra. - Los datos para las posiciones de bits ϕ_0 y ϕ_1 de cada palabra se insertan en la puerta OR 77 como salida de la puerta AND 79 que recibe sus entradas del control 72 del integrador y el sumador y de la puerta OR 80. Como la puerta AND 79 sólo recibe una señal de apertura de puerta durante los tiempos de los -- bits ϕ_0 y ϕ_1 de la puerta OR 80, sólo produce entradas en la puerta OR 77 durante esos tiempos de bits. Son precisamente - los tiempos de bits ϕ_0 y ϕ_1 los que retienen los datos que determinan cuando se halla presente una señal válida en una de las líneas de entrada y por consiguiente determina cuando se inserta un conteo adicional en el sumador seriado 75.
- 5.
- 10.
- 15.

- Las figuras 5 y 6, junto con la Tabla 1 que se incluye a continuación, ilustran los tipos de condiciones de señales que pueden aparecer en cualquiera de las líneas de entrada y la manera en que el control 72 del integrador y el sumador discrimina entre ellos para determinar cuando deberá incrementarse - el conteo para cualquier palabra particular. Con referencia en primer lugar a la figura 5, se ve que la línea superior del -- diagrama de cronometración muestra una serie de 16 ciclos de - exploración de palabras sucesivos y secuenciales. Durante cada ciclo de exploración las 16 líneas de entrada son muestreadas por el multitransmisor. La segunda forma de onda de la figura 5 ilustra la condición de señales en la línea 2 correspondiente a la presencia de datos válidos, y la manera en que esta -
- 20.
- 25.
- 30.

señal causa un incremento de conteo para la palabra Ø2 de la secuencia de 16 palabras se ilustra en el diagrama de cronometración de la figura 6, así como en la siguiente * Tabla 1.

5.

Tabla 1

Registro de conteo

	<u>DA</u>	<u>SALI</u>		<u>ENTRA</u>		<u>ANA-</u> <u>DIR 1</u>		
		<u>ØØ</u>	<u>Ø1</u>	<u>ØØ</u>	<u>Ø1</u>			
10.	0	0	0	0	0	0		
Señal de datos -- verdadera	1	0	0	1	0	0	Exploración 1	
	1	1	0	1	1	0	Exploración 2	
	1	1	1	1	1	0	Exploración 3	
	
	
15.	Línea de entrada 2	1	1	1	1	1	0	Exploración N
		0	1	1	0	1	0	Exploración N+1
		0	0	1	0	0	1	<u>Conteo</u> Exploración N+2
		0	0	0	0	0	0	Exploración N+3
20.	Señal de datos verdadera -- con interrupción de ruido.	1	0	0	1	0	0	Exploración 0
		1	1	0	1	1	0	Exploración 1
		0	1	1	0	1	0	Exploración 2
	Línea de entrada 1	1	0	1	1	1	0	No conteo Exploración N(=3)
		0	1	1	0	1	0	Exploración N+1
25.		0	0	1	0	0	1	<u>Conteo</u> Exploración N+2
Impulso de ruido.	Línea de entrada 0	0	0	0	0	0	0	
		1	0	0	1	0	0	
		0	1	0	0	0	0	

30. Supóngase que han circulado datos a través del registro de conteo 26 y que de la manera anteriormente descrita

- las posiciones de bits $\phi\phi$ y $\phi 1$ de la palabra $\phi 2$ del registro han sido puestas a cero en la puerta AND 76 y que los tiempos t_0 a t_{K+2} mostrados en la figura 5 ocurren durante los tiempos de muestreo para la línea de entrada 2 y en consecuencia
5. representan el estado de señal DA en la línea 25 de datos de entrada. Esto se muestra en la Tabla 1 bajo la columna DA. En el tiempo t_0 la línea de entrada 2 muestra una condición de "ausencia de datos", de manera que la señal DA es un bajo ó 0, como se muestra en la Tabla 1. Los bits $\phi\phi$ y $\phi 1$ para la pala-
10. bra $\phi 2$ del registro de conteo 26 son también ceros y por consiguiente estos bits $\phi\phi$ y $\phi 1$ permanecen en cero cuando se recirculan de nuevo a la entrada del registro de conteo.

- La forma de onda superior de la figura 6 ilustra las condiciones en el registro de conteo y en el sumador durante
15. el ciclo de exploración 0, mostrando un conteo de acontecimientos de 1840, designado por la presencia de bits en las posiciones de bits 6, 7, 10, 11 y 12 de la palabra. En el tiempo t_1 durante el siguiente ciclo de exploración 1, la señal DA ha cambiado de una condición de "ausencia de datos" a otra de "presen-
20. cia de datos", de manera que el control 72 del integrador y el sumador de la figura 4 inserta un bit de datos en la posición de bit $\phi\phi$ de la palabra $\phi 2$. Cuando aparece el siguiente ciclo sucesivo de exploración, concretamente el ciclo 2, se observa en t_2 que continúa existiendo la condición de "presencia de da-
25. tos" en la línea de entrada 2 y se inserta un bit por el integrador 72 en la posición de bit $\phi 1$ de la palabra $\phi 2$, de manera que se hallan ahora bits presentes en las posiciones $\phi\phi$ y $\phi 1$ de la palabra.

- Suponiendo que siga cualquier número de ciclos subsi-
30. guientes durante los cuales se hallan todavía presentes datos -

- en la línea de entrada 2, terminando con un ciclo de exploración N que es muestreado en el tiempo t_N , no ocurre nada más a las posiciones de bits $\phi\phi$ y $\phi 1$ de la palabra $\phi 2$, como se observa por la Tabla 1 y las formas de onda de las exploraciones 2 y N de la figura 6. En algún punto posterior al tiempo t_N pero anterior al siguiente ciclo sucesivo de exploración N+1, la señal en la línea de entrada 2 desciende, correspondiendo a una condición de "ausencia de datos", cuya condición es muestreada en el tiempo t_{N+1} como una señal cero o baja para DA. Seguidamente el integrador 72 pone a cero la posición de bit $\phi\phi$. En el siguiente ciclo de exploración, en el tiempo t_{N+2} , cuando se muestrea de nuevo la línea de entrada 2, se detecta de nuevo la condición de "ausencia de datos" como cero en la línea DA y el integrador 72 pone a cero la posición de bit $\phi 1$ y produce una salida por la línea 73, causando la dirección de un bit $\phi 1$ a través de la puerta AND 74 al sumador seriado 75. En consecuencia, el conteo de la palabra $\phi 2$ se incrementa en 1 mediante la inserción de un bit en la posición de bit $\phi 2$ de la palabra, como se muestra en la forma de onda inferior de la figura 6.

- La tercera forma de onda de la figura 5, designada por "señal en la línea de entrada 1", representa una condición de datos verdaderos con una interrupción de ruido, mostrándose esta forma de onda en forma expandida en el diagrama de cronometración de la figura 3 y siendo digitalizada en el segundo grupo de señales de datos de la Tabla 1. Durante el ciclo de exploración ϕ y el ciclo de exploración 1, la condición de "presencia de datos" se detecta de manera que se inserta un bit 1 primeramente en la posición de bit $\phi\phi$ y luego en la posición $\phi 1$ de la palabra 1 del registro de conteo -

- de la línea de entrada 1. Sin embargo, durante el tiempo de exploración 2, el ruido en la línea de entrada 1 hace que la señal descienda en el momento en que la línea es muestreada por el multitransmisor, de modo que la señal DA semeja un --
5. bajo y por consiguiente tiene lugar una puesta a cero de la posición de bit $\phi\phi$, como se ve en la línea de exploración 2 de la tabla 1. Durante el siguiente ciclo de exploración, ha desaparecido la irrupción de ruido y se restablece la señal en su nivel elevado, que es adecuadamente muestreado de manera que se reinserta un bit 1 en la posición $\phi\phi$ para la palabra 1 de la línea de entrada. No se incrementa ningún conteo en el sumador seriado 75 porque no ha ocurrido la necesaria secuencia de dos o más sucesivas exploraciones de señal de --
10. "presencia de datos" seguidas de dos sucesivas exploraciones de condición de señal de "ausencia de datos". Durante los -- dos siguientes períodos sucesivos de exploración, cuando el multitransmisor muestrea la línea de entrada 1 y se halla una condición de "ausencia de datos" ambas veces, se ha satisfecho ahora la condición de incremento de conteo y con la puesta a
15. cero de ambas posiciones de bits $\phi\phi$ y $\phi 1$ de la palabra, se -- incrementa un conteo por el sumador seriado 75 en el conteo de datos de la palabra 1.
- 20.

- La forma de onda inferior de la figura 5 ilustra el caso de una condición de "ausencia de datos" en la línea de
25. entrada 0, que incluye la presencia de un impulso de ruido en uno de los tiempos de muestreo para la línea de entrada 0, -- mostrando la Tabla 1 cómo la irrupción de ruido muestreada causa primeramente la entrada de un bit en la posición $\phi\phi$ de la palabra $\phi\phi$, seguida de una puesta a cero de ese bit durante
30. el siguiente ciclo sucesivo de exploración. Evidentemente, no

ocurre ningún conteo de incremento en la palabra de datos porque no se han satisfecho las necesarias condiciones de muestreo.

5. La figura 7 muestra el exacto diagrama lógico esquemático para el sumador 24, que está compuesto de bloques de construcción lógica standard, tales como puertas AND, -- puertas OR y multivibradores biestables J-K, junto con las señales de datos e impulsos de cronometración que realizan la lógica.

10. Transferencia de datos del registro de conteo al registro de almacenamiento - Figuras 8 y 9

- Con referencia ahora a la figura 8, cuando está presente la señal TCS procedente de la lógica 22 de control de transferencia, como anteriormente se describe en relación -- con la figura 2, el multivibrador comparador 81 recibe datos de conteo seriados del registro de conteo 26 y del registro de almacenamiento 31 a través de las líneas 41 y 42 por las -- puertas AND 82 y 83, que son habilitadas por la señal TCS. -- El multivibrador comparador 81 compara estos bits en cuanto -- a magnitud, una palabra de registro ó 16 bits cada vez, y -- activa o restablece el multivibrador de acuerdo con qué --- entrada está introduciendo entonces un bit. Sin ninguno -- e ambos registros están introduciendo un bit en un momen- -- to determinado, el multivibrador 81 no cambia de estado. Si -- sólo un registro está introduciendo un bit, el estado del -- multivibrador 81 se adapta a esa entrada. Es decir, si el -- registro de almacenamiento 31 estuviese introduciendo un bit en el multivibrador comparador 81 y en el registro de conteo 26 no hubiese ningún bit en ese particular momento, entonces 30. el multivibrador comparador 81 sería activado para producir -

una salida S (correspondiente al registro de almacenamiento). Si por otra parte el registro de conteo estuviese introduciendo un bit y el registro de almacenamiento no, el multivibrador comparador cambiaría a su estado de salida C (correspondiente al registro de conteo).

5.

Por consiguiente, durante la entrada seriada continua en el multivibrador comparador 81 desde los registros de conteo y almacenamiento, el estado de salida de dicho multivibrador 81 cambia alternativamente entre los estados S y C

10.

de acuerdo con la información de bits recibida durante cada tiempo de bit. Aunque estos estados de salida del multivibrador comparador 81 se están presentando constantemente al multivibrador fiador 84 dotado de puerta, éste no efectúa ninguna selección entre ambos hasta el tiempo del bit 15, en el que

15.

un impulso de cronometración de bit 15 pasa a través de dicho multivibrador 84, cualquiera que sea el estado S ó C exhibido entonces por el multivibrador comparador 81. Si el almacén 31a del registro de almacenamiento contuviese el dato de conteo

20.

más elevado, entonces el multivibrador comparador 81 se encontraría en su estado S en el tiempo del bit 15 y haría asumir al multivibrador fiador 84 este estado y producir una señal habilitadora por su línea de salida 85, habilitando así a la

25.

puerta AND 86 para el paso de los datos leídos del registro 43 de cambios del neutralizador. Si por otra parte los últimos bits de datos comparados por el multivibrador comparador 81

muestran la presencia de un conteo superior en el registro 26, entonces el multivibrador fiador 84 quedará ajustado en su

30.

estado C por el impulso de cronometración del bit 15 para generar una señal habilitadora por la línea de salida 87 del mismo, habilitar así la puerta AND 88 y permitir el paso a

través de ella de los datos de conteo almacenados en el registro 44 de cambios del neutralizador.

5. Se comprenderá que al ser seriadamente comparados los bits de datos por el multivibrador comparador 81, aquellos son leídos también a los registros 43 y 44 de 16 bits y se desplazan a través de tales registros hacia sus extremos de salida por los impulsos de reloj ϕ que sincronizan los datos de los registros de conteo y almacenamiento. Por consiguiente, cuando el multivibrador ~~81~~ 84 es activado por
10. el impulso del bit 15 para abrir su puerta AND 86 de salida o la 88, el bit ϕ de la palabra que se acaba de comparar está justamente alcanzando dichas puertas AND de salida. Cualquiera que sea la puerta AND que esté abierta, pasará los datos de conteo del correspondiente registro neutralizador a
15. través de ella y estos datos serán pasados a su vez a través de la puerta OR 89, de la puerta AND 90, habilitada por la señal TOS, y de la puerta OR 91, hacia el registro de almacenamiento 31. Como el contenido de 16 palabras de los registros de conteo y de almacenamiento encuentra una demora de 16 bits,
20. o de una palabra, a su paso a través de los registros de cambios del neutralizador, es necesario un tiempo de 17 palabras ó 272 bits para llevar a cabo un ciclo de comparación completo, lo cual es proporcionado por el espacio de tiempo de 272 bits de la señal TOS.
25. Debe destacarse que se inserta un bit en el tiempo ϕ por un bit de cronometración ϕ en la puerta OR 89, de manera que todas las palabras que vuelven al registro de almacenamiento 31 tienen un bit "uno" en la posición ϕ . Este bit "uno" es el bit de "parada" para la transmisión de datos de
30. salida, como se describirá seguidamente. Análogamente, se ob-

servará que ambas puertas de salida 86 y 88 del multivibrador fiador son inhibidas por un bit $\phi 1$, de manera que la posición de bit $\phi 1$ de todas las palabras que vuelven al registro de almacenamiento se halla en condición de puesta a cero. Este bit "cero" es el de "arranque" para la transmisión de datos de salida, como se describirá también seguidamente. En consecuencia, los datos de conteo se sitúan en las posiciones de bits $\phi 2$ a 15.

El registro de almacenamiento 31, a diferencia del registro de conteo 26 y de los registros neutralizadores 43 y 44, es un registro estático en el que los datos almacenados normalmente no son recirculados de modo continuo dentro y fuera del mismo, sino que se almacenan en él en condición estática. Los datos almacenados se mueven a través del almacén 31A del registro de almacenamiento solamente bajo dos circunstancias, concretamente durante una comparación de datos con los del registro de conteo o cuando una fuente interrogadora remota ha establecido las condiciones para la transmisión de datos desde el terminal y por la línea telefónica 47 a la citada -- fuente interrogadora.

La comparación de datos con los presentes en el registro de conteo ha sido descrita ya y, durante esta operación, los datos contenidos en el registro de almacenamiento 31 se desplazan desde éste a la red del comparador 29 por medio de impulsos de reloj \bar{C} que se pasan a través de la puerta AND 92 mediante la señal TCS entonces presente en la puerta OR 93. La señal TCS hace pasar los impulsos de reloj \bar{C} a través de la puerta AND 92 y a través de la puerta OR 94 para llevar los datos desde el registro de almacenamiento 31 al comparador. Esta circulación de datos continúa naturalmente sólo mientras se halle presente la señal TCS para pasar los impulsos de re-

loj \bar{c} a través de la puerta AND 92 y termina cuando termina dicha señal TCS, volviendo así el registro de almacenamiento 31 al estado estático.

5. Como se verá seguidamente, durante la transmisión de datos de salida, se genera la señal DOC, que pasa a través de la puerta OR 94 para retirar seriadamente los datos del -- registro de almacenamiento 31. Los datos que salen de este -- registro, además de ser leídos por la línea 54 de datos de salida, recirculan también a través de la línea 42 y de la puerta AND 95 al almacén 31A del registro de almacenamiento a través de la puerta OR 91, porque en este momento se halla presente también una señal de habilitación para recircular para abrir la puerta AND 95. La señal TCS no se halla naturalmente presente y no puede producirse ninguna comparación.

10. La cronometración de transferencia de datos del comparador se ilustra en la figura 9, que será estudiada seguidamente. Los impulsos de cronometración para la transferencia de datos se muestran en las seis primeras líneas de la figura 9 y son respectivamente el impulso de reloj, las posiciones de -- bits $\phi\phi$, $\phi 1$ y 15 y la señal TCS. Las líneas 7 y 8 muestran los datos de conteo por cada palabra en los registros de conteo y almacenamiento respectivamente, así como los bits de control -- para esas palabras de registro. Los bits $\phi\phi$ y $\phi 1$ de control -- del registro de conteo se muestran como ceros, indicando que --

15. ninguna de las palabras ilustradas se halla en proceso de incrementación. Todas las palabras del registro de almacenamiento muestran un bit uno en la posición $\phi\phi$ y un bit cero en la --

20. posición $\phi 1$, como anteriormente se describe.

25. Considerando la palabra $\phi\phi$, se observa que los datos de conteo presentes en el registro de conteo para esta palabra

30.

- muestran un conteo de nueve, mientras que el conteo en la palabra del registro de almacenamiento muestra un conteo de doce y en consecuencia cabe esperar que el resultado de esta comparación cause la lectura de la palabra de datos de almacenamiento de nuevo al registro de almacenamiento, puesto que es el --
5. conteo mayor. Esto se ilustra de hecho en la línea inferior de la figura 9 en la posición de tiempo de la palabra $\beta 1$ en la -- que aparece la palabra $\beta\beta$ del registro de almacenamiento, ilustrando la demora de una palabra debido al registro de cambios
10. del neutralizador.

- La forma de onda situada inmediatamente encima de la correspondiente a la salida del comparador muestra cual de las puertas de salida del registro de cambios del neutralizador es seleccionada en función de la comparación de conteos. Tal como
15. se muestra, al comienzo del tiempo de la palabra $\beta 1$, la puerta 86 del registro de almacenamiento es la seleccionada, correspondiendo al hecho del mayor conteo en dicho registro para la - palabra $\beta\beta$. En contraste, al comienzo del tiempo de la palabra $\beta 2$, se selecciona la puerta de salida 88 del registro neutrali-
20. zador, de manera que durante el tiempo de dicha palabra $\beta 2$, será leída la palabra $\beta 1$ del registro de conteo fuera del comparador en lugar de la palabra $\beta 1$ del registro de almacenamiento, en vista del hecho de que la mencionada palabra $\beta 1$ del registro de conteo muestra un conteo de 20, en tanto que la palabra $\beta 1$
25. del registro de almacenamiento muestra un conteo de 14. El resto de las palabras se manipula de igual manera, de modo que al final del tiempo de la palabra $\beta\beta$ de la siguiente secuencia, la palabra $\beta\beta$ del comparador ha sido cambiada a la posición $\beta\beta$ del registro de almacenamiento 31, terminando la señal TCS para devolver dicho registro 31 a su condición estática, con todas las
- 30.

palabras almacenadas en sus posiciones adecuadas dentro del registro.

Transferencia de datos de salida - Figuras 10,8 y 11

- La transferencia de datos de salida procede de la manera anteriormente descrita en la primera sección titulada Descripción General. El mecanismo mediante el cual se controla la transmisión de datos de salida se muestra en el diagrama lógico de la figura 10, ilustrándose las correspondientes formas de onda en las de cronometración de transferencia de datos de salida de la figura 11. Cuando la fuente interrogadora desea una transmisión de datos desde el terminal, aplica una frecuencia marcadora por la línea telefónica 47, que es reconocida en el mo-dem 49 y que a su vez genera la señal BB de entrada de datos y la señal portadora CF, que son transmitidas a la lógica 37 de control de datos de salida a través de la línea 51. Como se muestra en el diagrama de cronometración de la figura 11, la señal BB transmitida es baja y la señal CF es elevada. La señal baja BB es pasada a través del inversor 96 y emerge como un alto que se dirige a la puerta AND 97 y también como señal de inhibición a la puerta AND 98. La señal alta CF se dirige a la puerta AND 97, al inversor 99, y como señal de inhibición a la puerta AND 100. La señal CF invertida a través del inversor 99 aparece como bajo en la entrada de restauración del multivibrador biestable 101 y por consiguiente no tiene ningún efecto sobre el mismo.

La coincidencia de las señales altas CF y BB en la puerta AND 97 las hace pasar a la entrada activada del multivibrador 101 y pasan a ser una señal habilitadora en la puerta AND 102. La salida activada del multivibrador 101 se eleva y aplica una señal habilitadora a la puerta AND 98 y a la --

- puerta AND 103, pasando también a través del inversor 104 como bajo hasta la entrada de restauración del multivibrador -- 105, pero sin tener ningún efecto sobre el estado del mismo. Como la puerta AND 98 es inhibida por la señal BB invertida,
5. la salida activada del multivibrador 101 no puede pasarse al elemento 106 de la demora 1, de manera que no puede generarse ninguna señal de puesta a cero bajo las existentes condiciones de las señales. Si no está teniendo lugar ninguna transferencia de datos en el comparador 29, la señal TCS no se hallará
10. presente como señal de inhibición en la puerta AND 103, de manera que la salida activada del multivibrador 101 pasa el siguiente impulso de 110 Hz a la entrada activada del multivibrador 107, que determina la elevación de la línea de salida activada 108 de aquél y la generación de la señal de inhibición de TCS en la línea 38 y la señal habilitadora de recir-
15. culación en la línea 45.

- La señal de inhibición de TCS impide la generación de una señal TCS por la lógica de control de transferencia 33, de manera que durante este tiempo no ocurre una transferencia
20. de datos al comparador 29. La señal de habilitación de recirculación en la línea 45 se dirige a la puerta AND 95 del registro de almacenamiento 31 para abrir el circuito de recirculación para el almacén 31A del registro de almacenamiento. Simultáneamente, el alto situado en la línea 108 se transmite
25. a la puerta AND 109 como señal habilitadora que permite el paso a través de aquélla de la onda cuadrada de 110 Hz a la línea 55 como señal DOG y también como entrada pulsada al con-
30. tador 110 de 256 bits. La señal DOG se dirige como reloj cronometrador al registro de almacenamiento 31 a través de la -- puerta OR 94 de la figura 8 y hace que dicho registro de alma

cenamiento lea los datos por la línea 54 de datos de salida como señal de salida BA, mientras recircula también sus datos a su entrada a través de la puerta AND 95 y de la puerta OR 91.

- Los datos del registro de almacenamiento que se leen a la línea 54 de datos de salida se dirigen a la puerta OR 111. Sin embargo, en este momento se dirige también un alto nivel -
5. marcador a la puerta OR 111 por la línea 53 desde la salida de restauración del multivibrador de retención 112. Este multivibrador se halla en su estado restaurado, como se comprenderá -
10. seguidamente, de manera que existe un elevado nivel marcador - en la puerta OR 111 y sobrepuja a cualquier dato que aparezca en la línea 54 de datos de salida, procedente del registro de almacenamiento. Por consiguiente, la señal de datos de salida BA en la línea 52 a la unidad mo-dem para su transmisión por
15. la línea telefónica 47 es un nivel marcador y no contiene ningún dato. Esta condición se ilustra en la figura 11 como -- "comienzo de secuencia de transmisión", mostrada a la izquierda de tal figura.

- Al aparecer cada impulso DCC de 110 Hz en la línea
20. 55, avanza el conteo en el contador de 256 bits en 1, de manera que cuando el contador ha completado su 255º conteo y se halla a punto de retroceder a un conteo cero, se genera un impulso de salida en la línea 113 hacia la entrada de retención del multivibrador 112 y cambia éste último a su estado activa-
25. do, determinando el descenso de la salida de restauración de tal multivibrador. Con el nivel marcador ausente ya de la -- puerta OR 111, los datos del registro de almacenamiento 31 -- que aparecen en la línea de datos de salida 54 pasan a través de la puerta OR 111 y se transmiten a la fuente interrogadora.

30. Como el nivel marcador se mantuvo durante un período

- de tiempo de 256 bits, los datos del registro de almacenamien--
to han pasado a través de una recirculación completa y
se están leyendo al comienzo de la palabra $\phi\phi$ del registro.
Se recordará por la figura 9 que el primer bit en la posi--
ción $\phi\phi$ de cada palabra en el registro de almacenamiento es
5. un bit "uno", igual al nivel marcador, de manera que el bit
 $\phi\phi$ del registro de almacenamiento que se lee a la línea de
datos de salida a través de la puerta CR 111 aparece como -
continuación de un bit uno del nivel marcador. Como anterior--
mente se indica, éste pasa a ser el bit de "parada" del pe--
riódico marcador y el "cero" de la segunda posición de bit --
10. (bit $\phi 1$) de la palabra $\phi\phi$ pasa a ser el bit de "arranque" -
de la primera palabra de 16 bits de la transmisión de datos.
Los bits 03 a 16 del registro de almacenamiento son transmi--
tidos como bits $\phi 2$ a 15 y el bit 1 en la primera posición 6
15. $\phi\phi$ de la segunda palabra de 16 bits aparece como bit de --
"parada" para la primera palabra. Por consiguiente, el men--
saje transmitido aparece cambiado en una posición de bit --
respecto al mensaje almacenado en el registro de almacenamien--
to 31.
20.

- Durante el tiempo de transmisión de datos de salida,
el contador 110 de 256 bits ha continuado contando impulsos
de 110 Hz y, después de contar 256 de ellos, produce otra --
salida en la línea 113 para que el multivibrador de reten--
ción 112 pase a su condición de restauración, estableciendo
25. de nuevo un nivel marcador en la línea de transmisión de sa--
lida 52 a través de la puerta CR 111. Cuando se eleva la sa--
lida de restauración del multivibrador de retención 112 para
generar el nivel marcador, el borde anterior es diferenciado
30. en el diferenciador 114, pero la salida diferenciada no pue--
de pasar a través de la puerta AND 100 a la entrada de restau--

ración del multivibrador 107 debido a la condición de inhibición existente en la puerta 100 por la presencia de la señal GF. Por consiguiente, el multivibrador 107 permanece en su estado activado, continúa generándose la señal DOQ y continúan unos periodos alternos de marcación y transmisión de datos hasta que la fuente interrogadora termina la transmisión por desconexión.

5. La fuente interrogadora puede desconectarse sin generar una señal de puesta a cero o bien puede desconectarse y causar la generación de dicha señal de puesta a cero. Ambas condiciones se ilustran en las formas de ondas de la figura 11 y se describirán primeramente como desconexión sin generación de una señal de puesta a cero, seguido de la descripción de una desconexión con la generación de una señal de puesta a cero.

10. Cuando la fuente interrogadora se desconecta sin causar la generación de una señal de puesta a cero, lo hace descendiendo el nivel portador GF como se muestra en la figura 11 en la sección encerrada por una llave y denominada "desconexión sin puesta a cero". Con el portador bajo, la puerta 97 no está ya habilitada y el inversor 99 causa un alto en la entrada de restauración del multivibrador 101, restableciéndose así éste último y determinando el descenso de la salida activada. Esto retira la señal de habilitación de las

15. puertas AND 98 y 103, efectuándose así el cierre de estas puertas, y causa la generación de un alto por el inversor 104 para asegurar que el multivibrador 105 está en su estado restaurado. Aunque la puerta AND 103 ha estado cerrada, el multivibrador 107 permanece no obstante en su estado activado, puesto que no ha ocurrido nada que lo cambie. Con la se-

20.

25.

30.

5. Al portador OF baja, se retira también la inhibición en la puerta AND 100, de manera que la siguiente vez en que el diferenciador 114 produce una salida, ésta pasa a través de la puerta 100 a la entrada de restauración del multivibrador 107 y termina la señal de salida elevada en la línea 108.

10. Como se muestra en la figura 11, la señal CF desciende durante el tiempo de conteo del bit $\phi 2$, pero el estado activado del multivibrador 107 permite la continuación de la transmisión de señal DOC y el continuado conteo del contador 110 de 256 bits. Cuando el contador ha contado hasta 255, como se muestra en la figura 11, produce su salida por la línea 113 y fuerza al multivibrador desde su condición activada a su condición restaurada, determinando de nuevo la salida de una secuencia marcadora por la línea de transmisión, pero causando ahora también la transmisión de un impulso diferenciado a través de la puerta 100 y la restauración del multivibrador 107 por el mismo, terminando así la señal DOC, como asimismo las señales de inhibición de TCS y de habilitación de la recirculación. Se completa así la transmisión de datos y continua un nivel marcador en la línea.

15. Tal como se muestra en la figura 11, la señal de desconexión fue producida durante una transmisión de datos, cuando el multivibrador de retención se encontraba en su condición activada. La señal de desconexión puede producirse naturalmente en cualquier momento y podría haberse producido también durante la transmisión de un nivel marcador, en cuyo caso la transmisión marcadora quedaría completada e iría seguida de una transmisión más de datos antes de producirse la terminación. Naturalmente, el hecho de que puedan leerse todavía

20.

25.

30.

datos a la línea 52 de transmisión de los mismos después de recibirse una señal de desconexión, no significa que tales datos se estén transmitiendo de hecho a la fuente interrogadora, por cuanto que esta fuente se ha desconectado de la línea telefónica.

5.

Seguidamente se describirá la secuencia de desconexión y puesta a cero. Supóngase que se ha producido ya la señal de "comienzo de la secuencia de transmisión" y que ha continuado la transmisión. Bajo tales circunstancias, el multivibrador 101 se halla en su estado activado, de manera que

10.

la puerta 98 tiene una señal de habilitación y la puerta AND 102 es habilitada por la puerta AND 97. Además, la señal elevada BB salida del inversor 96 está inhibiendo a la puerta AND 98. Como se muestra en el extremo izquierdo de la figura

15.

11B, durante el tiempo del bit ϕ_1 , mientras se están transmitiendo datos, el nivel de BB se eleva bruscamente de manera que la salida del inversor 96 desciende y retira la inhibición de la puerta AND 98, permitiendo así que la salida activada del multivibrador 101 sea dirigida al elemento 106 de la demora 1.

20.

Si la fuente interrogadora mantiene cambiado el nivel BB durante más de 50 milisegundos, el elemento de la demora 1 pasa un impulso que activa al multivibrador 105 y aplica una señal habilitadora a la puerta AND 102. En este momento,

25.

la entrada a la puerta AND 102 desde la puerta AND 97 ha descendido debido al cambio en el nivel de BB, de manera que no pasa ninguna señal a través de la puerta AND 102 en este momento. Cuando la fuente interrogadora determina ahora el nuevo descenso de la señal BB, el inversor 96 aplica de nuevo un

30.

alto a la puerta AND 97 y, con la señal portadora CF todavía

5. presente, pasa una salida a través de dicha puerta AND 97 a la puerta AND 102 y a la demora 2 y configurador 115. Si la señal portadora CF permanece elevada y la señal BB permanece baja durante 80 milisegundos o más, entonces la demora 2 y configurador 115 generan una señal de puesta a cero de 500 milisegundos, que pasa a través de la puerta OR 116 a la línea 57 de puesta a cero. Cuando desciende la señal CF, se inicia la secuencia de desconexión como se describe anteriormente.

10. La demora proporcionada por el elemento 106 de la demora 1 diferencia una orden de "puesta a cero de los registros" de la señal BB alta respecto a un impulso de ruido, -- mientras que la demora 2 y el configurador 115 aseguran el que la señal portadora CF se halle todavía presente y la señal BB haya permanecido baja durante 80 milisegundos para diferenciar la señal baja BB de un impulso de ruido. La señal de puesta a cero en la línea 57 inhibe la puerta 78 del sumador y por consiguiente pone a cero el registro de conteo 26, al tiempo que pasa también a través de la puerta OR 93 para habilitar la --
15. puerta AND 92 y permitir que los impulsos de reloj \bar{C} pasen a --
20. través de ella y de la puerta OR 94 para poner a cero el registro de almacenamiento 31.

Tal como se muestra, y según se indicó anteriormente, se genera también una señal de puesta a cero por el conmutador 117 de aplicación de energía cuando ésta se aplica al terminal.

25. Habiendo descrito nuestra invención en relación con una versión particularmente ilustrada de la misma, se comprenderá que los expertos en la materia podrán introducir de vez en cuando modificaciones y variaciones en tal invención, sin apartarse del ámbito o espíritu esencial de la misma y en consecuencia se pretende reivindicarlas amplia y específicamente --
30.

tal como se indica en las siguientes reivindicaciones:

N O T A

5. La Patente de Invención que se solicita por veinte años, para España, de acuerdo con la vigente Legislación, de
berá recaer sobre: "APARATO TRANSMISOR-RECEPTOR PARA SUPERVI
SION DE ACONTECIMIENTOS" con Prioridad de la Demanda de Pa--
tente en U.S.A. Serial nº 436.082 de fecha 24 de Enero de --
1.974, según las características esenciales de las siguien--
tes:

10. R E I V I N D I C A C I O N E S

1ª.- Aparato transmisor-receptor para supervisión
de acontecimientos, que comprende combinadamente:

15. a) un multitransmisor de entradas de señales eléc-
tricas de paralelas a seriadas que tiene una serie de circuí-
tos de entrada independientes adaptados para su conexión a
una serie de conductores de señales de entrada independien--
tes y que tienen un circuito de salida;

20. b) un sumador provisto de un primer y un segundo -
circuitos de entrada de datos y de un circuito de salida de
datos, estando funcionalmente acoplado dicho primer circuito
de entrada de datos al referido circuito de salida del mul-
titransmisor;

25. c) un registro de conteo dotado de un circuito de
entrada de datos funcionalmente acoplado al referido circuí-
to de salida de datos del sumador y provisto de un circuito
de salida de datos funcionalmente acoplado al mencionado se-
gundo circuito de entrada de datos del sumador, recibiendo -
dicho registro de conteo y reteniendo datos de conteo de acon-
tecimientos del citado sumador por cada circuito de entrada
30. del multitransmisor;

- d) un comparador provisto de un primer y un segundo circuitos de entrada de datos y de un circuito de salida de datos, cuyo primer circuito de entrada de datos está funcionalmente acoplado al circuito de salida de datos del registro de conteo;
- 5.
- e) un registro de almacenamiento provisto de un circuito de entrada de datos funcionalmente acoplado al referido circuito de salida de datos del comparador y dotado de un circuito de salida de datos funcionalmente acoplado al segundo --
10. circuito citado de entrada de datos del comparador, recibiendo dicho registro de almacenamiento y reteniendo los datos de conteo de acontecimientos del citado comparador por cada circuito de entrada del multitransmisor;
- f) un circuito de control de salida adaptado para --
15. acoplarse y recibir señales de control de transmisión de un -- circuito de transmisión de datos de salida, estando adaptado para generar, en respuesta a la recepción de tales señales de control de transmisión, y transmitir señales de control de salida a dicho registro de almacenamiento;
20. g) medios de salida provistos de un circuito de entrada funcionalmente acoplado a dicho circuito de control de salida y al referido circuito de salida de datos del registro de almacenamiento y dotados de un circuito de salida adaptado para acoplarse al mencionado circuito de transmisión de salida; y
- 25.
- h) medios de control de cronometración que generan continuamente señales de control de cronometración y están --
30. funcionalmente acoplados y envían señales de control de cronometración al multitransmisor de entrada, al sumador, al registro de conteo, al comparador, al registro de almacenamiento y

al circuito de control de salida, de modo que, bajo el control de dichos medios cronometradores,

(I) la citada serie de circuitos de entrada del multitransmisor se acoplan cíclica, selectiva, individual, secuencial y funcionalmente al referido circuito de salida del multitransmisor durante un predeterminado intervalo de tiempo para suministrar así al primer circuito de entrada del sumador una secuencia de señales eléctricas correspondientes a la condición de señales en cada uno de dichos circuitos de entrada del multitransmisor durante el intervalo de tiempo en que el particular circuito de entrada se acopla al circuito de salida citado del multitransmisor;

(II) los citados datos de conteo de acontecimientos en el registro de conteo por cada circuito de entrada del multitransmisor de entradas se ponen en circulación a través de dicho sumador y se incrementan por el mismo cuando este sumador detecta la producción de un acontecimiento válido en el circuito de entrada entonces seleccionado;

(III) dichos datos de conteo de acontecimientos en el citado registro de acontecimientos y los referidos datos de conteo de acontecimientos en el mencionado registro de almacenamiento son leídos a dicho comparador y los datos de conteo de acontecimientos de cada uno de los registros de conteo y almacenamiento que son de mayor magnitud por cada circuito de entrada del multitransmisor de entradas se pasan desde el comparador al registro de almacenamiento, y

(IV) cuando el citado circuito de control de salidas está recibiendo señales de control de transmisión del referido circuito de transmisión de datos de salida, los referidos datos de conteo de acontecimientos contenidos en el registro de

almacenamiento salen de éste último y pasan a través de los referidos medios de salida bajo el control del circuito de salidas citado.

5. 2ª.- Aparato-transmisor-receptor para supervisión de acontecimientos, según la reivindicación 1, en el que dicho sumador comprende medios de validación de producción de acontecimientos que funcionan examinando cada condición de señales del circuito de entrada del multitransmisor durante una serie de sucesivos ciclos secuenciales y determinando y recordando si hay presencia o ausencia de datos de acontecimientos y que responden eficazmente a una determinación de presencia de datos de acontecimientos durante dos ciclos sucesivos por lo menos, seguido de una determinación de ausencia de datos de acontecimientos durante dos ciclos sucesivos por lo menos en el mismo circuito de entrada, para causar el incremento del conteo de acontecimientos para ese circuito de entrada.

10. 3ª.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 1, en el que dicho sumador comprende medios de validación de producción de acontecimientos y medios incrementadores de éstos últimos, cuyos medios de validación funcionan examinando cada condición de las señales del circuito de entrada del multitransmisor durante una serie de sucesivos ciclos secuenciales y determinando y recordando si hay presencia o ausencia de datos de acontecimientos y que responden eficazmente a una determinación de presencia de datos de acontecimientos durante dos ciclos sucesivos por lo menos, seguido de una determinación de ausencia de datos de acontecimientos durante dos ciclos sucesivos por lo menos en el mismo circuito de entrada, al objeto
15. 20. 25. 30.

de que dichos medios incrementadores determinen el incremento del conteo de acontecimientos para ese circuito de entrada.

5. 4^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 1, en el que dicho comparador comprende medios comparadores de conteos de acontecimientos y medios de almacenamiento temporales, recibiendo éstos últimos simultáneamente los datos de conteo de acontecimientos de cada uno de los citados registros de conteo y de almacenamiento correspondientes al mismo circuito de entrada del multitransmisor, mientras que dichos datos de conteo de acontecimientos precedentes de los registros de conteo y almacenamiento se comparan en cuanto a magnitud por los referidos medios comparadores, devolviendo dichos medios de almacenamiento temporales al registro de almacenamiento, bajo el control de los medios comparadores de conteos de acontecimientos, los datos relativos a estos conteos de mayor magnitud desde los registros de conteo o de almacenamiento y bloqueando los datos de conteo de acontecimientos de menor magnitud.
- 10.
- 15.

20. 5^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 1, en el que dicho comparador comprende medios comparadores de control de señales de entrada y salida que responden a una primera condición de una particular señal de control de dichos medios de control de cronometración para permitir el paso de datos al interior de los citados circuitos de entrada del comparador y fuera del circuito de salida del mismo, respondiendo asimismo a una segunda condición de la citada señal de control particular de los medios de control de cronometración para impedir el paso de datos al interior de los circuitos de entrada del comparador y fuera del circuito de salida del mismo, siendo la duración -
- 25.
- 30.

de la primera condición de la señal de control particular --
igual y coextensiva respecto a la suma del intervalo requeri-
do para un ciclo completo de entrada del multitransmisor más
uno de dichos intervalos predeterminados.

5. 6^a.- Aparato transmisor-receptor para supervisión de
acontecimientos, según la reivindicación 1, en el que dicho
circuito de control de salida comprende un primer medio de -
control que responde a la recepción de una primera señal de -
control de transmisión del circuito de transmisión de datos -
10. de salida para generar señales de control que funcionan deter-
minando la continua recirculación de los datos de conteo de -
acontecimientos en el registro de almacenamiento a través del
mismo y al citado circuito de entrada de dichos medios de sa-
lida, funcionando asimismo para causar una señal de transmi-
15. sión de datos de salida en el circuito de salida de tales me-
dios de salida, consistente en intervalos de señales de datos
de conteo de acontecimientos del citado registro de almacena-
miento, alternadamente con intervalos de señales de una dife-
rente fuente de ellas.
20. 7^a.- Aparato transmisor-receptor para supervisión de
acontecimientos, según la reivindicación 1, en el que dicho -
comparador comprende medios comparadores de control de señales
de entrada y salida que, en respuesta a una primera condición
de una particular señal de control de dichos medios de control
25. de cronometración, permiten el paso de datos a los circuitos
de entrada del comparador y desde dicho circuito de salida --
del mismo y, en respuesta a una segunda condición de dicha se-
ñal de control particular de los medios de control de crono-
metración, impiden el paso de datos a los circuitos de entrada -
30. del comparador y desde el circuito de salida del mismo, y en -

- el que el referido circuito de control de salida comprende un primer medio de control que, en respuesta a la recepción de una primera señal de control de transmisión desde el circuito de transmisión de datos de salida, genera señales de control
5. cuando dicha señal particular de control del medio de control de cronometración se caracteriza por su segunda condición mencionada, funcionando dichas señales de control generadas, -- mientras son generadas, para impedir que la referida señal -- particular de control asuma su primera condición citada,
10. 8e.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 3, en el que cada intervalo de tiempo predeterminado antes citado, durante cada ciclo, cuando cada circuito de entrada del multitransmisor está funcionalmente acoplado a dicho sumador, comprende un in-
15. tervalo de datos de control y un intervalo de datos de conteo, funcionando dichos medios de validación de la producción de acontecimientos solamente durante el citado intervalo de datos de control y funcionando los referidos medios incrementadores de acontecimientos solamente durante dicho intervalo de datos de conteo.
20. 9a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 3, en el que dicho comparador comprende medios comparadores de conteos de acontecimientos y medios de almacenamiento temporales, recibiendo
25. éstos últimos simultáneamente los datos de conteo de acontecimientos de cada uno de los registros de conteo y almacenamiento correspondientes al mismo circuito de entrada del multitransmisor, mientras que los referidos datos de conteo de acontecimientos de los registros de conteo y almacenamiento
30. están siendo comparados en cuanto a magnitud por dichos medios

comparadores de conteos de acontecimientos, devolviendo los medios de almacenamiento temporales al registro de almacenamiento, bajo el control de los medios comparadores de conteo de acontecimientos, los datos de tal conteo de mayor magnitud del registro de conteo o del de almacenamiento y bloqueando los datos de conteo de menor magnitud.

5. 10a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 3, en el que dicho comparador comprende medios comparadores de control de señales de entrada y salida que, en respuesta a una primera condición de una particular señal de control de dichos medios de control de cronometración, permiten el paso de datos a los circuitos de entrada del comparador y desde el circuito de salida del mismo y, en respuesta a una segunda condición de dicha señal de control particular de los medios de control de cronometración, impiden el paso de datos a los circuitos de entrada de dicho comparador y desde el circuito de salida del mismo, y en el que dicho circuito de control de salida comprende un primer medio de control que, en respuesta a la recepción de una primera señal de control de transmisión del circuito de transmisión de datos de salida, genera señales de control cuando dicha señal de control particular de los medios de control de cronometración se caracteriza por su segunda condición citada, funcionando dichas señales de control, mientras son generadas, para impedir que la referida señal de control particular asuma su primera condición mencionada.

10. 11a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 4, en el que cada referido intervalo de tiempo predeterminado durante cada ciclo, cuando cada circuito de entrada del multitransmisor se

- acopla al circuito de salida de éste, comprende un intervalo de datos de control y un intervalo de datos de conteo, y en el quediho comparador incluye además, durante el ciclo de comparación, medios que aplican, en el intervalo de datos de control asociado a cada circuito de entrada del multitransmisor, un par de señales de reconocimiento secuenciales, la -- primera de las cuales funciona durante la transmisión de datos de salida indicando el final de los datos de conteo de acontecimientos para el anterior circuito de entrada del multitransmisor y la segunda de las cuales funciona indicando el comienzo de los datos de conteo de acontecimientos para el -- siguiente circuito de entrada del multitransmisor.

- 12^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 4, en el que dichos medios de almacenamiento temporales comprenden un registro de cambios separado para los datos de conteo de acontecimientos de cada uno de dichos registros de conteo y almacenamiento, introduciendo cada uno de dichos registros de cambios -- una demora en el flujo de datos igual al citado intervalo de tiempo predeterminado durante el cual cada circuito de entrada del multitransmisor se acopla al circuito de salida del -- mismo, de manera que un ciclo de comparación completo consista en la suma del intervalo de tiempo requerido para un ciclo de entrada completo del multitransmisor más uno de dichos intervalos de tiempo predeterminados.

- 13^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 4, en el que dicho circuito de control de salida comprende un primer medio de control que, en respuesta a la recepción de una primera señal de control de transmisión desde el circuito de transmi--

5. sión de datos de salida, genera señales de control que de-- terminan la continua recirculación de los datos de conteo - de acontecimientos contenidos en el registro de almacenamien- to a través del mismo y hacia el citado circuito de entrada de dichos medios de salida y causan una señal de transmisión de datos de salida en el circuito de salida de tales medios de salida, consistente en intervalos de señales de datos de conteo de acontecimientos del registro de almacenamiento, - alternadamente con intervalos de señales de una diferente -- 10. fuente de éstas.

14^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 6, en el que dichos intervalos de señales de transmisión de datos de salida, de señales de datos de conteo de acontecimientos y señales de - 15. una diferente fuente de las mismas, son de igual duración.

15^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 6, en el que dicho intervalo de señales de transmisión de datos de salida, de - 20. señales de datos de conteo de acontecimientos, es igual al - intervalo de tiempo necesario para recircular los datos de - conteo de acontecimientos a través del registro de almacena- miento un número entero de veces.

16^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 6, en el que dichas 25. señales de transmisión de datos de salida, que son señales - de una diferente fuente, son generadas por medios que com -- prenden parte del referido circuito de control de salida.

17^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 6, en el que dichas 30. señales de control generadas que funcionan causando una re--

circulación de los datos de conteo de acontecimientos en el registro de almacenamiento comprenden una primera señal de reloj de un tren de impulsos derivada de los referidos medios de control de cronometración, en el que la operación de incremento y comparación del sumador y el comparador se efectúa por una segunda señal de reloj de un tren de impulsos y otras señales de cronometración derivadas de dichos medios de control de cronometración, y en el que el ritmo de repetición de la primera señal de reloj es sustancialmente más lento que el ritmo de repetición de la segunda señal de reloj.

18ª.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 6, que incluye además medios de control adicionales del circuito de control de salida funcionalmente acoplados a los primeros medios de control y que, en respuesta a la recepción de una segunda señal de control de transmisión desde el circuito de transmisión de datos de salida, generan señales de control que ponen a cero los datos de conteo de acontecimientos de dichos registros de almacenamiento y conteo y del referido sumador.

19ª.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 6, que incluye además un segundo medio de control del circuito de control de salida funcionalmente acoplado al primer medio de control y que, en respuesta al término de la primera señal de control de transmisión mencionada procedente del circuito de transmisión de datos de salida, hace que el primer medio de control citado termine la generación de dichas señales de control.

20ª.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 8, en el que dichos

medios de validación de producción de acontecimientos utilizan el referido registro de conteo como memoria para recordar por cada circuito de entrada la secuencia de producción de información sobre presencia y ausencia de datos de acontecimientos.

5. 21ª.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 9, en el que dichos medios de almacenamiento temporales comprenden un registro de cambios separado para los datos de conteo de acontecimientos de cada uno de dichos registros de conteo y almacenamiento, -
10. introduciendo cada uno de tales registros de cambios una demora en el flujo de datos igual al citado intervalo de tiempo - predeterminado durante el cual cada circuito de entrada del - multitransmisor se acopla al circuito de salida del mismo, de manera que el tiempo de un ciclo de comparación completo consiste en la suma del intervalo de tiempo requerido para un ciclo completo de entrada del multitransmisor más uno de dichos intervalos de tiempo predeterminados.
15. 22ª.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 9, en el que cada intervalo de tiempo predeterminado durante cada ciclo, cuando -
20. cada circuito de entrada del multitransmisor se acopla al circuito de salida del mismo, comprende un intervalo de datos de control y un intervalo de datos de conteo, y en el que dicho comparador, durante el ciclo de comparación, incluye además -
25. medios para colocar en el intervalo de datos de control asociado a cada circuito de entrada del multitransmisor, un par - de señales de reconocimiento secuenciales, la primera de las cuales funciona durante la transmisión de datos de salida indicando el final de los datos de conteo de acontecimientos para el anterior circuito de entrada del multitransmisor, y la
- 30.

segunda de las cuales funciona indicando el comienzo de los datos de conteo de acontecimientos para el siguiente circuito de entrada del multitransmisor.

- 23^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 12, en el que dicho circuito de control de salida comprende un primer medio de control que, en respuesta a la recepción de una primera señal de control de transmisión del circuito de transmisión de datos de salida, genera señales de control que determinan la continua recirculación de los referidos datos de conteo de acontecimientos de dicho registro de almacenamiento a través del mismo y al circuito de entrada de dichos medios de salida y causan una señal de transmisión de datos de salida en el circuito de salida de dichos medios de salida, consistente en intervalos de señales de datos de conteo de acontecimientos del citado registro de almacenamiento alternadamente con intervalos de señales de una diferente fuente de éstas.
- 5.
- 10.
- 15.

- 24^a.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 12, que incluye además medios comparadores de control de señales de entrada y salida que, en respuesta a una primera condición de una particular señal de control de dichos medios de control de cronometración, permiten el paso de datos al interior y exterior del referido comparador y que, en respuesta a una segunda condición de la citada señal particular de control procedente de los medios de control de cronometración, impiden el paso de datos al interior y exterior del comparador, siendo la duración de la primera condición mencionada de la particular señal de control de los medios de control de cronometración igual y coextensiva respecto al citado tiempo del ciclo com-
- 20.
- 25.
- 30.

pleto de comparación.

5. 25*.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 14, en el que dicho intervalo de la señal de transmisión de datos de salida de las señales de datos de conteo es igual al intervalo de tiempo necesario para recircular los datos de conteo de acontecimientos a través del registro de almacenamiento un número entero de veces.

10. 26*.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 19, en el que dicho primer medio de control termina automáticamente la generación de las citadas señales de control en un momento tal que determine el término de la recirculación del registro de almacenamiento, con los datos de conteo de acontecimientos en tal registro de almacenamiento dispuestos con la debida alineación dentro del mismo para corresponder al alineamiento de los datos de conteo de acontecimientos en el registro de conteo.

15. 27*.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 23, que incluye además medios de control adicionales del circuito de control de salida funcionalmente acoplados al primer medio de control mencionado y que, en respuesta a la recepción de una segunda señal de control de transmisión procedente del circuito de transmisión de datos de salida, generan señales de control que funcionan poniendo a cero los datos de conteo de acontecimientos de los citados registros de almacenamiento y conteo y del referido sumador.

20. 28*.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 24, en el que dicho registro de almacenamiento se halla en estado de cambio estáti-

25.

30.

co durante el intervalo de tiempo en que dicha señal de control particular exhibe su citada condición segunda y se encuentra en estado de cambio dinámico durante el tiempo del ciclo de comparación mencionado.

5. 29ª.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 25, en el que dichas señales de transmisión de datos de salida, que son señales de una diferente fuente, son generadas por medios que comprenden parte del referido circuito de control de salida.
10. 30ª.- Aparato transmisor-receptor para supervisión de acontecimientos, según la reivindicación 29, que incluye además un segundo medio de control del circuito de control de salida funcionalmente acoplado a dicho primer control y que responde al término de la citada primera señal de control de transmisión del circuito de transmisión de datos de salida para determinar la terminación, por el primer medio de control referido, de la generación de dichas señales de control.
15. 31ª.- Aparato transmisor-receptor para supervisión de acontecimientos, que comprende combinadamente:
20. a) medios multitransmisores de entrada de señales eléctricas de paralelas a seriadas provistos de un circuito de salida y de una serie de circuitos de entrada independientes, cada uno de ellos acoplado cíclica, selectiva, individual, secuencial y funcionalmente al referido circuito de salida, durante un intervalo de tiempo predeterminado para suministrar -
25. así a tal circuito de salida una secuencia de señales eléctricas correspondientes a la condición de las señales en cada uno de dichos circuitos de entrada durante el intervalo de tiempo en que el particular circuito de entrada seleccionado se acopla al referido circuito de salida;
30. b) medios sumadores y medios registradores de conteos,

estando funcionalmente acoplados los primeros a los segundos y al multitransmisor para recibir los datos de salida transmitidos desde éste último y que incrementan el conteo de datos de acontecimientos en dicho registro de conteo por cada

5. circuito de entrada del multitransmisor cuando el sumador detecta la producción de un acontecimiento válido en el circuito de entrada entonces seleccionado;

c) medios comparadores y medios de registro de almacenamiento, estando funcionalmente acoplados tales medios comparadores al citado registro de conteo y al registro de almacenamiento para recibir y comparar los datos de conteo de acontecimientos en cada uno de ellos, por cada uno de los referidos circuitos de entrada y para transmitir seguidamente los datos de conteo de acontecimientos de mayor magnitud a los citados medios de registro de almacenamiento;

10.

15.

d) un circuito de control de salida y medios de salida funcionalmente acoplados entre sí y a los medios de registro de almacenamiento, estando adaptado el circuito de control de salida para acoplarse y recibir señales de control de transmisión de un circuito de transmisión de datos de salida y para generar y transmitir, en respuesta a la recepción de tales señales de control de transmisión, señales de control de salida al citado registro de almacenamiento para retirar tales datos de conteo de acontecimientos del registro de almacenamiento y pasarlos a través de dichos medios de salida bajo el control del referido circuito de control de salida, teniendo dichos medios de salida un circuito de salida adaptado para acoplarse al circuito de transmisión de salida; y

20.

25.

e) medios de control de cronometración que generan continuamente señales de control de cronometración y están -

30.

funcionalmente acoplados y envían señales de control de cronometración al multitransmisor de entradas, al sumador, al registro de conteo, al comparador, al registro de almacenamiento y al circuito de control de salida.

5. 32ª.- "APARATO TRANSMISOR-RECEPTOR PARA SUPERVISION DE ACONTECIMIENTOS".

Según queda sustancialmente descrito en la presente Memoria que consta de cincuenta y seis hojas, escritas a máquina por una sola cara y acompañada de dibujos.

10.

Madrid, 23 ENE. 1975

TELESCIENCES, INC.

P. P.

FRANCISCO GARCIA CABRERIZO,
P.P.

Firmado: M.ª Belores Jorquera

FIG. 5

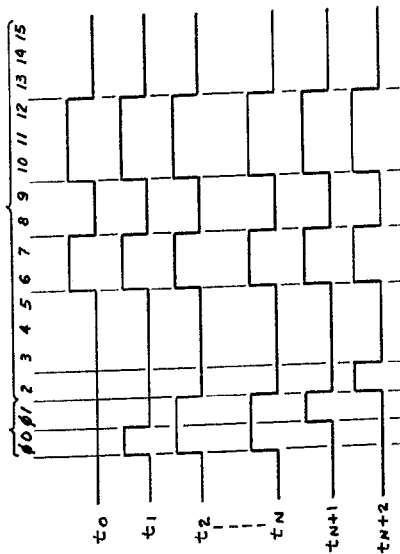
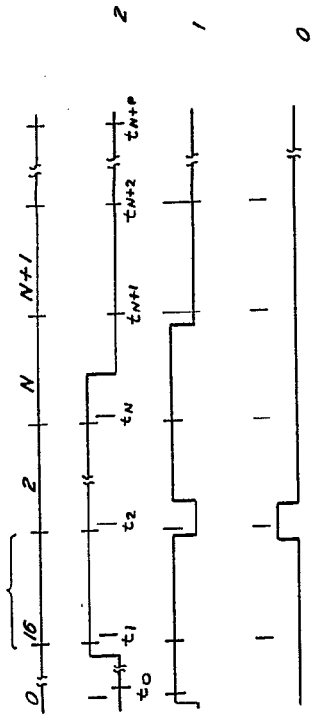


FIG. 6

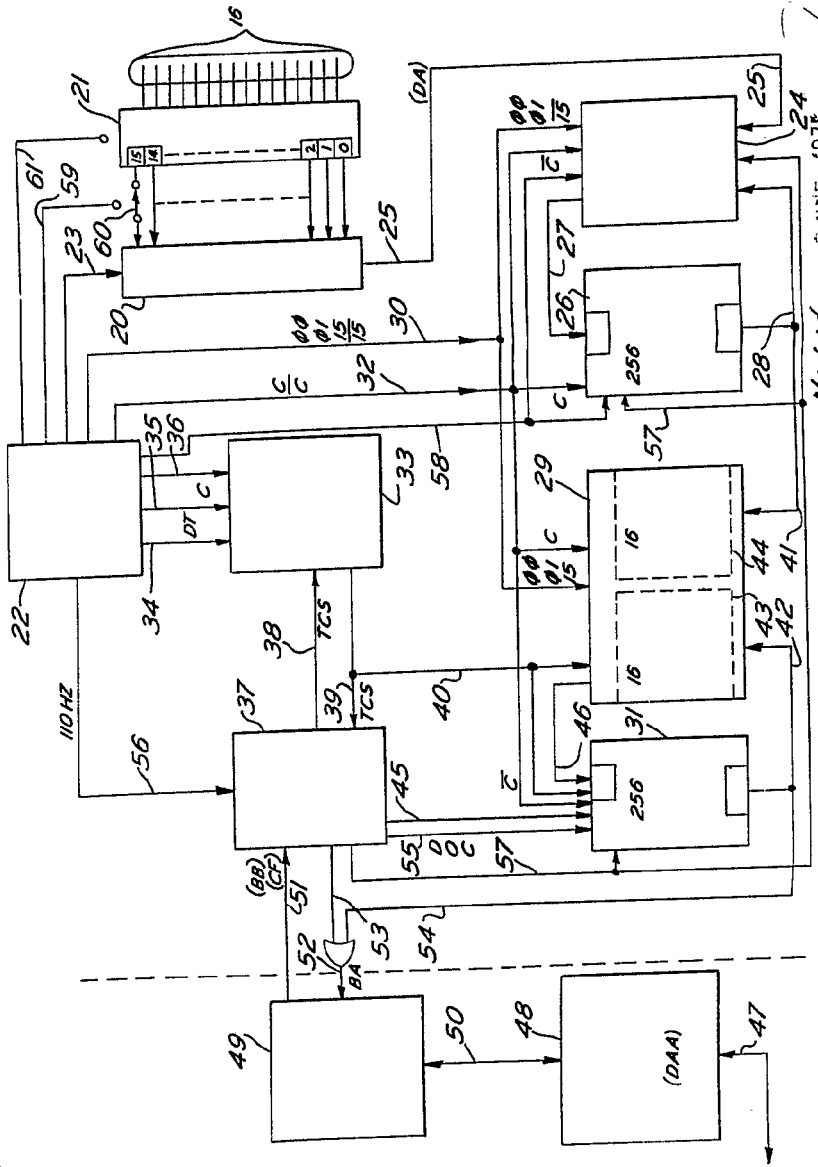


FIG. 1

Madrid P.R. 2.956.1975

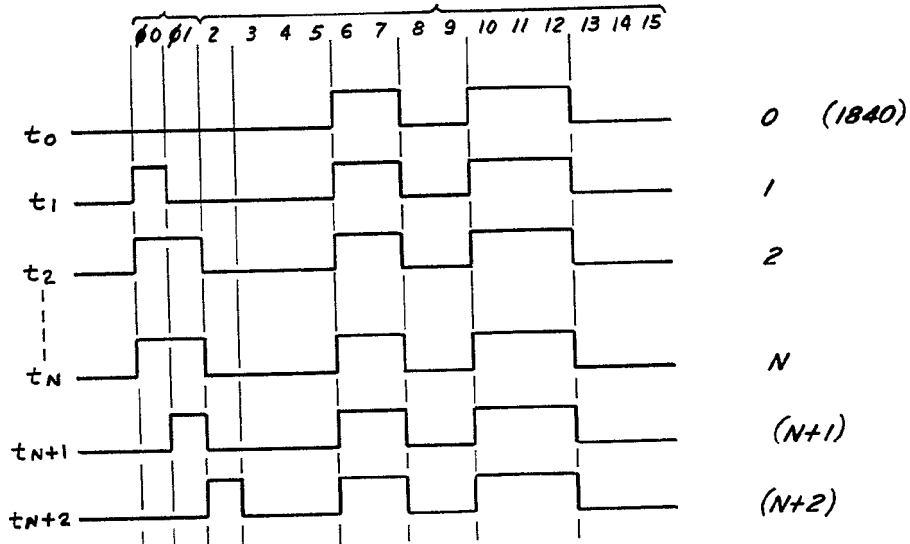


FIG. 6

FIG. 1

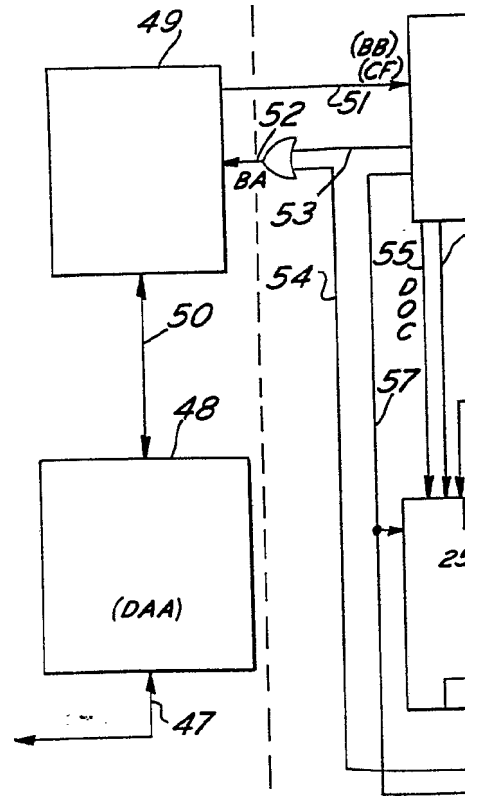
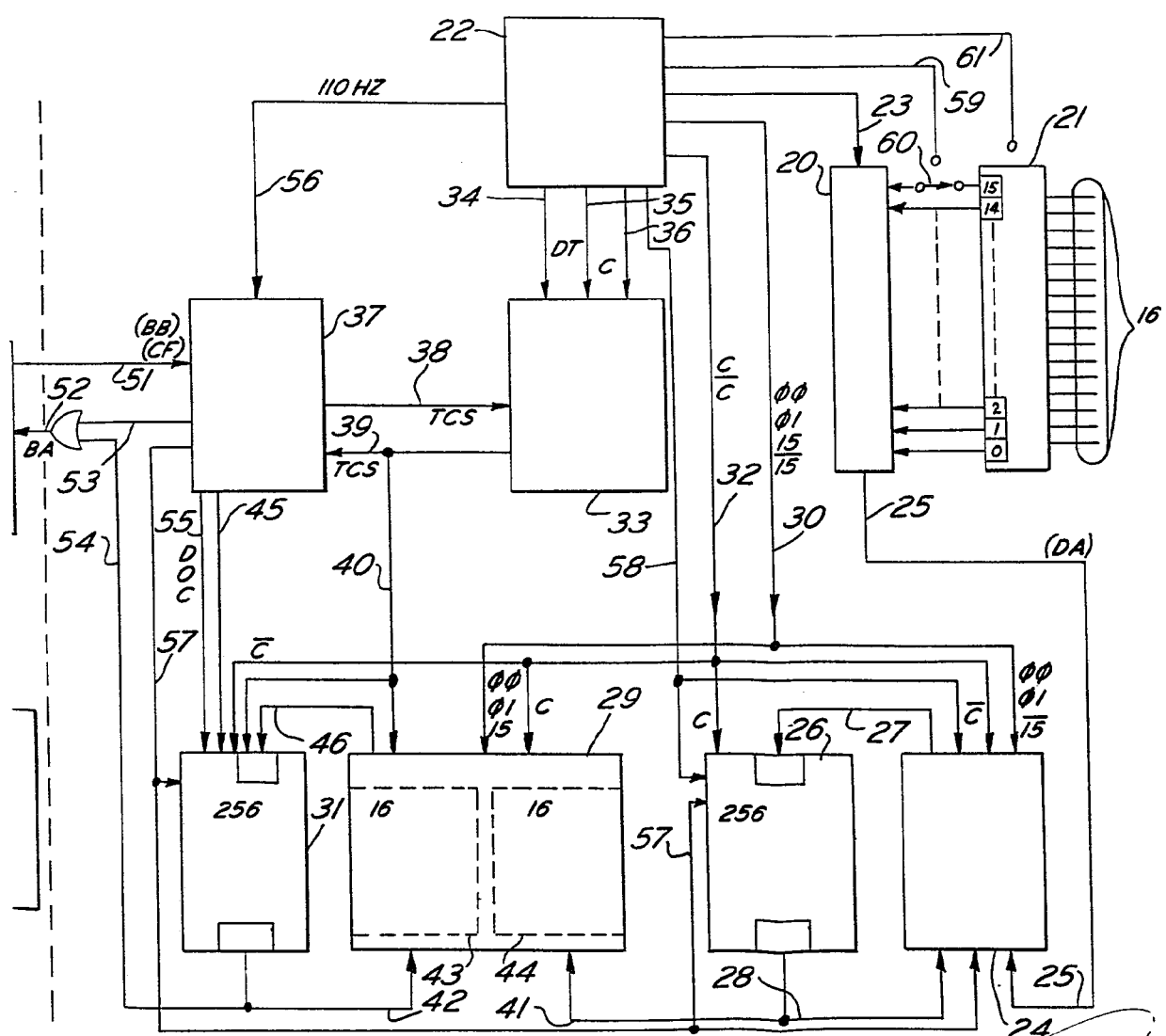
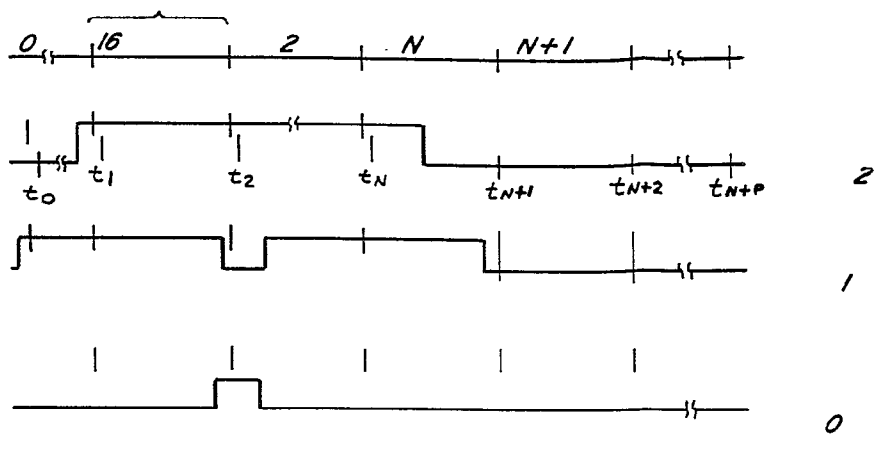


FIG. 5



Madrid P.R. 23 ENE. 1975 FRANCISCO GARCIA CABRERIZO

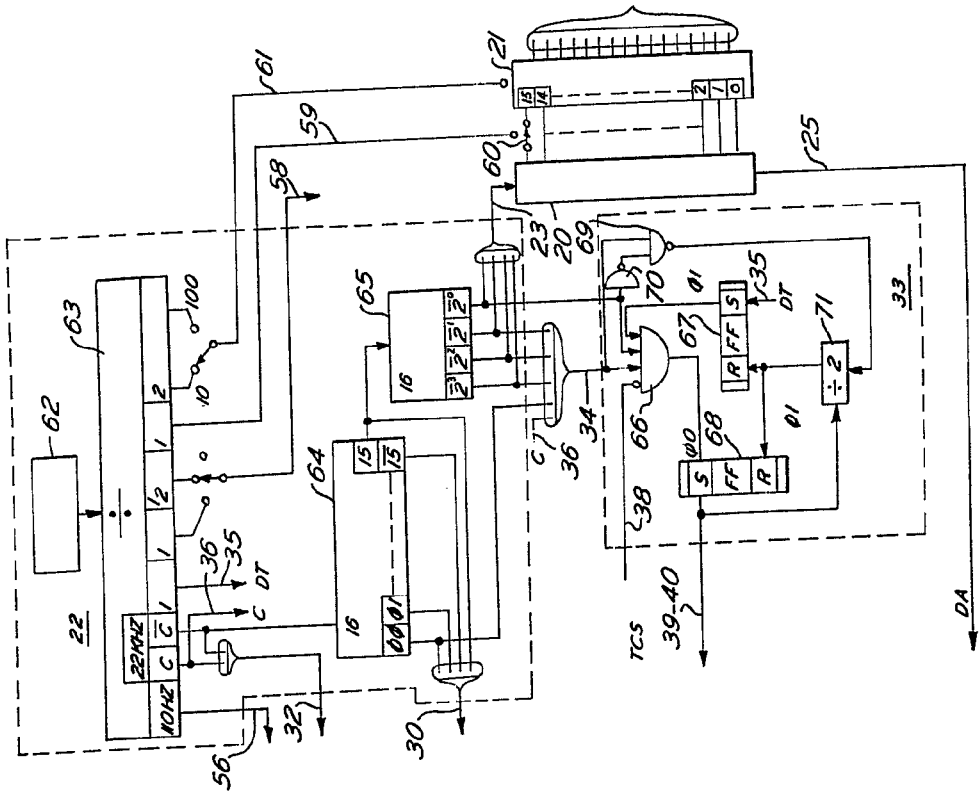


FIG. 2

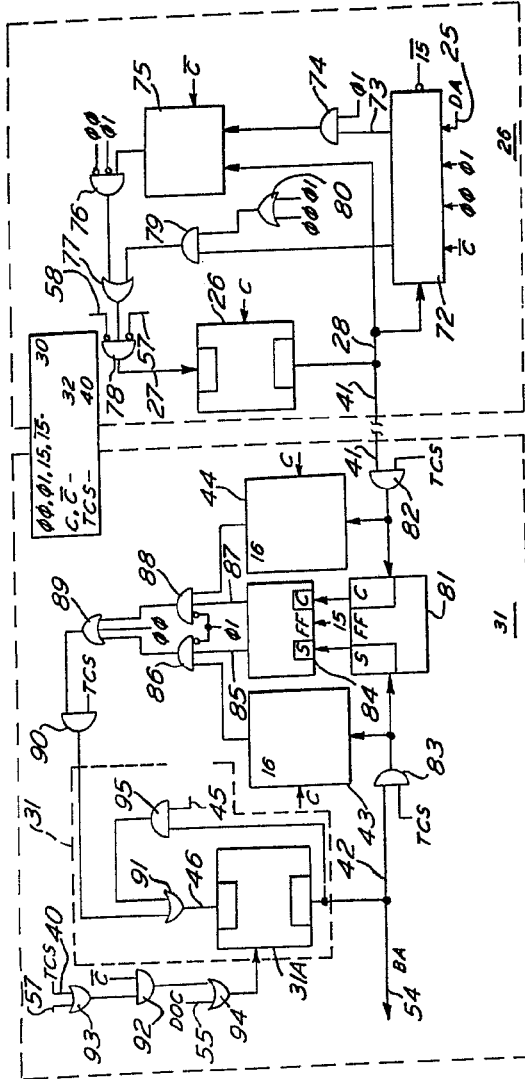


FIG. 4

FIG. 8

Madrid, 10 de Julio 1976
P.R.

INGENIERO DE GENIOS MECANICOS
[Signature]
Instituto de Estudios Científicos

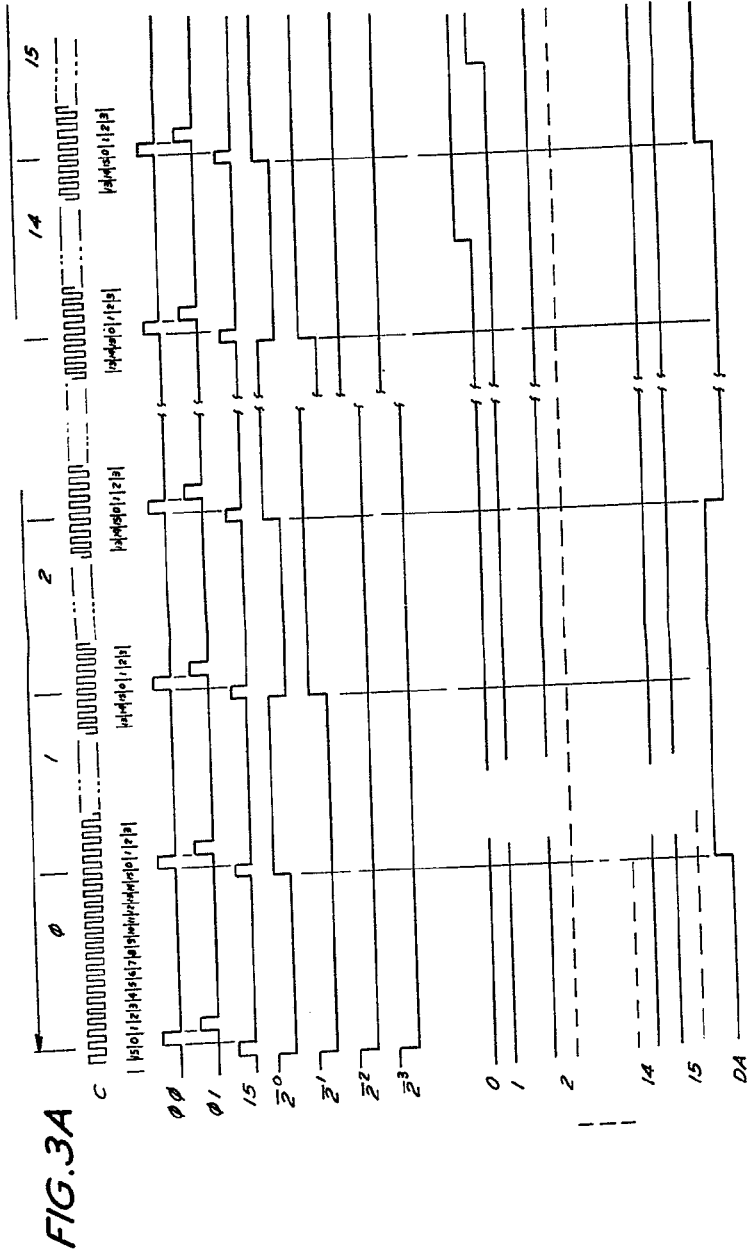


FIG. 3A FIG. 3B

FIG. 3

Madrid, 7 JUNE, 1975
P.R.

FRANCISCO GARCIA CABREJO
S.P.
Francisco Garcia Cabrejo

FIG. 3A

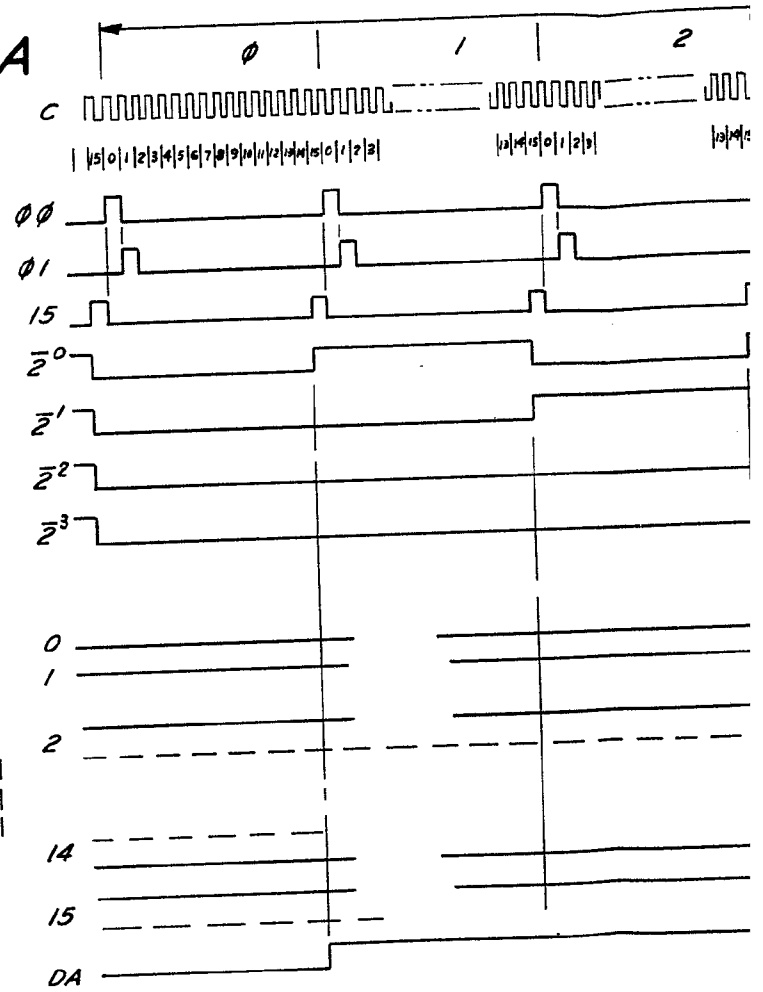
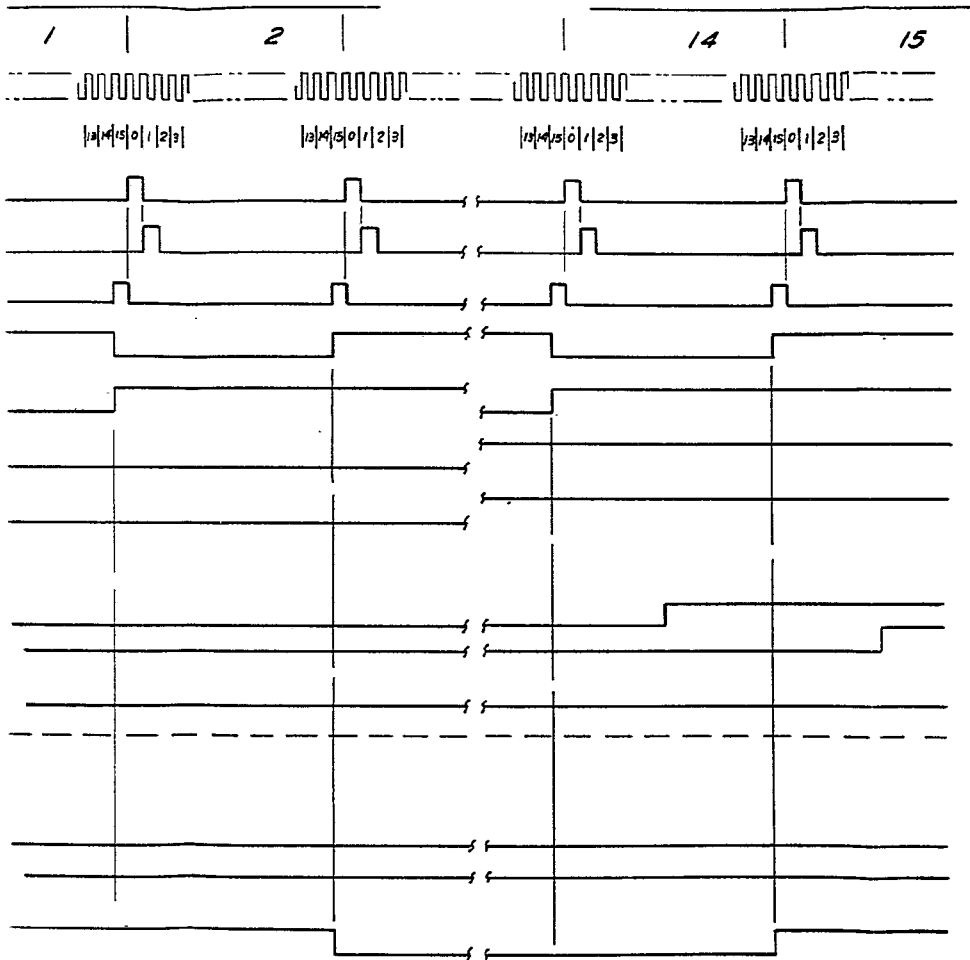


FIG. 3

FIG. 3A	FIG. 3B
---------	---------

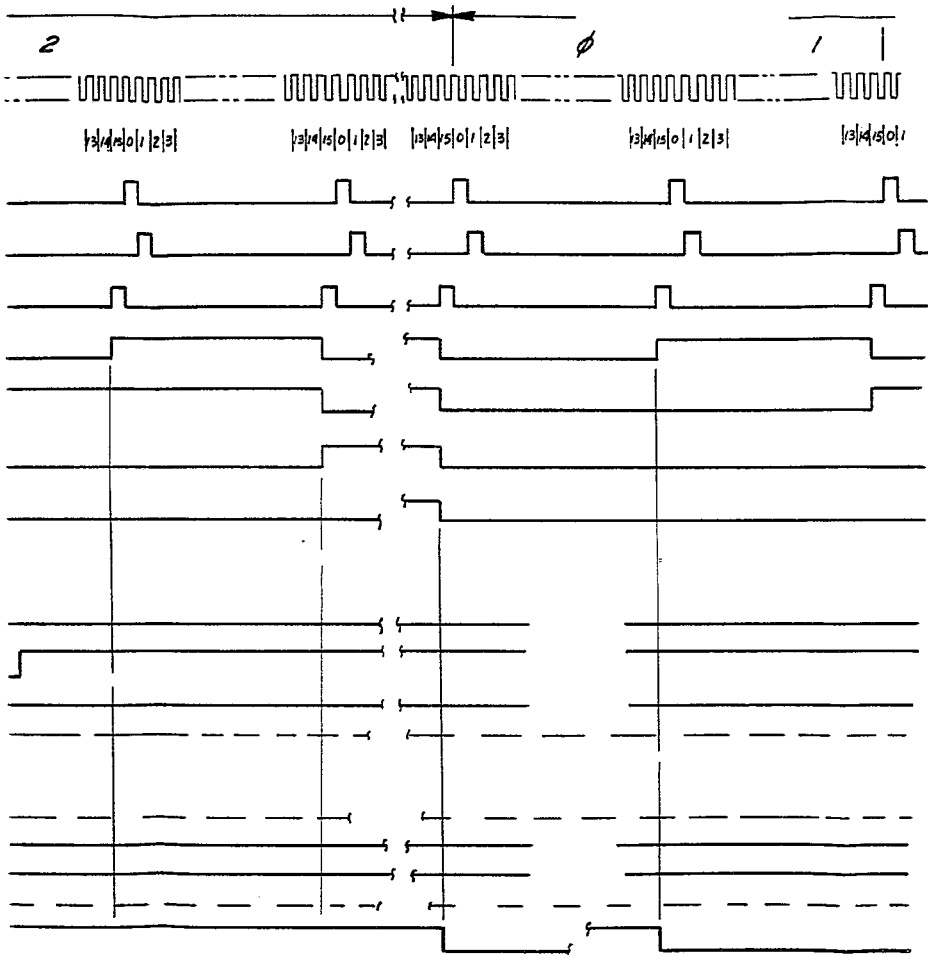


7A FIG. 3B

Madrid, 23 ENE. 1975
P.R.

FRANCISCO GARCIA CABRERIZO
P. P.

Firmado: M. Soler Jorquera



Madrid, 23 ENE. 1975
P. P.

FRANCISCO GARCIA CABRERIZO
P. P.

Firmado: M.^a Dolores Jerquero

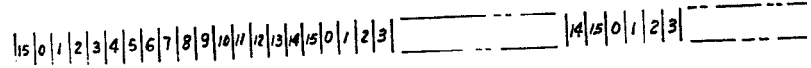
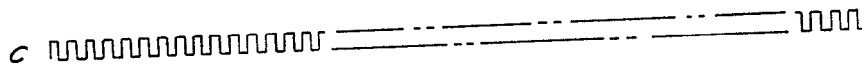
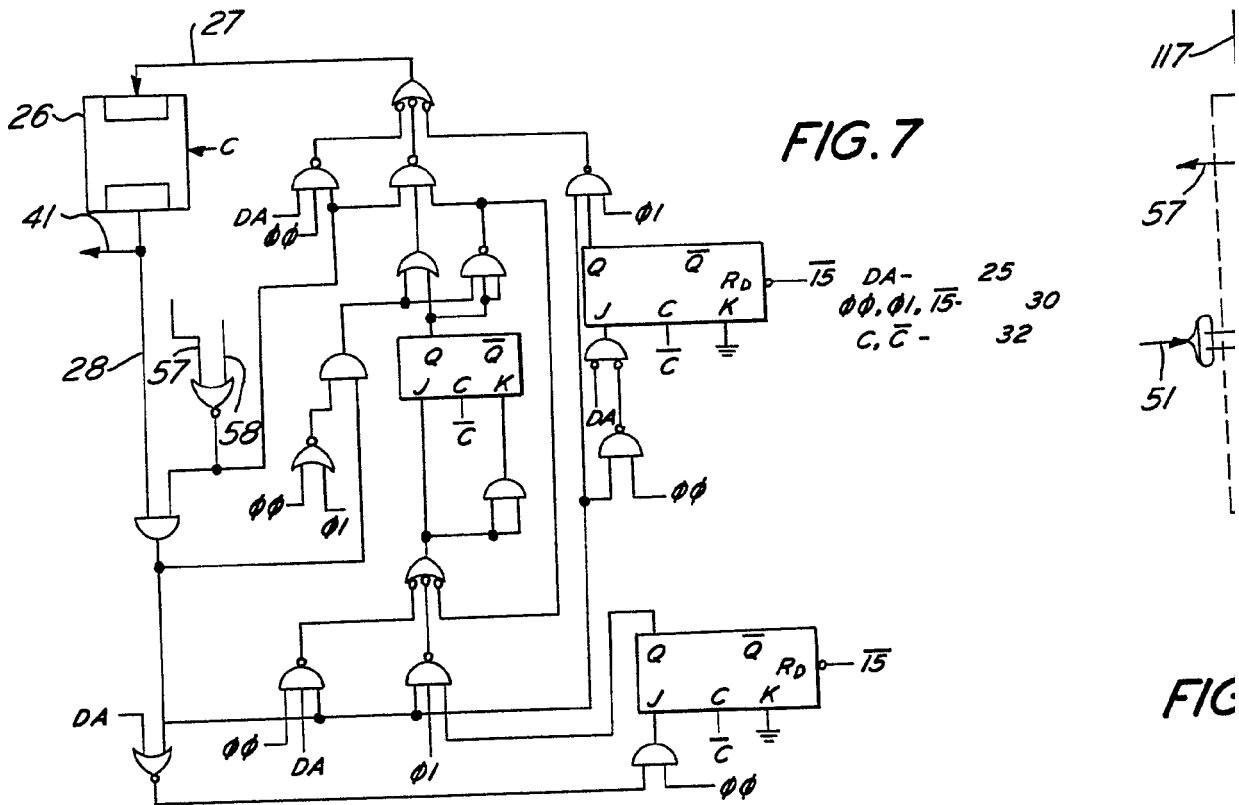
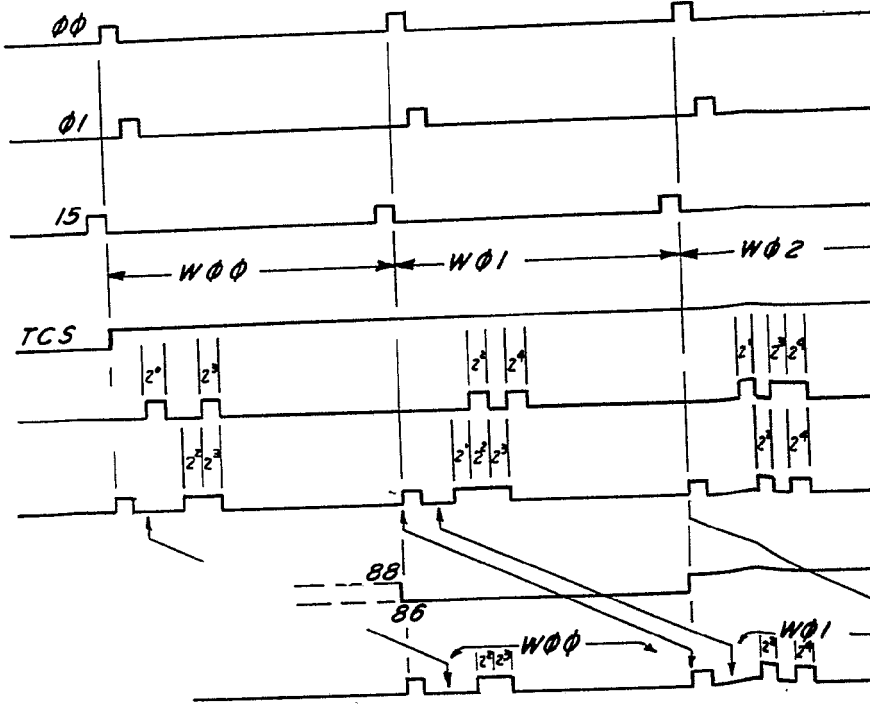


FIG. 9



Escala variable

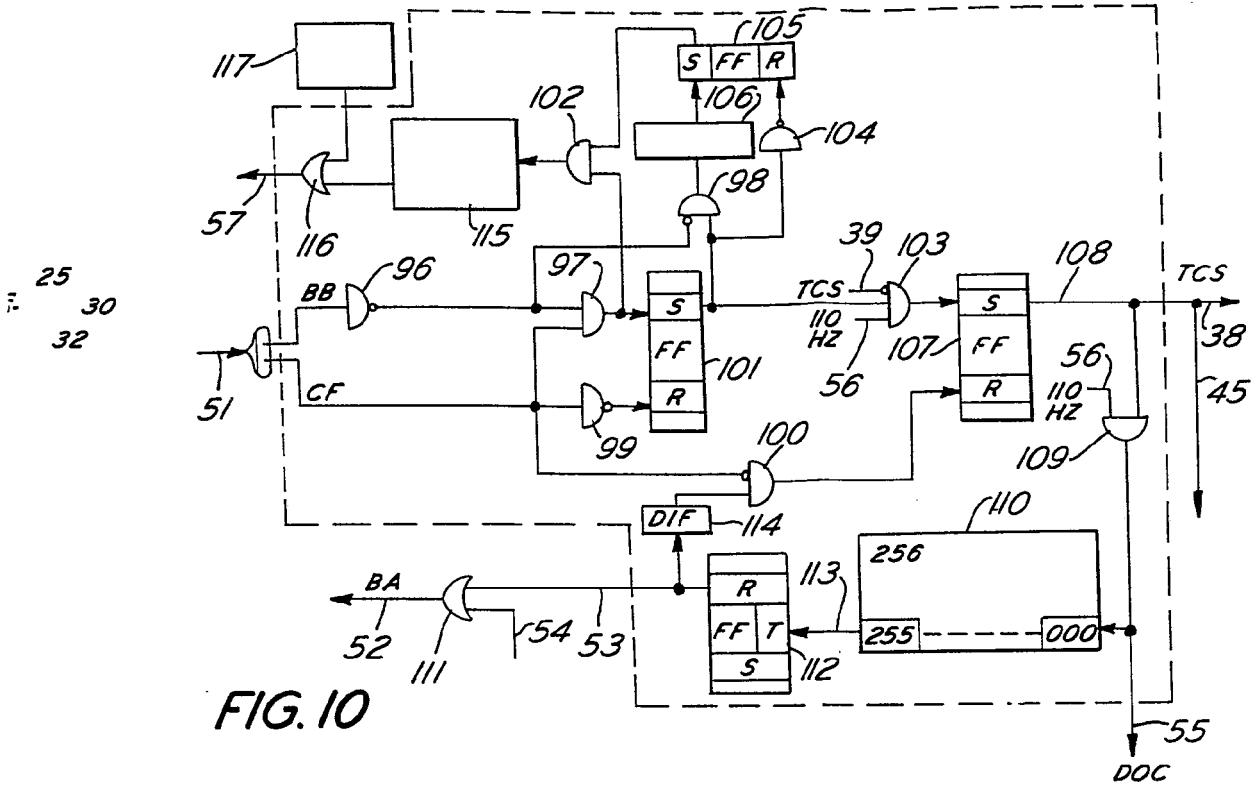
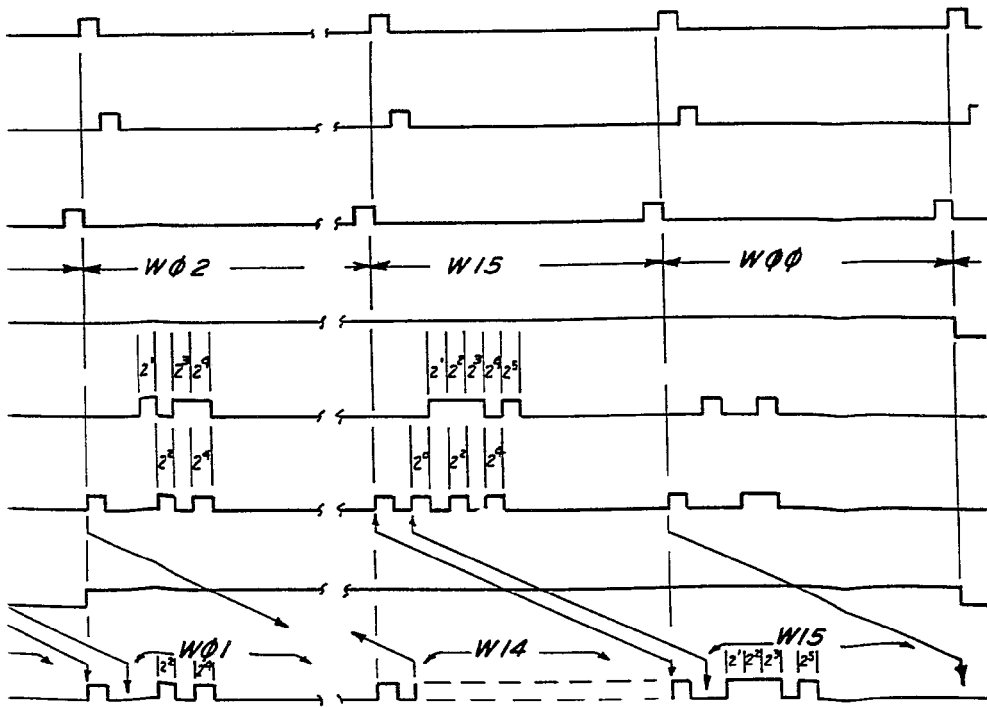
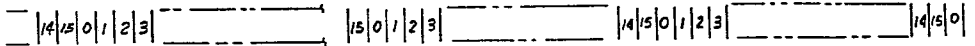
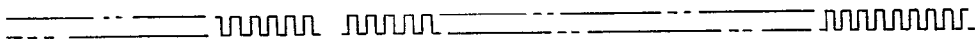


FIG. 10



Madrid
 P.P.
 FRANCISCO GARCIA CABREIZO
 P.P.
[Signature]

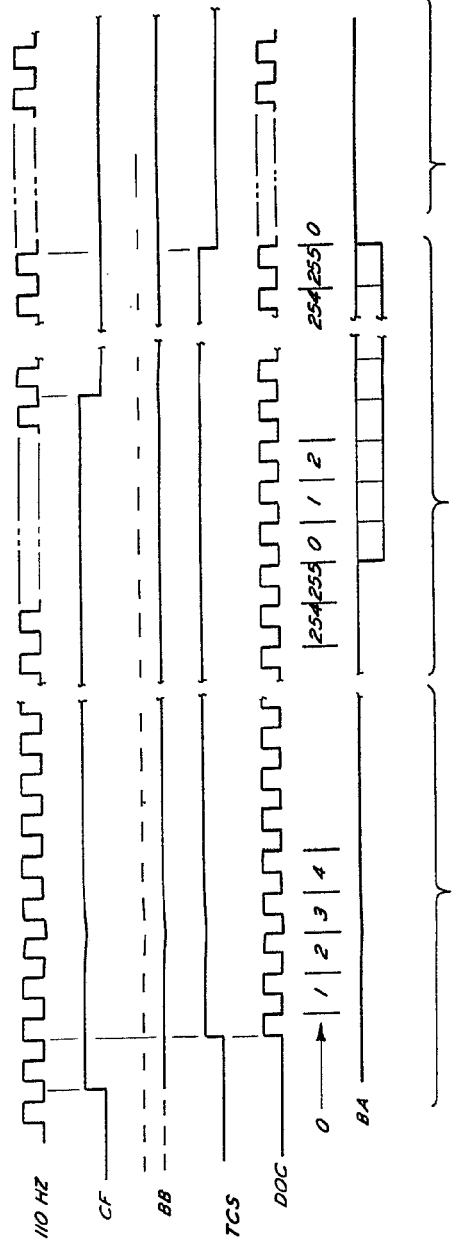


FIG. IIA | FIG. IIB

FIG. II

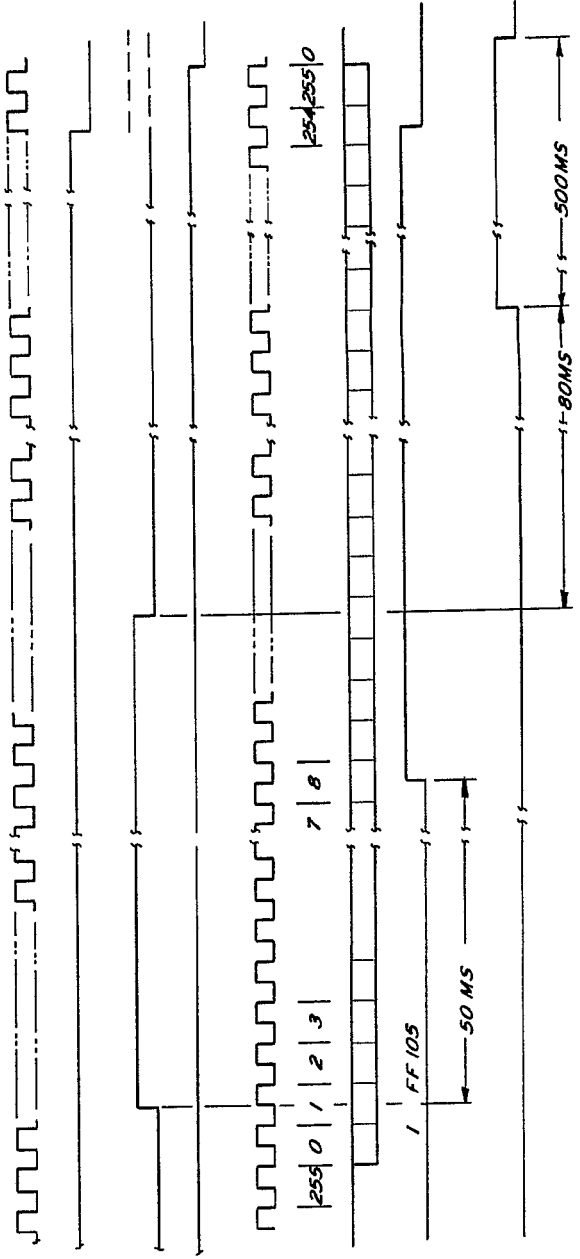


FIG. IIA

FIG. IIB

Escala variable

Madrid, 13 DE JUNIO DE 1974
 P.R.
 MIGUEL GARCIA CABRENZO
 Ingeniero de Telecomunicaciones

FIG. II

FIG. IIA FIG. IIB

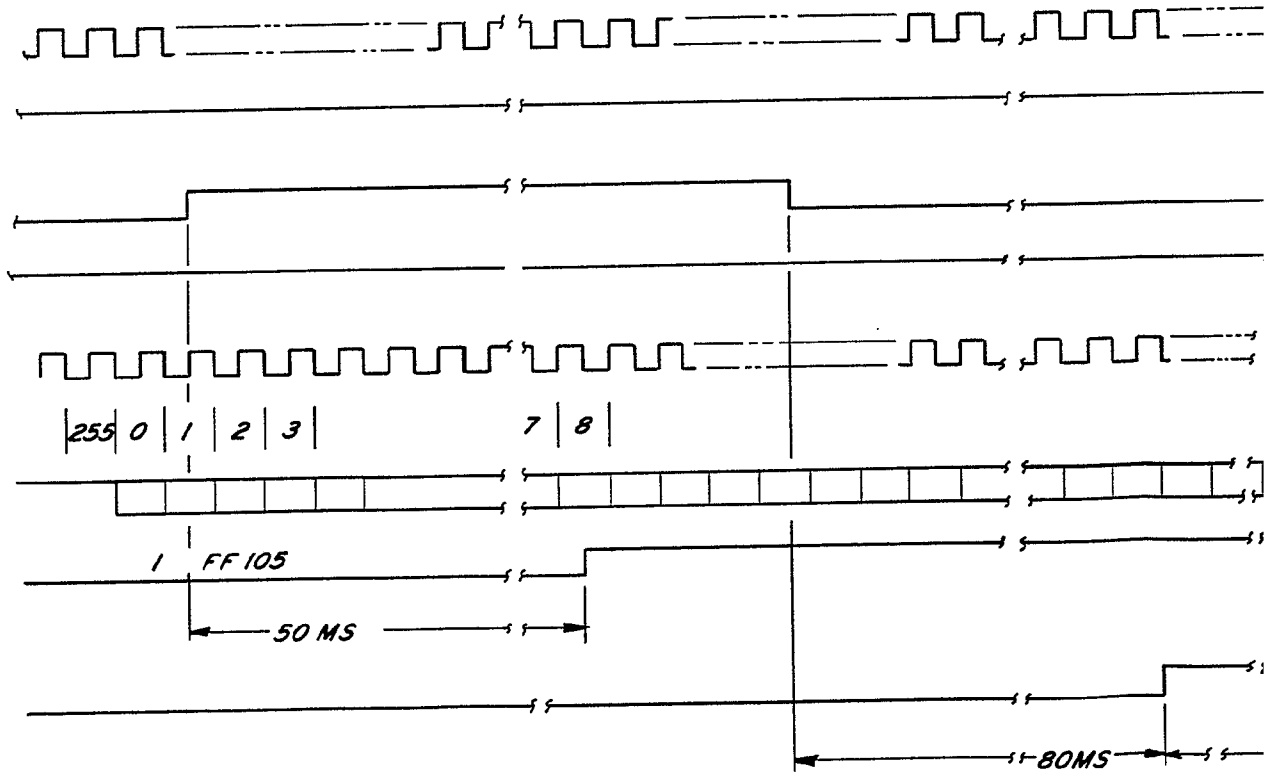
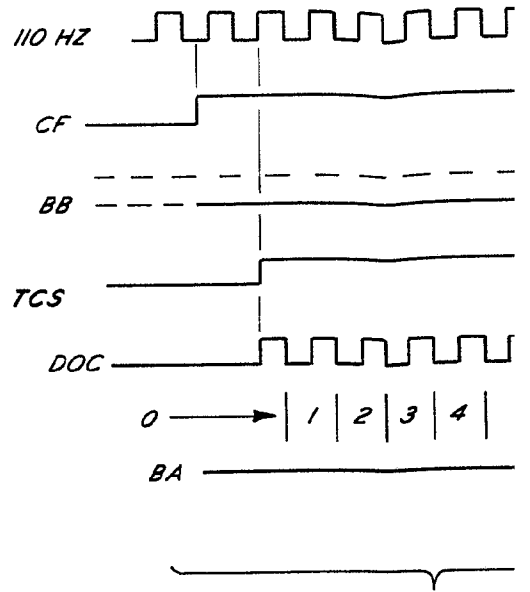


FIG. IIB

Escala variable

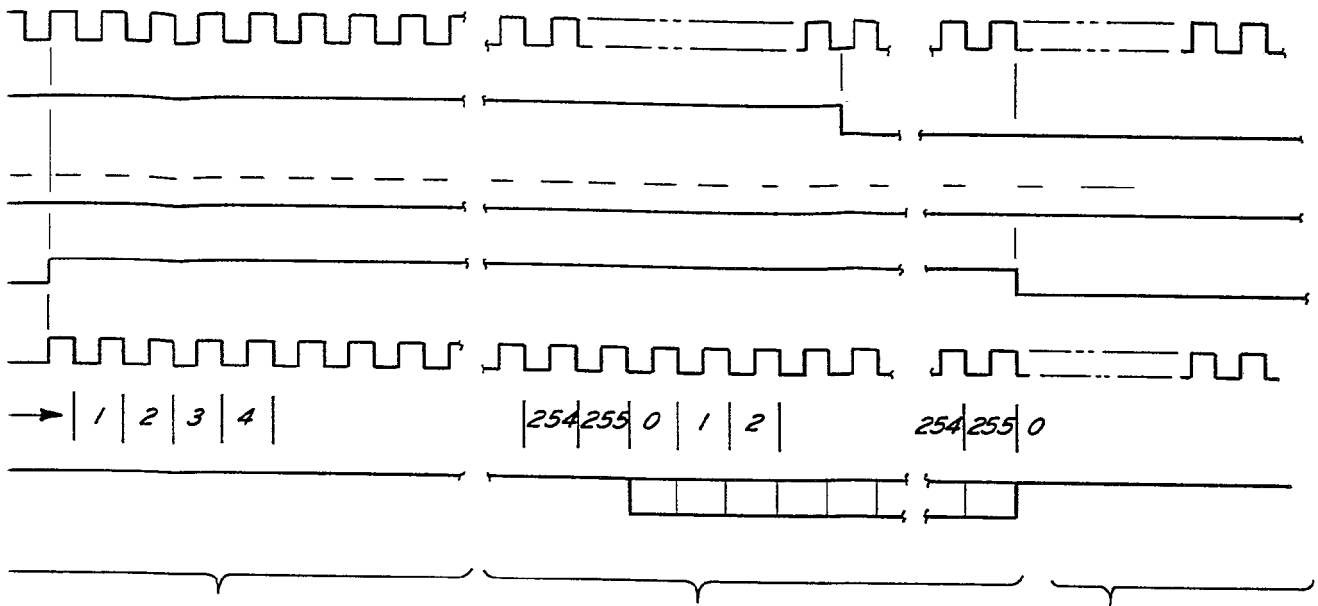
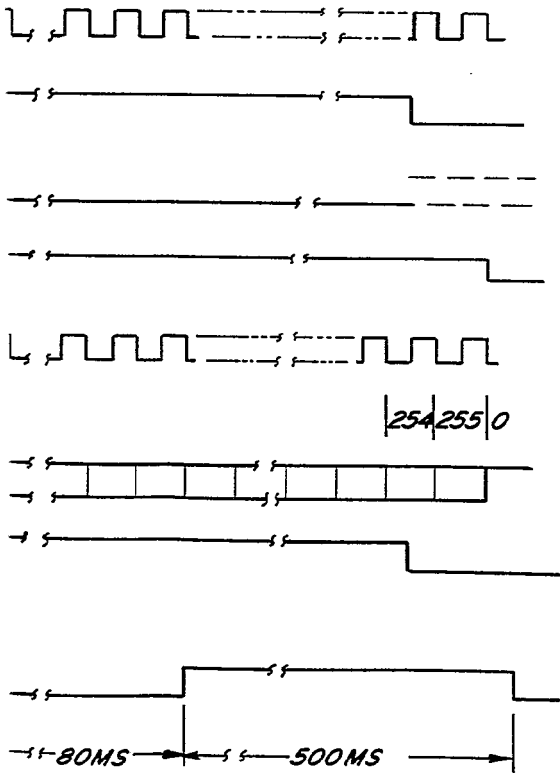


FIG. IIA



Madrid, 23 ENE. 1975
P.P.

FRANCISCO GARCIA CABRERIZO
P.P.

Firmado: M.ª Dolores de Aquino