

14-10-76

A33327

Int. Cl.:	G08B

MEMORIA DESCRIPTIVA

PATENTE DE INVENCION

DURACION : 20 AÑOS

OBJETO : "SISTEMA DE ALARMA ESTATICA CON MEMORIZACION  
POR TIRISTOR "

-----

A favor de : ISOLUX, S.A.

Domicilio : Ancora, 40 - MADRID

Nacionalidad : ESPAÑOLA

0000000000000000



5 La presente invención se refiere a una alarma electrónica que utiliza un tiristor como elemento de memoria - para la realización de la secuencia típica, o sea, almacenamiento de la señal de aparición de un defecto (escalón de - tensión), presentando la ventaja de la sencillez de un elemento único de memoria de dimensiones reducidas.

El conjunto de reivindicaciones comprende las siguientes partes y elementos:

10 - Bloque de entrada de defecto, comprendiendo un sistema antirruido y de mejora de flancos de la señal de defecto, como escalón de tensión.

- Bloque formador de impulso de disparo del tiristor como memoria.

- Memoria con filtro antirruido de alimentación.

15 - Realimentación de defecto permanente, (defecto que permanece después de la señal de enterado).

- Circuito de puerta + para señalización, con señales de tensión de entrada de

- 20
- 1 - memorización de aparición defecto.
  - 2 - defecto permanentes.
  - 3 - señal de intermitencia.

25 Concretaremos las características del sistema que se reivindica con referencia a los esquemas adjuntos, que corresponden unicamente a una forma de interpretación del dispositivo electrónico anteriormente descrito, de forma que cualquier otro esquema equivalente electrónicamente al re-



flejado en dichas figuras no será sino una variante igualmente comprendida y protegida por el siguiente registro.

30

El esquema o figura 1 se refiere a los bloques funcionales y enumera los siguientes elementos: 1) Bloque de entrada. 2) Bloque de impulso de disparos. 3) Memoria. 4) Puerta y 5) Realimentación defecto, siendo D el contacto de defecto, E el enterado, C comprobación y L lámpara.

35

El esquema o figura 2 se refiere al circuito práctico con la lista de componentes.

40

El bloque de entrada de defecto, constituido por las resistencias  $R_2$ ,  $R_3$  y  $R_{14}$  el condensador  $C_1$  el diodo zener  $Dz1$  y el Diac, produce a partir de un impulso positivo de tensión (aparición de defecto), con flanco de subida lento y defectuoso, otro impulso perfectamente preformado apto para el posterior almacenamiento, los impulsos superiores al normal, con  $R_{14} - Dz1$ , rebotes, ruidos etc. en  $R_2 - R_3 - C_1$ , y flancos malos en DIAC.

45

- Bloque formador de impulsos de disparo, constituido por los condensadores  $C_2$  y  $C_5$ . Las resistencias  $R_4$  y  $R_6$ , y el diodo  $D1$ , produce a partir de un impulso positivo de tensión (reflejo del defecto), un impulso de disparo, que posteriormente se memorizará (aparición de defecto) ya preformado en el bloque anterior.

50

- Memoria con filtro antirruido de alimentación, constituida por las resistencias  $R_1$ ,  $R_7$ ,  $R_8$  y  $R_9$ , los condensadores  $C_3$ ,  $C_4$ , el diodo  $D7$  y el tixistor TIR, almacena la



aparición de un defecto, aunque este sea transitorio, se borra lo almacenado en cuanto aparece la tensión de alimentación a la memoria, esto sucede cuando pulsamos enterado, -  
55 contacto normalmente cerrado a través del cual se alimentaba. El tiristor T1R recibe alimentación a través del diodo D7, -  
Se ha previsto un circuito de retardo R1-C3, para evitar que ante impulsos positivos de tensión (soltar pulsador de entera-  
60 rado o dar alimentación), se redispare el tiristor por  $dv/dt$  R7-R9 es un divisor de tensión para que al almacenarse apa-  
rición de defecto, tiristor conduciendo, la salida de memoria no se la tensión positiva directa. El bloque prevee una-  
serie de elementos antirruído eléctrico, que evitan falsas -  
65 maniobras.

- Realimentación de defecto permanente, constituido por la resistencia R5 y el transistor T1, toma la señal de defecto desde el bloque de entrada, si después de borrada la memoria continua el defecto.

70 - Circuito de puerta para señalización, constituido por los diodos D2, D3 y D9, las resistencias R16, R11, los diodos zener Dz2 y Dz3 y el transistor T2. A través de D8 se reciben los impulsos de intermitencia por D9- R16, comprobación de lámpara por D3 señal de defecto permanente y por  
75 D2 la señal de defecto memorizado intermitente. Cuando está memorizado o sea desde que apareció hasta que se pulsa "enterado" la salida es intermitente, si después de pulsar -



80 "enterado" permanece el defecto (defecto permanente), la salida de señal fija, pero si ha desaparecido (defecto - transitorio) no existe señal a la salida.

Si damos señal de comprobación, aparecerá señal fija a la salida. La etapa de salida constituida por Dz2, R11, T2 y Dz3 es una etapa amplificadora con precalentamiento (Dz3).

85 Descrita suficientemente la naturaleza de la presente invención, se hace constar expresamente que cualquier modificación de detalle que pudiera introducirse se considerará incluida dentro de la misma, en tanto no altere sus características fundamentales.

90 Por último, se declaran de novedad y propia invención las siguientes

#### REIVINDICACIONES

95 1).- SISTEMA DE ALARMA ESTÁTICA CON MEMORIZACION POR TIRISTOR, caracterizado esencialmente por comprender los siguientes elementos: bloque de entrada de defecto, con sistema antirruido y de mejora de flancos de la señal de defecto, como escalón de tensión; bloque formador de impulsos de disparo del tiristor como memoria; memoria con filtro antirruido de alimentación; realimentación de defecto permanente; circuito de puerta para señalización, -  
100 con señales de tensión de entrada de memorización de aparición defecto, defecto permanente y señal de intermitencia.



105 2ª).- SISTEMA DE ALARMA ESTÁTICA CON MEMORIZACION POR  
TIRISTOR, según la reivindicación 1ª, caracterizado por el  
hecho de que el bloque de entrada de defecto está constitu-  
do por las resistencias  $R_2$ ,  $R_3$  y  $R_{14}$ , el condensador  $C_1$ , el  
diodo zener  $Dz_1$  y el Diac, produciendo a partir de un impul-  
so positivo de tensión (aparición de defecto), con flanco de  
110 subida lento y defectuoso, otro impulso perfectamente pre-  
formado, apto para el posterior almacenamiento, los impul-  
sos superiores al normal, con  $R_{14} - Dz_1$ , rebotes y ruidos,  
en  $R_2 - R_3 - C_1$ , y flancos malos en Diac.

115 3ª).- SISTEMA DE ALARMA ESTÁTICA CON MEMORIZACION POR  
TIRISTOR, según la reivindicación 1ª, caracterizado por el  
hecho de que el bloque formador de impulsos de disparo está  
constituido por los condensadores  $C_2$  y  $C_5$ , las resistencias  
 $R_y$  y  $R_c$  y el diodo  $D_1$ , produciendo a partir de un impulso -  
positivo de tensión (reflejo del defecto) un impulso de dis-  
120 paro, que posteriormente se memorizará (aparición de defec-  
to) ya preformado en el bloque anterior.

125 4ª).- SISTEMA DE ALARMA ESTÁTICA CON MEMORIZACION POR  
TIRISTOR, según la reivindicación 1ª, caracterizado por el  
hecho de que la memoria con filtro antirruido de alimenta-  
ción, constituida por las resistencias  $R_1$ ,  $R_7$ ,  $R_8$  y  $R_9$ , los  
condensadores  $C_3$  y  $C_4$ , el diodo  $D_7$  y el tiristor TIR, alma-  
cena la aparición de un defecto, aunque sea transitorio, bo-  
rrando lo almacenado en cuanto aparece la tensión de alimen-



130 tación a la memoria, lo que sucede cuando se pulsa el ente-  
rado, contacto normalmente cerrado a través del cual se ali-  
mentaba; el tiristor recibe alimentación a través del diodo  
D<sub>7</sub>; habiéndose previsto un circuito de retardo R<sub>1</sub> - C<sub>3</sub>, pa-  
ra evitar que ante impulsos positivos de tensión se redispa-  
re el tiristor por dv/dt; siendo R<sub>7</sub> - R<sub>9</sub> un divisor de ten-  
135 sión para que al almacenarse aparición de defecto, tiristor  
conduciendo, la salida de memoria no sea la tensión positi-  
va directa, estando previstos en el bloque unos elementos -  
antirruído eléctrico que evitan falsas maniobras.

140 5\*).- SISTEMA DE ALARMA ESTÁTICA CON MEMORIZACION POR  
TIRISTOR, según la reivindicación 1ª, caracterizado por el-  
hecho de que la realimentación de defecto permanente, cons-  
tituida por la resistencia R<sub>3</sub> y el transistor T<sub>1</sub>, toma la -  
señal de defecto desde el bloque de entrada, si después de-  
borrada la memoria continua el defecto.

145 6\*).- SISTEMA DE ALARMA ESTÁTICA CON MEMORIZACION POR  
TIRISTOR, según la reivindicación 1ª, caracterizado por el-  
hecho de que el circuito de puerta para señalización, cons-  
tituido por los diodos D<sub>2</sub>, D<sub>3</sub> y D<sub>9</sub>, las resistencias R<sub>16</sub> y-  
R<sub>11</sub>, los diodos zener Dz2 y Dz3 y el transistor T<sub>2</sub>, recibe-  
150 a través de D<sub>8</sub> los impulsos de intermitencia por D<sub>9</sub> - R<sub>16</sub>, -  
comprobación de lámpara por D<sub>3</sub>, señal de defecto permanente  
y por D<sub>2</sub> la señal de defecto memorizado intermitente; cuan-  
do está memorizado, o sea desde que apareció hasta que se -



155 pulsa enterado, la salida es intermitente, y si despues de  
pulsar enterado permanece el defecto, la salida es la se--  
ñal fija, pero si ha desaparecido no existe señal a la sa-  
lida; si se da señal de comprobación, aparecerá señal fija  
a la salida; siendo la etapa de salida, constituida por -  
Dz2, R11, T2 y Dz3, una etapa amplificadora con precalenta-  
160 miento (Dz3).

7ª).- SISTEMA DE ALARMA ESTATICA CON MEMORIZACION POR  
TIRISTOR.

165 Todo ello, tal y como queda expuesto en la presente -  
memoria descriptiva, que consta de ocho hojas, foliadas y  
mecanografiadas por una sola de sus caras y a dos espacios  
y hoja de planos adjunta.

Madrid, 26 de Diciembre 1.974

Maria Regla Ruiz-Granados  
Por Poder

A handwritten signature in black ink, consisting of stylized letters and a long horizontal stroke at the bottom.

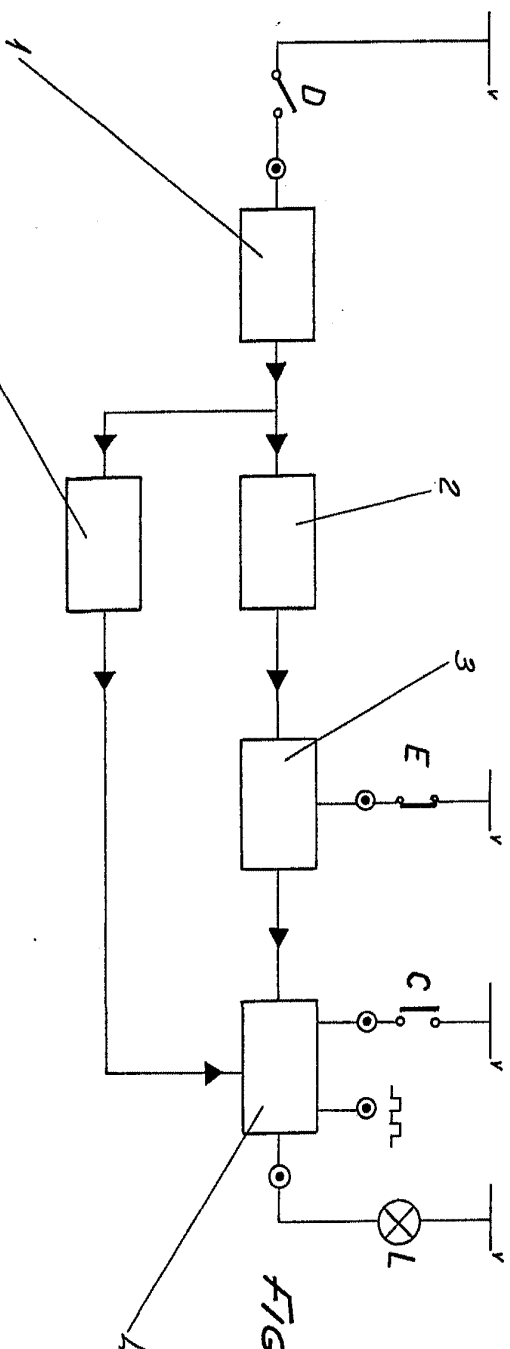


FIG. 1

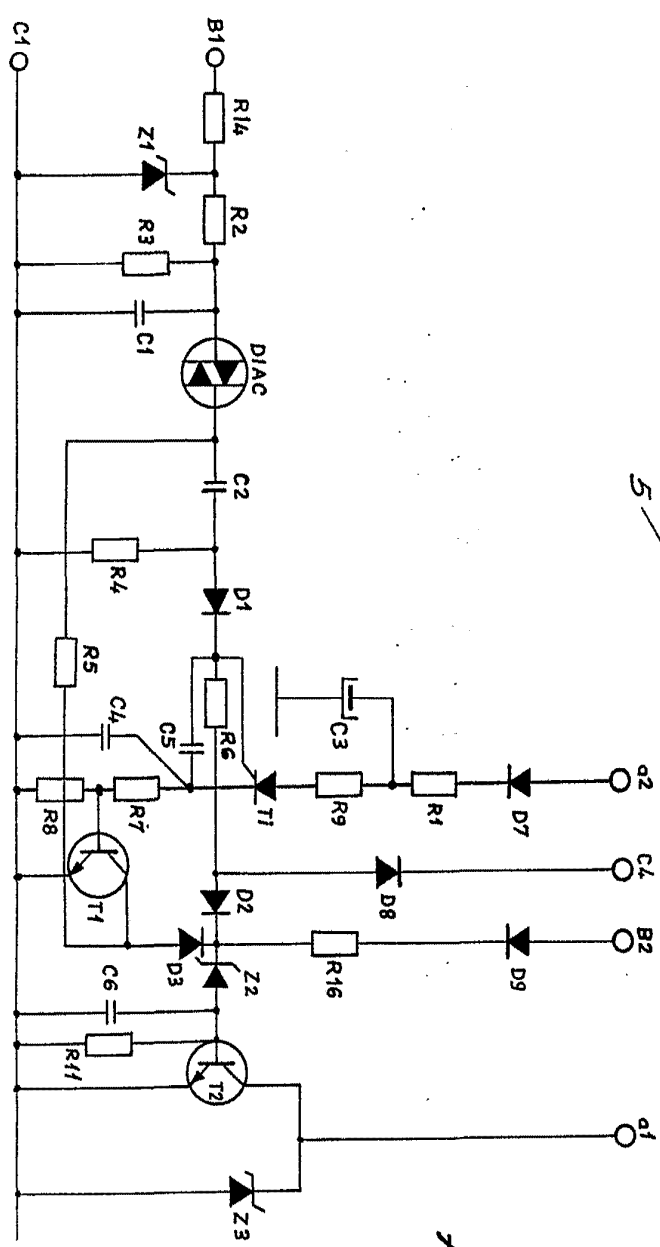
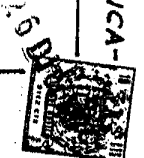
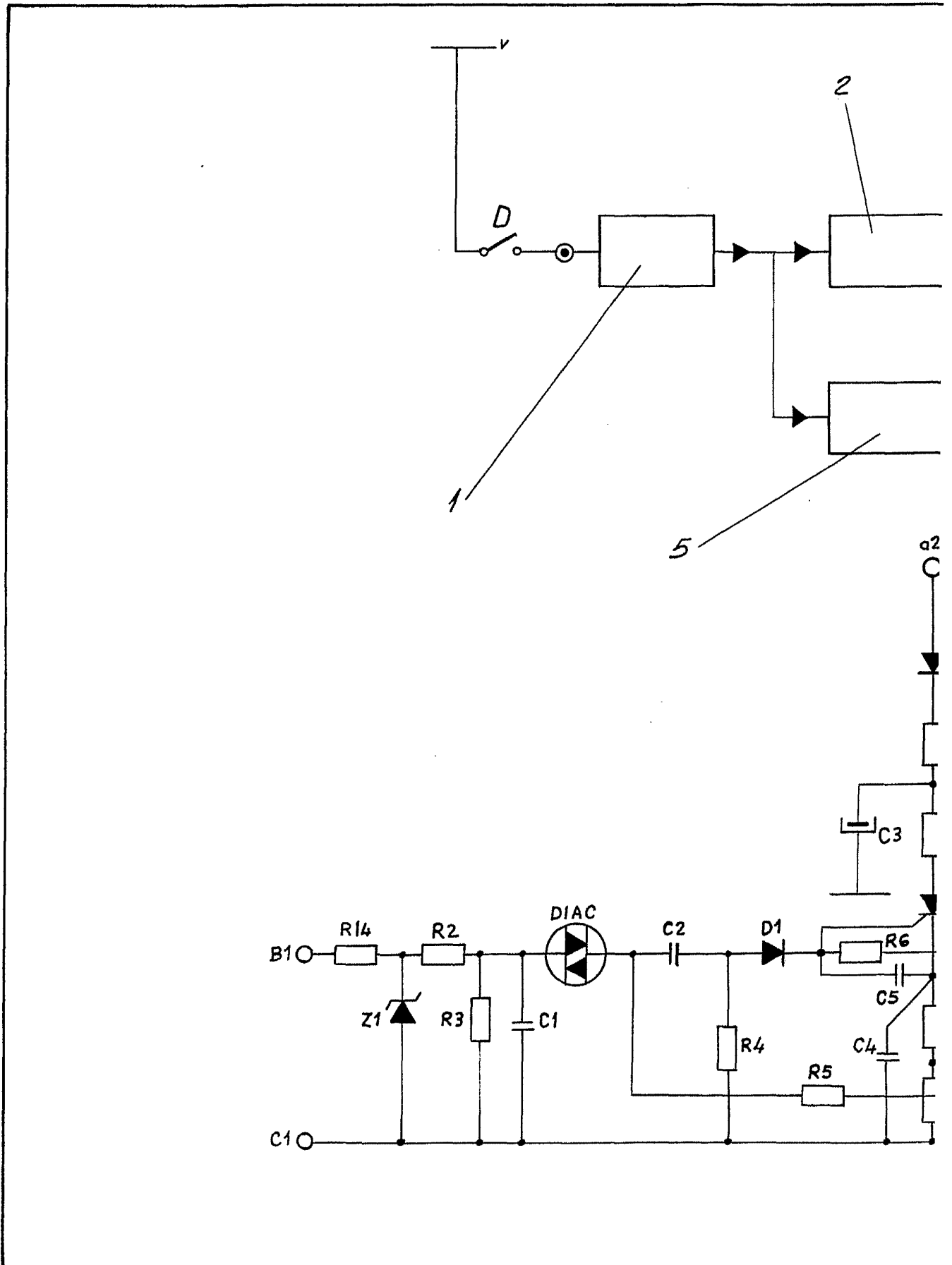


FIG. 2

Escala variable  
 Machete  
 Morta Regia Ruiz-Granados  
 Por Poder



ISOLUX, S.A.



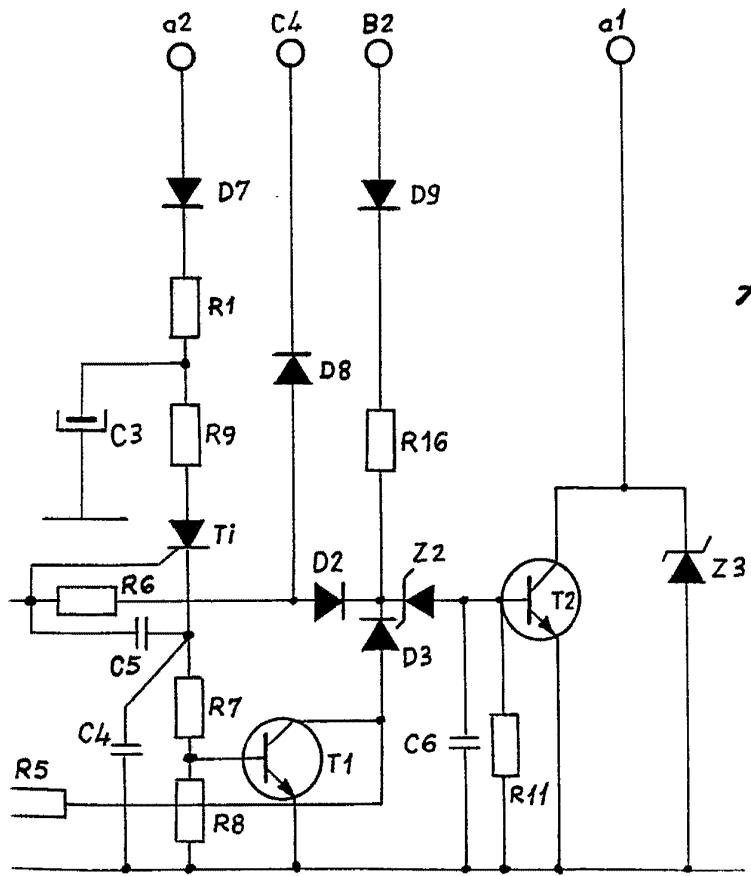
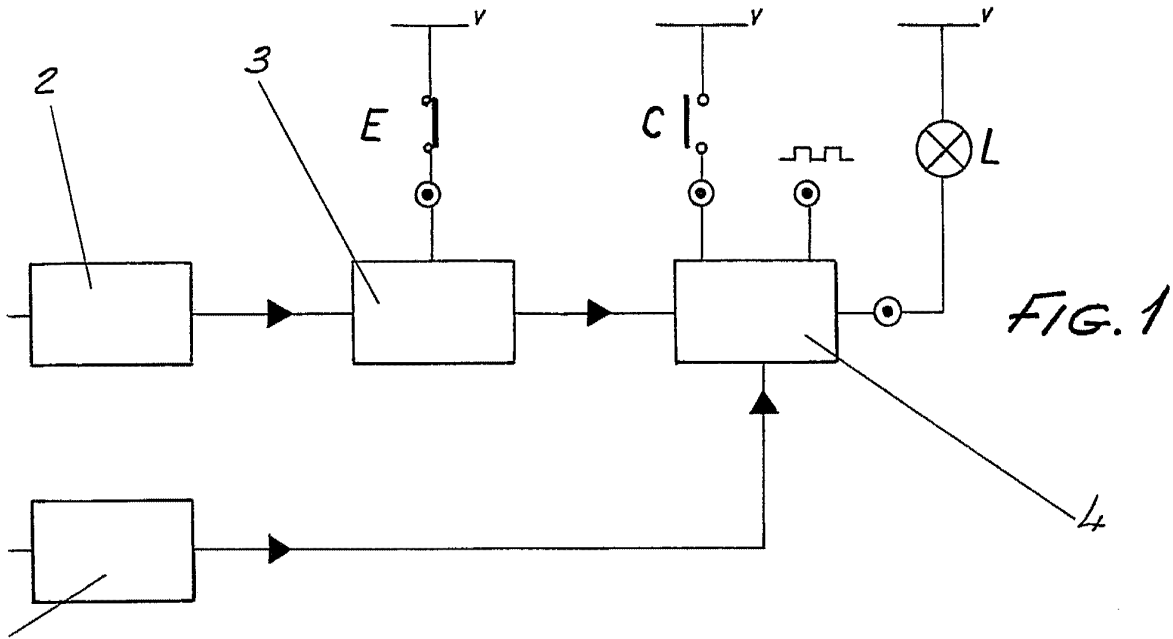


FIG. 2

Escala variable  
Madrid:  
Moria Pego Ruiz-Granados  
Por Poder