

Int. Cl. H03K

CONCEDIDA

13 SET. 1976

Nº 431.950

MEMORIA DESCRIPTIVA  
correspondiente a la solicitud de una

PATENTE DE INTRODUCCION

Solicitante: MOTOROLA, INC.

Domicilio: O'Hare Plaza, 5725 East River Road,  
CHICAGO, Illinois, Estados Unidos

Enunciado: DETECTOR ASINCRONO PARA DETECTAR UNA  
PALABRA BINARIA PARTICULAR DENTRO DE  
UN TREN DE SEÑALES.

Los sistemas digitales utilizados para detectar información digital y en particular una palabra binaria que consiste en dígitos binarios en un tren de señales, incluyen usualmente un proceso en dos fases. La primera fase consiste en reconocer los dígitos binarios llamados corrientemente bitios de contracción, y en determinar cual de los dos niveles binarios del bitio puede representar. La segunda fase consiste en acumular todos los bitios y en compararlos con la palabra binaria deseada. Un detector y decodificador de dos etapas, ya que debe en primer lugar reconocer cada bitio en la palabra binaria deseada, tiene un grado de alarmas falsas potencialmente elevado y una sensibilidad reducida. Esto quiere decir que es muy posible que la combinación de decodificador-detector funcione en respuesta a una palabra binaria distinta de la palabra binaria deseada o que no funcione en presencia de una palabra binaria correcta. El ruido parásito en el sistema es una causa corriente de dicho funcionamiento inadecuado.

Ya que los bitios de una palabra binaria tienen un periodo de tiempo predeterminado, la programación del sistema debe ser correlacionada con mucha precisión. Esto quiere decir que el transmisor y el receptor del sistema deben estar sincronizados para detectar adecuadamente los bitios. Además, para reconocer y detectar la totalidad de la palabra binaria deseada, la palabra debe ser sincronizada o encuadrada. El encuadre exige usualmente la transmisión de señales de encuadre en el comienzo y al final de la palabra binaria deseada.

En ciertos tipos de sistemas de comunicación, tal como por ejemplo los sistemas de comunicación móviles,

portables o de llamada de personas, en los cuales la palabra binaria puede ser utilizada para llamar selectivamente un receptor, no se pueden tolerar largas demoras en la transmisión o en la recepción de los mensajes. En dicho sistema, el tiempo necesario para insertar las señales de encuadre en el comienzo o al final de la palabra binaria deseada, y para sincronizar el transmisor y el receptor, da lugar a largas demoras en la transmisión o en la recepción de los mensajes y por tanto es intolerable.

10                   Un objeto del invento consiste en proporcionar un detector digital asincrono que no exige tiempo para la sincronización del sistema antes de la detección.

15                   Otro objeto del invento consiste en proporcionar un detector digital mejorado que no necesita ninguna sincronización previa o de encuadre para detectar la palabra binaria deseada.

                  Otro objeto del invento consiste en proporcionar un detector digital que tiene un grado de alarmas falsas bajo y una sensibilidad elevada.

20                   Otro objeto del invento consiste en proporcionar un detector digital que tiene un proceso de detección de una fase.

25                   Para llevar a la práctica este invento, se utiliza un detector asincrono para detectar una palabra binaria dentro de un tren de señales. El tren de señales y la palabra binaria contienen cada uno unos bitios y cada bitio tiene un periodo predeterminado. El detector incluye un reloj que desarrolla un cierto número de primeros impulsos de reloj dentro del intervalo de tiempo de un periodo de bitio.

30                   El tren de señales se acopla a un primer registro de despla-

zamiento que responde a cada primer impulso de reloj para desplazar el contenido de cada etapa en el registro de desplazamiento, y que introduce una señal binaria en la primera etapa correspondiente a la señal en el tren de señales conectadas a la entrada. Un segundo registro de desplazamiento se utiliza para almacenar una palabra binaria que corresponde a la palabra binaria que ha de ser reconocida. Un circuito de comparación está conectado a los primero y segundo registros de desplazamiento y funciona en respuesta a unos segundos impulsos de reloj, generados entre los sucesivos primeros impulsos de reloj, para comparar el contenido de los primero y segundo registros de desplazamiento. Si se produce un número predeterminado de correlaciones entre las señales que están presentes en los primero y segundo registros de desplazamiento, el circuito de comparación proporciona una señal de detección que indica que se ha reconocido la palabra correcta. En el modo de realización preferido, se necesita una correlación de aproximadamente 80%. Tomando muestras múltiples en el intervalo de tiempo de un periodo de bitio se elimina la necesidad de sincronización del sistema, se reduce el grado de alarmas falsas y se aumenta la sensibilidad del sistema.

Con el objeto de impedir la detección de una palabra inadecuada, se eligen las palabras binarias deseadas de modo que cada una sea diferente de cualquier otra palabra y de todas las variaciones cíclicas de la misma en un grado predeterminado. Esto permite el funcionamiento sin exigir un encuadre de las palabras binarias.

En los dibujos:

La figura 1 es un diagrama en bloques de un de-

detector asincrono que incorpora las características del invento;

La figura 2 es un diagrama en bloques de un segundo modo de realización del detector asincrono según el invento;

La figura 3 es un dibujo de un tren de señales binarias y de los primeros impulsos de reloj desarrollados por el reloj en el detector; y

La figura 4 es un diagrama en bloques de otro modo de realización del circuito de almacenado representado en la figura 2.

Los detectores representados en las figuras 1 y 2 son detectores binarios adaptados para detectar una palabra binaria en un tren de señales. Una palabra binaria consiste en un orden predeterminado de dígitos o bitios binarios, teniendo cada bitio un periodo de tiempo predeterminado. Los detectores son capaces de detectar la palabra binaria deseada sin que sea necesario sincronizar el detector sobre la programación del periodo de los bitios. Haciendo referencia a la figura 3(a), se ve que ésta representa un tren de señales binarias capaz de ser detectado por los detectores representados en las figuras 1 y 2. Las transiciones desde un primer nivel hasta un segundo nivel se representan para indicar la longitud o la duración de un periodo de bitio y la distinción entre un cero binario y un uno binario. Cada transición se representa para indicar el final de un periodo de bitio y el comienzo del segundo periodo de bitio. Uno de los dos niveles representa un cero binario y el otro nivel representa un uno binario. Tres periodos de bitio se producen en (c) sin ninguna transición,

con el objeto de indicar que una transición no es necesaria para el comienzo y el final de un periodo de bitio. Aunque la figura 3(a) represente una secuencia de unos binarios y ceros binarios, o bitios, que pueden ser considerados como constituyendo un tren de señales binarias, no pretende representar una palabra binaria que puede ser reconocida por los detectores de las figuras 1 y 2. Sin embargo, un orden predeterminado o secuencias de bitios tales como la que se representa en la figura 3(a) puede constituir una palabra binaria.

Haciendo referencia a la figura 1, unas señales tales como por ejemplo las señales desarrolladas por un discriminador en un receptor, y que incluyen la palabra binaria deseada, se aplican al filtro pasabajo 10. El filtro pasabajo 10 atenúa todas las señales por encima de una frecuencia particular con el objeto de adivinar las señales de ruido de alta frecuencia indeseables que pueden interferir con la detección de la palabra binaria deseada. La frecuencia de corte del filtro se elige de modo que sea aproximadamente igual a la mitad del ritmo de muestreo. El ritmo de muestreo se describe más completamente en una parte siguiente de la Memoria. En el modo de realización preferido, el filtro pasabajo 10 tiene una frecuencia de corte de 200 Hz. Las señales que atraviesan el filtro pasabajo 10 se acoplan al limitador 11 que amplifica y limita las señales que tienen una amplitud distinta de la amplitud cero. Las señales que aparecen a la salida del limitador 11 son entonces señales binarias. Esto quiere decir que tienen bien el nivel cero o bien el nivel de limitación. Las señales obtenidas del limitador 11 pueden ser consideradas como un tren de se-

ñales binarias del tipo representado en la figura 3(a).

En el modo de realización preferido, la palabra binaria que es reconocida por los detectores representados en las figuras 1 y 2 contiene 23 bitios. Es posible  
5 obtener 178 palabras binarias diferentes utilizando una palabra binaria de 23 bitios siendo cada una de las 178 palabras binarias y cada variación cíclica de cualquiera de ellas diferente de cualquiera de las otras 178 palabras binarias de sus variaciones cíclicas, por lo menos en 7 bitios binarios. Este grupo de palabras binarias puede ser  
10 lo que se llama corrientemente un sub-grupo de código cíclico. Cada palabra se considerará entonces como un elemento dentro del sub-grupo. Debido a la gran diferencia entre cada palabra y cualquiera de sus variaciones cíclicas, no se necesitan señales de encuadre al comienzo o al final de una  
15 palabra. Una palabra de este tipo permite igualmente que el detector proporcione una señal de detección en respuesta a una correlación inferior al 100% entre la palabra recibida y la palabra deseada.

20 El tren de señales binarias, tal como el que se representa en la figura 3(a) se aplica a partir del limitador 11 de la figura 1 al registro de desplazamiento 12, el cual es un registro de desplazamiento de varias etapas. El circuito de reloj 13 tiene una porción 13a que está conectada al registro de desplazamiento 12 y genera un número  
25 de primeros impulsos de reloj dentro del intervalo de un periodo de bitio tal como se representa en la figura 3(b). Los primeros impulsos de reloj se aplican al registro de desplazamiento 12 haciendo que desplace las señales binarias en  
30 cada etapa hasta la siguiente etapa, y permitiendo muestrear

la señal binaria acoplada a la primera etapa a partir del limitador 11. La señal binaria muestreada, que corresponde a la señal binaria en el tren de señales binarias aplicado a la primera etapa, se introduce en la primera etapa en respuesta a los primeros impulsos de reloj. En el circuito de reloj del modo de realización preferido, la porción 13a genera cuatro primeros impulsos de reloj dentro del intervalo de un periodo de bitio. Ya que existen cuatro primeros impulsos de reloj en el intervalo de un periodo de bitio, cada bitio del tren de señales binarias aplicado al registro de desplazamiento 12 puede ser muestreado cuatro veces. Si existen 100 bitios por segundo aplicados al registro de desplazamiento 12, la porción 13a debe desarrollar 400 impulsos por segundo y el ritmo de muestreo es de 400 muestras/segundo.

El registro de desplazamiento 12 debe tener un número de etapas igual a cuatro veces el número de bitios en la palabra deseada con el objeto de introducir todas las señales muestreadas contenidas en la palabra. El registro de desplazamiento 12 contendrá entonces 92 etapas si se utiliza una palabra de 23 bitios. Cuando se ha introducido la señal binaria número 93, la primera muestra de señal binaria tomada se desplaza fuera de la primera etapa del registro de desplazamiento 12 y se pierde.

En el sistema de la figura 1 se utiliza un registro de desplazamiento 14 y éste es un registro de almacenado de varias etapas que contiene los bitios de la palabra que se desea detectar. El número de etapas del registro 14 debe ser por tanto igual al número de bitios en la palabra deseada. Las señales binarias almacenadas en cada etapa del

registro de desplazamiento 12 se aplican a una entrada de una serie de puertas exclusivas NOR que a continuación se llaman puertas EX NOR, identificadas por el número 15 en la figura 1. El número de puertas EX NOR 15 corresponde al número de etapas en el registro de desplazamiento 12. Cada etapa de registro de desplazamiento 14 se aplica a una segunda entrada de cuatro puertas EX NOR 15. El registro de desplazamiento 14 está conectado con una entrada de cuatro de las puertas EX NOR 15 porque las señales binarias aplicadas a estas cuatro puertas EX NOR a partir del registro de desplazamiento 12 deben corresponder a las cuatro señales binarias de un bitio en la palabra binaria deseada.

El circuito de reloj 13 tiene igualmente una porción 13b que produce unos segundos impulsos de reloj entre cada uno de los primeros impulsos de reloj. Los segundos impulsos de reloj se aplican al registro de almacenado 14. Cada segundo impulso de reloj conectado al registro de almacenado 14 hará que los bitios de cada etapa del registro de almacenado 14 se apliquen a sus entradas respectivas de las puertas EX NOR 15. Si las dos entradas de las puertas EX NOR 15, una a partir de una etapa del registro de desplazamiento 12 y la otra a partir de una etapa del registro de almacenado 14 corresponden, esta puerta EX NOR 15 en cuestión desarrollará una señal de puerta EX NOR. Se entiende que cualquier circuito lógico que pueda producir una señal de salida en respuesta a una correspondencia entre las señales aplicadas a todas las entradas puede ser utilizado en lugar de las puertas EX NOR 15. Los dos circuitos más corrientemente utilizados para realizar esta función son sin embargo una puerta exclusiva OR o un circuito exclusivo NOR. La

señal de puerta EX NOR desarrollada por cada puerta EX NOR  
15 se aplicará al contador 16. El segundo impulso de reloj  
procedente de la porción de circuito de reloj 13b se aplica  
también al circuito contador 16, haciendo que cuente el nú-  
5 mero de señales de puertas EX NOR aplicadas a partir de las  
puertas EX NOR 15. Si el número de señales de puertas EX  
NOR aplicadas al contador 16 rebasa un porcentaje predeter-  
minado del número total de posibles señales de puerta EX  
NOR que pueden aplicarse al contador 16, el contador 16  
10 producirá una señal de detección indicando que se ha reci-  
bido la palabra binaria deseada. En el modo de realización  
preferido, aproximadamente 80% de las señales de puerta EX  
NOR deben aplicarse al contador 16. La señal de detección  
puede por ejemplo ser utilizada para accionar un circuito  
15 de baja frecuencia de un receptor. Aunque el registro de  
almacenado 14 se representa en la figura 1 como consistien-  
do en dos etapas, y aunque el registro de desplazamiento 12  
se representa como consistiendo en ocho etapas, en el modo  
de realización preferido descrito más arriba, el registro  
20 de desplazamiento 12 consiste en 92 etapas y el registro de  
almacenamiento 14 consiste en 23 etapas. Aunque no sea ne-  
cesario, es posible utilizar un registro de almacenado 14  
con 92 etapas, o 4 etapas por cada bitio de la palabra de-  
seada, y conectar cada etapa con una segunda entrada de ca-  
25 da puerta EX NOR 15.

Según se ha indicado más arriba, las palabras  
binarias deseadas pueden constituir un sub-grupo de código  
cíclico. Otra característica de la palabra deseada consis-  
te en que existe un límite superior al número máximo de cam-  
30 bios de nivel o transiciones desde un nivel binario a otro

nivel binario, que pueden producirse en una palabra particular. En el caso de la palabra de 23 bitios que se utiliza, puede producirse un máximo de 16 transiciones. Si se toman 4 muestras dentro de un intervalo de periodo de bitio, no es necesaria una sincronización exacta del transmisor y del receptor. Esto se debe a que la probabilidad de un error debido a que se tome una muestra durante un intervalo de periodo de bitio equivocado, o a una transición entre dos bitios debido a la falta de una sincronización exacta es pequeña en comparación con el número de errores necesario para indicar la recepción de una palabra incorrecta. Por ejemplo, si se toma una muestra en el comienzo o al final de un intervalo de periodo de bitios, que puede ser considerado como el peor caso, si se producen solamente 16 transiciones, un máximo de 16 puede producir muestras incorrectas.

Aunque la teoría de las probabilidades indica que solamente el 50% de las muestras de transición será incorrecta, a título de ejemplo tendremos en cuenta el peor de los casos. 16 errores de transición en 92 muestras constituyen un error de 17,4%. Ya que un fallo de correlación se producirá solamente con un error igual o superior a 20%, puede producirse un error de 2,6% debido a problemas tales como ruido de sistema antes de que se reconozca la palabra correcta. El grado de error de transición medio, si el 50% de las muestras de transición son incorrectas, es sin embargo de 8,7% dejando un grado de error de 11,3% para problemas tales como el ruido del sistema. Aunque un margen de 2,6% no sea suficiente para los problemas tales como el ruido del sistema, el margen de 11,3% es suficiente.

Si se hubiese tomado una sola muestra durante

cada intervalo de bitio, el peor de los casos hubiese consistido en una posibilidad de 16 errores de transición en 23 muestras. Esto representa un error del 69,6%. Si se considera el promedio de errores de transición en lugar del peor de los casos, esto representaría un 34,8%. Esta cifra es superior al error de correlación máximo que puede permitirse en un sistema de este tipo.

Aunque el promedio de grado de error para cada 3 muestras por cada intervalo de tiempo de bitio indique que 3 muestras por bitio, en una palabra de 23 bitios, serán suficientes para eliminar la necesidad de una sincronización exacta entre el transmisor y el receptor, se ha comprobado que 4 muestras en un intervalo de periodo de bitio proporcionarán un grado de errores de transición medio suficientemente bajo para que los demás errores del sistema, al ser añadidos al error de sincronización, no puedan impedir el reconocimiento de una palabra correcta o deseada. Además, tomando 4 muestras por intervalo de periodo de bitio se reduce el grado de falsas alarmas del sistema al nivel deseado. El grado de falsas alarmas se define como siendo el grado de respuesta a palabras falsas o erróneas por el sistema.

Haciendo referencia a la figura 2, se representa en ella un segundo modo de realización del detector digital asincrono según el invento. Un tren de señales se aplica al filtro pasabajo 10, que es idéntico al filtro pasabajo 10 de la figura 1. A partir del filtro pasabajo 10, el tren de señales se aplica al limitador 11, igualmente idéntico al limitador 11 de la figura 1. A partir del limitador 11, el tren de señales binarias tal como el que se representa en la figura 3(a), se conecta en serie con la puerta 25. El cir

cuito de reloj 26 tiene una primera porción 26a que está conectada a la puerta 25 y produce 4 impulsos de programación o primeros impulsos de reloj dentro del intervalo de un periodo de bitios de la misma manera que la primera porción 13a de circuito de reloj 13 representado en la figura 1. En este caso también, los impulsos de reloj se representan en la figura 3(b).

Cada impulso de reloj al ser aplicado a la puerta 25 permite que la señal binaria contenida en el tren de señales binarias se aplique a través de la puerta 25 al registro de desplazamiento 27. El registro de desplazamiento 27 es un registro de desplazamiento de varias etapas idéntico al registro de desplazamiento 12 de la figura 1. En el modo de realización preferido, la palabra binaria deseada o predeterminada contiene 23 bitios binarios y el registro de desplazamiento 27 contiene 92 etapas. El primer impulso de reloj procedente de la primera porción 26a del circuito de reloj 26 se aplica al registro de desplazamiento 27, haciendo que desplace las señales binarias en cada etapa hasta la siguiente etapa, y permitiendo muestrear la señal binaria conectada a la primera etapa a partir del circuito de puerta 25. La señal binaria muestreada, que corresponde a la señal binaria del tren de señales aplicado a la primera etapa del registro de desplazamiento 27, penetra en la primera etapa en respuesta al primer impulso de reloj. Suponiendo que todos los 23 bitios binarios de la palabra binaria predeterminada han sido introducidos en el registro de desplazamiento 27, cada grupo de 4 etapas del registro de desplazamiento 27 contendrá 4 señales binarias que corresponden a un bitio binario en la palabra binaria predeterminada.

El circuito de reloj 26 tiene igualmente una porción 26b que genera una serie de segundos impulsos de reloj entre cada uno de los primeros impulsos de reloj. En el modo de realización preferido, se generan 92 segundos impulsos de reloj entre los primeros impulsos sucesivos. Estos segundos impulsos de reloj se aplican al registro de desplazamiento 27 haciendo que las señales binarias que contiene sean desplazadas a través de él a partir de la última etapa por la puerta 25 hasta la primera etapa, hasta que toda la palabra entera haya sido desplazada en círculo una vez a través del registro de desplazamiento 27. Cuando cada señal binaria aparece en la última etapa del registro de desplazamiento 27, se aplica a través de la puerta 30 también energizada por cada segundo impulso de programación, a una entrada de un circuito exclusivo NOR 31 (EX NOR). Se proporciona un segundo registro de desplazamiento 35 que puede tener 92 etapas. El registro de desplazamiento 35 contiene señales binarias que corresponden a la secuencia correcta de las señales binarias en la palabra binaria predeterminada. Cada grupo de 4 etapas en el registro de desplazamiento 35 contiene cuatro señales binarias que corresponden a un bitio en la palabra binaria predeterminada o deseada.

Los segundos impulsos de reloj procedentes de la porción 26b del circuito de reloj 26 se aplican también al registro de desplazamiento 35, haciendo que las señales binarias del registro de desplazamiento 35 se desplacen de manera circular desde la salida hasta la entrada en un ciclo completo de la misma manera que en el registro de desplazamiento 27. Cuando una señal binaria aparece en la última etapa del registro de desplazamiento 35 se aplica una segun-

da entrada del circuito EX NOR 31. Si las dos entradas del  
circuito EX NOR 31, una a partir del registro de desplaza-  
miento 35 y la otra a partir del registro de desplazamiento  
27 corresponden, el circuito EX NOR 31 generará una señal  
5 de circuito EX NOR 31 que se aplicará al contador 36. El  
contador 36 cuenta el número de correlaciones entre las se-  
ñales contenidas en los registros de desplazamiento 35 y 27,  
y desarrolla una señal de recuento para cada cuenta. Las  
señales de recuento de cada cuenta se aplican a partir del  
10 contador 36 a la puerta AND 37. Si se produce un número  
predeterminado de recuentos, cada entrada de la puerta AND  
37 recibirá una señal de recuento, haciendo que produzca una  
señal de puerta AND. En el modo de realización preferido,  
si aproximadamente el 80% de las señales binarias en los  
15 registros de desplazamiento 35 y 27 corresponden, las se-  
ñales de recuento procedentes del contador 36 harán que la  
puerta AND 37 desarrolle una señal de puerta AND. Esta se-  
ñal de puerta AND se aplica al flip-flop 38 que cambia de  
estado en respuesta a una señal de puerta AND y desarrolla  
20 una señal de salida de flip-flop. La señal de salida de  
flip-flop se aplica a una entrada de la puerta AND 39. Una  
segunda entrada de la puerta AND 39 aplica un primer impul-  
so de reloj procedente de la primera porción 26a de un cir-  
cuito de reloj 26 de modo que cuando el primer impulso de  
25 reloj se produce, y la entrada de la puerta AND 39 proce-  
dente del flip-flop 38 está también presente, la puerta AND  
39 produzca una señal de puerta AND. El primer impulso de  
reloj aplicado a la puerta AND 39 se aplica también al con-  
tador 36 y al flip-flop 38 haciéndolos volver a cero para  
30 preparar la siguiente operación de recuento.

La señal de puerta AND procedente de la puerta AND 39 se aplica a un programador redisparable 40 que puede ser un multivibrador monoestable redisparable. El multivibrador monoestable 40 cambiará de estado y se mantendrá en un segundo estado durante un periodo de tiempo predeterminado. En su segundo estado, el multivibrador monoestable 40 producirá una señal de detección en el terminal 41. En este caso, el proceso de detección indica que se ha recibido una palabra correcta. Al final del periodo de tiempo predeterminado volverá a su primer estado terminando la señal de detección. El tiempo durante el cual el multivibrador monoestable 40 permanece en su segundo estado es ligeramente superior al tiempo de transmisión para recibir de nuevo una palabra binaria de 23 bitios transmitida a continuación. Si la palabra binaria de 23 bitios siguiente corresponde de nuevo a la palabra binaria predeterminada, el multivibrador monoestable 40 será energizado de nuevo para mantener la señal de detección en el terminal de salida 41.

El tiempo del multivibrador monoestable 40 puede elegirse de manera que permanezca en el segundo estado durante un tiempo ligeramente superior al tiempo necesario para recibir 2 o 3 palabras binarias de 23 bitios recibidas sucesivamente. Manteniendo el multivibrador monoestable 40 en su segundo estado durante este periodo de tiempo, la señal de detección puede ser mantenida incluso aunque se produzca un desvanecimiento de la señal de radiofrecuencia que impida el reconocimiento de la siguiente palabra. Este proceso se llama corrientemente "protección contra desvanecimiento".

La figura 2 incluye otro, o segundo registro

de desplazamiento 48 que puede ser físicamente similar al registro de desplazamiento 35 y puede ser utilizado para almacenar otra palabra que ha de ser detectada. La porción 26b del circuito de reloj 26 está conectada con el registro de desplazamiento 48 y funciona en respuesta a los segundos impulsos de reloj de la misma manera que el registro de desplazamiento 35. El circuito EX NOR 49 responde a una correspondencia de las señales que se le aplican a partir del registro de desplazamiento 48 y de la puerta 30, de la misma manera que el circuito EX NOR 31, generando una señal de circuito EX NOR que se aplica al contador 42. El contador 42 cuenta el número de señales EX NOR o correlaciones y desarrolla señales de recuento que se aplican a una puerta AND 43. Cuando se ha producido el número deseado de correlaciones (80%), la puerta AND 43 desarrolla una señal de puerta AND que hace que el flip-flop 44 cambie de estado y aplique una señal de flip-flop a la puerta AND 45. La puerta AND 45 funciona de la misma manera que la puerta AND 39 y produce una señal de puerta AND al siguiente segundo impulso de reloj procedente del reloj 26. Esta señal de puerta AND disparará el monoestable 46 desarrollando una señal de detección en el terminal 47.

En el modo de realización preferido, el segundo registro de desplazamiento 48 puede tener una longitud de 12 etapas y contendrá bien en su totalidad ceros binarios o unos binarios. El detector responderá a la recepción ya de una totalidad de ceros binarios o una totalidad de unos binarios, almacenados en el registro 48, para proporcionar una característica positiva de desconexión haciendo volver a cero el monoestable 46. Esto permite terminar

el mensaje transmitido en un momento dado, en lugar de dejar que la detección desarrollada por el monoestable 46 se mantenga durante la duración del intervalo de tiempo. Cuando este circuito se utiliza para dejar pasar señales de baja frecuencia en un receptor, una característica de desconexión positiva es particularmente adecuada.

Como puede verse, puede utilizarse un cierto número de registros de desplazamiento tales como 35 y 48, para detectar un cierto número de palabras diferentes o para proporcionar la detección de la misma palabra en el curso de la misma. Es decir que la misma palabra desplazada en posición algunos bits respecto a la palabra original puede ser introducida en un segundo o un tercer registro. La detección de esta forma desplazada de la palabra deseada se producirá entre la primera y la segunda recepción de la palabra deseada. Se obtendrá así un mayor número de detecciones en un periodo de tiempo dado permitiendo una reducción del periodo programado de los monoestables 40 y 46.

Aunque la figura 2 representa el funcionamiento del detector con una puerta EX NOR 31, ésta puede ser sustituida por una puerta EX OR. Una puerta EX OR produce una señal de salida en respuesta a una falta de correspondencia entre las señales aplicadas a partir de las últimas etapas de los registros de desplazamiento 35 y 27. El contador 36 desarrollará entonces señales de recuento en respuesta a una falta de correlación entre señales binarias en los registros de desplazamiento 35 y 27. La puerta AND 37 desarrollará ahora una señal de puerta AND si el número de señales de recuento indica una falta de correlación superior a 20% entre las señales binarias contenidas en los regis-

tros de desplazamiento 35 y 27. En este caso, la señal de detección suministrada al terminal 41 indicará la recepción y el reconocimiento de una palabra incorrecta en lugar de una palabra correcta.

5                    Otra modificación del circuito representado en la figura 2 puede ser realizada dotando el registro de desplazamiento 35 de un número de etapas que corresponde al número de bitios en la palabra binaria predeterminada. En el modo de realización preferido, este último será de 23  
10 etapas. Un circuito de división por cuatro está acoplado entre el registro de desplazamiento 35 y la porción 26b del circuito de reloj 26 de modo que los segundos impulsos de reloj aplicados al registro de desplazamiento 35 sean divididos por 4. Es decir que cada cuarto segundo impulso de  
15 reloj desarrollado por la porción 26b del circuito de reloj 26 producirá la aplicación de un impulso de reloj al registro de desplazamiento 35. El registro de desplazamiento 35 se desplazará por tanto solamente una vez por cada cuatro desplazamientos del registro de desplazamiento 27. Cada bi  
20 tío binario almacenado en el registro de desplazamiento 35 se comparará entonces cuatro veces con cuatro señales binarias de muestreo en el registro de desplazamiento 27.

                  Otra característica de la palabra deseada de 23 bitios y cualquier variación cíclica de la misma, consiste en que los últimos 11 bitios de la palabra son determina-  
25 dos por la naturaleza de los primeros 12 bitios y por su se cuencia. Es decir que si los primeros 12 bitios están definidos, los siguientes 11 bitios pueden ser obtenidos. Haciendo referencia a la figura 4, se representa en ella un  
30 registro de desplazamiento que funciona de acuerdo con este

principio y que puede ser utilizado en lugar de los registros 35 o 48. El registro consiste en un registro 50 de doce etapas y un árbol de paridad 51, conectado a etapas particulares del registro 50, y utilizado para generar los últimos 11 bitios. Los impulsos procedentes de la segunda porción 26b del reloj 26 se aplican al registro 50 de la misma manera que se aplicarían al registro 35 haciendo que los bitios se desplacen una etapa y generando el siguiente bitio. El bitio de la última etapa puede ser aplicado al circuito EX NOR 31 de la misma manera que la que se representa en la figura 2.

Tomando muestras múltiples, la sensibilidad del circuito detector aumenta mientras se reduce el grado de alarmas falsas. Esto se debe a que los errores en la recepción de un bitio binario, tales como los errores creados por impulsos de ruido o debidos a una reducción de intensidad de la señal que impide una recepción correcta de un bitio, producirán solamente una reducción en el número de correlaciones en lugar del reconocimiento de un bitio inadecuado. Aunque una reducción en el número de correlaciones entre la palabra predeterminada o deseada, y las señales muestreadas puede impedir el reconocimiento de una palabra, esto se producirá usualmente cuando la señal es tan débil que cualquier mensaje recibido a continuación no podría ser claramente entendido.

Como puede verse, se ha proporcionado un detector digital asincrono. El detector digital asincrono no necesita tiempo para sincronizar las señales binarias transmitidas y recibidas antes de la detección y tampoco exige una sincronización previa o un encuadre de la palabra binaria

deseada. Tomando múltiples muestras durante cada periodo de bitio y necesitando menos del 100% de correlación, deja de ser necesaria la sincronización exacta entre la programación del periodo de bitio y la programación del detector.

5 Además, las múltiples muestras reducen la probabilidad de recibir un mensaje falso o erróneo y aumenta la sensibilidad del detector. Tomando muestras múltiples de la señal recibida y haciendo la correlación de las muestras con la palabra predeterminada deseada, el proceso en dos fases que  
10 consiste en reconocer en primer lugar los bitios binarios y a continuación correlacionar los bitios binarios reconocidos con los bitios binarios deseados en una palabra deseada se reduce a un procedimiento de una sola fase. La utilización de una palabra que constituye un elemento de un sub-grupo de  
15 un código cíclico, permite emplear las características del detector que se describen más arriba.

En resumen: La Patente de Introducción que se solicita deberá recaer sobre las siguientes

#### REIVINDICACIONES

20 1.- Detector asincrono para detectar una palabra binaria particular dentro de un tren de señales, en el cual el tren de señales incluye unos bitios, teniendo cada bitio un periodo predeterminado, incluyendo dicho detector en combinación: un dispositivo de reloj para desarrollar una  
25 pluralidad de primeros impulsos de reloj durante el intervalo de un periodo de bitio, un dispositivo de muestreo y almacenado que tiene una entrada para recibir en serie dicho tren de señales y una pluralidad de etapas para almacenar las señales binarias, estando dichos dispositivos de muestreo y de almacenado conectados con dicho dispositivo de re-  
30

loj y respondiendo a dichos primeros impulsos de reloj para muestrear la señal en dicho tren de señales aplicadas a dicha entrada y almacenar una señal binaria correspondiente a dicha señal muestreada, un dispositivo de memoria para almacenar una palabra binaria que corresponde a dicha palabra binaria particular, y un dispositivo de comparación conectado a dicho dispositivo de muestreo y almacenado y a dicho dispositivo de memoria y que funciona para comparar dichas señales binarias contenidas en dicho dispositivo de muestreo y de almacenado con la palabra binaria situada en dicho dispositivo de memoria y desarrollar una señal de comparación en respuesta a una pluralidad de correlaciones entre dichas señales binarias y dicha palabra binaria.

2.- Detector según la reivindicación 1, caracterizado porque dicho dispositivo de muestreo y almacenado es un primer registro de desplazamiento que tiene una pluralidad de etapas que contienen cada una una señal binaria que corresponde a una señal muestreada.

3.- Detector según la reivindicación 2, caracterizado porque dicho dispositivo de memoria es un registro de desplazamiento que tiene una pluralidad de etapas que contienen cada una un bitio en dicha palabra binaria.

4.- Detector según la reivindicación 3, caracterizado porque dicho dispositivo de comparación incluye una pluralidad de dispositivos de circuito de puerta conectados cada uno a una etapa de dicho dispositivo de registro de desplazamiento y a una etapa de dicha pluralidad de dispositivos de registro de almacenado, funcionando cada uno de dichos dispositivos de circuito de puerta en respuesta a una correlación entre dicha señal binaria contenida en di-

cho primer registro de desplazamiento que se le aplica y el bitio binario situado en el registro de almacenado conectado con éste para desarrollar una señal de circuito de puerta, y un dispositivo contador conectado con dicha pluralidad de dispositivos de circuito de puerta para contar dichas señales de circuito de puerta y funcionar en respuesta a un número predeterminado de dichas señales de circuito de puerta desarrollando una señal de detección.

5

10

15

5.- Detector según la reivindicación 4, caracterizado porque dicho dispositivo de reloj produce además unos segundos impulsos de reloj entre los primeros impulsos de reloj, y porque dicho dispositivo contador está conectado además a dicho dispositivo de reloj y responde a dichos segundos impulsos de reloj contando dichas señales de circuito de puerta y desarrollando dicha señal de detección.

6.- Detector según la reivindicación 5, caracterizado porque dichos primeros impulsos de reloj del dispositivo de reloj incluyen cuatro impulsos de reloj durante el intervalo de un periodo de bitio.

20

25

7. Detector según la reivindicación 6, caracterizado porque dicha palabra binaria incluye un número predeterminado de bitios binarios, y dicho primer registro de desplazamiento tiene un número de etapas igual a cuatro veces el número predeterminado de bitios binarios en dicha palabra binaria.

8.- Detector según la reivindicación 2, caracterizado porque dicho dispositivo de memoria incluye un segundo registro de desplazamiento que tiene una pluralidad de etapas para almacenar en ellas dicha palabra binaria.

30

9.- Detector según la reivindicación 8, caract

terizado porque dicho dispositivo de reloj desarrolla además una pluralidad de segundos impulsos de reloj entre dichos primeros impulsos de reloj, respondiendo dichos primero y segundo registros de desplazamiento a dichos segundos impulsos de reloj desplazando dichos bitios de dicha palabra y dichas señales binarias a través de ellos.

5  
10  
15  
20  
10.- Detector según la reivindicación 9, caracterizado porque dicho dispositivo de comparación incluye un dispositivo de circuito de puerta conectado a dicha última etapa de dichos primero y segundo registros de desplazamiento, funcionando dicho dispositivo de puerta en respuesta a una correlación entre la señal binaria aplicada a partir del primer registro de desplazamiento y el bitio binario aplicado a partir del segundo registro de desplazamiento desarrollando una primera señal de puerta, un dispositivo contador conectado a dicho dispositivo de puerta y que sirve para desarrollar señales de recuento en respuesta a dichas primeras señales de puerta, y un dispositivo de circuito conectado con dicho dispositivo contador y que responde a una pluralidad de dichas señales de recuento desarrollando una señal de detección.

25  
11.- Detector según la reivindicación 10, caracterizado porque dicho dispositivo de circuito responde a dichas señales de recuento indicativas de una correlación superior al 80% de dichos bitios en dicha palabra binaria y de dichas señales binarias desarrollando dicha señal de detección.

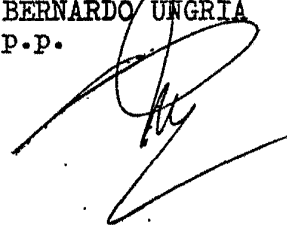
30  
12.- Detector según la reivindicación 11, caracterizado porque dicho dispositivo de reloj desarrolla cuatro primeros impulsos de reloj durante cada periodo de

bitio, teniendo dicho primer dispositivo de desplazamiento un número de etapas igual a cuatro veces el número de bitios binarios en dicha palabra binaria, funcionando dicho primer registro de desplazamiento en respuesta a cada uno de dichos segundos impulsos de reloj desplazando dichas señales binarias a través de éste, funcionando dicho segundo registro de desplazamiento en respuesta a cada cuarto impulso de dichos segundos impulsos de reloj desplazando dichos bitios binarios a través de él, con lo cual se comparan cada bitio binario de dicho segundo registro de desplazamiento y cuatro de dichas señales binarias contenidas en dicho primer registro de desplazamiento.

13.- Se reivindica por último como objeto sobre el que ha de recaer la patente de introducción que se solicita: DETECTOR ASINCRONO PARA DETECTAR UNA PALABRA BINARIA PARTICULAR DENTRO DE UN TREN DE SEÑALES.

Todo conforme queda descrito y reivindicado en la presente memoria descriptiva que consta de veinticinco páginas mecanografiadas y dibujos adjuntos.

Madrid 14 de Noviembre de 1974  
BERNARDO UNGRIA  
P.P.



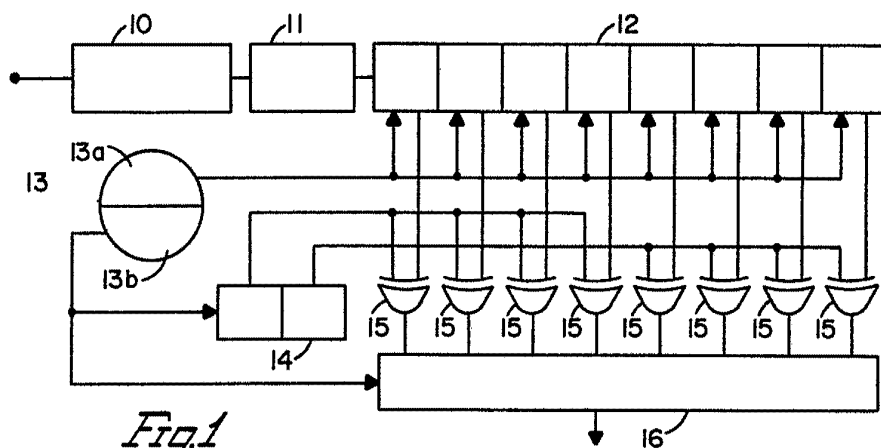


Fig. 1

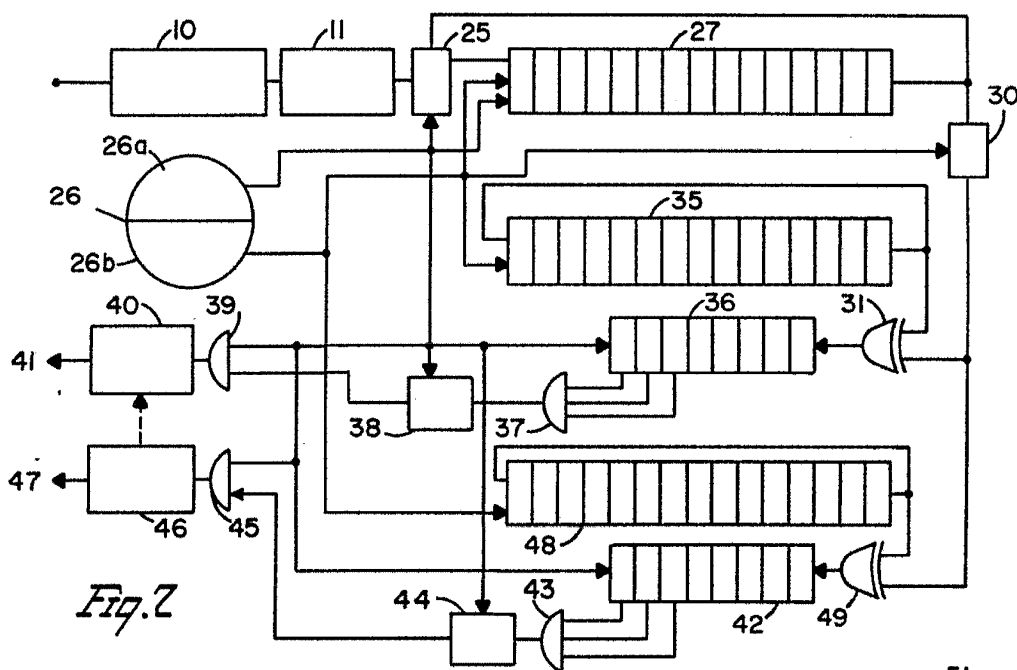


Fig. 2

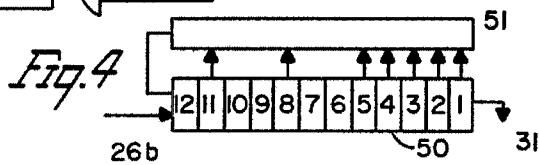


Fig. 4

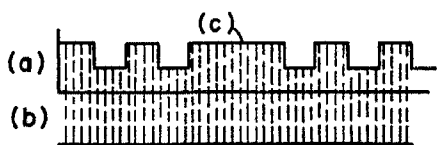


Fig. 3

ESCALA VARIABLE  
 Madrid, 14 de Noviembre de 1.974  
 BERNARDO UNGRIA  
 p.p.