

J. F. LITSTER 3.1

G05 B, G08 G 430604

3.ª COPIA

12 ABR. 1976

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN
ESPAÑA POR: "UN CIRCUITO DE CONTROL DE TEMPORIZACION PARA
UN SISTEMA DE SEÑALIZACION DIFASE", A NOMBRE DE STANDARD
ELECTRICA, S.A., CON DOMICILIO EN MADRID, CALLE DE RAMIREZ
DE PRADO Nº. 5.

El presente invento se refiere a un circuito de control de temporización para un sistema de señalización difase, a fin de proporcionar intercomunicación entre aparatos de abonado y una malla de comunicación de forma digital. Describiremos aquí las funciones de señalización, lógicas y de control necesarias para realizar este funcionamiento de los aparatos. La información de señalización a ser transmitida se codifica y modula antes de su transmisión. La información de señalización que se recibe debe ser demodulada, y la información codificada, detectada.

El presente invento comprende una mejora del aparato

terminal mostrado en la Solicitud de Patente Canadiense SN 073.710 presentada el 2 de Febrero de 1970. En dicha solicitud se describía el equipo terminal en el que se modulaban los datos para la transmisión a 19,2 kilobits por segundo.

5 Las señales de datos y de voz se transmitían y recibían. La información de código al comienzo de cada señal determina el tipo de señal, bien sea de datos o de voz. También se describían los sistemas de control de error con lógico de voto mayoritario.

10 El presente invento proporciona un aparato terminal para realizar muchas de las funciones mostradas en la solicitud indicada anteriormente.

El equipo terminal descrito aquí proporciona acceso a un sistema para abonados estacionarios y móviles. Describi-
15 remos aquí el aparato para las funciones de señalización, lógicas y de control requeridas para establecer una llamada al sistema, para las comunicaciones subsiguientes de voz, denominado el modo de voz. No describiremos el aparato para convertir las señales de voz analógicas a señales digitales para la
20 transmisión, y la inversa para la recepción. Nos podemos referir a la anterior solicitud para dicha descripción.

Para llamadas salientes del terminal, dicho equipo terminal transmite la información de señalización difase-condicionada a la línea del sistema a una cadencia de 19,2 kilobits por segundo (kb/s). En llamadas entrantes, se recibe y
25 procesa la información de señalización difase-condicionada a 19,2 kb/s por el equipo terminal, para proporcionar indicaciones audibles y visuales de la llamada. El terminal también puede estar conectado para tener acceso al canal de señal, en
30 donde la información de señalización de banda base de tiempo

se intercambia a través del canal a una cadencia de 19,2 kb/s, con un terminal equipado de una manera similar.

Los mensajes pueden enviarse en uno de tres formatos, como veremos después.

5 Por lo tanto, un objetivo del presente invento es proporcionar un generador de temporización mejorado para proporcionar una pluralidad de forma de onda de control utilizables en un terminal de una malla de transmisión de datos.

10 Otro objetivo del presente invento es proporcionar un modem difase mejorado para su empleo en un terminal dentro de una malla de transmisión de datos.

15 Todavía otro objetivo del presente invento es proporcionar un aparato terminal que produce señales difase condicionadas a partir de las señales de banda base para su empleo en un sistema de transmisión digital.

- la Fig. 1 es un diagrama bloque de un terminal que utiliza el presente invento,

- la Fig. 2 es un diagrama bloque esquemático en detalle del circuito generador y modem del presente invento;

20 - la Fig. 3 es un diagrama bloque esquemático del circuito lógico de control de la Fig. 1

- la Fig. 4 es un diagrama bloque esquemático del circuito detector de la palabra de código de la Fig. 1;

25 - la Fig. 5 es un diagrama bloque esquemático del circuito generador de la palabra en código de la Fig. 1

- la Fig. 6 es un diagrama de forma de onda de las señales de temporización generadas por el circuito de la Fig. 2;

- la Fig. 7 es un diagrama de forma de onda de las señales modem empleadas por el circuito de la Fig. 2; y

30 - la Fig. 8 es un diagrama del circuito, con mayor detalle,

del modem y generador del presente invento.

En el diagrama bloque de la Fig. 1 se muestra una línea del sistema 12, que tiene acceso a sistema del tipo mostrado y descrito en la solicitud mencionada anteriormente.

5 La línea se conecta a una unidad de adaptador 14, el cual recibe las señales de entrada de la línea, las filtra, reúne y las envía al modem difase y generador de temporización 16. En la transmisión de las señales de salida a la línea 12, el adaptador recibe las señales desde el modem 16,
10 y filtra las señales antes de su transmisión.

El modem 16, que constituye el objetivo de las reivindicaciones del presente invento, proporciona dos funciones distintas, la primera es la de generar las señales de temporización a la frecuencia necesaria para su utilización en los
15 otros circuitos del aparato a través del lógico de control 20. La segunda función del modem 16 es modular o demodular, según sea necesario, las señales a o desde la línea de los sistemas a modo de adaptador de línea.

El lógico de control 20 proporciona el encaminamiento entre los circuitos del aparato, y la función puerta para la señalización de control y realiza varias funciones lógicas de control para la señalización de control.
20

Los mensajes recibidos desde la línea de los sistemas pasan desde el lógico de control 20 a través del detector de palabra en código 22, el cual analiza la corriente de bit
25 que comprende el mensaje para la información de código, y condiciona el aparato para las señales indicadas por el código detectado.

Para la salida de mensajes a la línea, un generador de palabra de código 24 responde a las señales de código,
30

formato y diagrama de distribución derivadas por selección en el panel de control 26. El panel de control contiene los botones de selección del tipo mostrado en la solicitud mencionada anteriormente, para proporcionar la base de selección.

5 La estación 28 es una subestación con transductores apropiados y botones de señalización digital, diseñada para iniciar las señales de salida para su modulación y transmisión o para recibir las señales de entrada demoduladas a fin de emitir las señales de audio.

10 Un generador de tono 30 responde a las indicaciones de entrada y salida para generar las señales de audio locales para fines de control y para generar las señales para controlar la representación en el panel de control 26.

15 Cuando sea necesario, puede emplearse un digitizador de voz 32, para convertir las señales de voz generadas en los circuitos del aparato 28, en señales digitales codificadas para la transmisión y para decodificar las señales digitales recibidas en señales de voz por un transductor de audio apropiado en los circuitos del aparato 28.

20 Para describir el aparato más ampliamente en su funcionamiento normal o estacionario, el aparato de abonado 28 se conecta a la línea del sistema 12 por medio del aparato de la Fig. 1. Un operador puede manipular el teclado de diez dígitos del aparato de abonado 28, para proporcionar la señalización requerida a fin de establecer una llamada en el modo
25 de voz. En las llamadas entrantes, el aparato de abonado recibirá y procesará las señales de entrada y proporcionará las apropiadas indicaciones visuales y audibles en su panel de control 26.

30 El circuito de adaptador de línea 14 es necesario

para proporcionar el adaptador entre la línea del sistema 12, y el resto del multicircuito del aparato de abonado. Dentro de este adaptador 14, las señales de entrada, en forma de información de señalización difase-condicionada, se filtran, reunen y reponen los niveles lógicos para su aplicación al modem difase y al circuito generador de temporización 16. El modem difase y generador de temporización realiza dos funciones básicas. Como primera función, este circuito genera una temporización básica de 19,2 kHz para su utilización en el aparato de abonado. Como segunda función, la información de señalización difase-condicionada recibida se demodula y puertea a un circuito lógico de control como señales de banda base. También se comprueban las señales de entrada para asegurar que la temporización de 19,2 kHz generada está en fase con las señales difase condicionadas de 19,2 kHz a ser procesadas.

La señalización de banda base digital de 19,2 kHz de entrada se puertea a través del circuito lógico de control 20 al detector de palabra en código 22, donde se detectan las diferentes palabras de código. La información de señalización decodificada se aplica entonces al generador de tono 30 y al circuito lógico de control 20. El generador de tono 30 procesa las señales desde el detector de palabra de código 22 y el lógico de control 20, y genera los tonos de audio que han de aplicarse a un altavoz en el aparato de abonado y/o auricular de un microteléfono. Otras señales de entrada procesadas en el lógico de control 20 y generador de tono 30 se utilizan para activar las lámparas indicadoras en el panel de control 26.

Como se ha mencionado anteriormente, para las llamadas

de salida el operador utiliza los controles en el aparato de abonado para originar toda la señalización requerida para establecer una llamada en el modo de voz. El generador de palabra de código 22 proporciona la generación de las palabras de código para su transmisión a la línea y, utilizando la temporización de 19,2 kHz desde el modem difase y generador de temporización 16 como referencia, para transmitir la información de señalización al lógico de control 20 a la cadencia de 19,2 kHz. El lógico de control 20 puertea la información de señalización al modem difase y circuito generador de temporización. La información de señalización de banda base de salida desde el lógico de control se modula en el modem y se aplica al adaptador de línea 14, como señales difase condicionadas. El adaptador de línea filtra las señales difase condicionadas de salida que se aplican a la línea del sistema.

El aparato de abonado mostrado, como se ha mencionado anteriormente, proporciona encaminamiento de la llamada selectiva; sin embargo, la comunicación de voz misma no puede realizarse sin la adición de un microteléfono en la estación 28 y un digitizador de voz 32, (ninguno de los cuales se muestra aquí por caer fuera del objeto del presente invento). Con estas adiciones, las llamadas salientes aplicarían las señales de voz analógicas desde el microteléfono al digitizador de voz 32 y al panel de control 26. El digitizador de voz convierte la entrada analógica en señales de banda base que se puertean a través del lógico de control 20. Estas señales se encaminan desde el lógico de control a la línea por la misma ruta que la información de señalización. Las señales de voz digitizadas de entrada se encaminarían al

lógico de control y, desde allí, al digitizador de voz y se convierten a señales analógicas para su encaminamiento al microteléfono.

La red del aparato mostrado puede también emplearse para operación móvil, en cuyo caso, se conecta un módulo móvil (no mostrado) a los conductores 12 en lugar de la línea del sistema estacionario, y no es necesario el adaptador de línea. El módulo móvil y el microteléfono intercambian información como nivel de banda base, sin necesidad de restaurar a la señalización difase-condicionada-

El funcionamiento móvil es similar al estacionario excepto para el encaminamiento de tráfico y la temporización empleada. Como el módulo móvil y el aparato no intercambian información difase-condicionada, el modem o demodulador en el modem difase y circuito generador de temporización pueden ser también puenteados.

La información de banda base de llegada desde el módulo móvil, se aplica, sin embargo, al modem difase y al generador de temporización. Esta información no pasa a través de la sección demoduladora, sino que se puentea directamente al lógico de control y se maneja de modo usual. Se aplica también una señal de temporización de 38,4 kHz desde el módulo móvil al modem difase y generador de temporización. Esta temporización de 38,4 kHz se utiliza para obtener una temporización de 19,2 kHz, la cual sustituye a la temporización de 19,2 kHz generada internamente, eliminando así la necesidad de un generador de temporización interno.

La información de banda base de salida se genera de la manera usual y se aplica directamente al módulo móvil desde el lógico de control.

Describiremos seguidamente las funciones de los bloques de la Fig. 1. El panel de control 26 de la Fig. 1 contiene todos los indicadores y cuatro de los controles para proporcionar la señalización requerida para el establecimiento de una llamada en el modo de voz. Los conmutadores del aparato que no están incluidos en el panel de control incluyen un conmutador de operador, un conmutador de longitud de bit, un conmutador de seguridad y un conmutador de tráfico, que describiremos después. Los controles del panel incluyen el juego de botones de indicación de dirección digital, el conmutador de estado de la llamada (colgado y descolgado), el indicador y botón de sincronización, el conmutador de seguridad cripto, las diferentes lámparas de control, un gancho de microteléfono, altavoz, varios conectores internos, terminales de contacto, fusibles, conmutadores de alimentación, etc. Podemos referirnos a la solicitud antes citada para mostrar estos elementos del panel de control.

Quando se utiliza el terminal como estación estacionaria, el circuito de adaptador de línea 14, proporciona la interacción entre la línea y los demás circuitos del aparato de abonado. Específicamente, la función del adaptador de línea es:

- a.- Filtrar, retener y restaurar los niveles lógicos de las señales difase-condicionadas de llegada.
- b.- Filtrar las señales difase-condicionadas de salida.

Las señales de entrada difase-condicionadas de 19,2 kHz de la línea, se aplican a un transformador de entrada que proporciona aislamiento D.C. (componente continua) entre la línea y el aparato de abonado. La salida del transformador pasa a través de un protector de sobrecarga que proporciona

protección al aparato de abonado contra cualquier señal espúrea de alto nivel, que puede presentarse en las señales de entrada.

El adaptador de línea tiene el filtro paso-bajo con una frecuencia de corte de 30 kHz. La salida del filtro paso-bajo se aplica a un filtro paso-alto con una frecuencia de corte de 3,84 kHz. Un filtro de banda eliminada rechaza las frecuencias más bajas, lo que resulta en que las frecuencias de corte son de 10 kHz y 30 kHz. La salida del filtro de banda eliminada se aplica al nivelador, que repone los niveles lógicos de la señal difase-condicionada de entrada. La salida del nivelador se aplica al modem difase y generador de temporización para la demodulación de la señal de entrada.

Las señales difase-condicionadas de salida desde el modem difase y generador de temporización se aplican a un filtro paso-bajo con una frecuencia de corte de 30 kHz. La salida del filtro se aplica a una etapa excitadora de línea que proporciona una salida pico-a-pico de dos voltios. Un protector de sobretensión rechaza cualquier señal espúrea y un transformador de salida proporciona aislamiento D.C. entre el aparato de abonado y la línea.

El modem difase y generador de temporización que forma la base del presente invento, como se muestra en forma de bloque en la Fig. 2 y con mayor detalle en la Fig. 3, realiza las siguientes funciones:

- a.- Demodula las señales difase-condicionadas de llegada que producen las señales digitales de banda base.
- b.- Modula las señales digitales de salida, produciendo señales difase-condicionadas.
- c.- Genera formas de onda de temporización, en sincronismo

con las señales difase-condicionadas, para su utilización en el aparato de abonado.

5 d.- Cuando se conecta para operación móvil a módulo móvil, el modem produce una temporización de 19,2 kHz a partir de la entrada de 38,4 kHz del módulo móvil, y genera la banda base en fase con la temporización de 19,2 kHz.

Describiremos después los dos circuitos que comprende la Fig. 2, así como sus métodos de funcionamiento.

10 La parte del generador de temporización del circuito de la Fig. 2, incluye un oscilador de marcha libre 40 de 614,4 kHz controlado a cristal, cuya salida está controlada por el multicircuito de control de fase digital automático para la sincronización con las señales difase-condicionadas de llegada recibidas por el terminal 42.

15 Las señales difase-condicionadas recibidas por el terminal 42, en la forma mostrada por (A), en la carta de forma de onda de la Fig. 6, se aplican a un detector de transición 44 que produce una punta de descarga (B) sobre el borde positivo de la señal difase. Esta punta de descarga se compara con dos formas de onda de 38,4 kHz (G y H) por las puertas del comparador de fase 46. Estas puertas comparan las formas de onda de 38,4 kHz con las transiciones detectadas que, proporcionando la punta de descarga, está dentro de una cierta fase "ventana", y no se producen errores. Si la punta de descarga se escapa de esta "ventana", produce un error que hace
20 que el multicircuito de control de arriba/abajo de error 48, cuente bien hacia arriba o hacia abajo, dependiendo de si la punta de descarga está por delante o por detrás de la referencia. Cuando el circuito de control de cuenta 50 alcanza la
25 cuenta de cuatro, se añade o se inhibe un impulso del tren
30

de impulsos de 614,4 kHz.

El resultado de añadir a o quitar del tren de impulsos, hace que cambien las formas de onda de 38,4 kHz, llevando a la forma de onda a entrar en sincronismo con la señal difase-condicionada de entrada.

5 Cuando el terminal se utiliza en operación estacionaria, esto es, para las llamadas a o desde la línea del sistema, la salida de 38,4 kHz del circuito contador divide-por-16, 62, se aplica a un circuito divide-por-dos 62, y un primer impulso 64 a través de la puerta de reloj 66. Estos circuitos producen las tres salidas relacionadas-en-fase de 10 19.2 kHz (F, D y E) en los terminales 71 y 72 y 74 respectivamente, para usarse como temporización en el terminal.

15 En relación con la porción modem, o de modulación-demodulación del circuito, las señales difase-condicionadas de entrada se aplican al demodulador 80 en el terminal 42. El demodulador 80 también recibe la entrada de temporización (C) del contador divide-por-16, 50, para proporcionar una salida en banda base. Cuando se conecta el terminal para funcionamiento estacionario, el nivel lógico "1" en el terminal 20 de control 80 permite que las señales en banda base demoduladas se puerteen a través del circuito puerta 82 a un circuito de enganche 84. El circuito de enganche 84 tiene un flip-flop, que utiliza la temporización T2 (E), Fig. 6, para asegurar que la salida en banda base (K) tiene la fase correcta para su utilización por el detector de palabra en código. 25 La salida del enganche (K) en el terminal 90, se aplica al lógico de control.

30 Las señales en banda base de entrada desde el lógico de control en el terminal 92, (L), se aplican al modulador

102 a través del circuito de enganche 104. El circuito de enganche 104 asegura que la entrada del modulador tiene la fase correcta utilizando la temporización T1, la forma de onda (D), y el modulador utilizando la temporización correcta a 5 19,2 kHz produce la señal difase-condicionada que se aplica a una puerta difase 106. Cuando se activa el terminal, se aplica un nivel lógico a la puerta difase 106, permitiendo que la señal difase condicionada (J) se envíe al adaptador de línea en el terminal 108. Cuando el terminal está libre, 10 se aplica el nivel lógico cero a la puerta difase que está entonces inhibida, para permitir que el adaptador de línea pase a un estado de baja potencia, dado que no ha de transmitirse nada a la línea.

15 Cuando se utiliza para funcionamiento móvil, el módulo móvil y el terminal intercambian solamente la información en banda base, no requiriendo modulación de señal y el modem puede ser puenteado.

20 Las señales en banda base de entrada desde el módulo móvil se aplican sobre el terminal 110 a la puerta 82. El nivel lógico de nivel cero, en la línea de control del módulo móvil, permite que la banda base, desde el módulo móvil, se puentee al lógico de control a través del enganche 84.

25 El nivel lógico cero, en la línea de control móvil 110, se aplica también a la puerta de reloj 66. Este nivel lógico inhibe la temporización generada internamente desde el contador divide-por-16, 60, y lo sustituye por la temporización 38,4 kHz desde el módulo móvil.

El lógico de control que se muestra con detalle en la Fig. 3, realiza las siguientes funciones:

30 a.- Proporciona encaminamiento de tráfico entre otros tableros

y el panel de control.

b.- Proporciona las funciones puerta para la inserción de los códigos de señalización y patrón.

5 c.- Realiza las funciones de sincronización del patrón en unión del circuito en el detector de palabra en código.

d.- Procesa la señalización en formato 2 y proporciona la señalización de colgado.

Dentro del circuito lógico de control de la Fig. 3, la caja 130 comprende los circuitos que proporcionan la inserción de código y el encaminamiento de tráfico para encaminar dicho tráfico entre los circuitos dentro del aparato de abonado; para proporcionar el encaminamiento al módulo móvil y otros circuitos adicionales opcionales, y para proporcionar las funciones puerta para insertar los códigos de señalización y patrón para la transmisión.

10

15

Cuando el terminal está funcionando en modo estacionario, se encamina la información en banda base de salida y entrada, a través del modem difase a la salida. Cuando el terminal está funcionando en el modo móvil, se recibe la información en banda base de entrada desde el módulo móvil a través del modem difase; sin embargo, la información en banda base de salida se aplica directamente al módulo móvil desde el lógico de control.

20

La información en banda base de entrada desde el modem difase se encamina al detector de palabra en código para la detección de la palabra en código. Las señales generadas para la producción de una salida de audio se encamina al digitizador de voz 32 (si existe); sin embargo, es posible el funcionamiento del terminal sin un digitizador de voz 32. Cuando se envía o recibe tráfico criptografiado (codificado), un comu

25

30

tador de seguridad de texto-cripto en el panel de control hace posible que el equipo pseudo-cripto criptografie las señales y se encamine dicho tráfico criptografiado a través del lógico de control.

5 Cuando un conmutador de tráfico 132 está en su posición(A), se inician el patrón y el tráfico de una manera normal. Cuando el conmutador de tráfico está en la posición (B) y se detecta un patrón de entrada, se envían ceros y una señal de patrón durante un periodo de tiempo, al final del
10 cual se envía el tráfico. Esta aproximación es opcional para acortar la rutina de detección del patrón bajo ciertas condiciones.

 El detector de palabra en código de la Fig. 4 detecta y decodifica las diferentes palabras en código en el flu
15 jo de bit codificados de entrada y detecta el patrón y patrón invertido en el flujo de bit de entrada. En funcionamiento, el flujo de entrada serie en el terminal 140 al detector, se cambia continuamente en un registro de conversión de ocho-
20 bits 142 desde el lógico de control. Un decodificador 144 controla las salidas paralelas del registro de conversión de ocho-bits para una palabra en código válida de ocho-bits. Cuando la palabra en código válida se detecta por el decodificador 144, la palabra en código se aplica a un registro de enganche 146 que activa una puerta de validación de ins-
25 trucción 150. La salida de la puerta de validación de instrucción 150 activa un flip-flop de detección de código válido 152. Este flip-flop congela el contenido del registro de enganche 146, y almacena el contenido de un enganche de ocho-etapas 154.

30 El contenido del enganche de ocho-etapas 154 se com

para en un comparador de bit 156 con el contenido del registro de conversión de ocho-bits. Si, durante esta comparación bit-a-bit, siete de entre ocho bits son los mismos, un circuito de voto mayoritario 7/8, 160, activa el multicircuito de control de error 162.

El multicircuito de control de error 162 realiza una comprobación de control de error de tres-entre-tres. Se da validez a una salida de instrucción después de la detección de una palabra por el decodificador si el circuito de voto mayoritario 7/8 activa el multicircuito de control de error.

Un contador de tres etapas 170 se sincroniza inicialmente a la detección de una palabra en código válida, y comienza entonces la cuenta de la temporización de 19,2 kHz. Las salidas del contador se aplican a un multicircuito puerta pronosticador 172. El multicircuito puerta proporciona impulsos de temporización de 2,4 kHz para el multicircuito de control de error 162. Cada impulso de 2,4 kHz se genera cuando la palabra en código de ocho-bits está en el registro de conversión y se decodifica ($19,2 \text{ kHz} \div 8 = 2,4 \text{ kHz}$).

Si se activa el multicircuito de voto mayoritario 7/8 para las siguientes palabras en código de tres-entre-tres, la salida del multicircuito de control de error activa las puertas de salida, y se puertean el código de instrucción decodificado. Si no está activado el multicircuito de voto mayoritario 7/8 para las siguientes palabras en código de tres-entre-tres, el circuito de control de error no produce ninguna salida y no se puertea el código de instrucción.

Además, dentro del detector de palabra en código de la Fig. 4, se detectan los patrones. Cuando se detecta un código de patrón, se trata de la misma manera que las palabras

en código normales para los fines de control de error y voto mayoritario. Dado que el patrón consiste en una palabra en código cada 512 aberturas de tiempo, se requiere un contador de seis etapas adicional 180 para producir la temporización para cambiar el multicircuito de control de error.

La entrada de activación del patrón desde el lógico de control en el terminal 182 modifica el multicircuito para permitir la detección del patrón. Una vez que se ha detectado el patrón, se utiliza el patrón generado en el generador de palabra en código para determinar si el patrón de entrada reaparece 512 aberturas de tiempo después.

A la detección de un patrón válido, se sincronizan primeramente un contador de tres etapas 160 y un contador de seis etapas 180 y luego se dejan en marcha libre contando los impulsos de temporización de 19,2 kHz. Cuando se cambia el segundo código de patrón en el registro de conversión 142, 512 aberturas de tiempo después, el multicircuito de pronóstico 172 comprueba que está presente el patrón. Si está presente el voto mayoritario $7/8$ del patrón, se activa el multicircuito de control de error 162. Se activa el circuito de salida del patrón 186 si se detectan tres-entre-tres de los patrones siguientes.

Para detectar el patrón invertido, debe primero estar en sincronismo un patrón normal. El patrón invertido desde el decodificador 144 se aplica a los circuitos de control de error pre-empt 190. Los circuitos de control de error pre-empt mantienen el circuito de control de error liberado. Un temporizador comprueba si la señal pre-empt está presente durante un cierto tiempo, a fin de determinar si es válida. Si la señal es válida, el circuito de control de error pre-empt

proporciona una salida pre-empt por el terminal 192. La salida pre-empt se utiliza para producir el tono de aviso pre-empt, e inicia un proceso de reposición forzada en el lógico de control, inmediatamente después de la pérdida de sincronización del patrón.

El generador de palabra de código de la Fig. 5 se utiliza para producir las corrientes de bits codificadas para su inserción en la información de salida en diferentes formatos a la activación bien del lógico de control o de la botonera de dirección.

El vocabulario de las palabras en código que pueden generarse se almacenan en la matriz de código 202, a la que se accede bien por el terminal 204 y multicircuito dígito 205 cuando se presiona un botón de dígito en el teclado, o por el terminal 206 cuando se recibe una entrada de instrucción.

La temporización de 19,2 kHz, desde el modem difase y generador de temporización, se aplica en el terminal 210 a un contador de tres etapas de marcha libre 212. Las salidas del contador de tres etapas se utilizan para controlar el explorador 214, un contador de ocho-etapas 216 y una puerta divide-por-ocho 218. La salida de la puerta divide-por-ocho proporciona una salida de temporización de 2,4 kHz en el terminal 220 al lógico de control.

Son posibles tres formatos de palabras en código, denominándose formatos 1, 2 y 3. En el formato 1 se transmite continuamente una palabra en código de ocho bits hasta su interrupción. Se aplica una instrucción de palabra en código, desde el lógico de control, a la matriz de código 202 y la puerta 222. La correspondiente palabra en código de ocho-bits en la matriz 202 se aplica al registro de almacenamiento de

código en 224 en forma paralelo. La entrada de instrucción y la temporización de 2,4 kHz desde la puerta 218 activa la puerta 222 permitiendo que la palabra en código de ocho-bits entre en el registro de almacenaje de código. Esta instrucción permanece en el registro de almacenaje de código hasta que se recibe una nueva instrucción.

La salida de ocho-bits del registro de almacenaje de código 224 se aplica, en paralelo, al explorador 214. El explorador, utilizando la temporización del contador de tres-etapas 212 transmite continuamente la palabra en código de ocho-bits en forma serie. Los impulsos de temporización de 2,4 kHz se temporizan para coincidir con el comienzo del primer bit de cada secuencia de código de ocho-bits permitiendo suaves transiciones de código cuando se cambia la instrucción.

En el formato 2, se repite la palabra en código 32 veces después del período CSP (ceros), y este ciclo se repite continuamente. El período CSP puede tener bien 1024 ó 2048 bits de longitud. El formato 2 pone en uso la entrada de activación del contador de ocho-etapas para derivar un ciclo de repetición (CSP) de preámbulo de sincronismo cripto, ciclo de trabajo. Cuando se recibe la señal de activación del formato 2, el multicircuito de formato 2 repone un contador de ocho-etapas 216. La salida del explorador 214 se desactiva por el circuito del formato 2, produciendo una condición cero en lo que dura el CSP. Esta duración se controla por el conmutador de la longitud del CSP 242. Con el conmutador en la posición B, el período de CSP es de 1024 bits, y la posición A el período CSP es de 2048 bits.

Después de la reposición, los contadores comienzan a contar los impulsos de la temporización de 19.2 kHz. Cuando

el contador de ocho-etapas 240 ha alcanzado la cuenta de 1024 ó 2048, dependiendo de la posición del conmutador de longitud del CSP, se reponen los contadores, se activa el explorador 214, y se transmite la palabra de ocho-bits 32 veces ($8 \times 32 =$
 5 256 bits). Las primeras cinco etapas del contador de ocho-etapas controlan un período de tiempo RC. Cuando las primeras cinco etapas alcanzan una cuenta de 256 el multicircuito del formato 2 desactiva el explorador, repone los contadores, y comienza el período CSP (ceros). La secuencia anterior se
 10 repite continuamente siendo el período RC de 256 bits y el período CSP bien de 1024 ó de 2048 bits.

En el formato 3, se envía una palabra en código de ocho-bits 32 veces. También se envía un código interdígito entre cada dígito. Cuando se presiona un botón de dígito en
 15 el panel de control, el multicircuito de dígito 205 de la Fig. 5 realiza la conversión de dos-entre-siete y uno-entre-diez. El multicircuito de dígito, que utiliza una temporización de 2,4 kHz, activa la matriz de código 202. La puerta 222 permite que la palabra de código de ocho-bits en la matriz de código,
 20 se almacene en el registro de almacenaje de código 224.

La salida de ocho-bits del registro de almacenaje de código 224 se aplica, en paralelo, al explorador 214. El explorador, que utiliza la temporización del contador de tres etapas, transmite la palabra de código 32 veces en forma serie.

25 Una salida del contador de tres etapas se aplica al contador de ocho-etapas para derivar la abertura de tiempo requerida para la transmisión del dígito codificado 32 veces. Se utilizan las primeras cinco etapas del contador de ocho-etapas ($2^5 = 32$). Cuando la sección de cinco etapas alcanza una
 30 cuenta de 256 (32×8), el contador hace que la matriz de código

aplique un código interdígito al registro de almacenamiento de código. El código interdígito de ocho-bits se envía entonces continuamente por el explorador.

5 Cuando se presiona el segundo botón de dígito, se re
pite el ciclo.

El patrón (dígito seis) es un código de ocho-bits transmitido, en la corriente de tráfico, una vez cada 512 aberturas de tiempo. Esto se consigue generando el código del patrón continuamente e insertándolo en la corriente de tráfico en el momento apropiado, utilizando un impulso de puerteo de tráfico. La entrada de activación del patrón compone el código correcto en la matriz y activa la derivación del impulso de puerteo de tráfico. La salida de la matriz de código se aplica al registro de almacenamiento de código, y se cambia
10 continuamente en forma serie por el explorador.
15

Cuando el circuito de derivación del patrón 255 se activa, se genera inmediatamente el impulso de puerteo de tráfico largo de ocho-bits, seguido por un intervalo de bit 504 que precede al siguiente impulso de puerteo de tráfico.

20 El circuito de la Fig. 6 puede considerarse como constituido por tres secciones. La sección del modulador, que incluye el bloque 102, la sección del demodulador que incluye el bloque 80, y la sección del generador de temporización. La sección del demodulador recibe su entrada desde el lógico
25 de banda base en el terminal 92 que alimenta las puertas apropiadas dentro del enganche 104. Una señal de impulso de 19,2 kHz (forma de onda D de la Fig. 6) se transmite por la salida del sub-circuito de impulso 64 en el terminal 74 al enganche y a las puertas del dispositivo de enganche de puertas dual,
30 dentro del circuito de enganche 104.

La salida del enganche alimenta a un flip-flop 330 dentro del modulador 102 junto con la salida F del contador divide-por-dos 62, siendo la salida F un impulso regular de 19,2 kHz, con un ciclo de trabajo de aproximadamente el 50%.

5 La salida del flip-flop 330 alimenta a una sucesión de puertas AND, 331, 332 y 333 dentro del modulador para producir la difase condicionada de la forma de onda J de la Fig. 7, alimentando esta salida a través de la puerta difase 106 al adaptador de línea para la transmisión a la línea del sistema.

10

Así, la sección del modulador 80 recibe la difase con condicionada y produce la salida en banda base para el lógico de control. La entrada difase con forma de onda tal como la A de la Fig. 6, recibida por el terminal 42, pasa a través del amplificador 340 a la puerta-AND 342 en la entrada del demodulador. Las salidas de las etapas flip-flop del circuito divide-por-diez y seis 6Q, alimentan entonces a la puerta AND 360, una forma de onda tal como la C de la Fig. 6 llega por el terminal 361 a las etapas flip-flop del demodulador 362, 364

15

20 y 366 para producir una salida para alimentar, a través de las puertas 367, 368 y 369, a la puerta 82 junto con las seña les de banda base recibidas desde la línea por el terminal 371 para alimentar el enganche de puerta múltiple 84 y su ter minal de salida 372; una señal, como la indicada por la forma

25 de onda K de la Fig. 7, que representa la información de modulación de banda base, alimenta el lógico de control 20 de la Fig. 1.

La sección de generador de temporización desarrolla las formas de onda D, E, F y H de la Fig. 6 a partir del bási co de 614,4 desarrollado por el oscilador 401, que es un osci

30

lador a cristal de cualquier diseño conocido. La salida del oscilador alimenta a la base del transistor 380, del circuito de control de cuenta 50. El circuito de control incluye dos etapas flip-flops paralelas 384 y 386 alimentadas por el oscilador 40. Las entradas de señal a las dos etapas en flip-flops se invierten una respecto de la otra mediante un amplificador inverso 385 que alimenta la etapa 386. Una puerta-OR 388, en la salida de los flip-flops, da paso a las señales emitidas hacia el contador divide-por-diez y seis 60. El contador 60 puede ser cualquier contador convencional de diseño conocido, por ejemplo, puede tener cuatro etapas en flip-flop para producir salidas a 38,4 kHz a la puerta del reloj 66 y a las puertas del comparador 56. Las puertas 56 reciben también la entrada desde el detector de transición 44 que recibe la entrada difase por el terminal 42. Las puertas del comparador 46 que comprende una red en cascada de etapas flip-flop puerteadas 391, 392 y 393 comparan las señales para la corrección difase como se ha descrito anteriormente, antes de transmitir las señales de entrada a la red de control de error arriba/abajo 48. Las etapas del comparador alimentan una puerta AND 395 en el circuito arriba/abajo, alimentando las salidas de la red a las tres etapas, y comprendiendo la salida del control de error una de las entradas a la etapa del flip-flop 384 al control de cuenta 40.

Además, los impulsos de temporización de 38,4 kHz alimentan a la puerta de reloj 66. La puerta de reloj envía sus señales a la etapa en flip-flop 390 del contador divide-por-dos 62, para producir la temporización de 19,2 kHz que se utiliza en el equipo terminal empleado aquí.

Ha de quedar entendido que la anterior descripción

de una forma determinada del invento se hace a modo de ejemplo y no debe considerarse como limitación de su alcance.

El presente invento corresponde a una solicitud de Pa
tente formulada en Canada el día 2 de Octubre de 1973, señala
 5 da con el N^o. 182.493 y se acoge, por lo tanto, a los bene-
 ficios que otorgan los convenios internacionales vigentes.

----- NOTA -----

Los puntos de invención propia y nueva que se presen-
 tan para que sean objeto de esta patente de veinte años son
 10 los siguientes:

1.- Un circuito de control de temporización para un
 sistema de señalización difase, que comprende elementos para
 generar señales base a una frecuencia predeterminada, en sin
 cronismo con las señales difase de entrada a, esencialmente,
 15 dicha frecuencia predeterminada, que incluye elementos que
 responden a las señales de arranque de una polaridad deter-
 minada a partir de las mencionadas señales difase de llegada
 para iniciar los elementos de comparación de señales para
 producir periodos de tiempo sucesivos que responden a las
 20 mencionadas señales base y para determinar que dichas señales
 de comparación tengan lugar durante dichos periodos de tiempo.
 Elementos de control de error que responden a dichas señales
 de comparación que tienen lugar fuera de dichos periodos tem-
 porizados para iniciar una cuenta de error, y elementos que
 25 responden a dicha cuenta para alcanzar un número predetermi-
 nado para variar dichos elementos que generan la señal base.

2.- Un circuito de control, según el punto 1, donde
 dichos elementos que generan la señal base comprende un
 oscilador para producir un primer tren impulsos de frecuencia
 30 elevada, y elementos para reducir la frecuencia de impulsos a

dicha frecuencia base predeterminada, y donde dichos elementos para variación de la señal comprende elementos para sumar o suprimir un impulso de dicho tren.

5 3.- Un circuito de control, según el punto 1, en donde existe un demodulador que recibe las señales difase de llegada.

4.- Un circuito de control de temporización para un sistema de señalización difase.

10 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

Esta Memoria consta de 25 hojas escritas por una sola cara.

15

Madrid, 28 ENE. 1975



Eugenio Barroso
EUGENIO BARROSO
Secretario General

9/1

STANDARD ELECTRICAL S. &

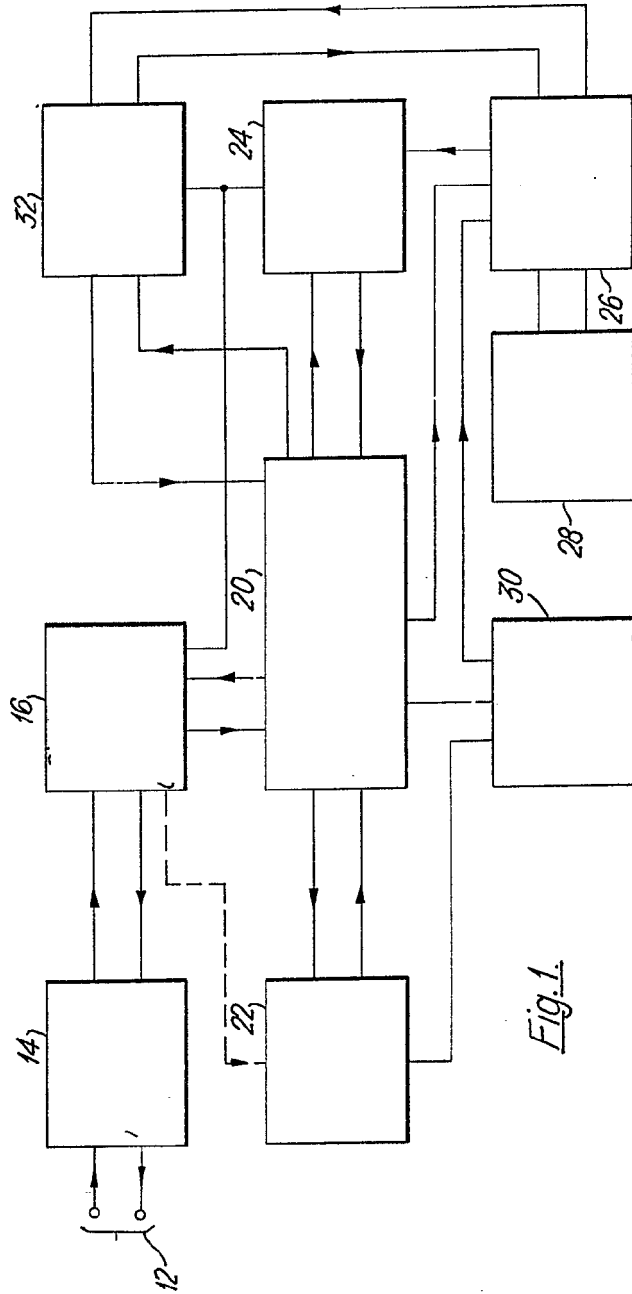
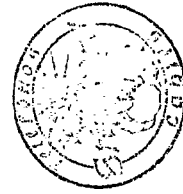


Fig. 1

30 DIC. 1974



M. G. Santamaría
M. G. SANTAMARÍA
VICESECRETARIO GENERAL

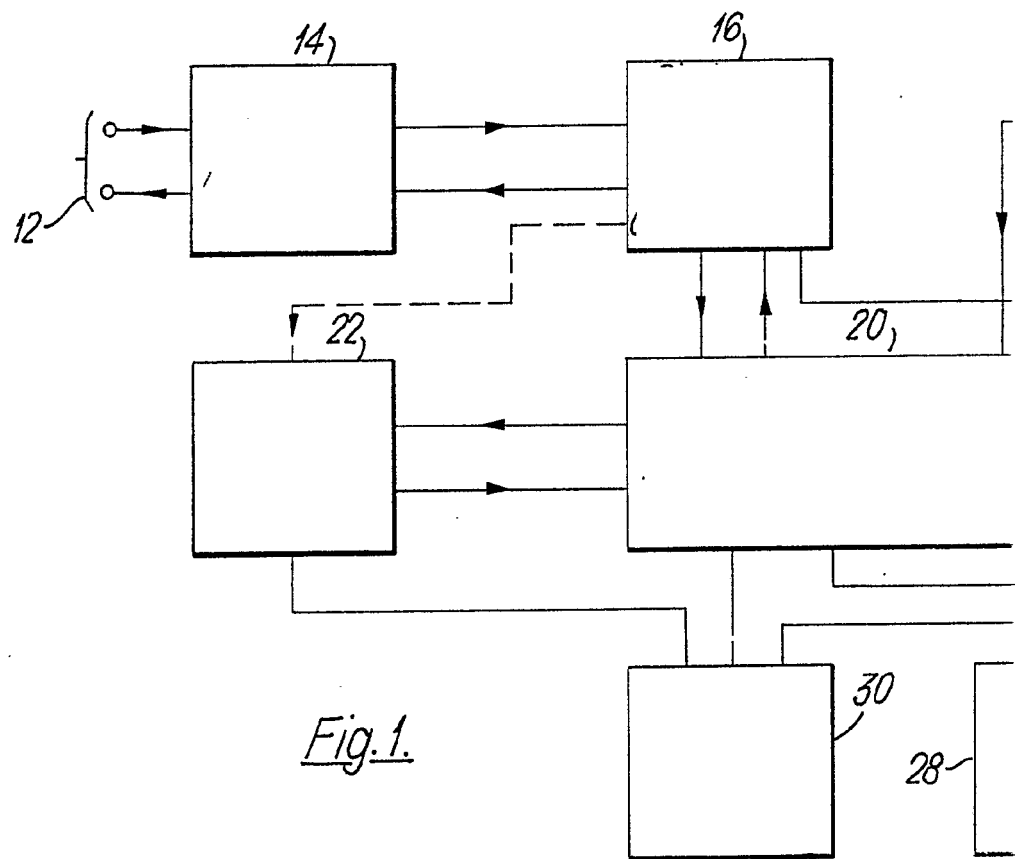
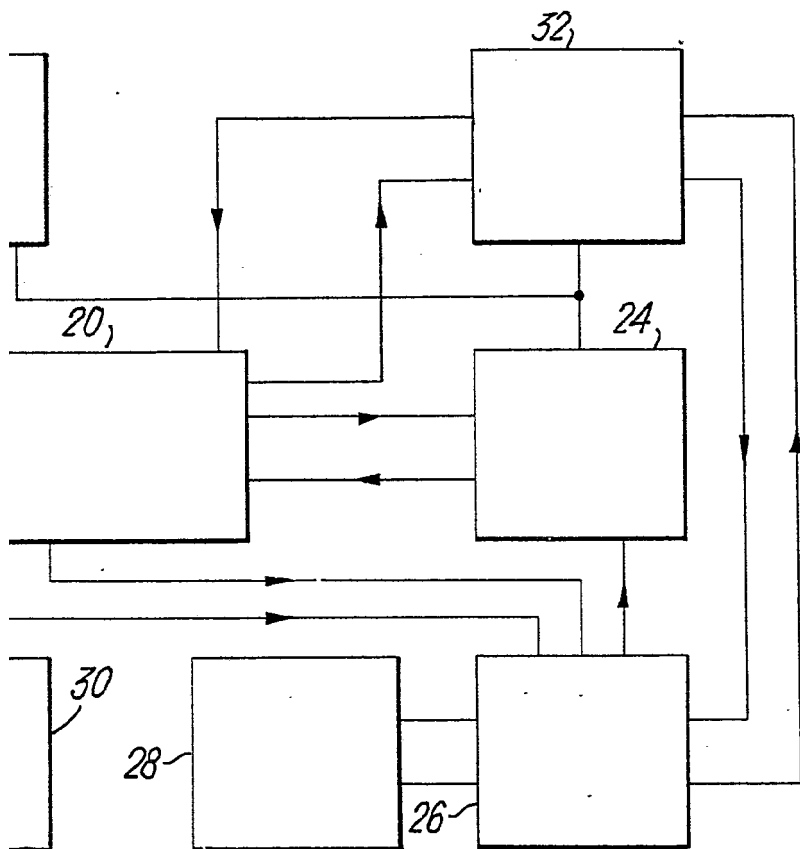


Fig. 1.

9/1

STANDARD ELECTRICA, S. A.



30 DIC. 1974



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

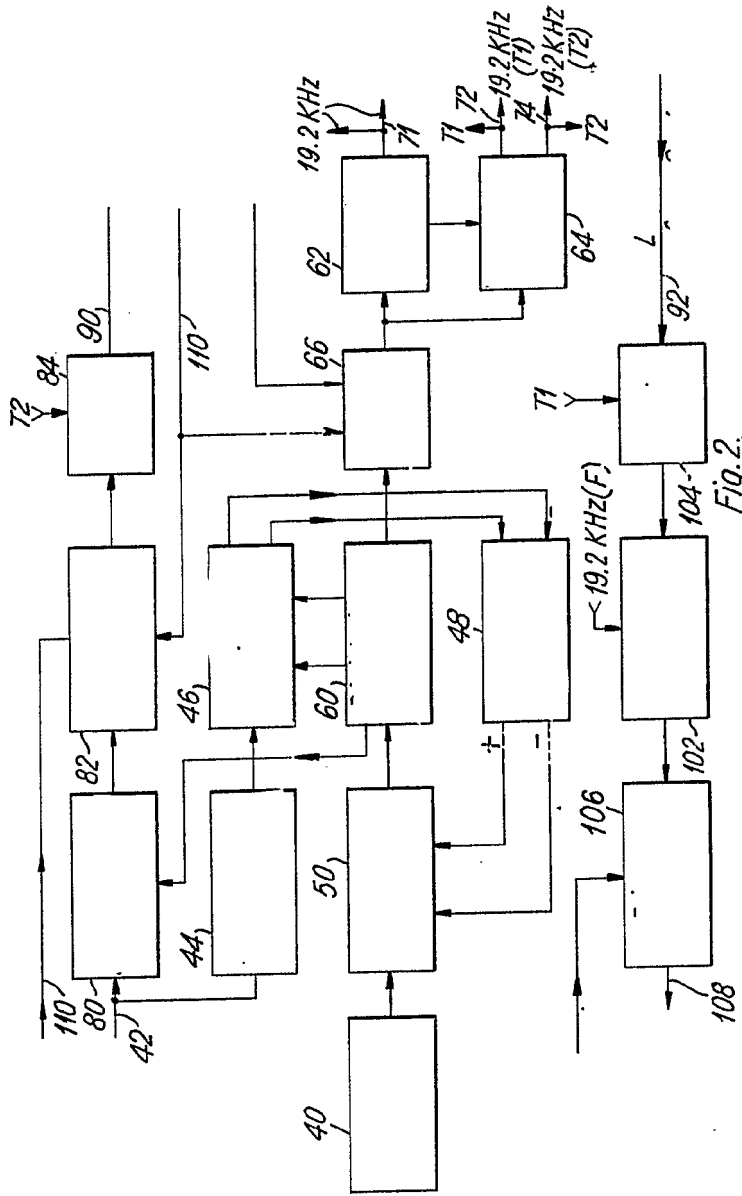
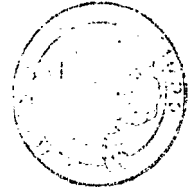
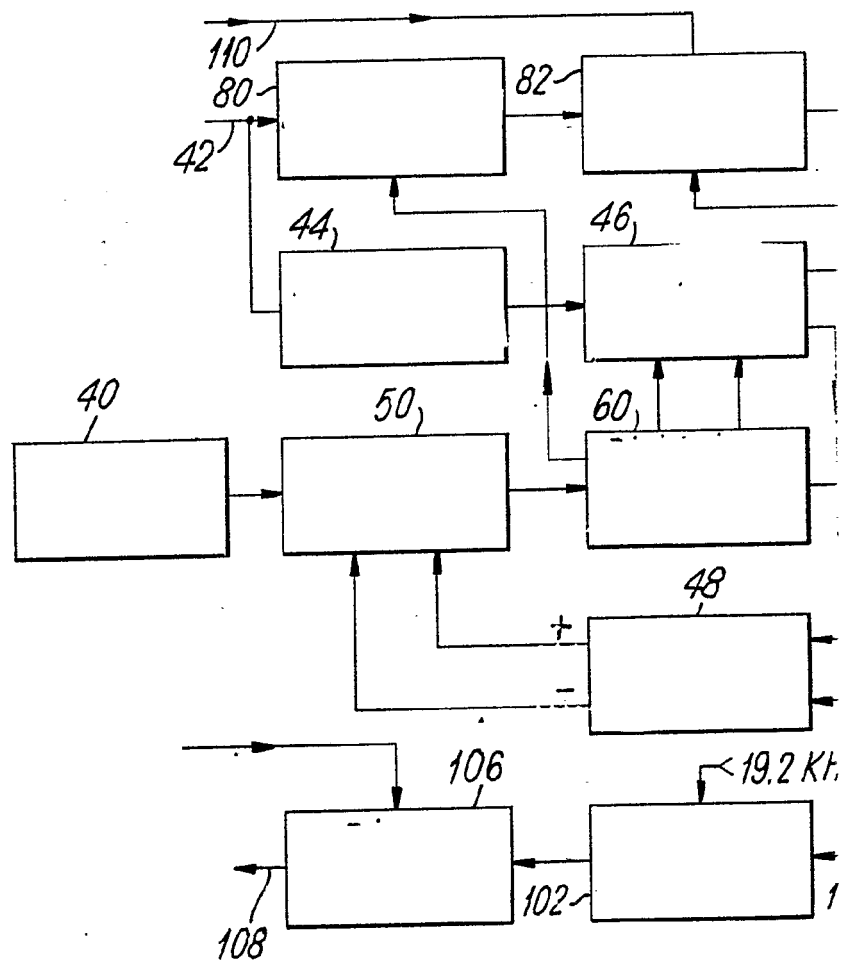


Fig. 2.

30 515. 1984



M. G. Santaharia
 M. G. SANTAHARIA
 VICESECRETARIO GENERAL



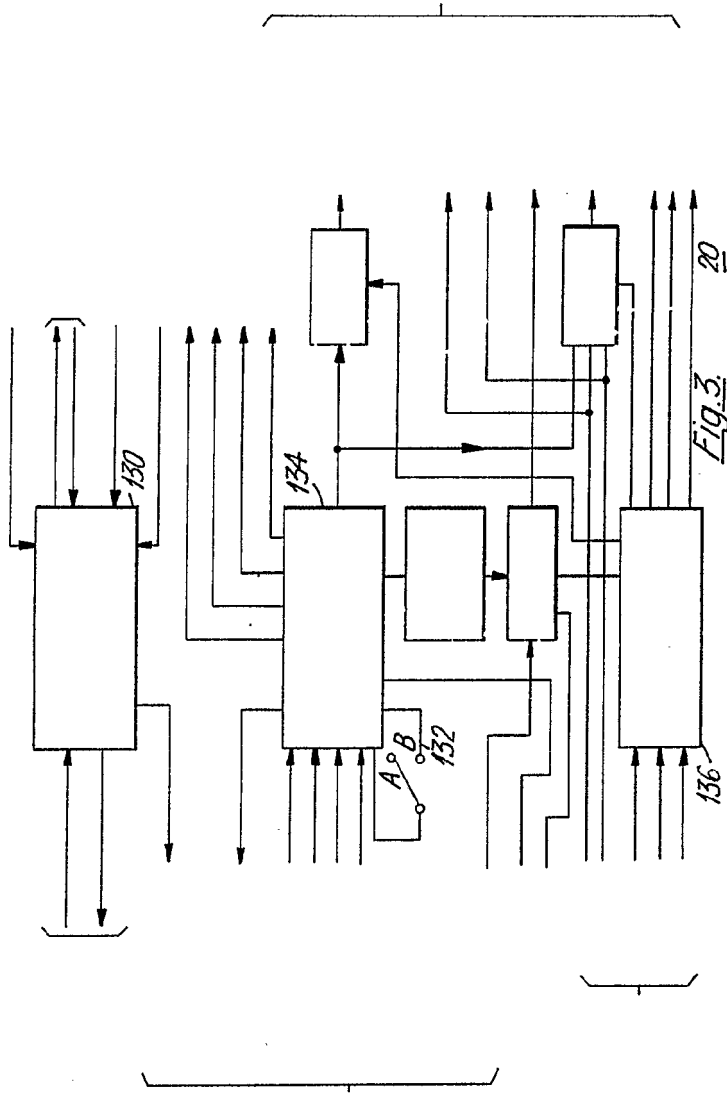


Fig. 3



M. G. Santamaria
M. G. SANTAMARIA
VICESECRETARIO GENERAL

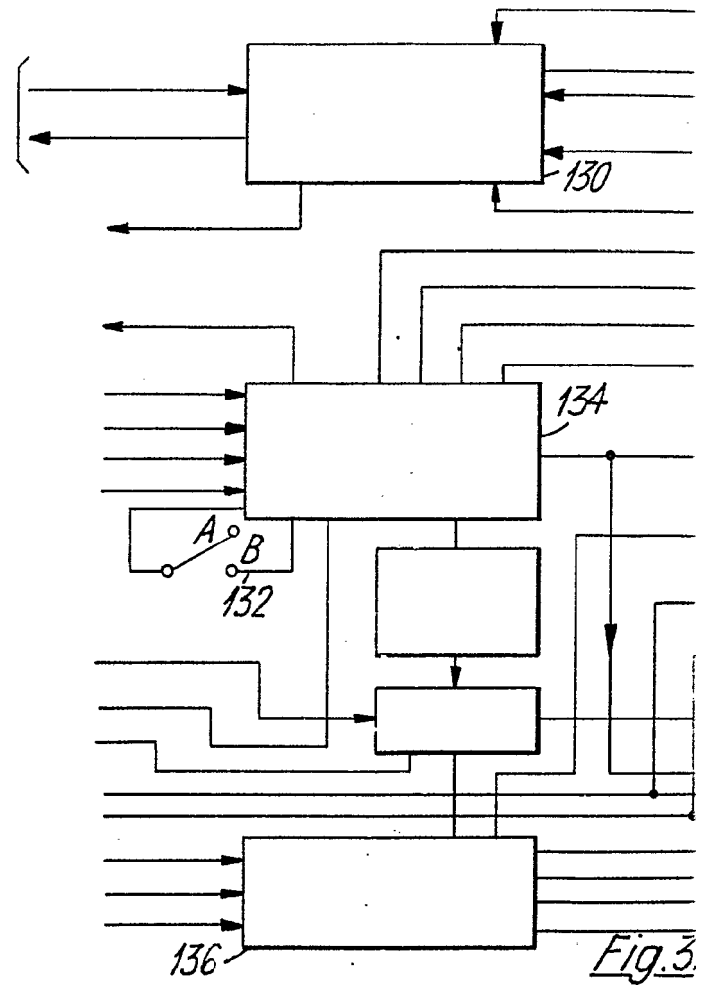
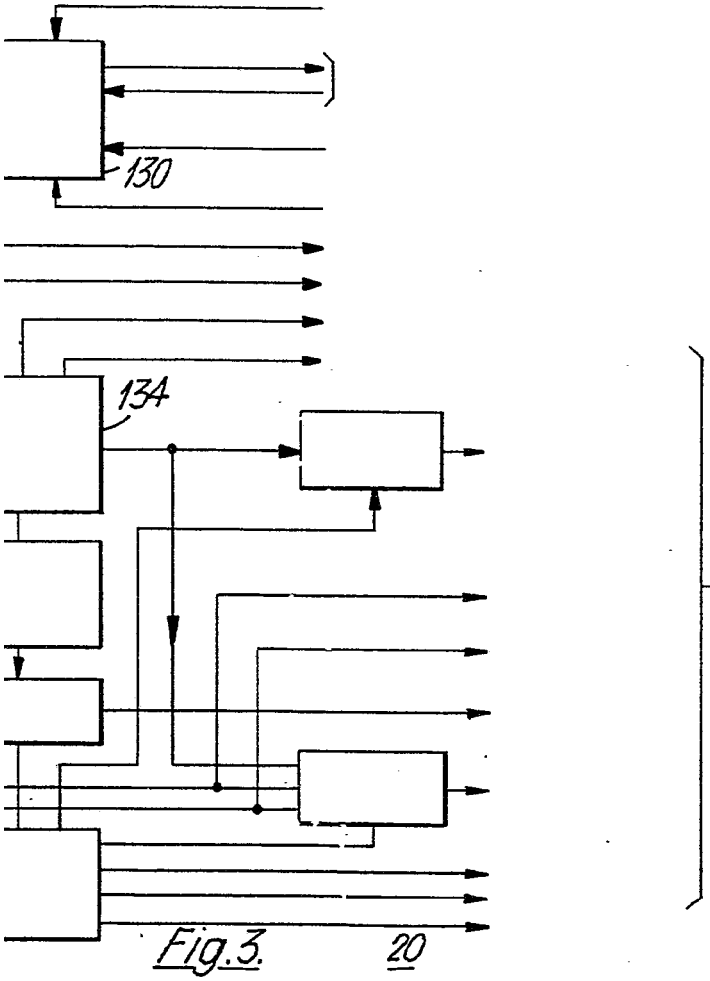


Fig. 3



30 018 70



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

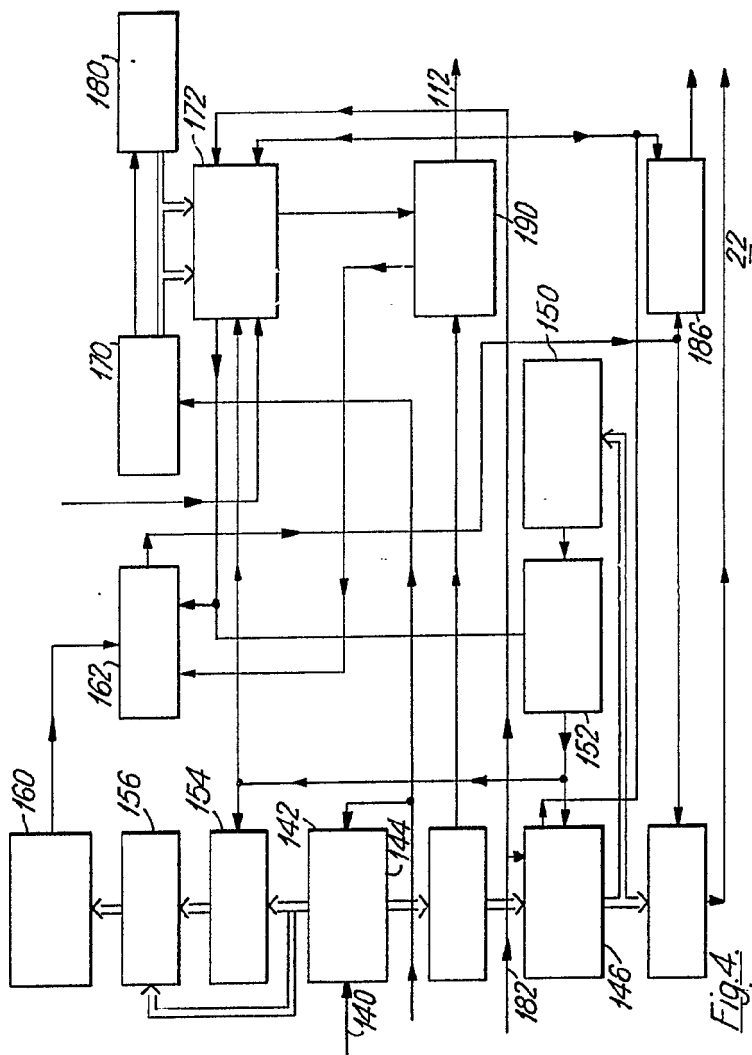


Fig. 4

FIG. 4



M. G. Santalucia
 M. G. SANTALUCIA
 VICESECRETARIO GENERAL

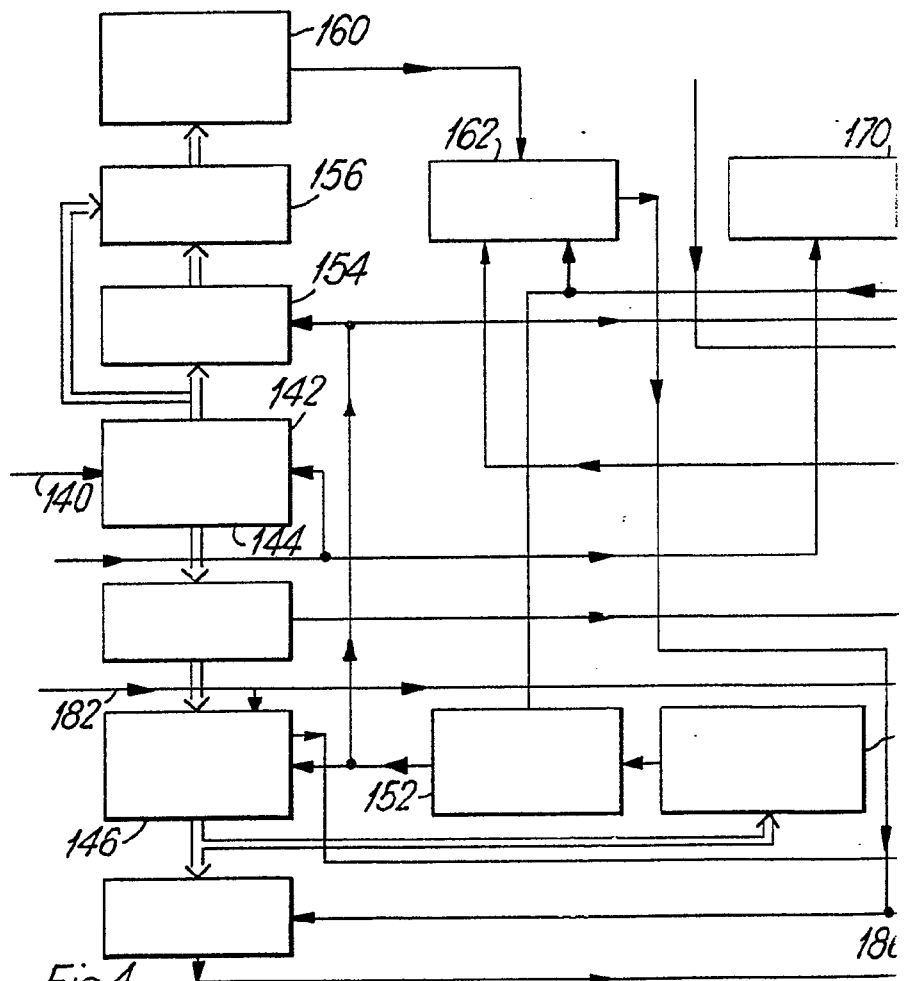
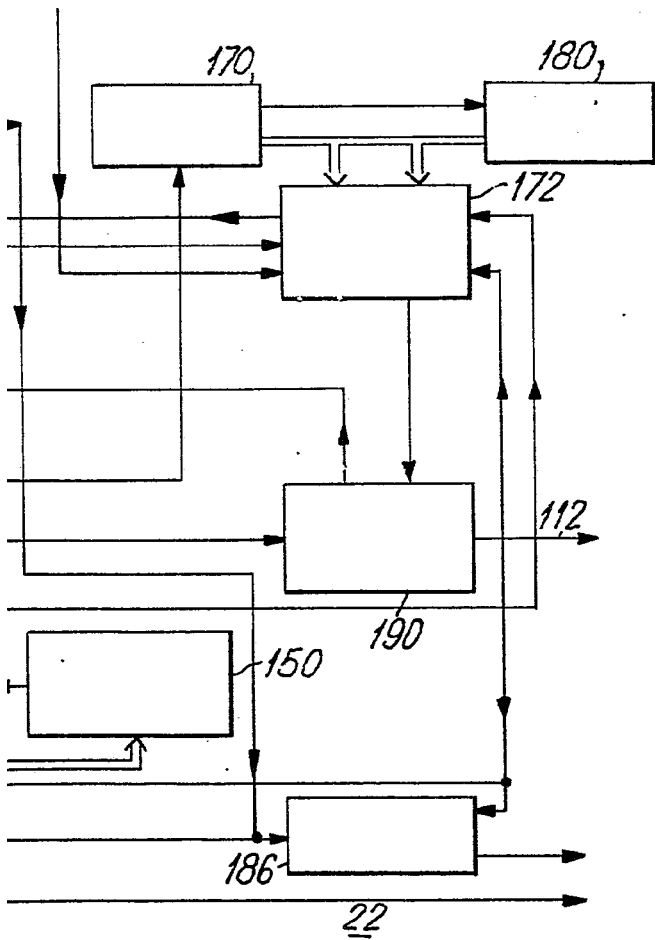


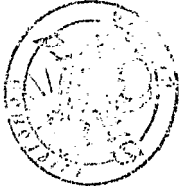
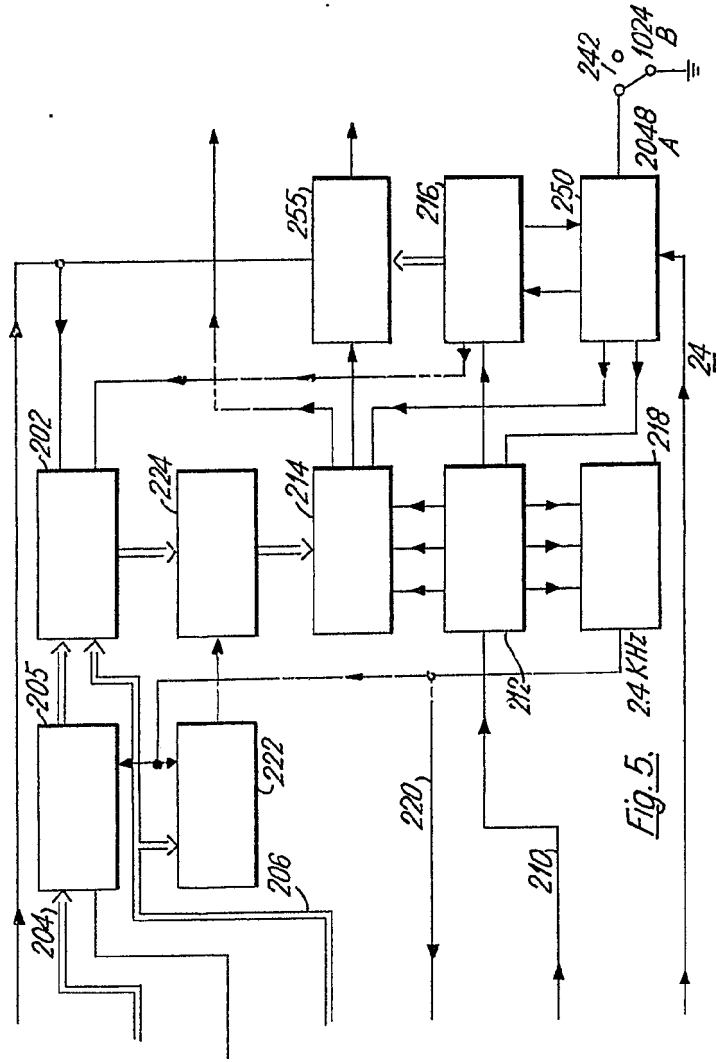
Fig. 4.



10/21



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL



3000

Fig. 5. 24 KHz

M. G. Santamaria
M. G. SANTAMARIA
VICESECRETARIO GENERAL

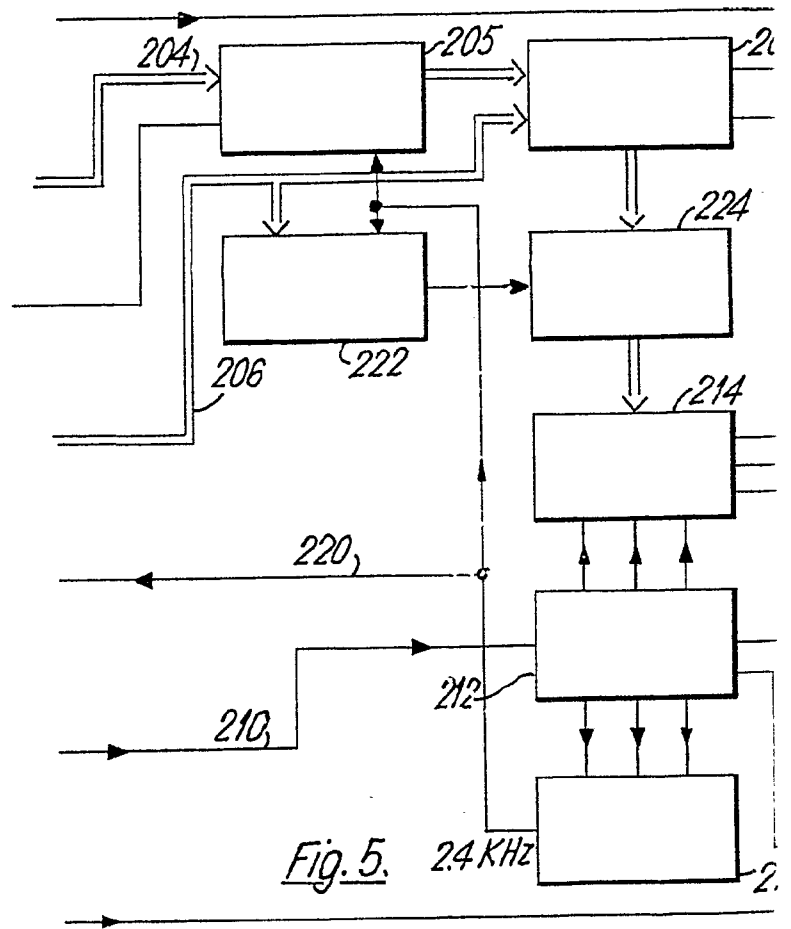
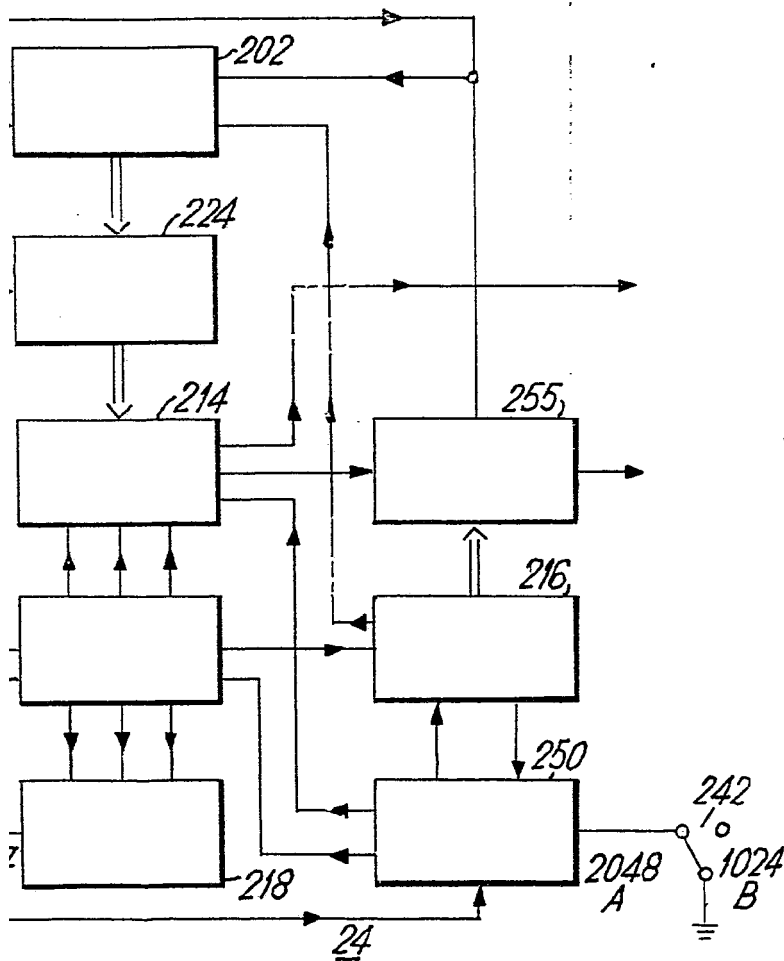


Fig. 5.

9/5

STANDARD ELECTRICA, S. A.



30 Dic.



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

9/6

STANDARD ELECTRICAL, S. A.

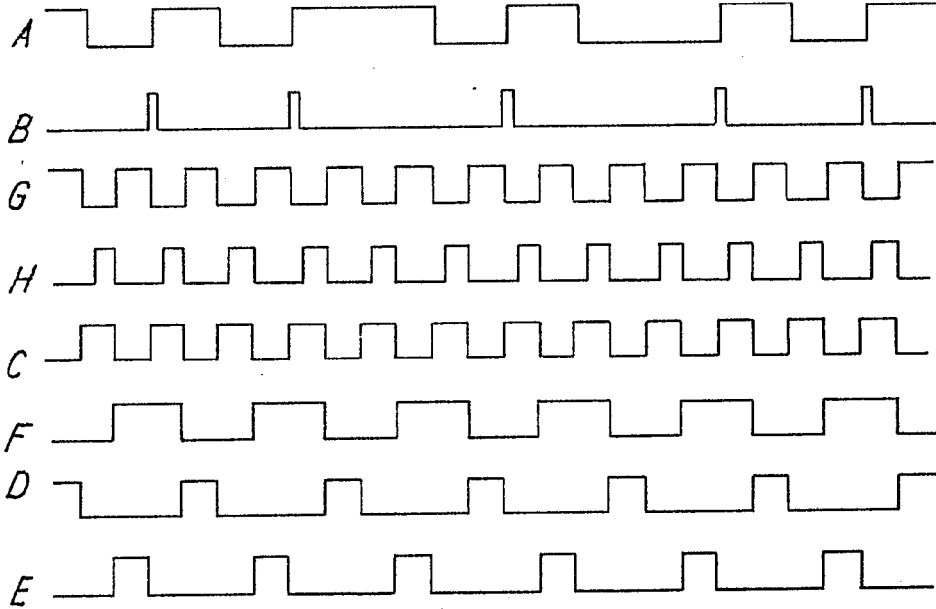


Fig. 6.

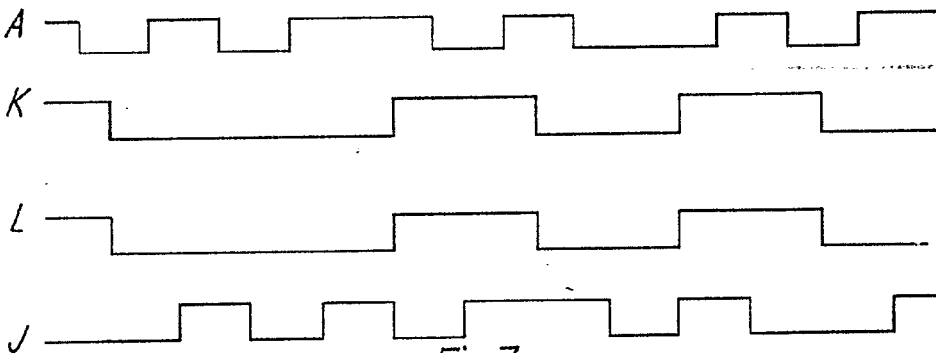


Fig. 7.

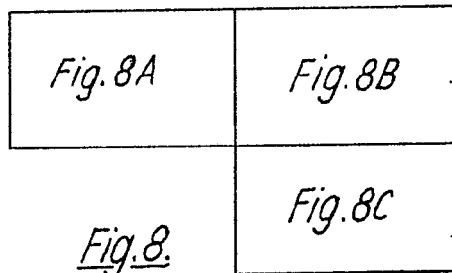


Fig. 8.



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

30 DIC. 1974

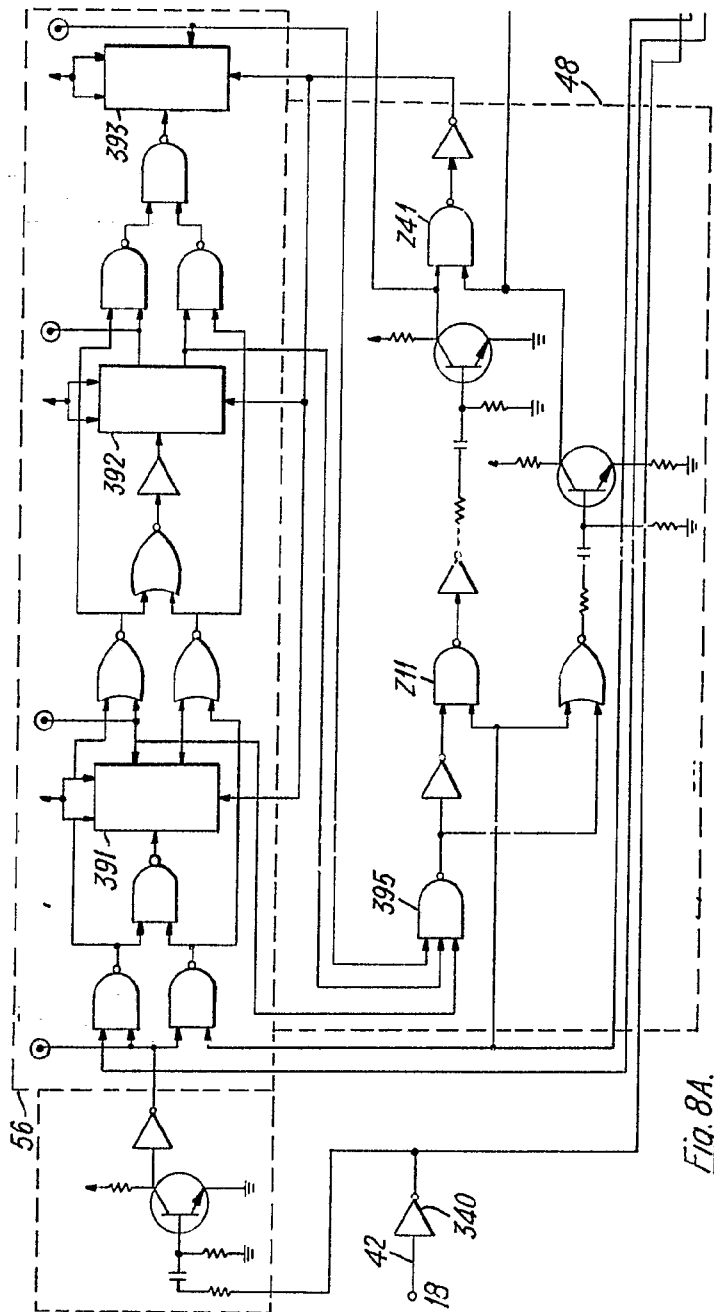


Fig. 8A.

M. G. Santamaría
M. G. SANTAMARÍA
VICESECRETARIO GENERAL

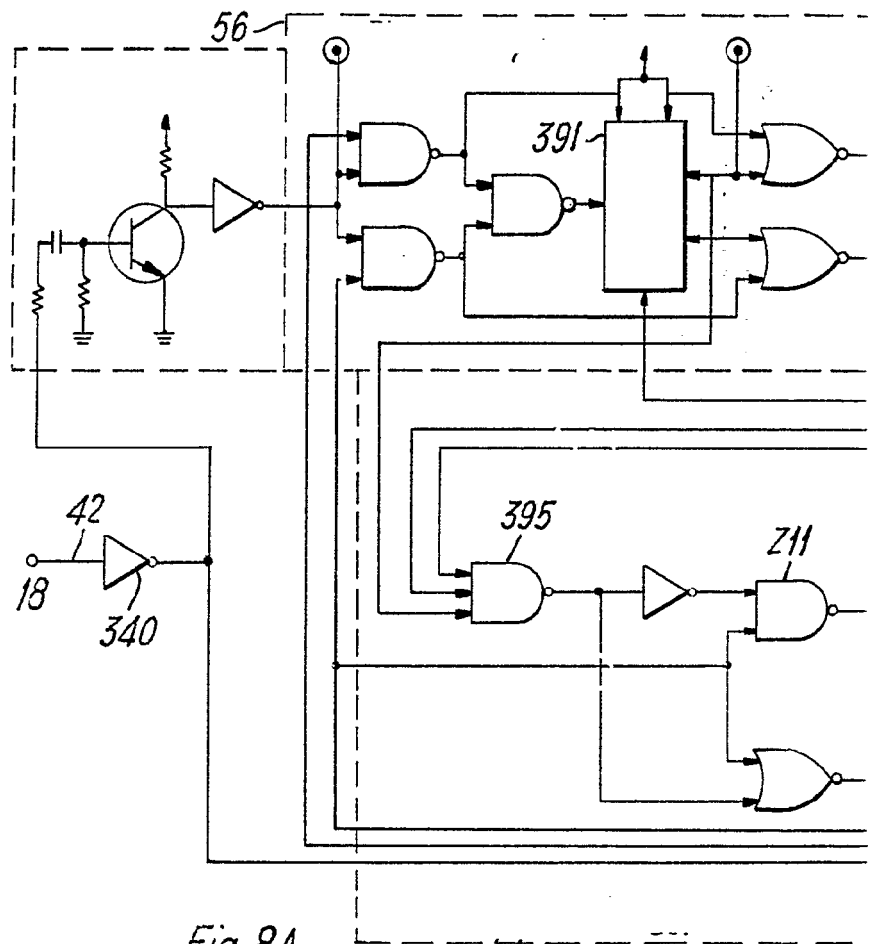
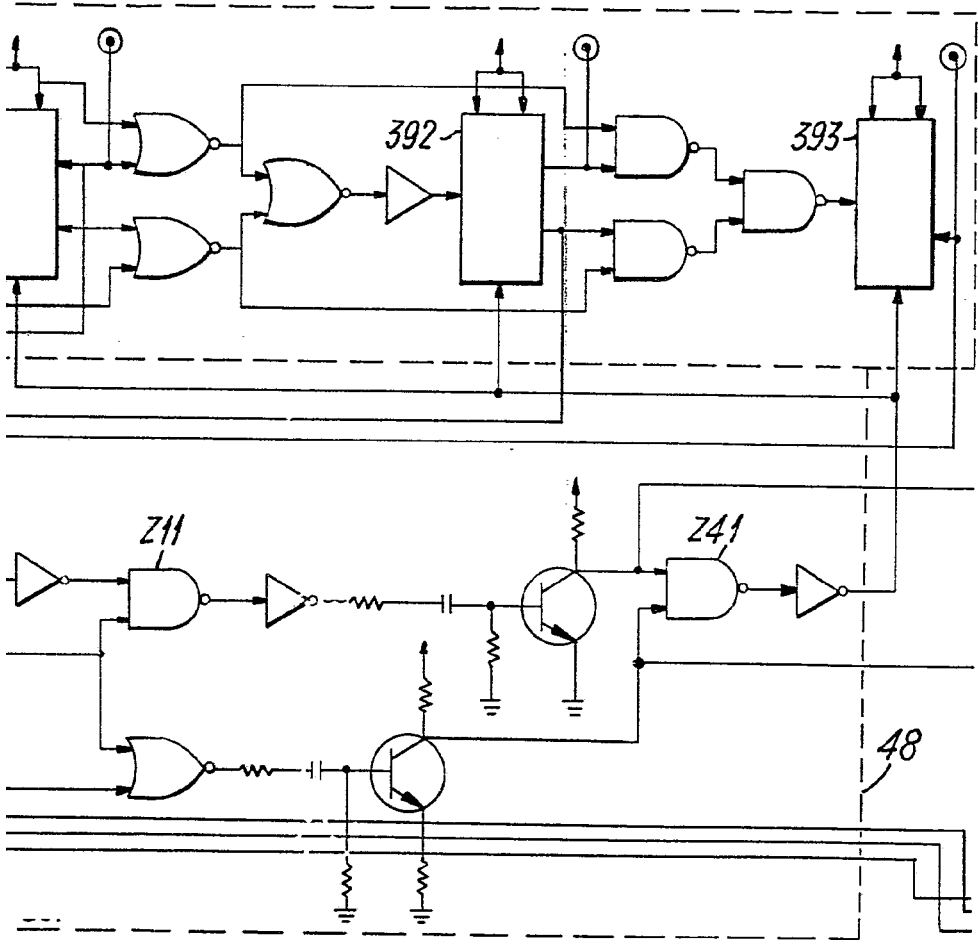


Fig. 8A.



30 DIC. 1974



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

30 JUL 1974

M. G. Santana
M. G. SANTANA, USA
VICE SECRETARY GENERAL

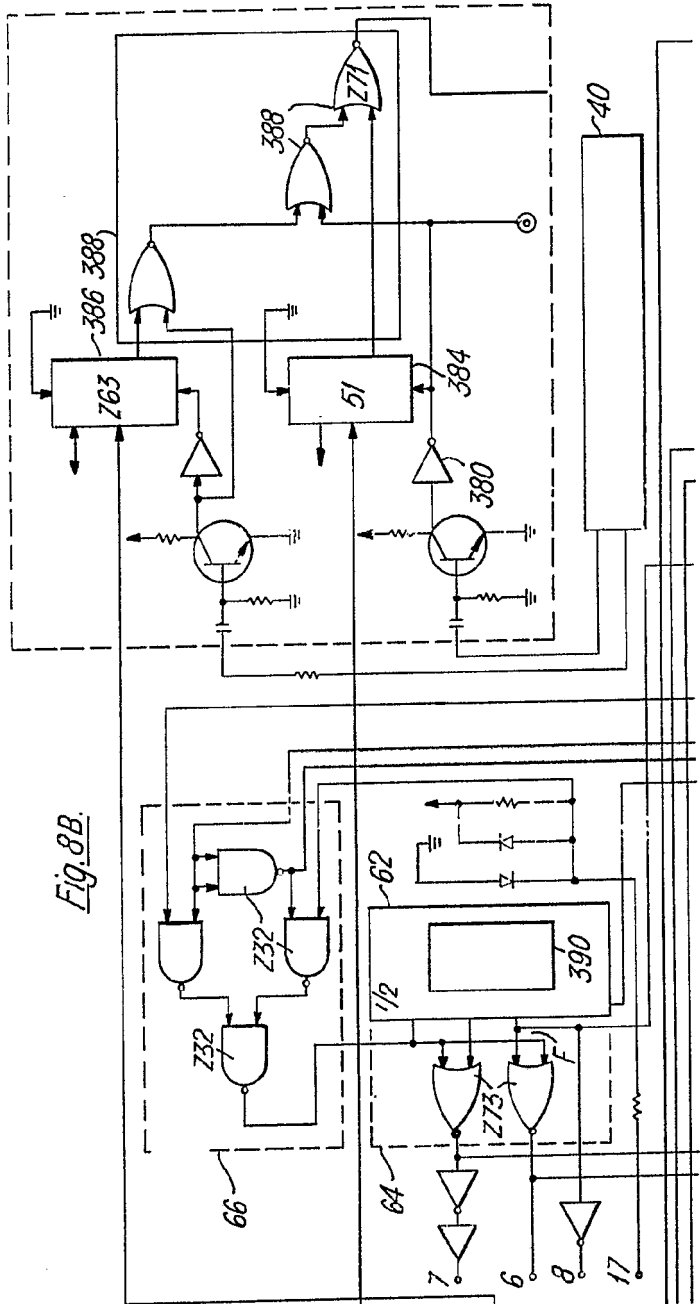
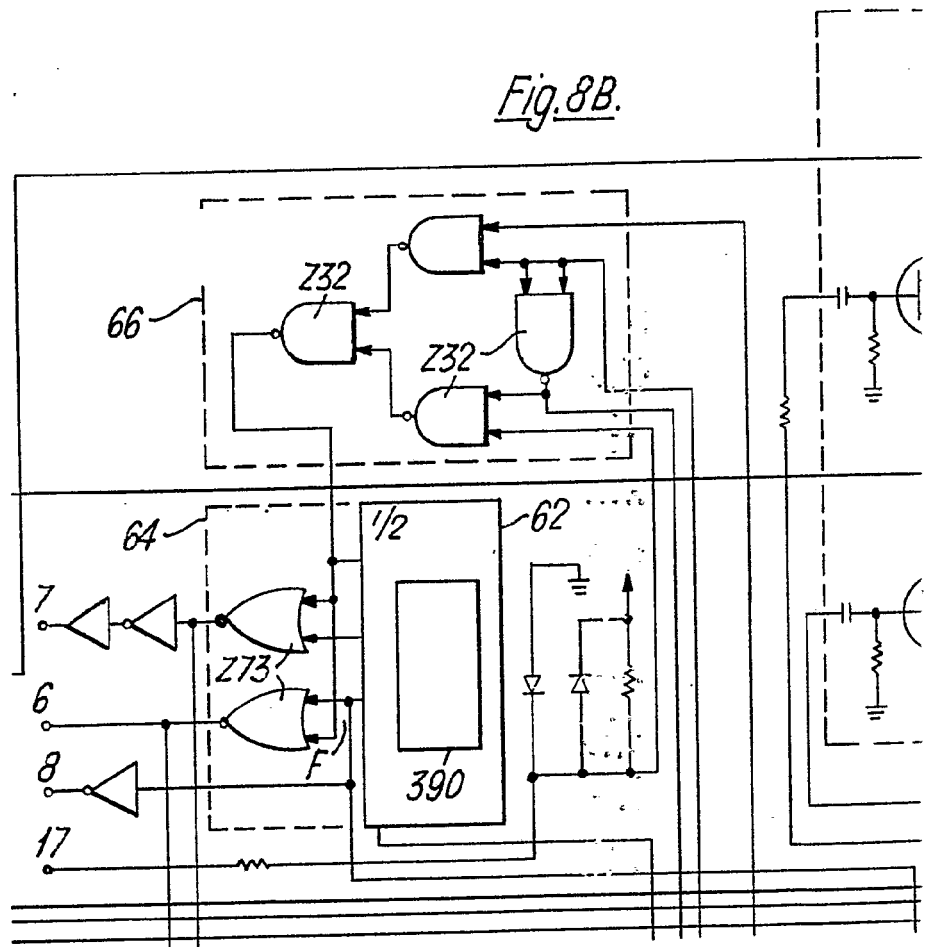


Fig. 8B.

Fig. 8B.



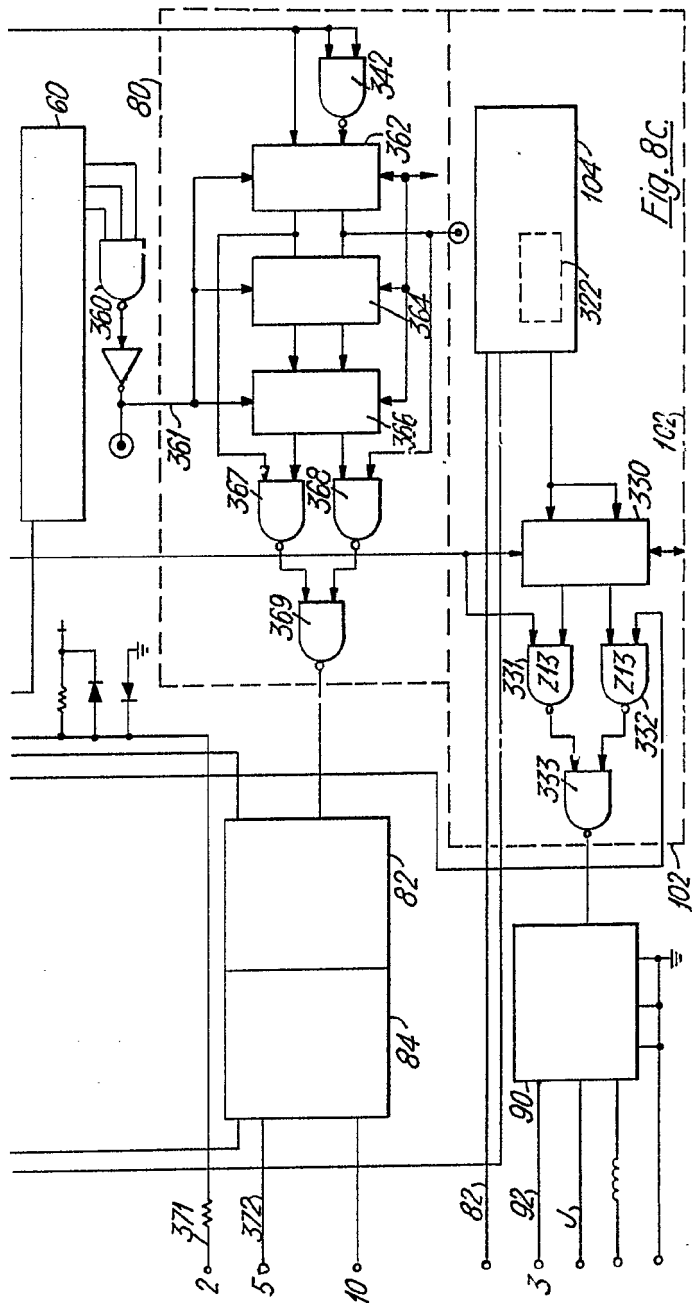
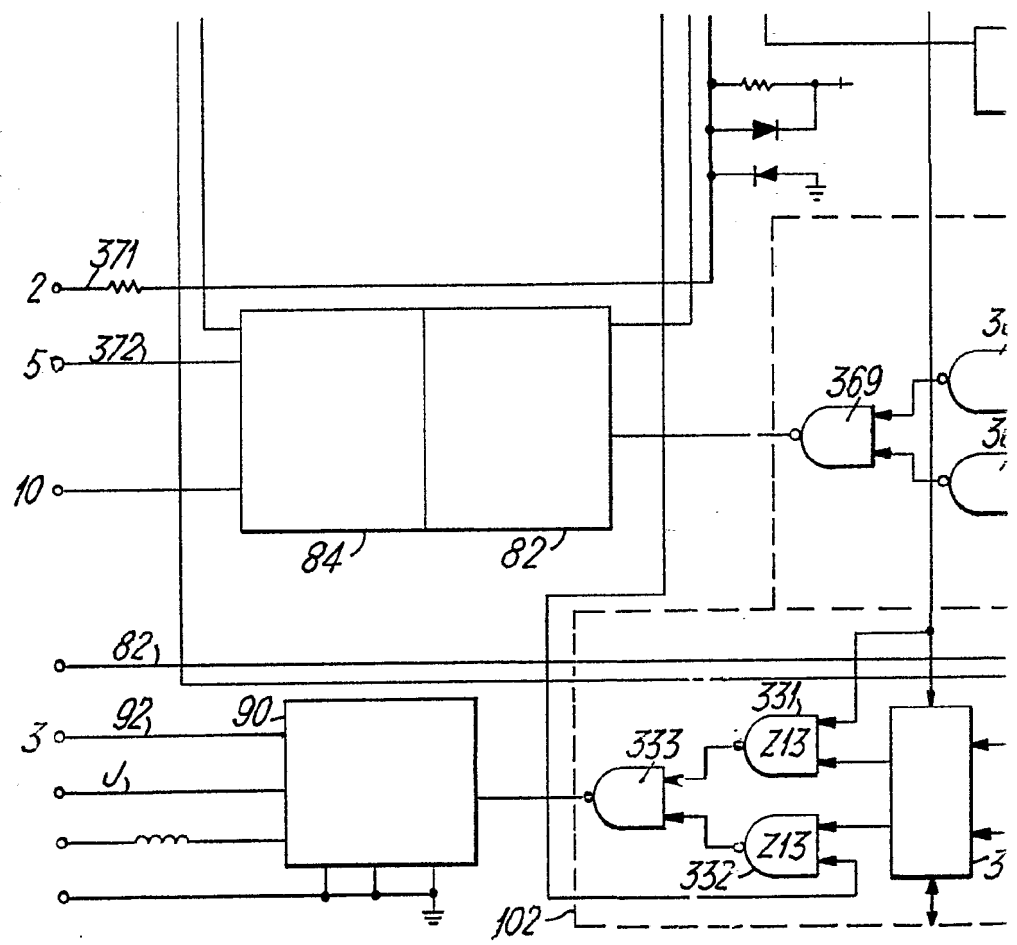


Fig. 8C.

M. G. Santamaría
M. G. SANTAMARÍA
VICE-SECRETARIO GENERAL



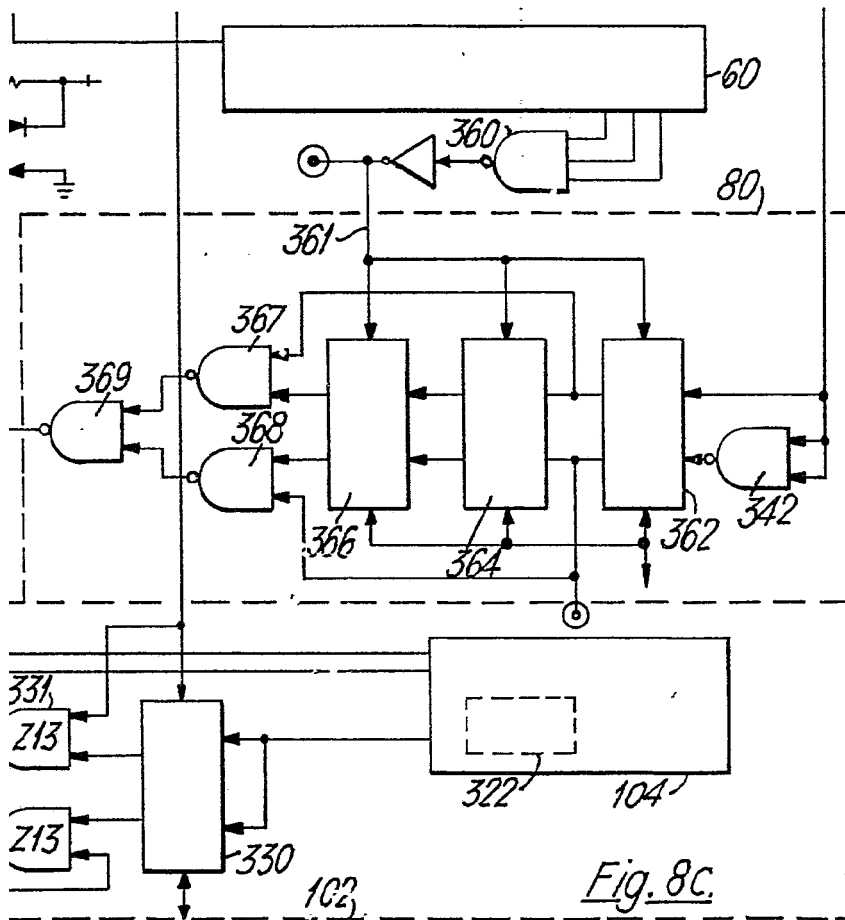


Fig. 8c.

M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL