

430603

26 Dic.



P. CHARRANSOL 24.8.11

Int. Cl.: H04M

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN
ESPAÑA POR: "PROCEDIMIENTO PARA LA PROTECCION CONTRA AVE-
RIAS EN UN SISTEMA PROVISTO DE REDUNDANCIA ESPACIAL", A NOM-
BRE DE STANDARD ELECTRICA, S.A., CON DOMICILIO EN MADRID,
CALLE DE RAMIREZ DE PRADO No. 5.

El presente invento se refiere a un procedimiento para la protección contra averías que ocurren en un sistema provisto de redundancia espacial, incluidos los medios para la realización de dicho procedimiento. Más concretamente, puede utilizarse en centrales telefónicas que utilizan la conmutación de división de tiempo de señales de modulación de impulsos codificada.

5

En las entradas de tales centrales, las señales que se originan en las líneas se muestran a una frecuencia de 8 KHz. y cada muestra se convierte en una combinación codificada de 8 bits. Cada combinación de 8 bits se transmite en paralelo a 8 conductores, dentro de un intervalo de tiempo muy corto que constituye un canal de tiempo. Así, es posible,

10



por ejemplo, conseguir 256 canales en multiplex en tiempo. El periodo de repetición de las ranuras de tiempo sucesivas de un mismo canal es de $125 \mu s.$, mientras que la duración de cada ranura de tiempo es de unos 500 ns. Así, un grupo

5 multiplex entrante, encamina las señales procedentes de 256 líneas. Un grupo multiplex saliente similar, encamina las señales provistas para estas 256 líneas. Los valores numéri-
cos que se han mencionado, sin ser necesarios, son, no obstante, admitidos normalmente.

10 En la central, es necesario que una combinación codi-
ficada que aparezca en una ranura de tiempo de canal de un grupo multiplex, pueda retransmitirse a cualquier ranura de tiempo de canal de cualquier grupo multiplex. Esto implica operaciones conmutadoras espaciales (conexión de grupo a gru-
15 po) y operaciones de conmutación de tiempo (conexión de canal a canal). Se efectuarán por medio de un dispositivo que incluirá conmutadores espaciales y memorias. Este dispositi-
vo puede ser, por ejemplo, del tipo bien conocido de espacio-
tiempo-espacio. Un circuito de conexión entre un canal en-
20 trante de una primera línea y un canal saliente de una segunda línea utiliza dos conmutadores espaciales dispuestos, de un modo, en ambos lados de una célula de memoria. Uno da acceso a los grupos multiplex entrantes y el otro a los gru-
pos multiplex salientes. Así, una combinación codificada
25 originaria del canal entrante, se almacena en la célula de memoria en la ranura de tiempo peculiar al canal entrante y a través del primer conmutador, es orientada al grupo entran-
te apropiado. La combinación codificada que se origina del canal entrante y almacenada en la célula de memoria, se re-
30 transmite al canal saliente en el tiempo peculiar al canal

28 DIC



3.

5 saliente y a través del segundo conmutador, orientada al grupo saliente apropiado. La conexión en la dirección opuesta entre el canal saliente de la primera línea y el canal entrante de la segunda línea, se establece del mismo modo y generalmente utiliza la misma célula de memoria.

10 En tal central, se observará que los conmutadores espaciales se utilizan, mediante múltiplex de tiempo, para un gran número de llamadas. Es igual para los circuitos comunes de los almacenes de conversación y en general para todos los circuitos que transmiten y para conmutación de combinaciones codificadas. Una avería en cualquiera de estos circuitos afectará a todas las llamadas que utilicen el circuito defectuoso.

15 La patente española N.º. 400.466 describe un sistema de transmisión que permite eliminar los efectos de tal avería.

20 El sistema propuesto, está constituido por la yuxtaposición de varias secciones de sistemas independientes que cada una forma un circuito provisto para transmitir y/o conmutar un único bit de las combinaciones codificadas, a fin de que cualquier avería, independientemente de donde tenga lugar pueda afectar solamente a un bit de las combinaciones codificadas, lo cual facilita la detección de todas las averías y permite corregir y reducir al mínimo sus defectos.

25 Así, cada conmutador está formado por varios conmutadores elementales independientes, que cada uno conmuta un bit de las combinaciones codificadas. Evidentemente, estos conmutadores elementales están controlados en paralelo para tener siempre la misma orientación. Del mismo modo, cada memoria está formada de varias memorias elementales que almacenan un bit de las combinaciones codificadas. Estas memorias

30



están controladas en paralelo.

Además, para transmitir ocho bits en paralelo, por ejemplo, se provee una novena sección de sistema o sección de reserva. Esta sección, en funcionamiento normal, puede utilizarse para transmitir bits de comprobación. Tan pronto como una de las ocho secciones del sistema falla, es reemplazada por la sección de reserva. La posible transmisión de bits de comprobación, se asigna entonces a la sección averiada, o bien es abandonada mientras el elemento defectuoso está siendo reemplazado.

En tal sistema, la conmutación en servicio de la sección de reserva se realiza tan pronto como se detecta una avería. La conmutación tiene lugar simultáneamente en todas las entradas y en todas las salidas del sistema. Es más, cuando se detecta un fallo, sólo se identifica el sistema defectuoso. La conmutación hacia la sección de reserva se realiza entonces para todos los grupos múltiplex de la central. En las entradas, conmuta el bit de las combinaciones codificadas que tenían que utilizar la sección defectuosa hacia la sección de reserva; en las salidas, la conmutación inversa se realiza para restituir al bit provisto por la sección de reserva el lugar que ocupa en cada combinación codificada. Ahora bien, como las operaciones conmutadoras tienen un aspecto temporal, las combinaciones codificadas que llegan a las entradas del sistema tardan un tiempo variable para alcanzar sus salidas.

En consecuencia, si se realiza la conmutación sin ninguna precaución, en las entradas y después en las salidas, ocurrirá una confusión temporal en las salidas entre las combinaciones que llegan a las entradas antes de la conmuta-

26 Dic
5.



ción y las que lleguen subsiguientemente.

Este problema ha encontrado solución descrita con más detalle en la patente española Nº. 415.909. Así, este sistema provisto de redundancia espacial permitía evitar
5 eficaz y rápidamente los efectos de una avería, tan pronto como pudiera ser localizada en una de las secciones del sistema.

Sin embargo, ha de considerarse que la localización de averías, plantea un serio problema. Para realizarlo, es
10 necesario incorporar al sistema muchos medios de vigilancia, centralización y decisión, cuidadosamente diseñados para que ellos mismos no produzcan averías. Ha de seleccionarse para confiar en un número limitado de fuertes medios de comprobación, pero entonces el tiempo que se tarda en detectar y lo
15 calizar una avería, será relativamente largo. El invento se refiere a este segundo caso en el que la velocidad de los medios conmutadores ya no es determinante y tiene por fin evitar los efectos de una avería en tanto no sea posible eliminarla.

20 En consecuencia el invento se refiere a un procedimiento de protección y un dispositivo para este fin, contra los fallos que tengan lugar en un sistema provisto de redundancia espacial, dispuesto de modo que una avería, independientemente de donde ocurra, no interrumpa las llamadas en
25 curso y como máximo tenga lugar un empeoramiento tolerable de la calidad de estas llamadas.

El presente invento es aplicable en el caso general, cuando se transmiten señales codificadas y/o se conmutan en paralelo en un sistema constituido por la yuxtaposición de
30 varias secciones de sistema independientes y cuando, para



señales codificadas con n elementos, el sistema incluye n + m secciones, es decir, m secciones redundantes disponibles para la protección contra las averías.

5 El procedimiento según el invento se caracteriza principalmente en que la asignación de n de las n + m secciones para transmitir y/o conmutar n elementos de señales codificadas se modifica cíclicamente en tanto que no se observe y localiza ningún fallo, siendo esta modificación cíclica, que se designará movimiento rotatorio, interrumpida
10 después de la localización de una avería, cuando la asignación de elemento a las secciones es tal que la sección de defectuosa no se utiliza para transmitir y/o conmutar un elemento de las señales codificadas.

15 Los medios de protección contra averías de acuerdo con el invento, están principalmente caracterizados porque las matrices de acceso se insertan en las entradas y salidas para permitir la asignación modificable a las secciones de los elementos de señal codificada, estando controladas estas matrices por lo menos, por una fuente de dirección, especificando cada dirección una asignación particular. Así, se
20 obtiene el movimiento rotatorio por la dirección cíclica leí da provista por las matrices de acceso.

Otros fines y características diferentes del invento serán más evidentes por la siguiente descripción de una forma preferida del mismo dada con relación a los adjuntos dibujos en los que:
25

- la Fig. 1 muestra el diagrama en bloque de un sistema conmutador de tiempo bien conocido al que puede aplicarse el presente invento;

30 - la Fig. 2 muestra el contenido de las memorias MT1 y MP1



de la Fig. 1;

- la Fig. 3 muestra el diagrama en bloque de un sistema de conmutación equipado para la aplicación del presente invento;
- la Fig. 4 muestra el diagrama de los medios rotatorios pro
5 vist_os de acuerdo con el invento en cada entrada del sistema de la Fig. 3;
- la Fig. 5 muestra el diagrama de los medios rotatorios pro
vist_os de acuerdo con el invento en cada salida del sistema de la Fig. 3;
- 10 - la Fig. 6 muestra una tabla que ilustra el procedimiento rotatorio del invento;
- la Fig. 7 muestra el diagrama de una forma de fuente de direcciones que controlan los medios rotatorios de las Figs. 4 y 5;
- 15 - la Fig. 8 muestra el diagrama del equipo de control de "arranque/parada" de la Fig. 7.

El diagrama en bloque de los circuitos de un sistema conmutador al que se puede aplicar el presente invento, se describirán primeramente.

20 Este sistema incluye grupos múltiplex de entrada tal como GE1. A cada uno corresponde un grupo múltiplex saliente tal como GS1. Estos grupos múltiplex comprenden cada uno, por ejemplo 256 canales de tiempo. A cada canal de tiempo corresponde una ranura de tiempo de canal, o más sencillamen
25 te, una ranura de tiempo de canal de aproximadamente 500 ns durante la cual se transmite una combinación codificada a varios conductores en paralelo. La misma ranura de tiempo se repite cada 125 μ s.

Para establecer la llamada, se proveen varias unidades conmutadoras. Para simplificar, sólo se ha representado
30



una de ellas en la Fig. 1, que incluye un almacén de circui
to MTL, un almacén de conversación MP1, un conmutador de grupo
po entrante CE1 y un conmutador de grupo saliente CS1.

Todas las unidades a través de las cuales se transmiten
5 ten las combinaciones codificadas, es decir, los almacenes
de conversación y los conmutadores, están formados por la
yuxtaposición de elementos elementales que transmiten cada
uno de los bits de las combinaciones codificadas. Así, el
conmutador CE1 está formado de nueve conmutadores elementa-
10 les $GE1_0$ a $GE1_8$ idénticos y controlados en paralelo. Cada
uno de ellos conmuta y transmite un bit, en una forma com-
pletamente independiente de los otros, de modo que una ave-
ría afectará solamente a un bit de cada vez. Similarmente,
el almacén MP1 está formado por nueve almacenes elementales
15 independientes $MP1_0$ a $MP1_8$ controlados en paralelo y el con-
mutador CS1 incluye nueve conmutadores elementales $CS1_0$ a
 $CS1_8$.

En resumen, se puede considerar que el sistema con-
mutador de la Fig. 1 está constituido por varias secciones
20 de sistema SR0 a SR8, incluyendo una sección de sistema to-
dos los elementos elementales que transmiten y conmutan un
bit de las combinaciones codificadas.

El almacén de circuito MTL es una memoria que tiene
256 células leídas cíclicamente en sincronismo con las ranuras
25 ras de tiempo de canal de grupo múltiplex. Cada célula puede
contener una dirección de una célula del almacén de conver-
sación MP1 y un número de grupo múltiplex.

El almacén de conversación MP1 puede tener hasta 128
células de memoria que cada una será asignada a una llamada.
30 Estas células de memoria son llamadas en respuesta a la



información provista por el almacén de circuito MT1.

El conmutador CE1 se habilitará, durante cada ranura de tiempo de canal, asociando la entrada de la memoria MP1 con cualquiera de los grupos entrantes, en respuesta a la
5 partida de información provista por una célula del almacén de circuito MT1.

El conmutador CS1 se habilita, durante cada ranura de tiempo de canal, asociando la salida del almacén MP1 con cualquiera de los grupos salientes. Se orienta siempre
10 en la misma posición que el conmutador CE1.

Se describirá ahora el funcionamiento de este sistema con referencia a la Fig. 2 y considerando el caso de una llamada entre un abonado (A) al que corresponde la ranura de tiempo de canal t_0 en los grupos entrante y saliente GE1 y GS1, y otro abonado (B) al que corresponde la ranura de tiempo de canal t_j en los grupos entrante y saliente GE2 y GS2.
15

En la ranura de tiempo de canal t_0 , una célula de almacén de circuito correspondiente MT1 proporciona un número de grupo y una dirección ad_0 . Este número se envía a los
20 conmutadores CE1 y CS1, en paralelo. En respuesta, estos se orientan sobre los grupos entrantes y salientes GE1 y GS1 respectivamente. Simultáneamente, la dirección ad_0 se transmite al almacén de conversación MP1. En este almacén, la célula de memoria que corresponde a esta dirección es sometida sucesivamente a una operación de lectura y escritura.
25

La partida de información leída en la dirección ad_0 se transmite al grupo múltiplex saliente GS1 a través del conmutador CS1. Después, la partida de información presente en el grupo múltiplex entrante GE1, transmitida a través del conmutador CE1 hasta la entrada del almacén de conversación
30



MPI, se registra, en vez de meramente ser leída, en la dirección ad0. El abonado (A) ha recibido, así, una muestra codificada, mientras que la que había provisto se ha registrado.

5 En la ranura de tiempo de canal tj una célula correspondiente del almacén de circuito MTI proporciona el número de grupo Gp y de nuevo la dirección ad0. Los conmutadores CS1 y CE1 en consecuencia se orientan sobre los grupos GSp y GEp. La dirección ad0 se transmite al almacén de conversación MPI.

10 La partida de información leída en la dirección ad0 se transmite al grupo múltiplex saliente GSp, a través del conmutador CS1. Entonces, la partida de información presente en el grupo múltiplex entrante GEp, transmitida a través del conmutador CE1 al almacén MPI, se registra en la dirección ad0. Así, el abonado (B) recibe la muestra codificada transmitida previamente por el abonado (A) y registrada en el tiempo t0. La muestra codificada que proporciona acaba de ser registrada en la dirección ad0 y se retiene hasta la ranura de tiempo t0 siguiente en que se transmite al abonado (A).

20 Los equipos RE1 y RS1 asociados con los grupos GE1 y GS1 están también representados en la Fig. 1. El equipo RE1 distribuye los diferentes bits de la muestra codificada que se origina del grupo GE1, sobre los conductores GE1₀ a GE1_g. El equipo RS1 recibe los diferentes bits de las combinaciones codificadas que aparecen en los conductores GS1₀ a GS1_g, y reconstituye las combinaciones codificadas provistas en el grupo GS1, tal como serían si no existiesen los equipos RE1 y RS1.

30 A modo de ilustración, si las combinaciones codifi



5 cadas transmitidas a los grupos entrantes y salientes tie-
nen ocho bits, en tanto que el sistema conmutador incluye
nueve secciones, SRO a SR8, el equipo RE1 encaminará los ocho
bits de las combinaciones entrantes a las secciones SRO a
5 SR7: el equipo RS1 constituirá las combinaciones salientes
por medio de los bits provistos por estas mismas secciones
SRO a SR7. Será igual para todos los grupos múltiplex y la
sección SR8 se utilizará como sección de reserva. Sin embar-
go, como se ha indicado al principio, tal solución puede
10 aplicarse y proporciona una protección satisfactoria, sola-
mente si la avería se localiza rápidamente.

 En consecuencia, el fin del invento consiste en un
procedimiento de protección contra averías y el equipo para
su realización y es especialmente útil cuando la detección
15 y localización de las averías requiere un intervalo de tiem-
po largo. El procedimiento que constituye el fin del inven-
to se ilustra primordialmente en la Fig. 3.

 Los grupos múltiplex entrantes tal como GE1, que
encaminan combinaciones codificadas en paralelo sobre n con-
20 ductores y grupos múltiplex salientes tal como GS1, también
con n conductores, se puede encontrar en la Fig. 3, como en
la Fig. 1. El sistema conmutador RC se ha representado for-
mado de planos p paralelos S1 a Sp, correspondiendo cada pla-
no a una sección de sistema tal como se ha definido con re-
25 lación a la Fig. 1. El número p de secciones del sistema es
igual a n + m, teniendo en consecuencia el sistema RC una
redundancia espacial de m secciones.

 El grupo entrante GE1 está equipado con un conmuta-
dor giratorio CGE1 que asocia en cada instante los n conduc-
30 tores del grupo GE1 con n de p conductores del grupo interno



entrante GIE1, modificándose cíclicamente la asignación de los conductores del grupo GIE1 con relación al grupo GE1 lo cual se ilustra por medio de una flecha circular.

5 El grupo saliente GS1 está equipado con un conmutador rotatorio CGS1 que asocia en cada instante n de p conductores del grupo interno saliente GIS1 con n conductores del grupo saliente GS1, modificándose, así, cíclicamente esta asignación en la misma forma que a través del conmutador CGE1.

10 Naturalmente, los otros grupos entrantes y salientes están también equipados con conmutadores giratorios funcionando en sincronismo con los conmutadores CGE1 y CGS1.

15 Gracias a esta rotación efectuada en las entradas y salidas del sistema RC el bit de rango 1 de las combinaciones codificadas de los grupos entrantes y salientes, serán por ejemplo, transmitidas y conmutadas a través de la sección S1, después a través de la sección S2 a la sección Sp, después el ciclo comenzará de nuevo, y así sucesivamente. Simultáneamente, el bit de rango 2 de las combinaciones codificadas se transmitirá conmutado a través de las secciones 20 S2, S3, Sp. S1, etc. Lo mismo sucederá para los bits del rango siguiente.

25 La ventaja de este procedimiento consiste en que cada bit de las combinaciones codificadas al utilizar cíclicamente las secciones p disponibles, será afectada por una posible avería localizada en una de las secciones solamente cuando utiliza esta sección defectuosa, esto es, una vez en p . Aumentando el número p de las secciones, se reduce la influencia de las averías. Tomando otro punto de vista, se puede 30 de también observar que una avería afecta sucesivamente los

26 Dic.

13.



bits de rango 1 a n, durante una fracción igual a n/p de la ranura de tiempo. Durante la fracción restante m/p de la ranura de tiempo, la avería no ejercerá influencia. Si estos bits de las combinaciones codificadas corresponden a valor pesado decreciente de acuerdo con el rango, la avería producirá una interferencia máxima cuando afecta al bit de rango 1, después una interferencia menor y menor hasta que se cancela, en cada ciclo giratorio. La práctica ha demostrado que el resultado amplio era una interferencia, realmente latosa pero insuficiente para que la transmisión no fuese inteligible. Es posible reducirla al mínimo ajustando la velocidad de giro y la redundancia espacial del sistema.

El procedimiento del invento, en consecuencia, permite, cuando ocurre una avería en el sistema RC, retener las llamadas que utilizan el punto defectuoso a costa de una degradación tolerable de la calidad de transmisión, por lo menos hasta la localización de la avería en una de las secciones del sistema.

Es más, el procedimiento según el invento proporciona también la parada de rotación de la localización de una avería, cuando las posiciones de los conmutadores rotatorios son tales que los n bits de las combinaciones codificadas son transmitidos y conmutados a través de secciones del sistema sanas, no utilizando ninguno de estos bits la sección defectuosa.

Se observará posteriormente que el mismo procedimiento aplicado en un caso en que solamente existe una sección redundante permite, también, la protección contra los efectos de dos averías en dos secciones de sistema, si las com



binaciones codificadas incluyen un bit no absolutamente ne
cesario para la transmisión, (bit de paridad o bit de orden
inferior).

5 Una forma de medios rotatorios utilizables en las
entradas, esto es, forma del conmutador CGEl de la Fig. 3,
se describirá ahora con referencia a la Fig. 4.

Este conmutador está esencialmente constituido por
una matriz ME1 que comprende n entradas, a las que están
conectados los n conductores del grupo múltiplex entrante
10 GE1 y p salidas a las que están conectados los p conducto-
res del grupo múltiplex interior entrante GIE1.

Esta matriz permite conectar cada una de sus salidas
a cualquiera de las entradas previamente designadas por una
dirección.

15 Esta matriz puede ventajosamente adoptar la forma de
la que forma parte de la patente española n.º. 409.182, de
proveerse la dirección en serie.

En consecuencia, el conmutador de la Fig. 4 compren
de un registrador de dirección RAE1 que incluye una célula
20 registradora con varios bits (a_{el} a a_{ep}) por cada salida de
la matriz y un grupo de transmisión en serie SE1 que compren
de un circuito (s_{el} a s_{ep}) por cada salida de matriz. Este
equipo recibe las direcciones AME que se registran en RE1.
La parte de dirección así escrita en la célula a_{el} se trans
25 mite en serie a la entrada de la dirección ca_l a través del
circuito sel.

Si bien los medios de control y sincronización no
han sido representados, ha de quedar entendido que el con-
mutador de la Fig. 4 está dispuesto de modo que recibe una
30 dirección AME en cada paso de rotación, esto es, a un ritmo

26 DIC
15.



que puede ser lento. Esta dirección se registra en RAEl y puede transmitirse a la matriz ME1 en forma repetida, a un ritmo que puede ser alto, por ejemplo, para cada combinación codificada encaminada por la matriz.

5 La Fig. 5 representa una forma de los medios rotatorios utilizables en las salidas, esto es, una forma de conmutador CGS1 de la Fig. 3.

10 Este conmutador es similar al de la Fig. 4. Incluye una matriz MS1 que tiene p entradas, a las que están conectados los p conductores del grupo múltiplex interno saliente GIS1, y n salidas a las que están conectados los n conductores del grupo múltiplex saliente GS1. Un registrador de dirección RAS1 con n células asn recibe direcciones AMS. Estas direcciones se transmiten a la matriz MS1 a través de
15 un grupo transmisor en serie SS1 con n circuitos ssl a ssn.

 Volviendo ahora al diagrama en bloque de la Fig. 3 y considerando que todos los grupos múltiplex entrantes están provistos de un conmutador rotatorio tal como el de la Fig. 4, mientras que todos los grupos múltiplex salientes están
20 provistos de un conmutador rotatorio tal como el de la Fig. 5, quedará fácilmente entendido que puede obtenerse fácilmente una rotación desde una fuente de direcciones que controla matrices de acceso. Más concretamente, esta fuente de direcciones proporcionará, en cada paso de un ciclo de rotación, una dirección AME y una dirección AMS. La dirección
25 AME permitirá la asignación de n bits de las combinaciones codificadas de los grupos múltiplex entrantes con n de las p secciones de sistema. Del mismo modo la dirección AMS permitirá asignar estas n secciones de sistema a los n conductores de los grupos múltiplex salientes.
30



Si la transmisión de las combinaciones codificadas a través del sistema RC fuese instantánea, las direcciones AME y AMS podrán cambiarse en el mismo instante, sin ninguna otra precaución que la asignación de n en p secciones del sistema a la transmisión y conmutación de los n bits de las combinaciones codificadas. Sin embargo, en realidad, a la naturaleza de tiempo del sistema conmutador RC, cualquier modificación de la asignación en las entradas, se transmite a las salidas después de una demora variable para las diferentes combinaciones codificadas. En consecuencia es aconsejable tomar precauciones al modificar las direcciones AME y AMS, de las que se tratará ahora con referencia a la Fig. 6.

La tabla de la Fig. 6 ilustra una forma de procedimiento giratorio por modificación cíclica de las direcciones AME y AMS. En realidad, representa solamente una parte de un ciclo de rotación, suficiente para indicar un método particular de utilización del procedimiento elegido como ejemplo que constituye el fin del invento.

Las hileras de esta table, numeradas en la columna de la izquierda, corresponden, cada una, a un paso del ciclo de rotación. La tabla comprende 9 columnas para la partida de información AME (AME1 a AME9) y también 9 columnas para la partida de información AMS (AMS1 a AMS8 y AMSS).

El ejemplo de aplicación considerado, es de hecho aquel en que las combinaciones codificadas de los grupos múltiplex entrantes y salientes, tienen 8 bits, mientras que el sistema RC (Fig. 3) incluye 9 secciones de sistema ($n=8$, $p=9$). La partida de información AME incluye, en consecuencia, 9 partes provista cada una para una salida de matriz



MEL de la Fig. 4, por ejemplo) y que proporcionan el número de una de las 8 entradas de matriz (una de las 8 entradas de esta matriz MEL). Como hay 9 salidas para 8 entradas, 7 de las entradas se asignarán individualmente a 7 salidas, mientras que la octava entrada se asignará a dos salidas que serán, así alcanzadas en paralelo. La partida de información AMS incluye 8 partes (AMS1 a AMS8) provistas cada una para una salida de matriz (en una de las 8 salidas de la matriz MS1 de la Fig. 5, por ejemplo) y proporcionando el número de una de las 9 entradas de matriz (de una de las 9 entradas de esta matriz MS1). Como hay 9 entradas para 8 salidas, 8 entradas se asignan individualmente a 8 salidas. Una entrada no se asigna y su número se indica en la columna AMSS.

En términos más generales, la partida de información ANE asigna los bits de las combinaciones entrantes a las secciones de sistema, y la partida de información AMS asigna las secciones de sistema a los bits de las combinaciones siguientes.

El principio de rotación aplicado en la tabla de la Fig. 6 consiste, en cada paso de rotación, en conmutar un bit entrante de una sección de sistema (y) sobre las secciones de sistema entonces disponibles (x); la primera de estas dos secciones (y) se hace entonces disponible y en el paso siguiente, un bit en otra sección (z) se conmutará sobre la sección liberada (y) y así sucesivamente. Este principio que permite conmutar los bits uno a uno conduce a conmutar las combinaciones transmitidas en relación a las secciones de sistema, al ritmo de una sección cada 8 pasos de rotación, en el caso que se considera en que las combinaciones codificadas tienen 8 bits.



En otros respectos, como se ha indicado anteriormente, una combinación codificada tarda un tiempo variable que se mide en ciclos múltiplex, en pasar a través del sistema. En consecuencia; no es posible, sin ninguna precaución modificar las asignaciones en las entradas y después las asignaciones en las salidas, pues no existe instante definido en que las modificaciones hechas en las entradas resultan en un efecto perceptible en las salidas.

La solución adoptada consiste, antes de conmutar un bit de una sección y sobre una sección x, en las salidas y en las entradas, en transmitir este bit, en paralelo sobre la sección x y la sección y, durante un espacio de tiempo suficientemente largo, a fin de que las salidas de la sección x consigan proporcionar las mismas señales que la de la sección y. Cuando el espacio de tiempo ha terminado, es posible, entonces, conmutar sin ningún inconveniente para el bit de la sección y sobre la sección x, en las entradas y en las salidas. Así, se libera la sección y y puede inmediatamente disponerse en paralelo con la sección z. Comienza un nuevo intervalo de tiempo al final del cual la rotación conmutará un bit de la sección z a la sección y y así sucesivamente.

En la línea 1 de la tabla de la Fig. 6 se observará que la partida de información AME asigna los bits de los rangos 1 a 8 de los grupos entrantes, a las secciones S1 a S7 y S9 (cifras 1 a 8 en las columnas AME1 a AME7 y AME9). Además, el bit de rango 8 de los grupos entrantes es asignado también doble a la sección S8 (cifra 8 subrayada en la columna AME8). En el mismo instante, la partida de información AMS asigna las secciones S1 a S7 y S9 para proveer los bits

de rango 1 a 8 de las combinaciones codificadas de los grupos salientes (cifras 1 a 7 y 9 en las columnas AMS1 a AMS8). La sección S8 no se asigna (cifra 8 en la columna AMSS). Sin embargo, encamina el bit de rango 8 de las combinaciones entrantes y esto se utilizará en el siguiente paso de rotación ilustrado por la línea 2.

Es más, sobre la línea 2 de la tabla de la Fig. 6 se puede observar que la partida de información AME asigna los bits de rango 1 a 8 de los grupos entrantes a las secciones S1 a S8, mientras que el bit de rango 1 se redobla en la sección S9. En el mismo instante la partida de información AMS asigna las secciones S1 a S8 de los grupos salientes.

La comparación de las líneas 1 y 2 de la tabla de la Fig. 6 muestra las características de este caso de aplicación del procedimiento de rotación según el invento. En la línea 1, el bit de rango 8 de las combinaciones entrantes, nominalmente se asignó a la sección S9 y se redobló en la sección S8 (columnas AME9 y AME8). En consecuencia, el bit de rango 8 de las combinaciones salientes fué obtenido de la sección S9, no estando asignada la sección S8 (columnas AMS8 y AMSS). En la línea 2, se observa que el bit de rango 8 de las combinaciones entrantes está nominalmente asignado a la sección 8 y ya no a la sección 9. Así, en dos pasos ha cambiado de la sección S9 a la sección S8. Continuando en la línea 2, se observa que el bit de rango 8 de las combinaciones salientes se obtiene ahora de la sección S8. La sección S9 que no está asignada, desde este instante encamina el bit de rango 1 de las combinaciones entrantes, al redoble.

26 DIC. 1977

20.



Por lo menos, desde el primer paso de rotación consi
derado al segundo paso, las asignaciones de 7 bits no han
sido cambiadas (los bits de rango 1 a 7 asignados a las sec
ciones S1 a S7 en las entradas y en las salidas); el octavo
5 bit, redoblado en el primer paso (en la sección S8) ha cam-
biado su asignación en el segundo paso que ha dado la tota-
lidad de la ranura de tiempo que separa los medios de rota-
ción de modo que el bit puede establecerse por completo en
la sección en que nuevamente está asignado (sección 8). El
10 cambio de asignación en las salidas concerniente al bit de
rango 8 de las combinaciones salientes tiene lugar, en con-
secuencia, en el segundo paso. El cambio de asignación del
bit de rango 1 de las combinaciones entrantes, de la sec-
ción S1 a la sección S9 ha sido preparado.

15 El examen de las líneas siguientes de la tabla de la
Fig. 6 permite comprender la continuación del procedimiento
que conmuta uno a uno los bits de rango 1 a 8 de las seccio
nes S1 a S8 a las secciones S9 y S1 a S7 posición que se al
canza en la situación ilustrada por la línea 10 y que repite
20 esta posición cada 8 pasos hasta que, en 72 pasos de un ci-
clo de rotación completo, puede restablecerse la situación
inicial.

Quando no hay avería en el sistema conmutador, el
procedimiento de rotación así utilizado, no interfiere con
25 las llamadas, pues se evita cualquier pérdida de información
por el redoblado previo de cada bit que se ha de conmutar.
Evidentemente, con varias secciones redundantes, varias con
mutaciones de bits podrían efectuarse simultáneamente, lo
cual aumentaría la velocidad de rotación de las combinacio-
30 nes codificadas con relación a las secciones. En otros res-

26
21.



pectos, el orden en que se conmutan los bits de las combinaciones codificadas para efectuar la rotación, puede elegirse según se desee. A modo de ejemplo, si esta fallando una de las secciones, el proceso de rotación utilizado en la forma descrita conduce a hacer transmitir ciclicamente los bits de rango 1 a 8. Si precisamente estos bits tienen pesos que incrementan en este orden, la sección defectuosa introducirá, así, un ruido cuya amplitud media podría representarse por un diente de sierra que tenga el mismo período que la rotación. Con los medios descritos, es fácil introducir una permutación sistemática de los bits en relación a la rotación con miras a reducir el ruido resultante.

En otros respectos, como se ha indicado anteriormente, se provee para la rotación después de la localización de una avería de modo que los bits de las combinaciones codificadas utilizan todas las secciones de sistema útiles, indicando la columna AMSS de la Fig. 6, en cada paso de rotación la sección de sistema no asignada. En caso de avería es suficiente detener la rotación cuando el número provisto por la columna AMSS es el de la sección averiada. Esto ocurrirá durante uno de los nuevo pasos de rotación que seguirán a la localización de la avería.

Finalmente, el procedimiento según el invento, permite en el caso de la aplicación de la Fig. 6, enfrentar dos averías en dos secciones del sistema, si es posible sacrificar uno de los bits de las combinaciones codificadas (bit de paridad o de orden inferior). Es más, suponiendo que fallan las secciones S5 y S9 es suficiente esperar a parar la rotación cuando el bit no esencial (bit 1, por ejemplo) pasa a través de una de las secciones averiadas, por ejemplo la

sección S9, mientras la sección S5 no está asignada. Con referencia a la Fig. 6 se puede observar fácilmente que el bit de rango 1 de las combinaciones codificadas pasa a través de la sección S9 durante 8 pasos de rotación consecutivos entre los cuales (línea 7) uno corresponde al caso en que la sección S5 no está asignada. También es posible parar la rotación cuando el bit de rango 1 pasa a través de la sección S5 mientras la sección S9 no está asignada.

Procedimientos de protección contra las averías más eficaces (y más complicadas) en el caso de un sistema que comprende varias secciones de sistema redundantes, pueden ser fácilmente imaginados.

Una forma de fuente de direcciones diseñada para ser utilizada en conexión con el método de aplicación de las Figs. 4, 5 y 6 será descrito a continuación.

La Fig. 7 ilustra un dispositivo en el que una memoria MG (preferiblemente sólo de lectura) proporciona información AME y AMS. Esta memoria recibe comunicación de un contador CA que avanza bajo los efectos de impulsos provistos por un reloj BT en tanto que la puerta AND ptl conduzca.

A cada impulso provisto por el reloj BT el contador CA avanza. Una de las células de la memoria MG es leída, de acuerdo con la posición del contador CA, y la partida de información que proporciona, esto es, las direcciones AME y AMS, se transmite a los conmutadores rotatorios de las Figs. 4 y 5. El contador CA para ciclicamente por 72 posiciones. y la memoria MG comprende 72 células que, así, se leen ciclicamente para proporcionar la información descrita con relación a la Fig. 6.

La rotación se detiene controlando el bloqueo de la



puerta ptl a través del conductor ma.

Los medios para controlar el funcionamiento del sistema conmutador y localizar una avería a nivel de una sección de sistema, no forman parte del invento y no serán descritos. Estos medios, a través de una conexión UC, proporcionan, más particularmente indicaciones VDF, NDF, NLF y VPF que se registran en un registrador RC. La partida de información así facilitada al presente dispositivo se mantiene siempre corriente en el registrador RC.

La indicación NOF, que puede tener un valor numérico 0, 1 ó 2, es el número de averías o, más concretamente, el número de secciones de sistema defectuosas.

La indicación NLF que puede también tener un valor numérico 0, 1 ó 2 es el número de averías que han de ser localizadas.

La indicación VPF es el número de una primera sección de sistema defectuoso. La indicación VDF es el número de una segunda sección de sistema defectuosa. Es más, estas dos últimas indicaciones son intercambiables.

El equipo de control de arranque/parada LMA recibe las cuatro indicaciones anteriores y también la información AMS1 (número de la sección que encamina el bit de orden inferior de las combinaciones codificadas) y AMSS (número de la sección no asignada) anteriormente definida con relación con la Fig. 6. Se deduce de esto si se ha de interrumpir o no la rotación y en consecuencia controla la puerta ptl a través del conductor ma.

La rotación debe interrumpirse sólo cuando $NDF=NLF=1$ ó $NDF=NLF=2$, esto es, cuando se ha localizado una avería existente o cuando dos averías existentes han sido ambas



localizadas. En todos los otros casos, (sin avería, una ave
ría no localizada, dos averías una de las cuales no se loca
liza) debe mantenerse la rotación.

5 Cuando $NDF=NLF=1$ (avería localizada) deberá detener
se la rotación cuando VPF (o VDF) es igual a AMSS, no asig-
nándose, entonces, la sección defectuosa, como ya se ha ex-
plicado.

10 Cuando $NDF=NLF=2$ (dos averías localizadas) debe de-
tenerse la rotación cuando VPF (o VDF) es igual a AMSS y
simultaneamente VDV (o VPF) es igual a AMS1, también como se
ha explicado anteriormente.

15 Los circuitos que permiten obtener estas funciones
lógicas se representan en la Fig. 8. Incluyen esencialmente
dos comparadores CDF1 y CPF1 para comparar la indicación
VPF con la información AMS1 y AMSS y otros dos comparadores
CDF2 y CPF2 para comparar la indicación VDF con la informa-
ción AMS1 y AMSS. Si cualquiera de las indicaciones VPF y
VDF es igual a la partida de información AMSS cualquiera de
los comparadores CPF1 y CPF2 funciona y proporciona una señal
20 que es dirigida a través de la puerta OR pt2 hasta una de
las entradas de cada una de las puertas AND pt4 y pt5. Si
cualquiera de las indicaciones VPF y VDF es igual a la par-
tida de información AMS1, cualquiera de los comparadores
CDF1 y CDF2 funciona y proporciona una señal que se encamina
25 a través de la puerta OR pt3 hasta una entrada de la única
puerta pt5.

30 Si la indicación NDF tiene el valor 1, se marca el
hilo 1 fd. Si tiene el valor 2, se marca en su lugar, el hil-
o 2 fd. Para cualquier otro valor de la indicación NDF, no se
marca ningún hilo.

26 DIC



25.

En consecuencia, cuando $NDF=NLF=1$ se marcan los hilos 1 fd y 1 fl lo cual habilita la puerta pt4 del tipo AND para que conduzca. Esta accionará cuando la puerta pt2 proporciona una señal, esto es, cuando una de las indicaciones VPF y VDF es igual a la partida de información AMSS, y enviará una señal a la puerta pt6 del tipo NOR que suprimirá la señal ma para hacer que la puerta pt1 de la Fig. 7 no conduzca y así parar la rotación en tal situación, ya que la sección de sistema defectuosa es precisamente la no asignada.

Cuando $NDF=NLF=2$, se marcan los hilos 2fl y 2fd, que hace que la puerta pt5, también del tipo AND, no conduzca. Esta funcionará cuando la puerta pt2 proporciona una señal, en las condiciones que se han descrito, y también cuando la puerta pt3 proporciona simultáneamente una señal, siendo entonces iguales cualquiera de las indicaciones VPF y VDF, además de la partida de información AMS1. Entonces, se detendrá la rotación, gracias a la puerta pt6, por supresión de la señal ma, en tal situación que la sección no asignada y la que encamine el bit de orden inferior, corresponden a las secciones de sistema defectuosos.

Ha de quedar claramente entendido, que la anterior descripción se hace sólo a modo de ejemplo no restringido y que pueden considerarse numerosas alternativas, sin separarse del alcance del invento. Más concretamente, se hace constar que los detalles numéricos se han citado solamente para facilitar la descripción y que pueden variar con la aplicación en cada caso.

Este invento corresponde a una solicitud de Patente formulada en Francia el día 2 de Octubre de 1973, señalada



con el N^o. 73 35122 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

----- NOTA -----

5 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años, son los siguientes:

10 1.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial, con posibilidad de transmitir y/o conmutar en paralelo las señales codificadas en n elementos y constituido para este fin por n + m secciones de sistema independientes, caracterizado porque la asignación de n de n + m secciones para transmitir y/o conmutar n elementos de las señales codificadas, se modifica ciclicamente, esta modificación cíclica denominada rotación
15 siendo retenida por lo menos en tanto que no se ha localizado una avería en el sistema. De modo que si hay una o varias averías no localizadas en el sistema, por medio de la rotación, esta o estas averías asignan temporalmente sólo aquellos elementos de las señales codificadas, cada una en su
20 turno, que permiten retener llamadas sólo a costa de una degradación de su calidad.

25 2.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial, según el punto 1, caracterizado porque cuando la avería detectada, o las averías detectadas, ha (n) sido localizada (s) se para la rotación tan pronto como las asignaciones de los elementos de las señales codificadas a las secciones es tal que la influencia de la avería, o averías, sobre las llamadas es nula o mínima.

ay Co³⁰

26 Dic.

27.



3.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial caracterizado porque cada entrada y cada salida del sistema está provista de medios conmutadores que conectan selectivamente n conductores de elementos de señales codificadas con n + m accesos de una entrada o salida del sistema que permite la asignación modificable de los elementos de las señales codificadas, a las secciones.

4.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial según el punto 3, caracterizado porque incluye una matriz de acceso con n entradas (salidas) y n + m salidas (entradas) siendo conectadas selectivamente a cualquiera de las salidas en respuesta a una parte de una dirección.

5.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial según el punto 4, caracterizado porque incluye por lo menos una fuente de direcciones que proporciona ciclicamente direcciones a las matrices de acceso, determinando cada dirección de una asignación en una matriz de acceso y determinando la rotación de la totalidad de las direcciones provistas ciclicamente.

6.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial según el punto 5, caracterizado porque la fuente de direcciones proporciona diferencialmente direcciones de entrada para las matrices de acceso de las entradas del sistema y correspondientes direcciones de salida para las matrices de acceso de las salidas del sistema.

7.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial según los pun-



5 tos 2 y 6, caracterizado porque se proveen medios de control para parar el funcionamiento cíclico de la fuente de dirección y suspender así la rotación en una situación que corresponde a una asignación determinada en la que la influencia de una o varias averías en las llamadas es nula o mínima.

8.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial según el punto 7, caracterizado porque las direcciones provistas para el suministro de direcciones, comprenden cada una por lo menos 10 una parte que define una sección de sistema no asignada a la transmisión y/o conmutación de elementos de señales codificadas, con miras a suspender la rotación cuando se ha localizado una avería en esta sección de sistema determinada.

9.- Procedimiento para la protección contra averías 15 en un sistema provisto de redundancia espacial según el punto 7, caracterizado porque las direcciones provistas por la fuente de direcciones incluyen cada una parte que define una sección de sistema que encamina una de las señales codificadas no esencial para retener llamadas, con miras a 20 suspender la rotación, cuando se ha localizado una avería en esta sección de sistema determinada.

10.- Procedimiento para la protección contra averías en un sistema provisto de redundancia espacial.

25 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

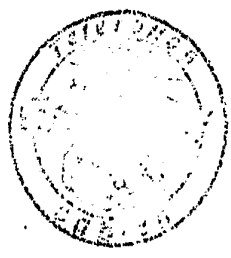
ME

26 Dic. 1974
29.

Esta Memoria consta de 29 hojas escritas por una so
la cara.

Madrid 26 DIC. 1974

M. G. SANTAMARIA
VICE-SECRETARIO GENERAL



m/e

26 DIC 1974



Fig. 1

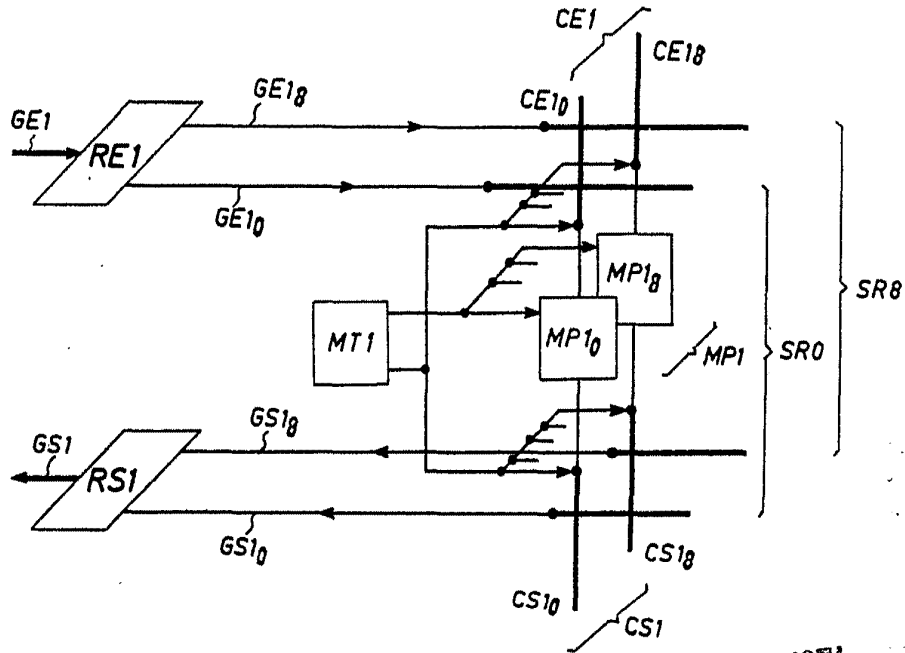
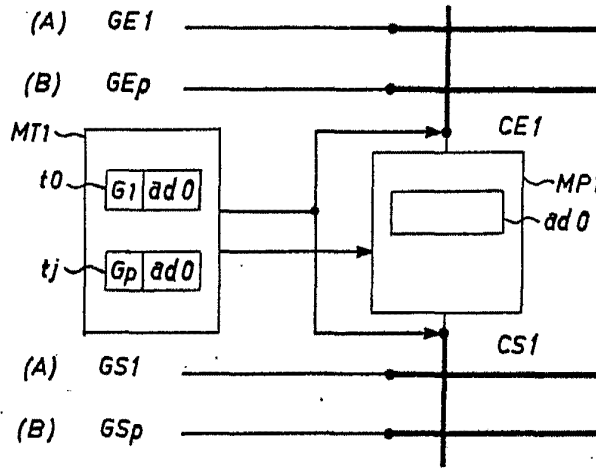


Fig. 2



M. G. Santamaria
 M. G. SANTAMARIA
 VICE-SECRETARIO GENERAL



Fig. 3

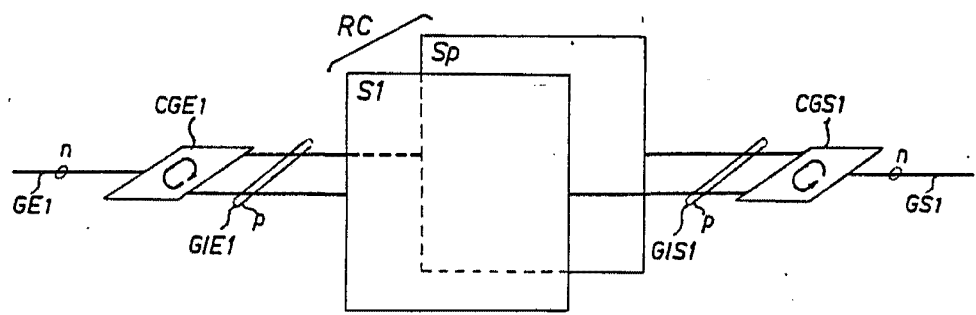


Fig. 4

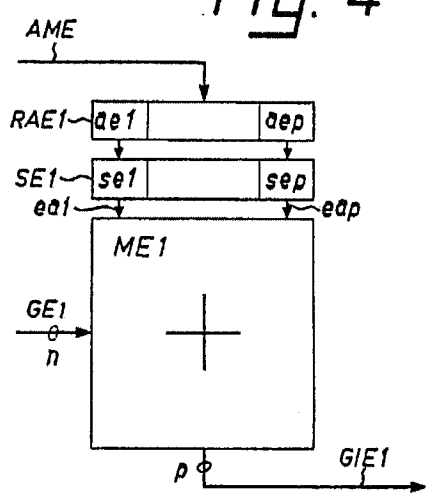
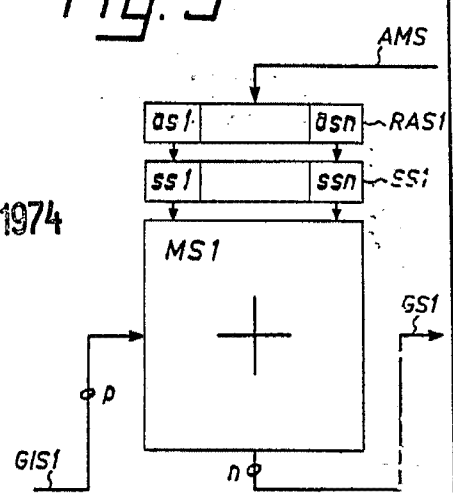


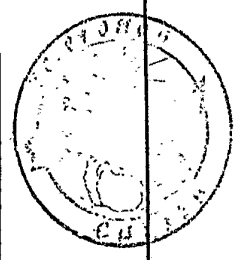
Fig. 5



26 DIC. 1974

Fig. 6

	AME									AMS								
	1	2	3	4	5	6	7	8	9	1	2	3	4	5	6	7	8	S
1	1	2	3	4	5	6	7	<u>8</u>	9	1	2	3	4	5	6	7	9	8
2	1	2	3	4	5	6	7	8	<u>1</u>	1	2	3	4	5	6	7	8	9
3	<u>2</u>	2	3	4	5	6	7	8	1	9	2	3	4	5	6	7	8	1
4	2	<u>3</u>	3	4	5	6	7	8	1	9	1	3	4	5	6	7	8	2
5	2	3	<u>4</u>	4	5	6	7	8	1	9	1	2	4	5	6	7	8	3
6	2	3	4	<u>5</u>	5	6	7	8	1	9	1	2	3	5	6	7	8	4
7	2	3	4	5	<u>6</u>	6	7	8	1	3	1	2	3	4	6	7	8	5
8	2	3	4	5	6	<u>7</u>	7	8	1	9	1	2	3	4	5	7	8	6
9	2	3	4	5	6	7	<u>8</u>	8	1	9	1	2	3	4	5	6	8	7
10	2	3	4	5	6	7	8	<u>1</u>	1	9	1	2	3	4	5	6	7	8
11	2	3	4	5	6	7	8	1	<u>2</u>	8	1	2	3	4	5	6	7	9
12																		



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL



Fig. 7

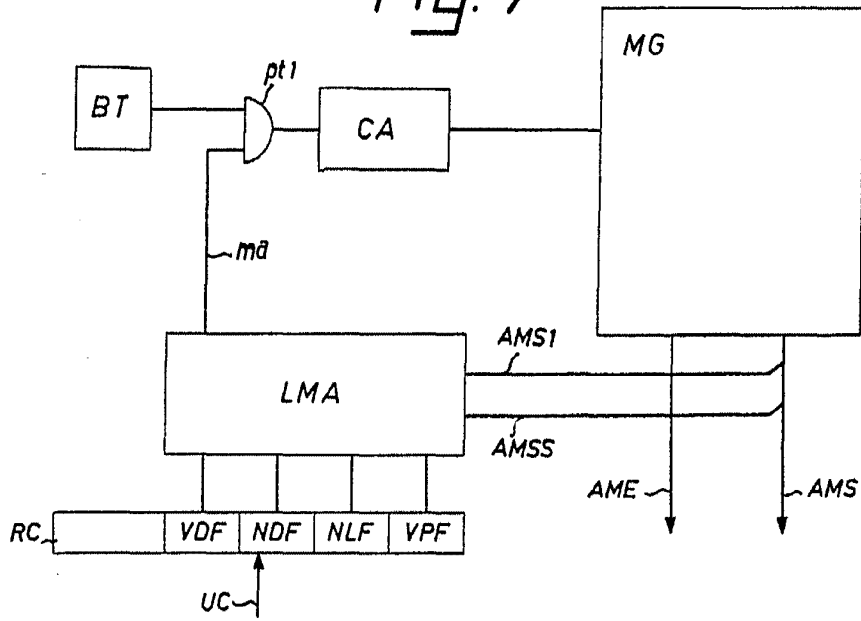
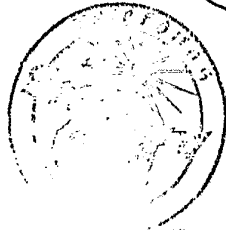
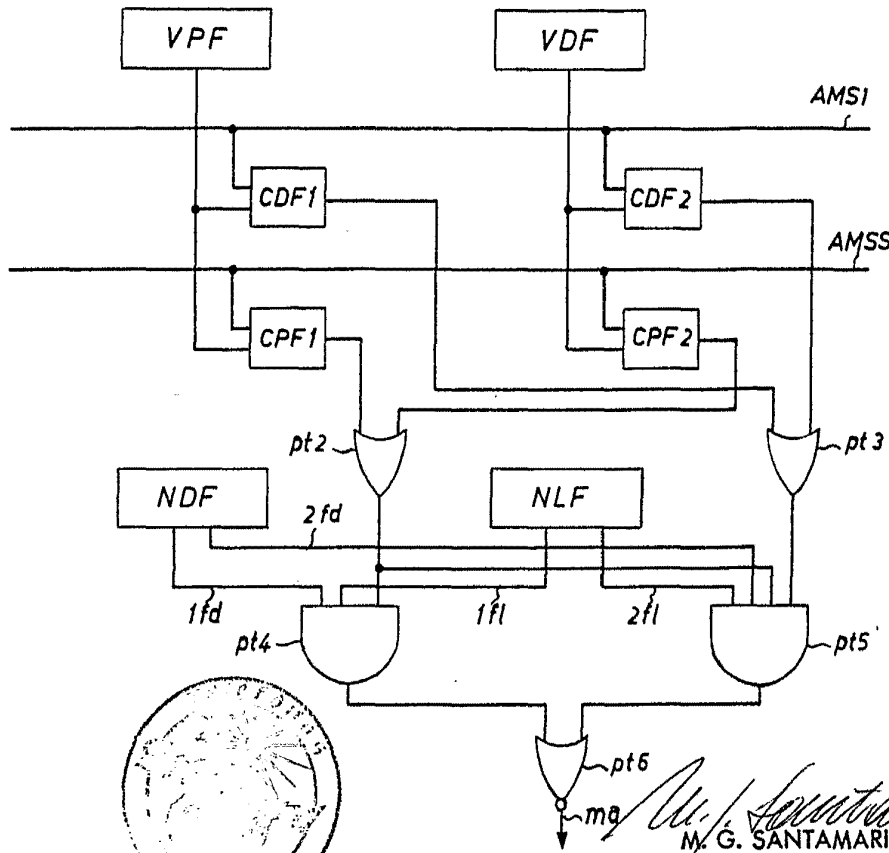


Fig. 8



M. G. SANTAMARIA
VICE-SECRETARIO GENERAL