



PATENTE DE INVENCION

=====
HLF 14155.
=====

424052

Memoria Descriptiva

sobre:

PERFECCIONAMIENTOS EN DISPOSITIVOS DE ALMACENAMIENTO DE SECUENCIAS DE DIGITOS NECESARIOS PARA LA MARCACION TELEFONICA.

Int. Cl.:

H04M

Solicitante: GENERAL INSTRUMENTS MICROELECTRONICS LIMITED, entidad inglesa, residente en Newark Road, Eastfield Estate, Glenrothes, Fife, Escocia.

=====

Este invento se refiere a circuitos telefónicos.

Actualmente existe la necesidad de un dispositivo de almacenamiento para almacenar secuencias de dígitos necesarios para la marcación telefónica.

5.



En el presente contexto, se entiende por "marcación" la provisión de trenes de impulsos, equivalentes a los productos tradicionalmente por la marcación telefónica manual o la provisión de código de marcación de frecuencias múltiples.

5.

El presente invento tiene por objeto satisfacer estas necesidades y permitir el que un número se vuelva a marcar automáticamente.

10.

Según el invento, se proporciona un dispositivo de almacenamiento para almacenar secuencias de dígitos necesarios para la marcación telefónica, cuyo dispositivo comprende un primer dispositivo registrador de recirculación para almacenar una secuencia de dígitos, un segundo dispositivo registrador para almacenar un bitio marcador que recircula de una forma sincrónica con dicha secuencia para marcar el dígito siguiente que ha de ser leído del primer dispositivo registrador, teniendo el segundo dispositivo registrador una posición de bitios en exceso al número de posiciones digitales en el primer dispositivo registrador, medios de desconexión cíclica que funcionan en un primer modo para hacer que la posición de bitios en exceso sea derribada de modo que el bitio marcador pueda circular alineado con un dígito en el primer dispositivo registrador y que funciona también en un segundo modo para hacer que la posición de bitios en exceso sea utilizada para desplazar tal bitio marcador hacia atrás con relación a una secuencia de dígitos en el primer dispositivo registrador, y medios de control para controlar el dispositivo de desconexión cíclica dependiendo de la posición del bitio marcador y de las posiciones digitales para situar el bitio marcador de forma que marque el primer dígito que

15.

20.

25.

30.



5. se ha de leer, para delazar el bitio marcador una posición hacia atrás en la lectura de un dígito siguiente que se ha de leer, y después de haberse tomado la lectura de todos los dígitos, para colocar el dispositivo de desconexión cíclica en el segundo modo con el fin de que desplaca repetidamente al bitio marcador hasta que de nuevo marque el primer dígito de la secuencia.

10. Para comprender mejor el invento y para demostrar la forma en que puede ponerse en práctica, se hace ahora referencia, a título de ejemplo, a los dibujos adjuntos, en los que:

Las figuras 1a a 1c se ilustran condiciones sucesivas de un dispositivo de almacenamiento.

15. La figura 2 ilustra esquemáticamente un disco combinador electrónico.

La figura 3 es un diagrama de conjuntos de circuito de un bloquecito de circuito simple de dicho disco combinador; y

20. La figura 4 ilustra un diagrama de circuito lógico del bloquecito.

25. La modalidad que se describe es un disco combinador de pulsadores que tiene almacenamiento de datos autoestable en un bloquecito de circuito integrado I C F E T y con capacidad para marcar números acumulados con la frecuencia correcta y condiciones de pulsación adecuadas y en el orden en que se han marcado.

30. Si no se consigue el número del abonado, el número no se borra, por lo que se puede marcar de nuevo. El disco combinador comprende una batería recargable para el bloquecito de circuito integrado y para diversos relés.



El disco combinador tiene también una entrada de tarjeta perforada por lo que los números acumulados en tarjetas pueden leerse en la memoria.

5. Las figuras 1a a 1c ilustran esquemáticamente las características de almacenamiento o memoria de esta modalidad.

10. La memoria comprende una memoria principal de recirculación 1 a 21 dígitos que tiene una capacidad de 20 dígitos marcados N_1, N_2, N_3, \dots almacenados en el orden de marcación y que se han introducido en la entrada 2. La lectura tiene lugar en la salida 3 sin destruirse. Esta memoria está compuesta por 4 registradores de 21 bits que acumulan cada dígito en un formato paralelo de B.C.D.

15. Un registro de recirculación 4 de marcador de 21 bits se utiliza para contener un bit marcador A que marca el dígito siguiente que se ha de transmitir. El aparato está provisto de una capacidad de un bit extra para el bit marcador mediante una memoria de un bit 5 de desconexión cíclica. La circuitería de desconexión cíclica asegura
20. que los dígitos se introduzcan en secuencia con el marcador A alineado inicialmente con el primer dígito de la secuencia.

25. En la figura 1 A supondremos que se ha introducido 3 dígitos $N_1, N_2, y N_3$ y que el marcador A está alineado con el primer dígito N_1 . Este estado se ha alcanzado de la siguiente manera: en primer lugar, el dígito N_1 se introduce en el bloquecito y la circuitería de desconexión cíclica busca entonces una posición de dígitos o vacía en la posición de acumulación del decimo primer dígito de la memoria 1 y el marcador A en la posición del decimo primer bit del
30. registrador 4. En la fase siguiente de la circulación de la



- memoria y registrador, la posición de acumulación vacía de la memoria 1 quedará disponible en la primera posición de la memoria 1, mientras que el marcador A estará también en la primera posición de su registrador 4. Por consiguiente,
5. la entrada 2 se abre por la acción de la circuitería de la desconexión cíclica para permitir la introducción del dígito N_1 . Según se ha descrito anteriormente la circuitería de desconexión cíclica ha buscado efectivamente una posición de almacenamiento vacía en la memoria 1 alineada con el marcador A. En la práctica, la circuitería de desconexión cíclica
10. busca la posición de almacenamiento disponible más próxima para el marcador A comenzando con la posición alineada con dicho marcador A y explorando después en dirección posterior.
- Por consiguiente, cuando llega el segundo dígito
15. N_2 , la circuitería de desconexión cíclica situará la posición de almacenamiento vacante adyacente a N_1 en la dirección posterior. La circuitería de desconexión cíclica abrirá la entrada 2 cuando se detecte que esta posición se encuentra en la primera posición de almacenamiento de la memoria 1.
20. Esta operación continúa hasta que se ha introducido todo el número, siendo evidente que se habrá alcanzado la condición ilustrada en la figura 1a.
- Quando es necesario tomar la lectura, la circuitería de desconexión cíclica busca la condición en que el marcador A está en su posición de digésimo primer bitio y también que haya un dígito en la posición de digésimo primer
25. almacenamiento de la memoria 1. Debido a la manera de almacenar los dígitos, este dígito debe ser el primer dígito N_1 .
- Quando se detecta esta condición tiene lugar la
30. lectura a un dispositivo que produce los impulsos apropiados



o los sódigos de frecuencia adecuados de marcación.

5. Simultáneamente con la lectura la circuiteria de desconexión cíclica hace que el marcador A pase a la posición bigesimo segunda según se ilustra en la figura 1b, cuando el primer dígito N_1 ha recirculado hasta el comienzo de la memoria 1. Cuando progresa el contenido de la memoria, surge la posición ilustrada en la figura 1C, en que el marcador A está alineado con el segundo dígito. Se produce entonces una progresión adicional para poner el dígito N_2 y el marcador A en la bigesimo primera posición para la lectura del dígito N_2 . Este proceso continúa hasta que se ha marcado todos los dígitos. Es evidente, que después de haberse tomado la lectura de todos los dígitos, se alcanza una condición en que se detecta el marcador A en la bigesimo primera posición de bitio, pero que habrá ningún número en la posición de almacenamiento asociada.
- 10.
- 15.

20. Esto hace que la circuiteria de desconexión cíclica funciones de forma que el marcador A recircule a través de 22 posiciones de bitios mientras que los dígitos recirculan a través de 21 posiciones hasta que un dígito (que será el primer dígito N_1) ha alcanzado la bigesimo primera posición de bitio de la memoria 1, alcanzando simultáneamente el marcador A su bigesimo primera posición de bitio. Al detectarse esta condición, la circuiteria de desconexión cíclica hará que el marcador A vuelva a circular a través de 21 posiciones de bitio con lo que se presenta la situación ilustrada en la figura 1a en disposición de volverse a marcar.
- 25.

30. La figura 2 es una esquema del disco combinador para la entrada de tarjeta perforada donde cada dígito, y también la exigencia de una pausa larga entre dígitos, se repre-



senta en un código binario de 4 bits.

5. Los datos se pueden alimentar a las entradas C_1 a C_4 del bloquecito del circuito integrado 7 por un aparato lector de tarjetas perforadas que tiene semiconductores fotosensibles 6. Este bloquecito se ilustra con más detalle en las figuras 3 y 4. Un semiconductor fotosensible adicional 8 se conecta para reponer la entrada R y definir la presencia de una tarjeta perforada. Una señal "0" en la entrada R re-
10. pone los circuitos del bloquecito, introduce el marcador en el registrador de marcador 4 e introduce un intervalo de pausa inicial en el contador B1 a B4 representados en las figuras 3 y 4. También se ilustran manipuladores 9 para representar el accionamiento del bloquecito por un mecanismo de marcación por pulsadores. Un manipulador 10 se abre cada
15. vez que otro manipulador es accionario y se conecta a una entrada común C5. Las antradas adicionales son: entrada de inhibición I; entradas de obción de marcación D (D1 para definir la longitud de pausa entre dígitos, D2 para definir velocidades de marcación alternativas y D3 para definir
20. relaciones de marca (espacio alternativas); y entradas de impulsos de cronometración ϕ_1 y ϕ_3 . Se generan fases de impulsos de cronometración adicionales ϕ_2 y ϕ_4 de una manera normal en el bloquecito 7. Los dispositivos en el bloquecito se controlan en lógica de 4 fases por estas fases ϕ_1
25. a ϕ_4 por lo que hay una progresión controlada de datos a través de los elementos del bloquecito.

30. El bloquecito 7 tiene también salidas: M para alimentar una señal de enmascaramiento del impulso de marcación a un relé enmascarante 11; Θ para pasar impulsos de marcación a un relé enmascarante 12; S para proporcionar señales que



5. pongan en funcionamiento los solenoides de avance de tarjetas 13; RD para proporcionar una señal para sobrepasar o contrarestar un interruptor de energía externo y mantener la energía en el bloquecito para una nueva marcación; y DTD para emitir una señal que defina pausas para aquellos números donde el primer dígito es para crear una pausa de tono de marcación durante la cual se busca una línea para los dígitos restantes. Durante esta fase la entrada 1 entra en función por un acoplamiento externo con la salida DTD.

10. Tomense ahora como referencia las figuras 3 y 4 que ilustran el circuito lógico del bloquecito 7.

La figura 3 ilustra un esquema de conjuntos básico que represente las partes principales del bloquecito.

15. Los registradores 1A, 1B, 1C y 1D constituyen la memoria 1 de las figuras 1a a 1c y también se ilustran el registrador 4 y la memoria 5. Se proporciona un registrador adicional 1E para almacenar los datos que definen una pausa interdigital larga. La posición de vigesimoprimer bitio de los registradores 1A y 1D se verifica por medio de la circuiteria lógica 14 por una puerta NY G11 y la posición de bitio correspondiente del registrador de marcador 4 se verifica también por la circuiteria 14. Las salidas del registrador marcador 4 y memoria 5 son accionadas por las puertas Y G15 y G16 controladas por la circuiteria 14. Las puertas G15 y G16 se conectan a la entrada del registrador 4 por una puerta O G17.

20. Las entradas de datos C1 a C4 se ilustran en la izquierda de la figura 3 y se acoplan a registrador respectivos 1A a 1E por un verificador y convertidor de códigos E15 y puertas G4 a G7.

25.

30.



5. Con la entrada C5 se asocia un contador antirruido en forma de un temporizador T1 que detecta efectivamente la presencia de datos en las entradas detectando una señal en la entrada C5. Si el "Dato" se elimina en el espacio de 5 milisegundos, el temporizador vuelve a cero. Si, por otro lado, el dato permanece todavía, es enviado al verificador y convertidor de códigos 15 por las puertas G4 a G7. El verificador 15 comprueba si el dato se encuentra o no en un formato de código válido, lo convierte en código B.C.D. y lo
10. introduce en los registradores 1A a 1E.
15. Un código válido en el verificador y convertidor 15 es enviado como señal a la circuiteria lógica 14. Cuando el dato es válido, la puerta G11 detecta una posición de bitio vacante en el extremo de los registradores 1A a 1D, que se cronometran continuamente con los registradores 1E y 4, y cuando el marcador A es detectado al final del registrador 4, esta información pasa entonces por la circuiteria 14 para abrir los registradores 1A a 1E el dato verificado por lo
20. que este dato se introduce en la posición de bitio vacante detectada, que ha corrido ahora a la posición del primer bitio.
25. Un contador B1 a B4 es controlado por un circuito biestable B8, que se conecta para reponerse por medio de la entrada R y se puede colocar en posición inicial y reponerse por una puerta NY G18 cuando el contador se ha contado hasta cer. Cuando el circuito B8 se coloca en uno de sus estados por la acción de la puerta G18, el contador de B1 a B4 se abre a los registradores 1A a 1D, y cuando el circuito B8 se
30. -coloca en su otro estado, el contador se abre a un circuito de pausa interdigital 16 controlado por la entrada D1 para dar una u otra de dos posibles longitudes de pausa (extensi-



bles por un bitio en el registrador 1E).

5. Para producir los impulsos de marcación, se utiliza un divisor 17 que contiene un divisor primario que divide el ritmo de cronometración básico (18 KHZ) del bloquecito por 30 y por 2, y un divisor secundario que hace una división adicional por 30 para proporcionar un ritmo de impulsos de 10 a 20 Hz dependiendo de la señal en la entrada D2.

10. Una vez que el número se ha introducido en el contador B1 a B4 desde los registradores 1A a 1D, la puerta G18 hace que se alimenten impulsos de cronometración desde el divisor en el supuesto que la entrada I no este activada.

15. El divisor secundario tiene un régimen de división básico de 30 pero se pueden tomar estados intermedios para generar varias relaciones marca / espacios. Esto se consigue mediante el circuito lógico 18 controlado por la entrada D3.

20. Cada vez que el divisor pasa por sus ciclos, el número en el contador B1 a B4 se reduce en uno y cuando el número alcanza finalmente el valor cero, la puerta G18 acciona el multivibrador biestable B8 para introducir un número de pausa interdigital en el contador B1 a B4. Este número será normalmente el 8 y, como tiene lugar con un número de 1A a 1D, se cuenta hacia abajo, pero en este caso no se emiten impulsos de marcación puesto que la salida O del disco combinador está en este estaso bloqueada por una señal en la línea 19.

25. Se observará que el número de la memoria que se ha de marcar está todavía en los registradores 1A a 1D hasta que se repone el bloquecito. Por lo tanto, si el número requerido no se obtiene, y el bloquecito no se ha repuesto, el número se volverá a marcar automáticamente la próxima vez que se levante el microteléfono, porque entonces el bloquecito

30.



se libera para marcar por medio de la entrada I.

5. De un modo más particular, si no se ha obtenido el número deseado al marcar, se puede oprimir un botón o pulsador para nueva marcación, conectado a la entrada I, con el fin de poner un "I" en la entrada de inhibición. El accionamiento del pulsador mantiene el bloquecito activado al volver a colgar el microteléfono. En este caso, el marcador circula alineado con la posición de dígito vacía adyacente al último dígito de la frecuencia. Cuando se descuelga el microteléfono y se oprime de nuevo el pulsador, aparece un "0" en 10. la entrada I que hace, por medio de la circuitería 14, que la memoria 5 entre en acción para correr el bitio marcador hasta que se pone en línea de nuevo con el primer dígito que se ha de marcar.

15. Finalmente, se observará en la figura 3 que la entrada de reposición R se conecta a la circuitería de reposición 20 para accionar el multivibrador biestable B8, con el fin de introducir el marcador A por medio de la puerta G17 y para proporcionar una señal de reposición en la línea 21 para reponer los circuitos del bloquecito. 20.

La figura 4 es un diagrama de circuito detallado del bloquecito 7, que utiliza un circuito lógico de 4 fases.

Los números dentro de los elementos de la figura 4 representan la fase pertinente por la cual entran en acción.

25. En este diagrama, se han indicado elementos que se han descrito con relación a las figuras 1 a 3. El divisor 17 ilustrado en la figura 3 está compuesto, de hecho por dos divisores, un divisor primario 22 y divisor secundario 23, cuyas posiciones se han indicado en la figura 4. Igualmente se hace 30. observar que los registradores están compuestos de segmentos



5. marcados alternativamente como 2 y 4. Dos de estos segmentos constituyen juntos una posición de bitio. Se observará también que la circuitería lógica, v.g., puerta G11, explora una posición de bitio que no es la posición de bitio final, en cada caso, si no la posición de bitio precédente. Cuando esto tiene lugar, se confía en los retardos en la transmisión de la señal en los elementos del circuito por lo que el efecto será el de detectar la posición de bitio final en cada caso.

10. La circuitería lógica 14 de la figura 3 está distribuida en toda la figura 4, pero las dos áreas que comprenden componentes principales de esta circuitería se han indicado por las referencias 14' y 14''.

15. Finalmente, se observará que las modalidades descritas anteriormente comprenden un contador B1 a B4 que, al ser contados hacia abajo a partir de un cierto contaje, produce un número correspondiente de impulsos de marcación.

20. Como variante, el contador B1 a B4 podría reemplazarse por un dispositivo de codificación de frecuencias múltiples construido para convertir el dato de los registradores 1A a 1D en señales codificadas en frecuencias múltiples.

NOTA

25. Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle, en cuanto no alteren su principio fundamental. También se hace constar que el invento se refiere a una solicitud de Patente presentada en Inglaterra con fecha de 7 de marzo de 1.973 y N^o

30. 11225/73, acogiéndose por lo tanto a los beneficios que con-



- ceden los Convenios Internacionales en vigor, siendo lo que constituye la esencia del referido invento y por lo que se solicita Patente de Invención por 20 años en España, sobre:
5. PERFECCIONAMIENTOS EN DISPOSITIVOS DE ALMACENAMIENTO DE SECUENCIAS DE DIGITOS NECESARIOS PARA LA MARCACION TELEFONICA, caracterizándose por lo siguiente:
10. 1:- Perfeccionamientos en dispositivos de almacenamiento de secuencias de dígitos necesarios para la marcación telefónica, caracterizados porque dichos dispositivos comprenden un primer registrador de recirculación para almacenar una secuencia de dígitos, un segundo dispositivo registrador para almacenar un bítio marcador que ha de recircular sincrónicamente con dicha secuencia para marcar el dígito siguiente que se ha de leer del primer dispositivo registrador, teniendo
15. do el segundo dispositivo registrador una posición de bítio en exceso al número de posiciones digitales en el primer dispositivo registrador, medios de puerta, que funcionan en un primer modo para hacer que la posición de bítio en exceso se derive de forma que el bítio marcador pueda circular alineado con un dígito en el primer dispositivo registrador y que
20. funciona también en un segundo modo para hacer que la posición de bítio en exceso se utilice para desplazar el bítio marcador hacia atrás con relación a una secuencia de dígitos en el primer dispositivo registrador, y medios de control para
25. controlar los medios de puerta, dependiendo de la posición del bítio marcador y de las posiciones digitales, para situar el bítio marcador de forma que marque el primer dígito que se ha de leer, para desplazar el bítio marcador en una posición hacia atrás en la lectura de un dígito con el fin de marcar
30. el dígito siguiente que se ha de leer, y después de la





lectura de todos los dígitos para repbnner los medios de puer-
ta al segundo modo con el fin de desplazar repetidamente el
bítio marcador hasta que marque de nuevo el primer dígito de
la secuencia.

5. 2.- Perfeccionamientos según la reivindicación 1,
caracterizados porque el segundo dispositivo registrador tie-
ne dos trayectos de recirculación: Unos para recircular el
bítio marcador a través del segundo dispositivo registrador,
incluyendo la posición de bítio en exceso, y el segundo para
10. recircular el bítio marcador a través del segundo dispositivo
registrador pero excluyendo la posición de bítio en exceso,
conteniendo los trayectos puertas conectadas para ser contro-
ladas por el dispositivo de control en forma de circuiteria
lógica que funciona en respuesta a la posición del marcador
y a la posición del dato en el primer dispositivo de registra-
15. dor.

- 3.- Perfeccionamientos según las reivindicaciones
1 ó 2, caracterizados porque el primer dispositivo registra-
dor se conecta para alimentar a un dispositivo de marcación
20. para producir señales de marcación correspondientes a los dí-
gitos suministrados por el primer dispositivo registrador.

- 4.- Perfeccionamientos según la reivindicación 3,
caracterizados porque está provisto de un dispositivo que de-
fine una pausa conectado por puertas lógicas al dispositivo
de marcación con el fin de introducir un dato que define una
25. pausa interdigital en el dispositivo de marcación.

- 5.- Perfeccionamientos según la reivindicación 4,
caracterizados porque se dispone un dispositivo biestable co-
nectado para controlar las puertas lógicas y conectar alter-
nativamente el primer dispositivo registrador y el disposi-
30. -





- tivo que define la pausa al dispositivo de marcación conectándose el dispositivo de control para detectar el estado del dispositivo biestable y controlar la acción de puerta de la posición de bitio en exceso dependiendo del estado del dispositivo biestable.
5. 6.- Perfeccionamientos según las reivindicaciones 3, 4 ó 5, caracterizados porque el dispositivo de marcación comprende un contador conectado a un dispositivo de cronometración para ser contado desde su valor almacenado hasta un valor predeterminado y proporcionar impulsos de marcación correspondientes en número al valor almacenado.
10. 7.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque se dispone un verificador de datos al que se conecta el dispositivo de control para controlar el suministro de dígitos al primer dispositivo registrador dependiendo de la validez de los datos determinados por el verificador.
15. 8.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque el dispositivo de control funciona en la lectura de los dígitos de una secuencia para colocar a los medios de puerta en su primer modo y hacer que el bitio marcador circule en un estado marcando una posición vacía del primer dispositivo registrador.
20. 9.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque se dispone un dispositivo de desconexión cíclica para alimentar cíclicamente dígitos en el primer dispositivo registrador, controlándose el dispositivo de desconexión cíclica por el dispositivo de control dependiendo de las posiciones digitales en el primer dispositivo registrador.
25. 30.





5. 10.- Perfeccionamientos según la reivindicación 9. caracterizados porque el dispositivo de desconexión cíclica se controla también dependiendo de las posiciones del bitio marcador para introducir un dígito en la posición del primer dispositivo registrador que es marcado por el dispositivo marcador si dicha posición está vacía y para introducirlo en la posición vacía más próxima posterior a dicha posición cuando contiene un dígito.

10. 11.- Perfeccionamientos en dispositivos de almacenamiento de secuencias de dígitos necesarios para la marcación telefónica, tal y como queda sustancialmente descrito en la presente Memoria e ilustrado en los adjuntos dibujos.

15. Esta Memoria consta de dieciseis hojas escritas a máquina por una sola cara.

Madrid, 19 de Mayo de 1971

GENERAL INSTRUMENTS MICROELECTRONICS LIMITED.

J. Gómez ROBAY
P. p. Firmado: L. Fernández



FIG.1a.

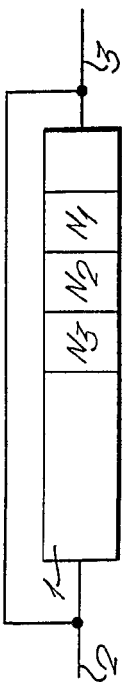


FIG.1b.

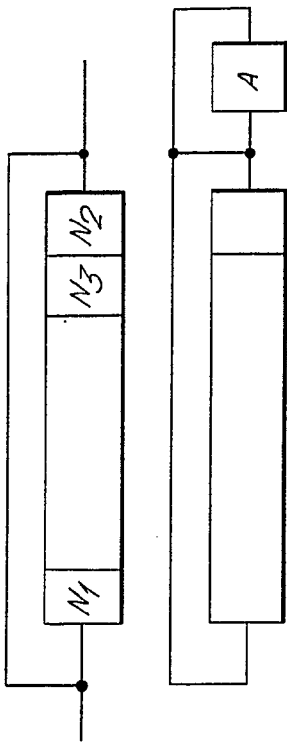


FIG.1c.

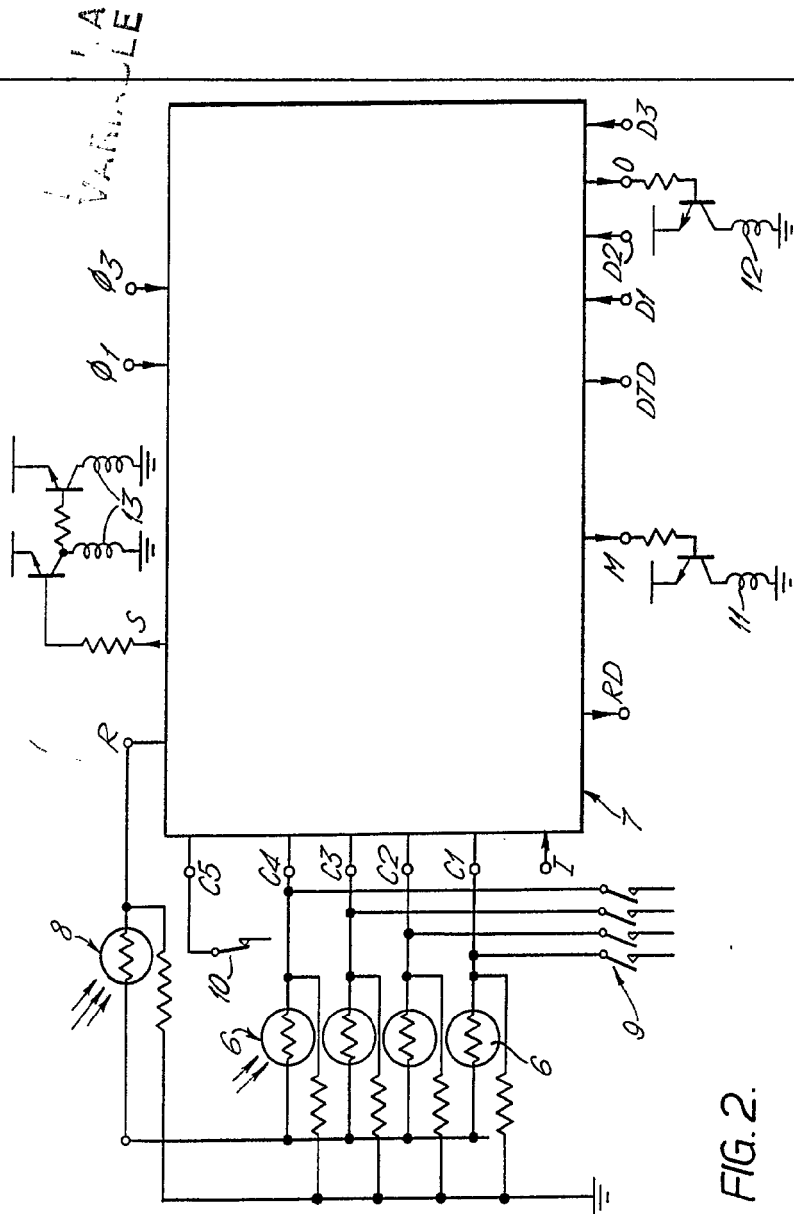
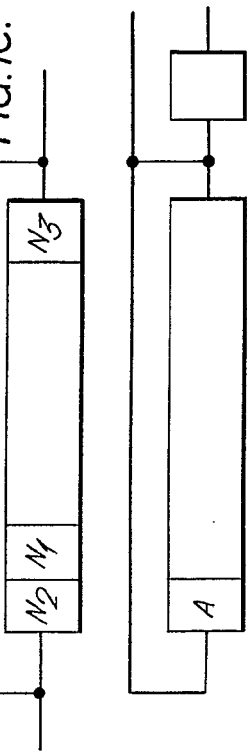


FIG.2.

FIG.1a.

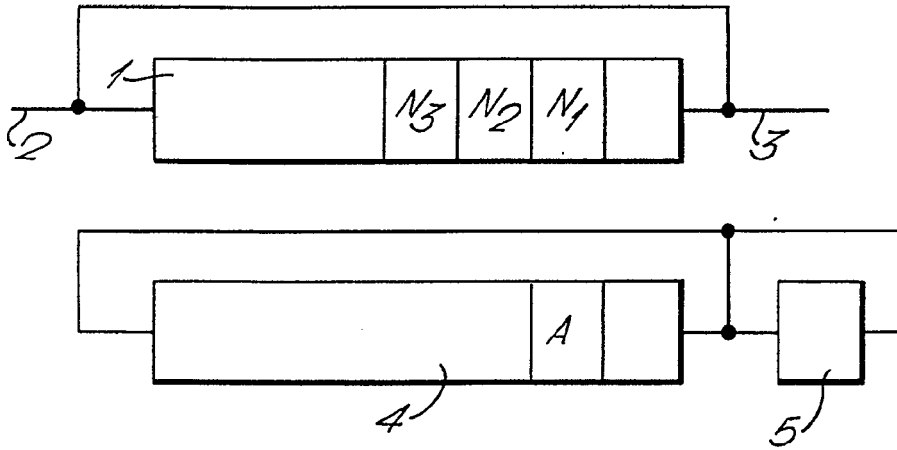


FIG.1b.

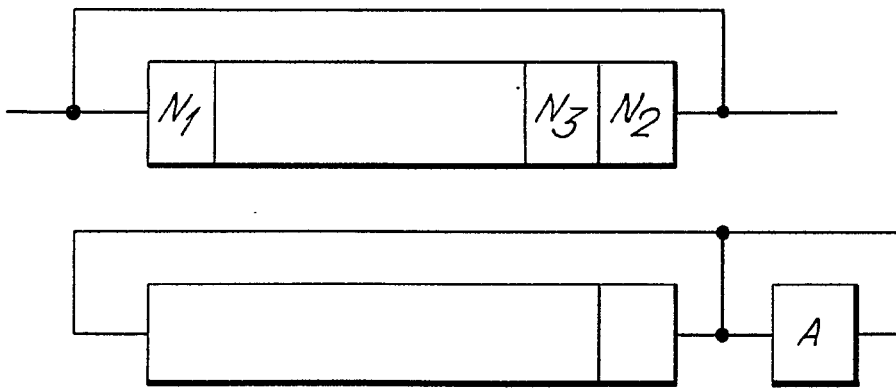


FIG.1c.

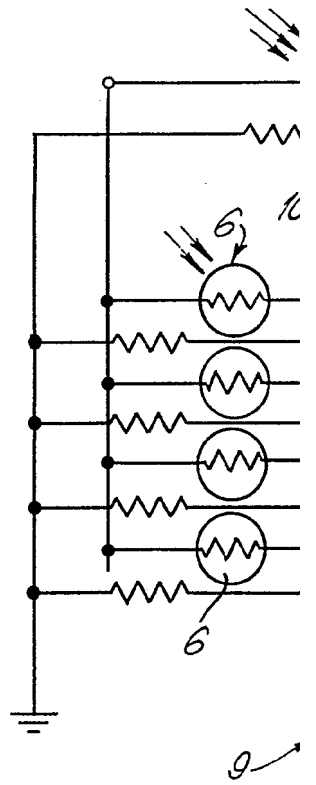
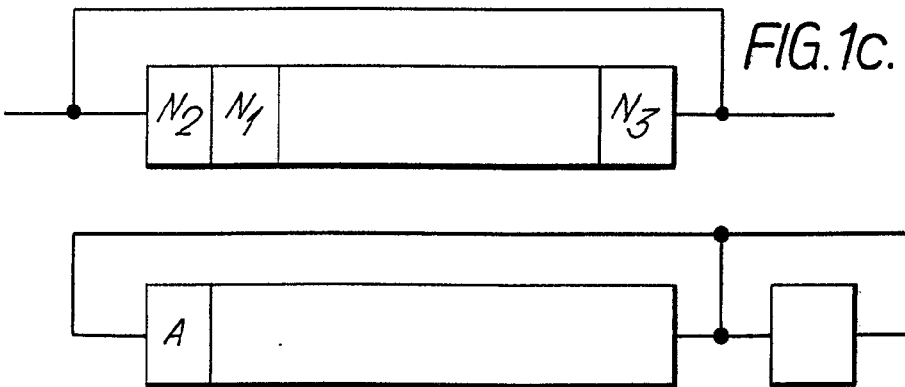
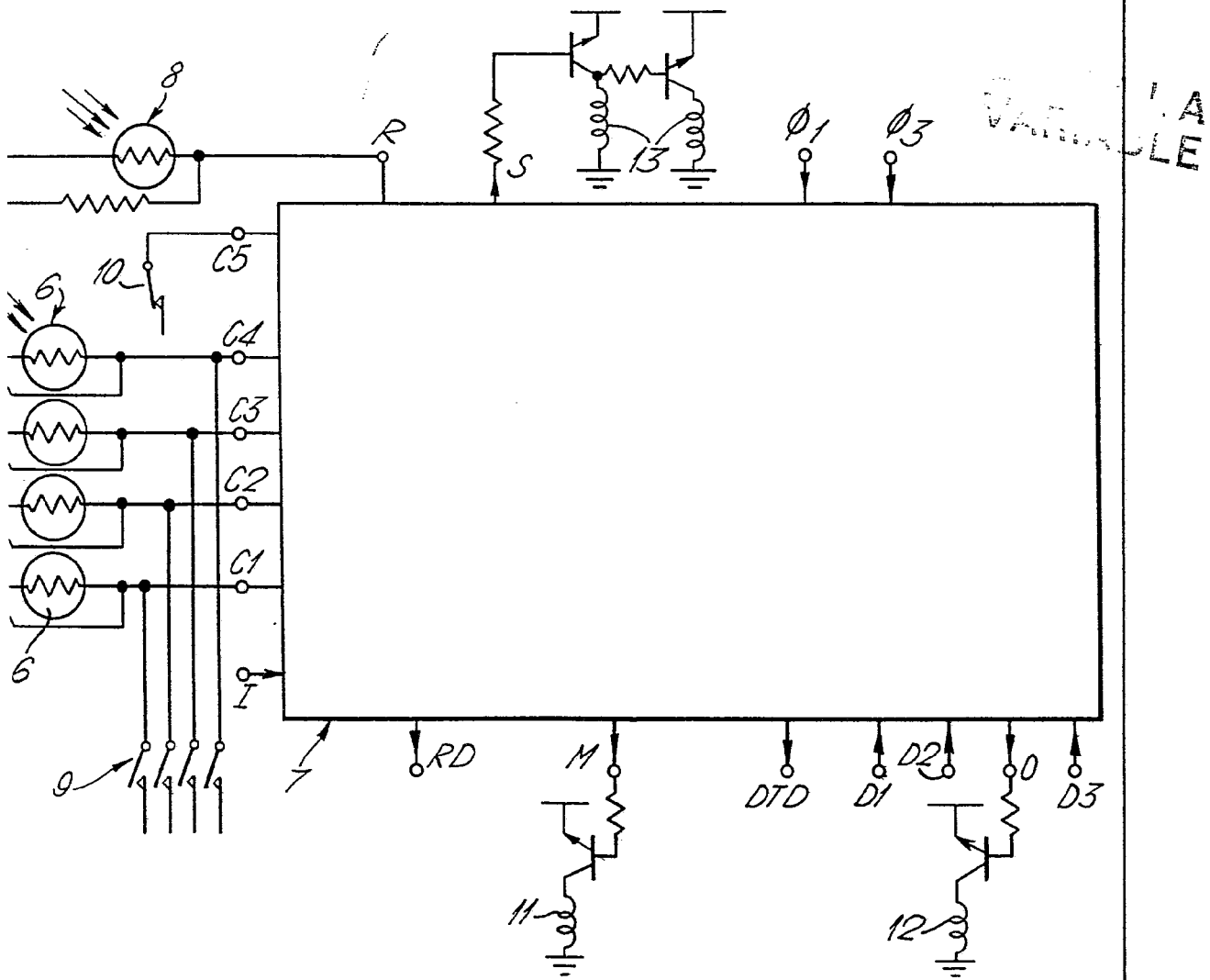
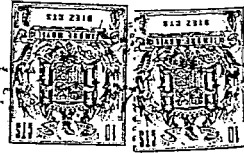
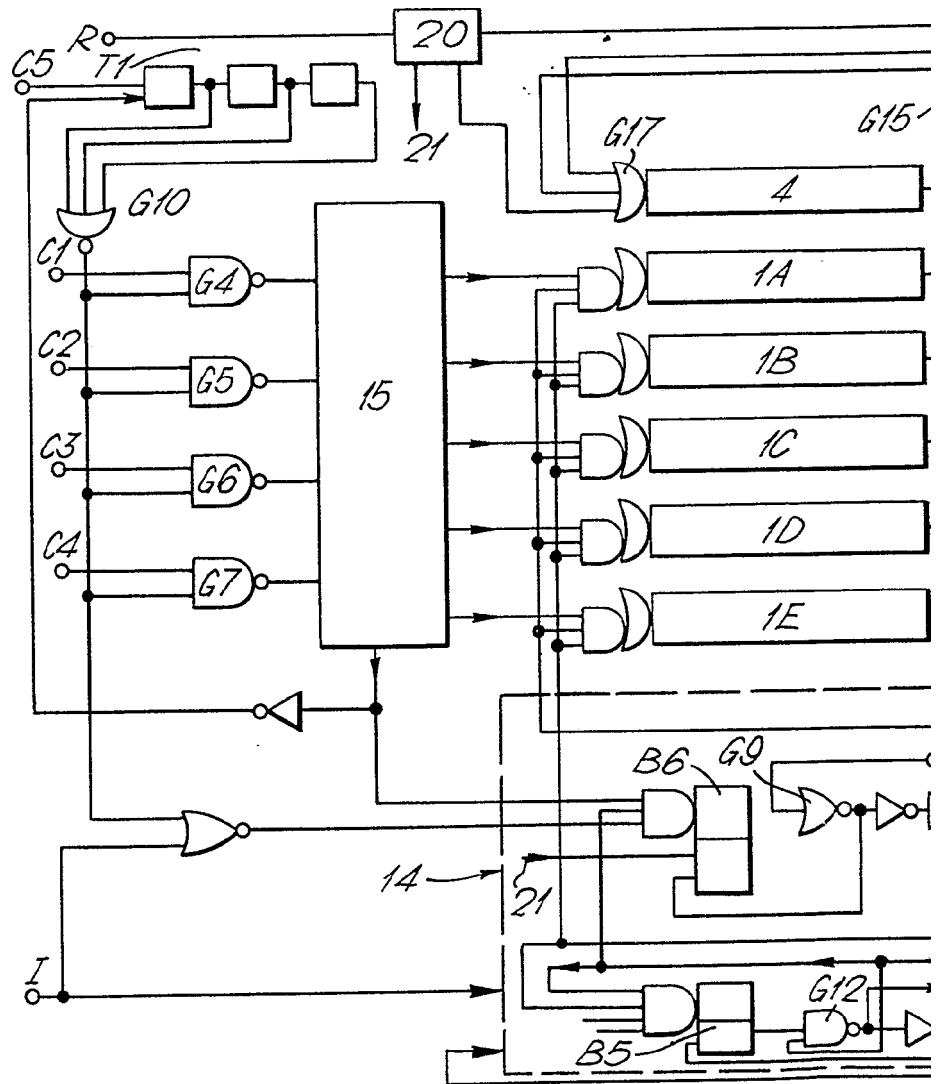


FIG. 2.



Madrid
E. GOMEZ ACED Y MODEX
P. p. Firmado: L. Gaeta Fernández



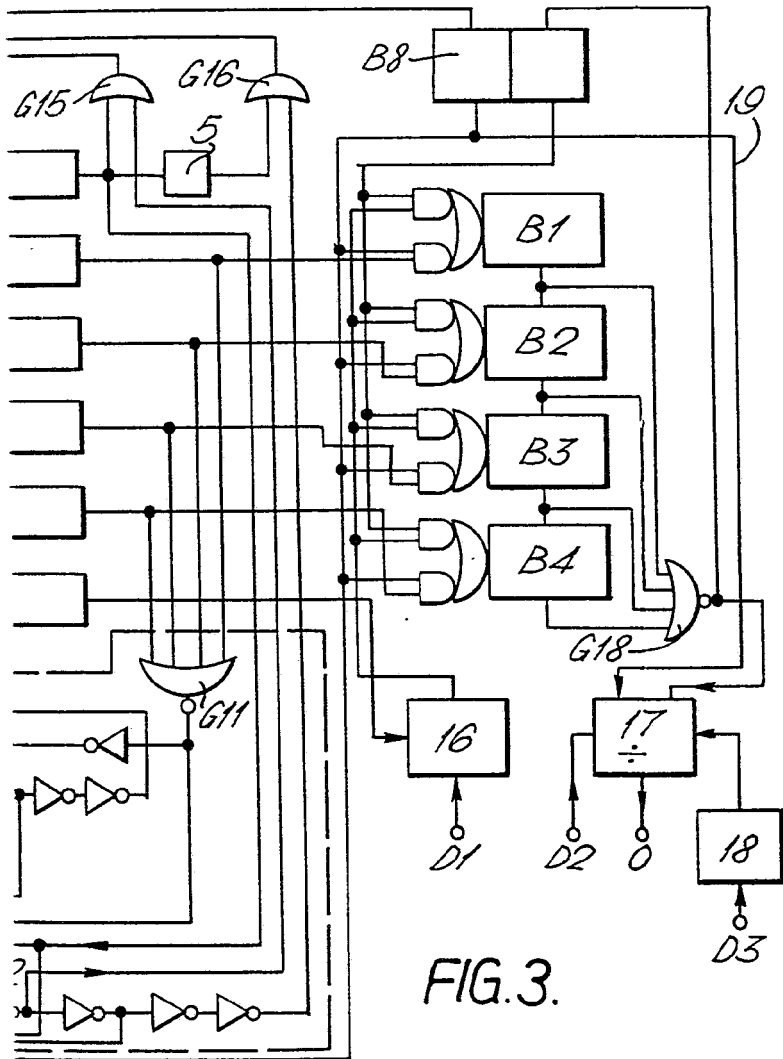
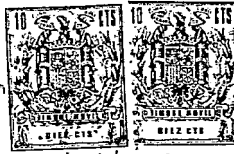


FIG. 3.

ES CALA
PARALELO

Madrid

...
p. p. Firmado: ...

[Handwritten signature]

FIG. 4a.

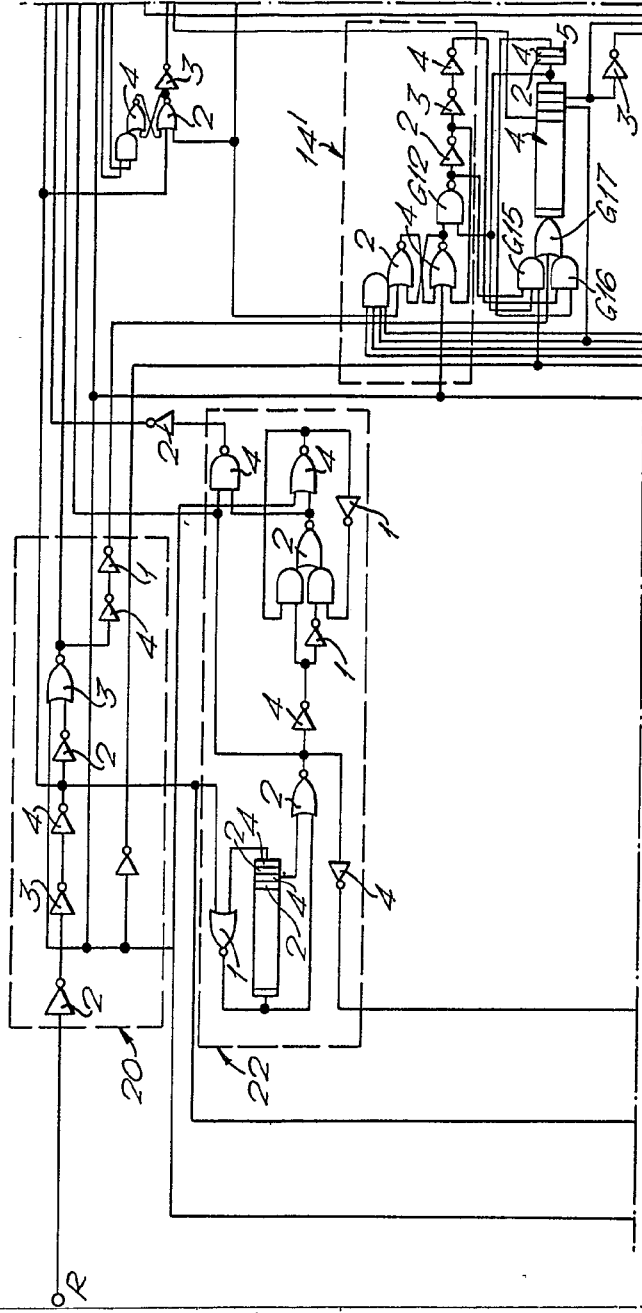
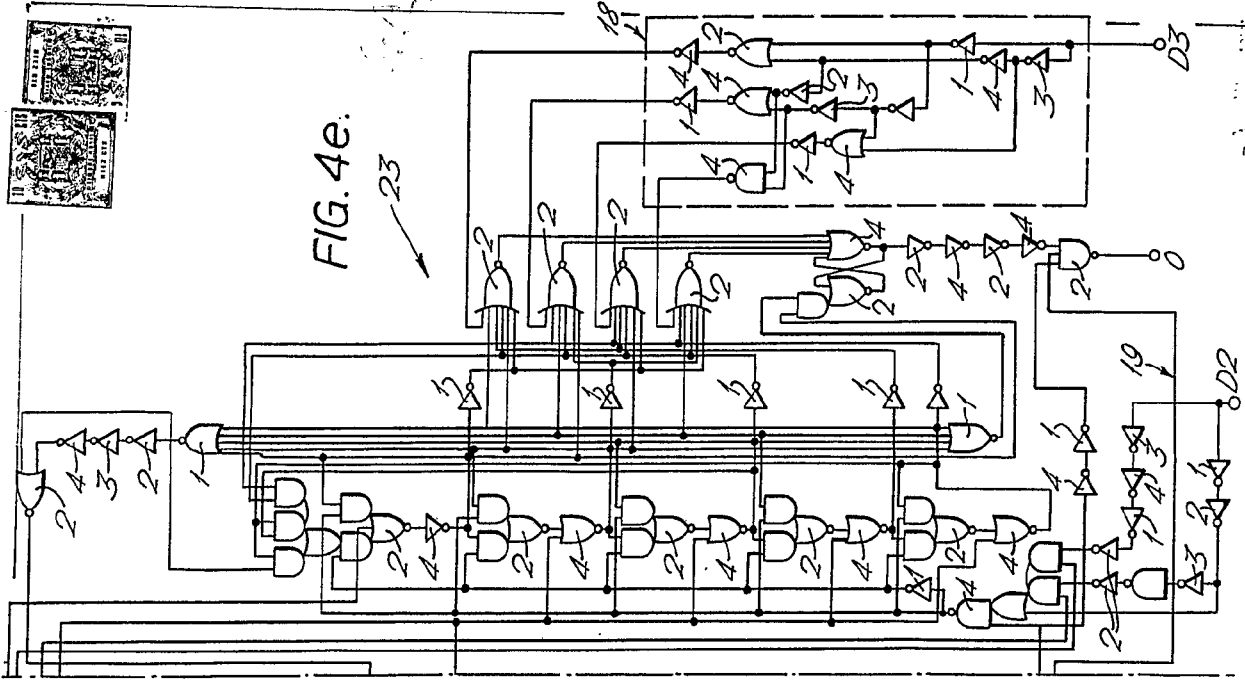


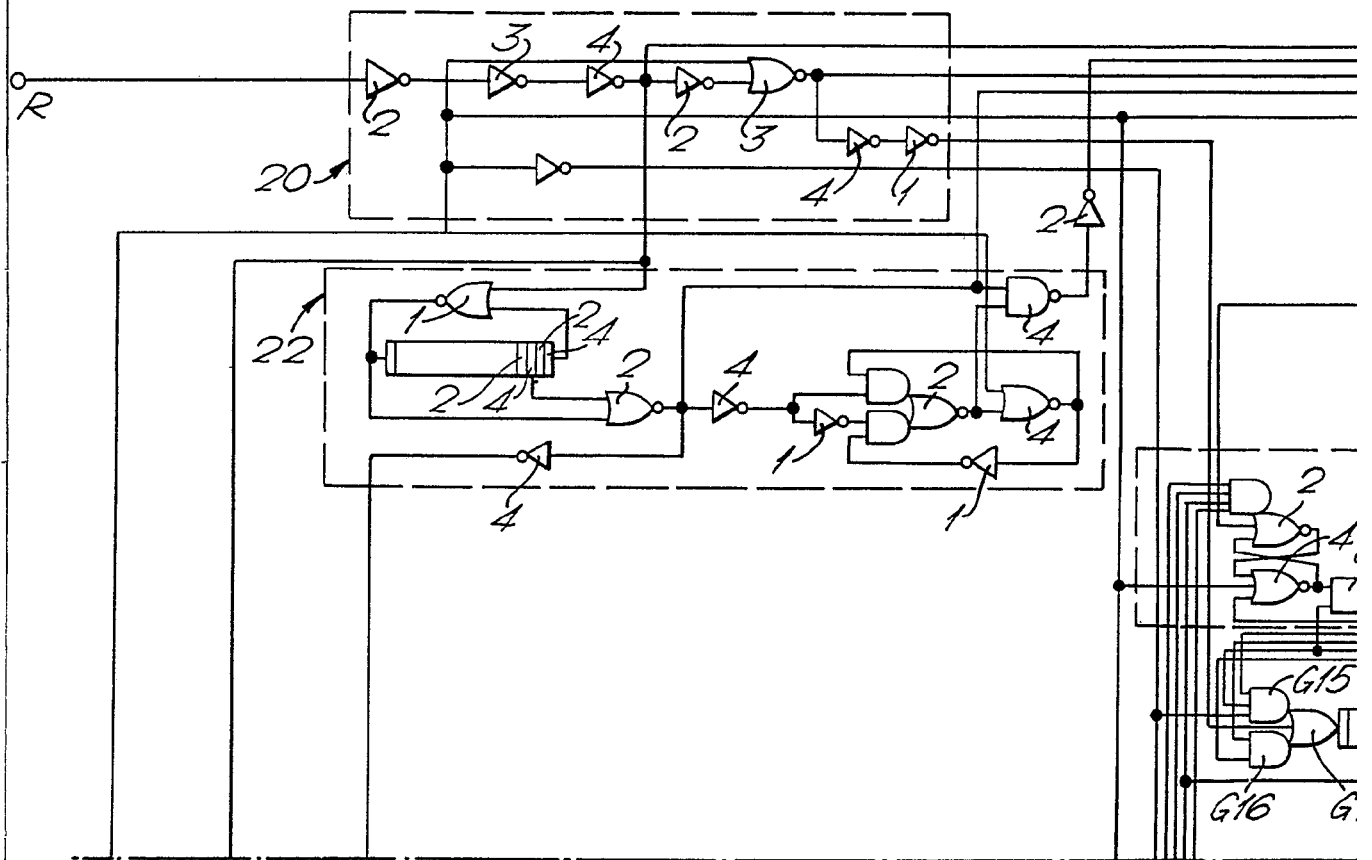
FIG. 4e.



Madrid

J. COME ASENS Y MORA
INGENIERO

FIG. 4a.



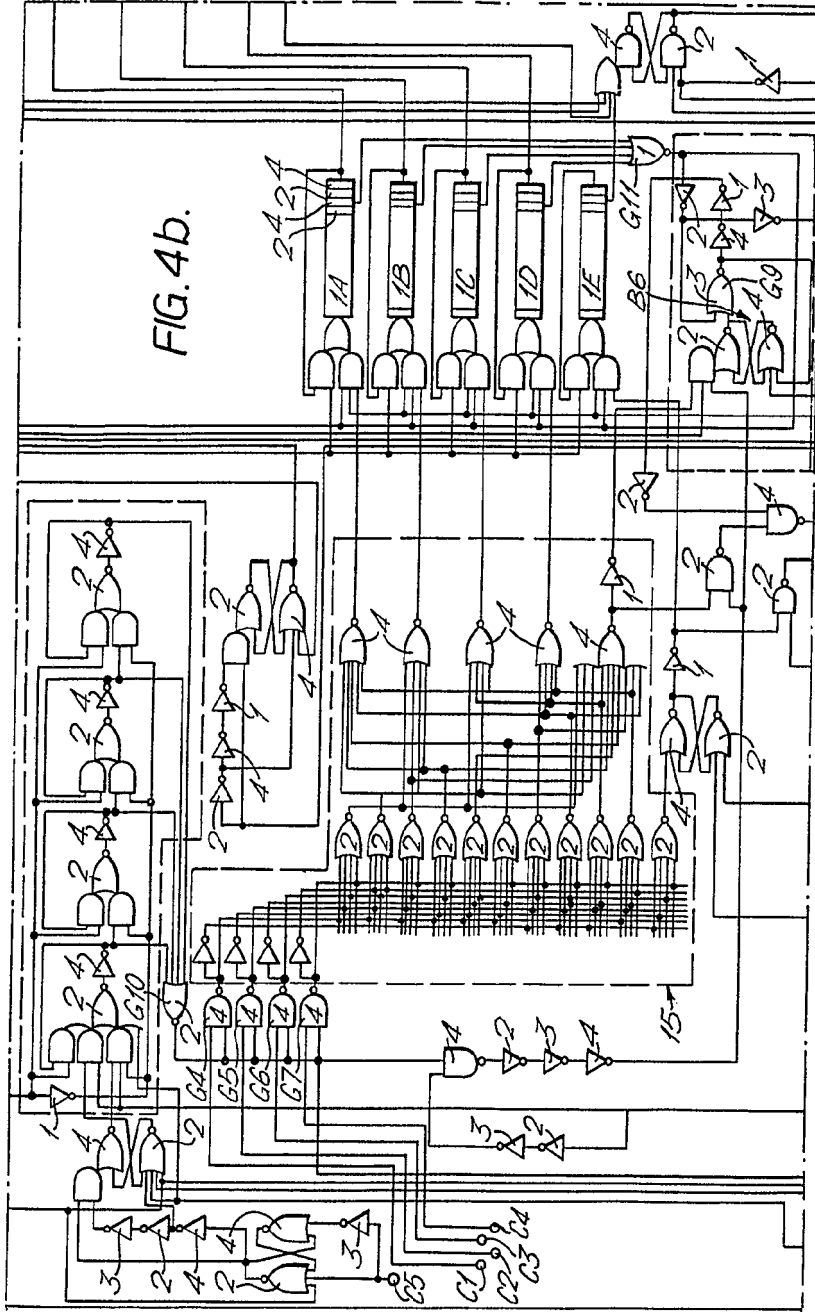
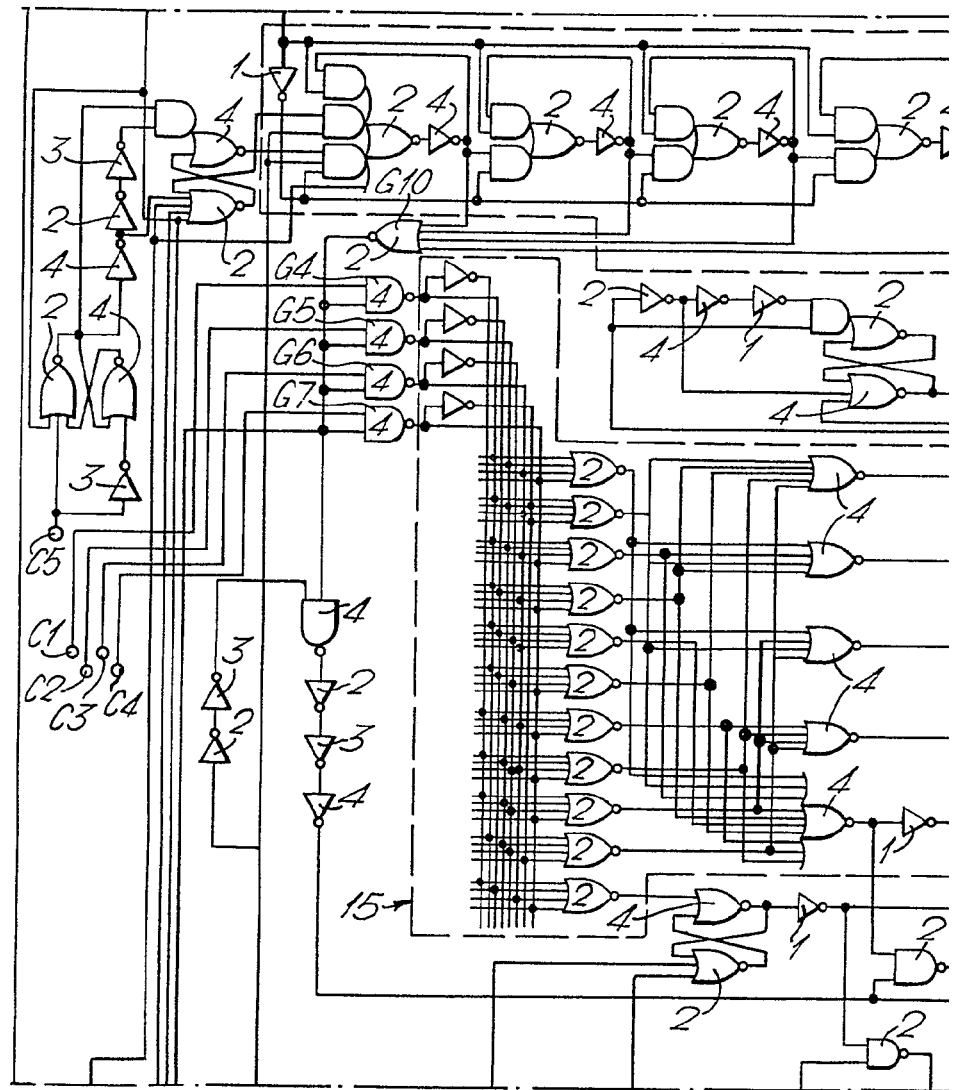


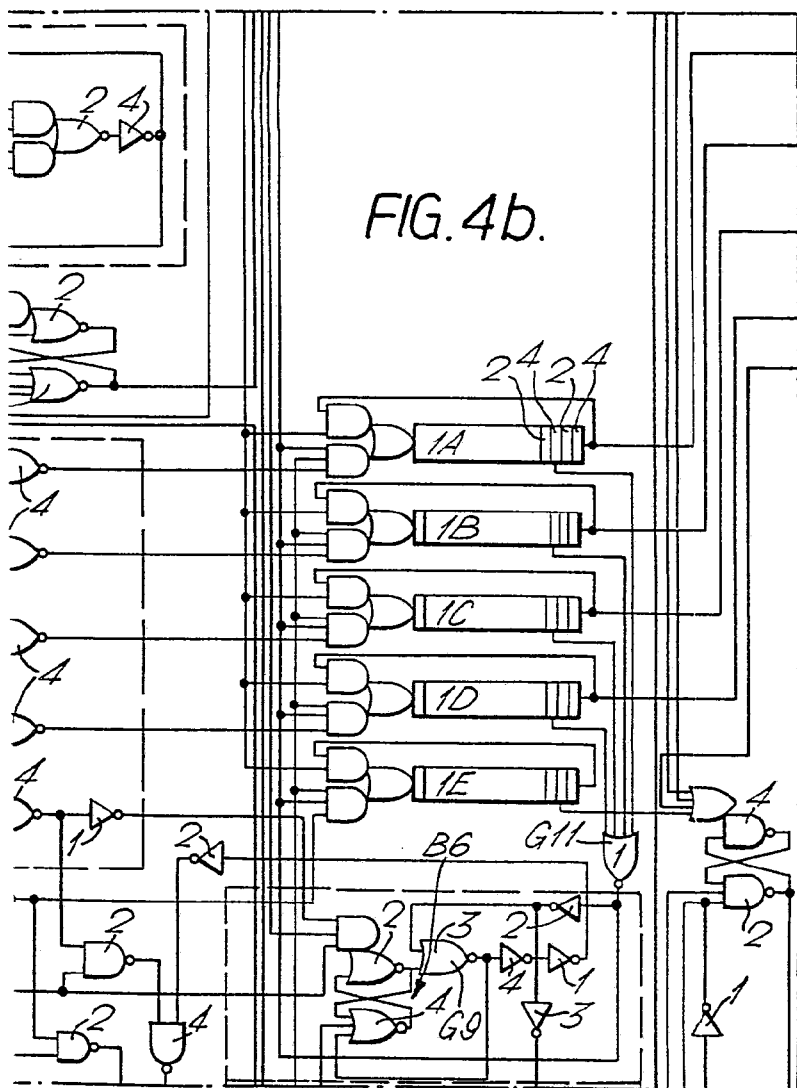
FIG. 4b.

ESCALA
VARIABLE

inacrid

Dr. E. Filmedo, L. Gentes, Ferrández





ESCALA
VARIABLE

Madrid

Dr. D. Plimaco: L. Costa

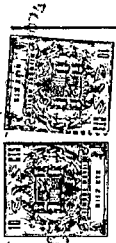


FIG. 4d.

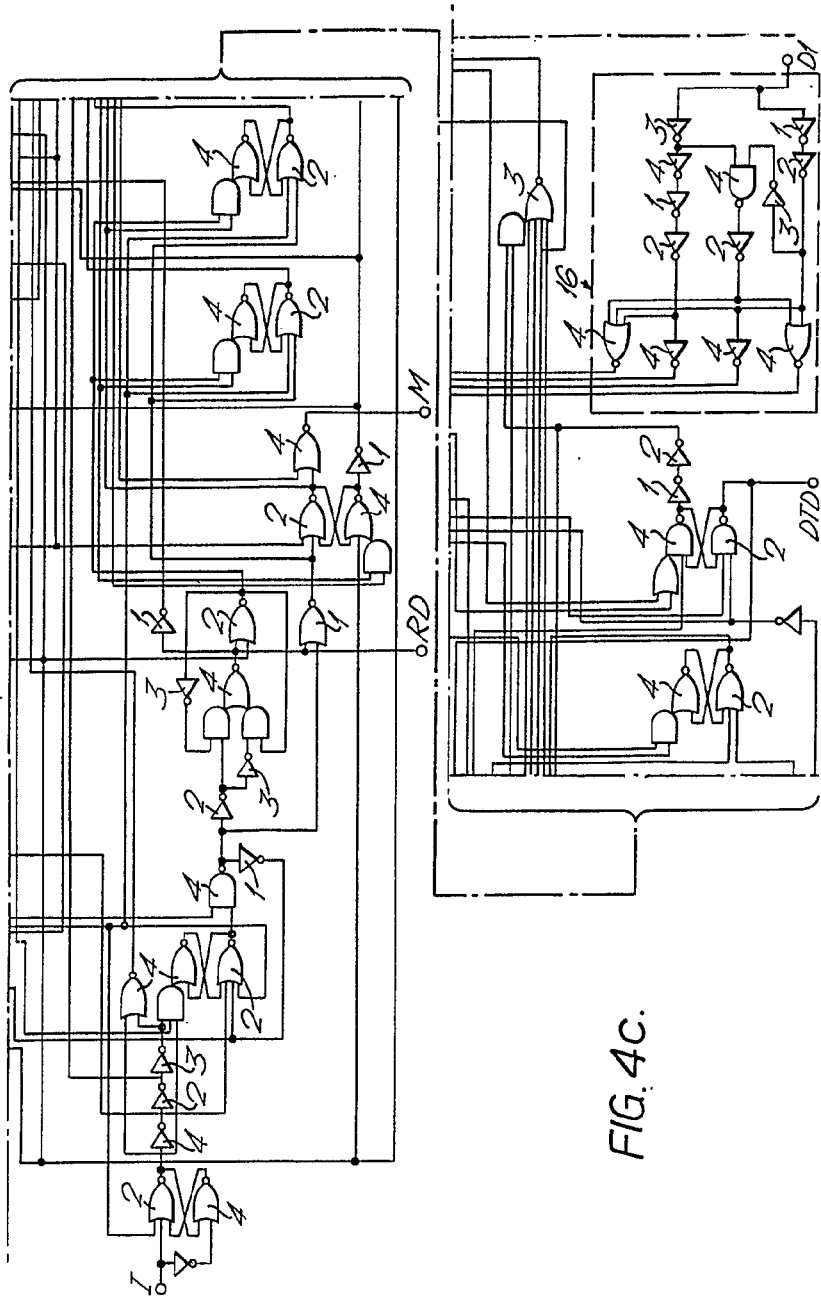
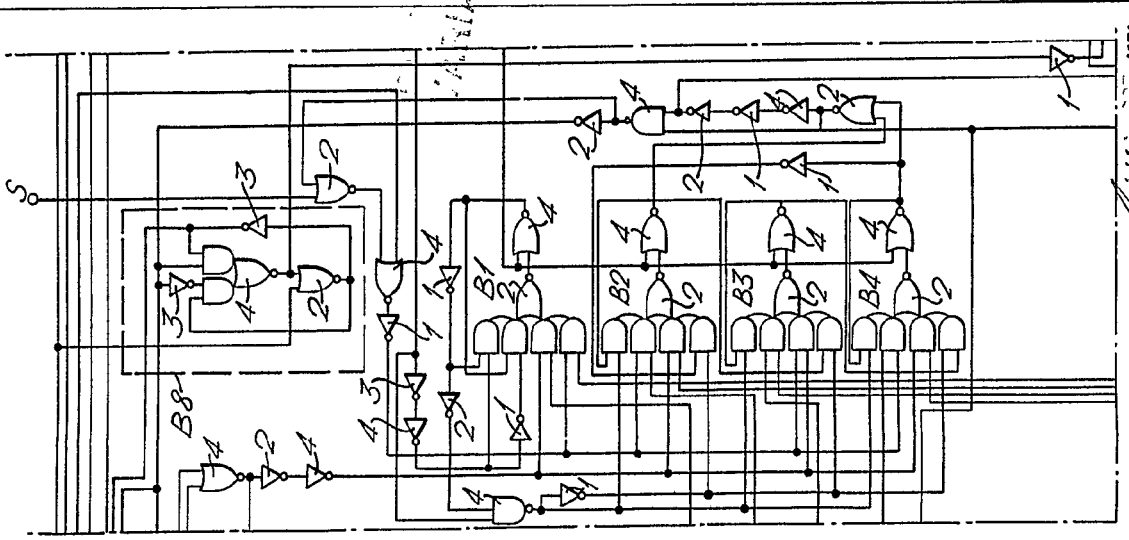


FIG. 4c.

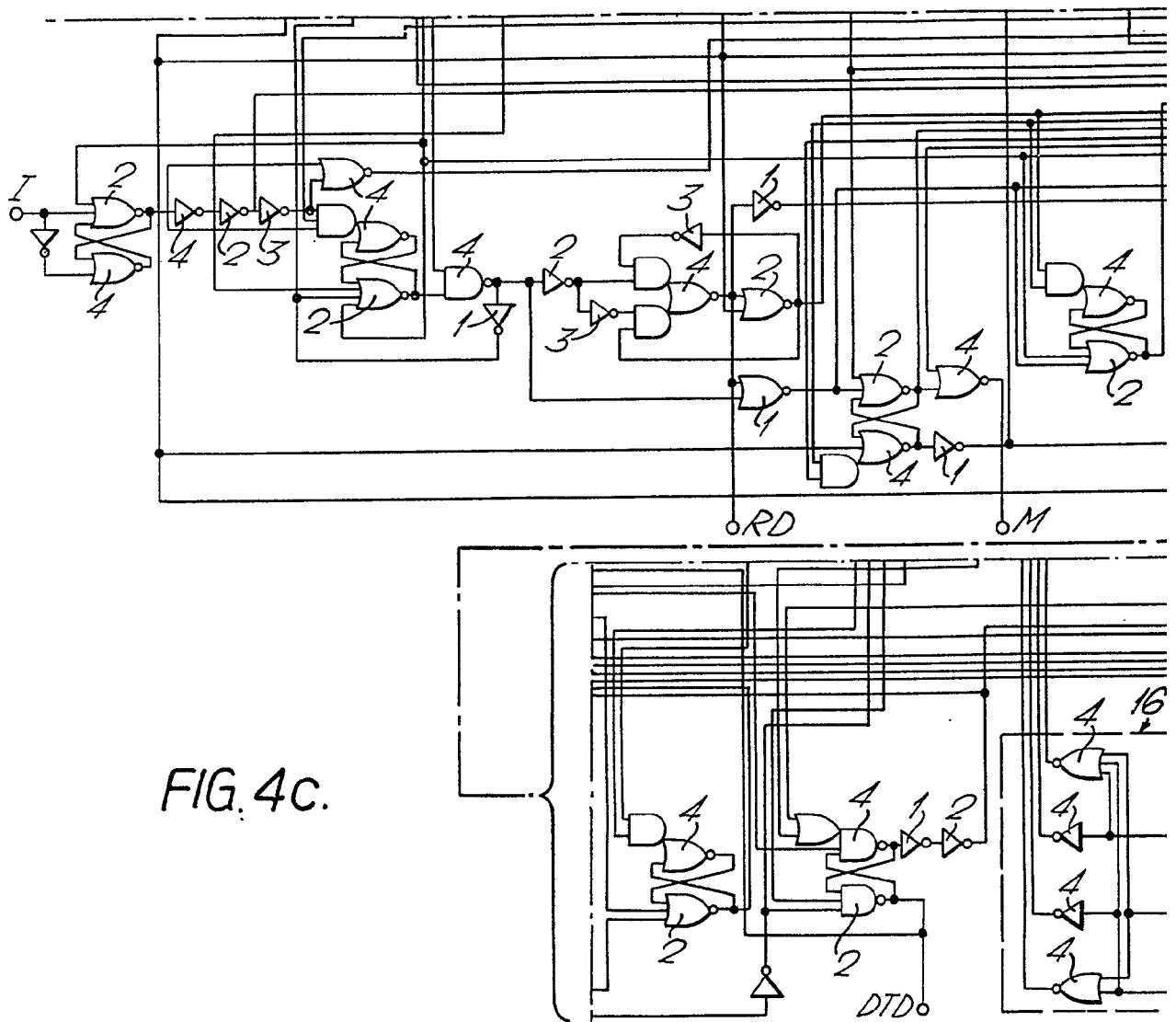


FIG. 4c.

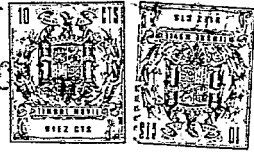
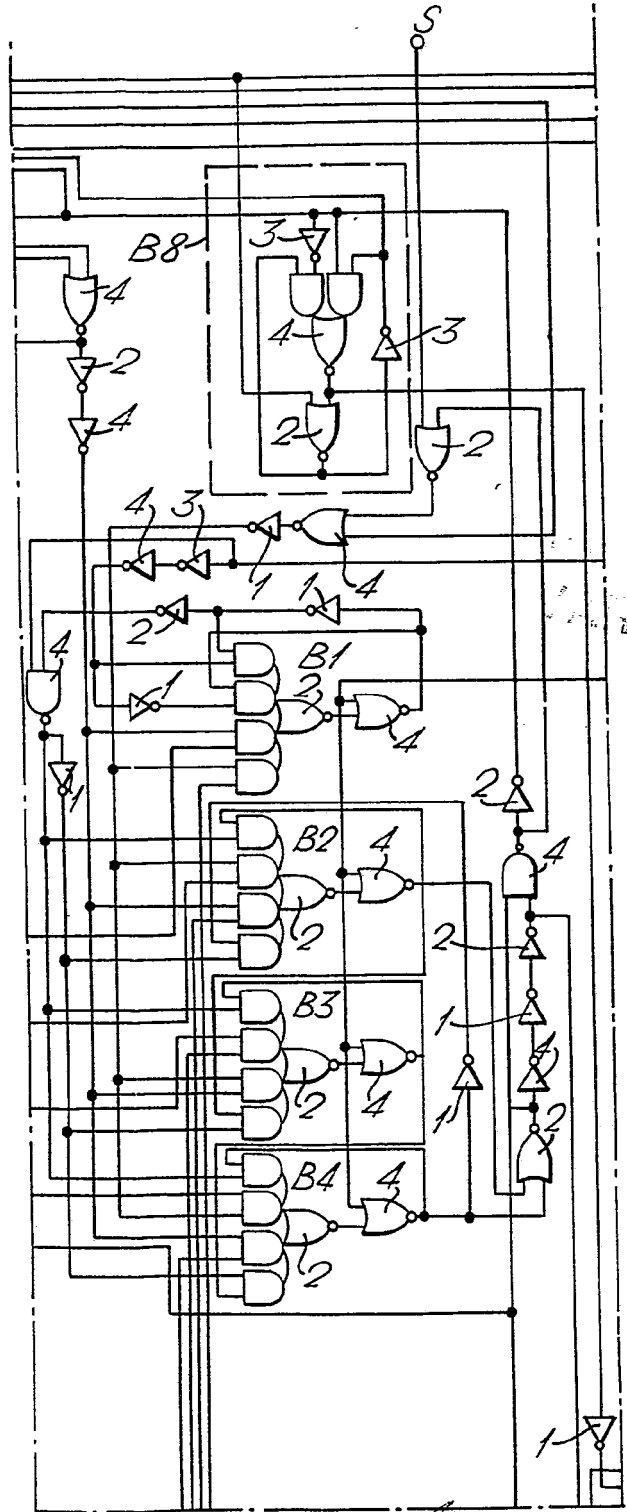
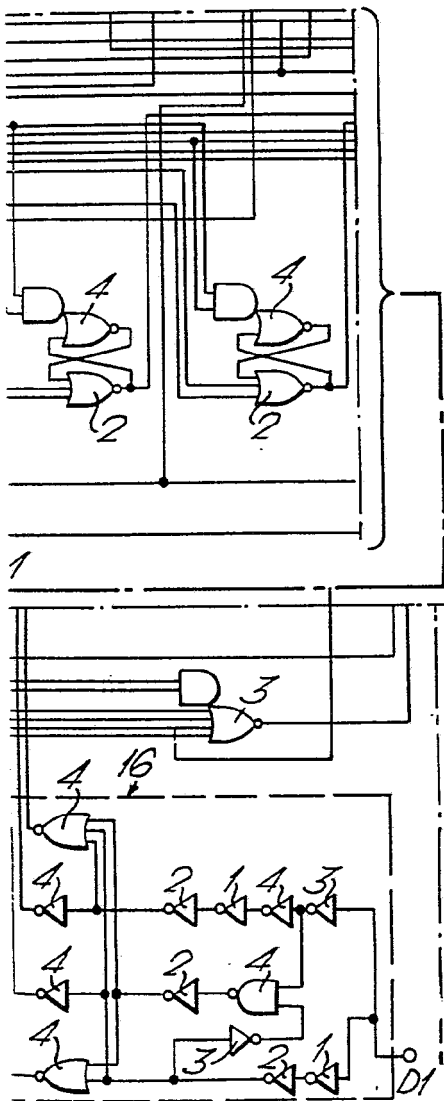


FIG. 4d.



TABLE

Madrid, 27 de Mayo de 1971
L. Gato Fern...