



F.C. 2-12-75

Int. Cl.:	H03G//H04N
PATENTE DE INVENCION	
RCA 63.045.	

423913

Memoria Descriptiva

sobre:

PERFECCIONAMIENTOS EN CIRCUITOS DE CONTROL AUTOMATICO DE GANANCIA MANIPULADOS.

=====

Solicitante: RCA CORPORATION, entidad norteamericana, residente en:
30 Rockefeller Plaza, Nueva York, N.Y. 10020, EE.UU.de A.

=====

Este invento se refiere a circuitos de control automático de ganancia (CAG) y, de un modo más particular, a circuitos de CAG manipulados, para televisión.

Los circuitos de CAG que incorporan los principios del invento son particularmente idóneos para fabri



carse utilizando técnicas de circuitos integrados.

5. Según se emplea en la presente Memoria, el término "circuito integrado" se refiere a un dispositivo semiconductor unitario ó monolítico ó bloqucito que es equivalente a una red de elementos de circuitos activos y pasivos interconectados.

10. Los circuitos de CAG se emplean comúnmente en receptores de televisión para derivar un voltaje de control apropiado que se alimenta a las etapas amplificadoras de radiofrecuencia "RF" y frecuencia intermedia "FI" del receptor. El voltaje de control funciona para variar la ganancia de las etapas inversamente de acuerdo con el nivel de los componentes de los impulsos de sincronización de una señal de video detectada, con el fin de proporcionar una amplitud máxima de la señal de video de salida detectada.
15. Los componentes de impulso de sincronización de la señal de video se separan después y se utilizan para sincronizar los osciladores horizontal y vertical asociados con los circuitos de exploración horizontal y vertical del receptor.

20. En los receptores de televisión se suele derivar la señal de CAG muestreando el nivel máximo de los componentes de los impulsos de sincronización durante el intervalo de retroceso de exploración de línea horizontal.

25. Se utiliza un detector de crestas, pero como no es muy susceptible al ruido de los impulsos, se habilitan medios para conectar cíclicamente el circuito de CAG tan solo durante los impulsos de retroceso horizontal relativamente cortos (retroceso del haz electrónico) para que el ruido de los impulsos que tienen lugar en las señales de video durante el resto del período de exploración de línea no pueda afectar
- 30.

423913

- 3 -



al funcionamiento del circuito de CAG.

5. El detector de crestas comprende un capacitor a través del cual se desarrolla potencial de CAG. Algunos sistemas de CAG de la tecnología anterior han empleado una constante de tiempo de CAG bastante larga para reducir cualquier efecto de longitud de los impulsos. No obstante, el tiempo necesario para que el circuito de CAG responda a los cambios en el nivel de la señal de televisión recibido es indeseablemente largo con dicho sistema.

10. Es conveniente que el circuito de CAG responda rápidamente con el fin de seguir el desvanecimiento causado, por ejemplo, por las reflexiones de la señal al paso de un avión, y para seguir los cambios en el nivel de la señal de televisión recibida cuando un canal sintonizado se cambia de
15. una señal entrante fuerte a una señal entrante débil y viceversa.

Como el paso de un avión puede causar cambios de nivel a frecuencias del orden de varios cientos de ciclos por segundo, un tiempo de respuesta lento puede dar por resultado
20. un desvanecimiento ó fluctuación de la imagen. En algunos intentos anteriores a este invento para mejorar el comportamiento se ha empleado, por ejemplo, un circuito diferenciador de impulsos para proporcionar un impulso de amplitud relativamente constante de duración corta que representaba la magnitud de
25. la excursión del impulso de sincronización mas allá de un nivel de referencia.

Dicha técnica de diferenciación tiende a causar corrientes máximas elevadas en una velocidad dada de respuesta que pueden imponer graves exigencias en el capacitor de
30. CAG utilizado. Además, las corrientes de CAG máximas elevadas



das pueden crear una interferencia en la imagen, que es una reducción momentánea en la ganancia que dá por resultado la dispersión de la información de sincronización durante el intervalo del impulso de manipulación CAG.

5. Otra razón existente para aumentar la respuesta del circuito de CAG es eliminar la depresión vertical. La depresión vertical aparece cuando la ganancia del bucle de CAG experimenta amplias variaciones durante el intervalo de supresión del haz electrónico vertical. Estas amplias variaciones son causadas por las longitudes diferentes de los impulsos de sincronización vertical é igualación. Normalmente, los sistemas de CAG emplean filtraje de la señal de video para mejorar el comportamiento ante el ruido de los impulsos y el ruido térmico, discriminándose los primeros 1 a 2 microsegundos de cada impulso de sincronización. Así, los impulsos normales de sincronización horizontal de 3 microsegundos de duración tienen tan solo unos 3 microsegundos de tiempo para reponer la carga perdida del capacitor de filtro de CAG durante los 63 microsegundos anteriores de exploración de línea y parte de retroceso del haz electrónico de la señal. Los impulsos de igualación (de 2,5 microsegundos de longitud) contribuyen solamente con un microsegundo de tiempo de carga aproximadamente, mientras que los impulsos verticales relativamente largos contribuyen aproximadamente con 15 microsegundos de tiempo de carga (el tiempo total de manipulación horizontal). Así, la ganancia del circuito de CAG varía en un factor de aproximadamente 15 debido a las longitudes diferentes de los impulsos solamente. Debido a la respuesta transistoria del sistema, ésta variación en la ganancia del circuito puede hacer que el voltaje de CAG produzca sobremodulación y una depresión del
- 10.
- 15.
- 20.
- 25.
- 30.

423913

- 5 -



5. voltaje durante el período de supresión del haz electrónico vertical. Esta depresión vertical puede causar una información de sincronización defectuosa que dá por resultado un entrelazamiento deficiente y perturbaciones oscilatorias con inestabilidad de la imagen vertical.

Según un aspecto del presente invento, se proporciona un circuito de control automático de ganancia del tipo que responde a componentes de la señal de sincronización que comprenden impulsos de duración de tiempo diferente, comprendiendo la combinación una fuente de impulsos cíclicos que coinciden en tiempo con los impulsos de sincronización. Los impulsos cíclicos tienen una duración de tiempo más larga que los de duración más corta de los impulsos de la señal de sincronización. También se incluyen los medios para suministrar la señal de video compuesta incluyendo impulsos de la señal de sincronización y un dispositivo de circuito sensible a la amplitud. El dispositivo de circuito sensible a la amplitud responde a las señales de video para mantener una primera condición para las señales de video de una primera polaridad con respecto a un nivel umbral y para trasladar las excursiones de la señal de video de polaridad opuesta con respecto al nivel umbral. Un circuito detector de crestas se acopla al dispositivo de circuito sensible a la amplitud para detectar las excursiones de la señal de video trasladadas, teniendo el detector de crestas una constante de tiempo apropiada para la detección de crestas de cada uno de los impulsos de la señal de sincronización de duración diferente. Un dispositivo manipulador se acopla a la fuente de impulsos cíclicos y al circuito de protector de crestas para proporcionar, durante la aparición de impulsos cíclicos, una corriente variable determinada por la am-

10.

15.

20.

25.

30.



plitud de la señal del detector desarrollada por el circuito detector de crestas. También se incluyen un dispositivo de circuito de la señal de salida que se acopla al dispositivo manipulador para desarrollar un voltaje de control automático de la ganancia determinada por la corriente variable desarrollada por el dispositivo manipulador.

5. La figura 1 es un diagrama de circuito esquemático, parcialmente en forma de conjuntos, de una parte de un receptor de televisión que incorpora un circuito de CAG construido según el presente invento.

10. La figura 2 es una representación de una señal de video compuesta; y

La figura 3A, 3B y 3C son diagramas de circuito de otras modalidades de varios aspectos del invento.

15. Refiriéndonos ahora a la figura 1 de los dibujos, el rectángulo de líneas de rayas 14 representa esquemáticamente un bloquecito de circuito integrado semiconductor monolítico. Una pluralidad de áreas de contacto ó terminales se dispone alrededor de la periferia del bloquecito 14, a través de las cuales se puede hacer conexiones externas a diversos circuitos en el bloquecito. A este respecto, y compatible con la tecnología actual y la filomofía de diseño, se puede incluir en el bloquecito 14 un canal de utilización de la señal de video que comprende un primer y un segundo amplificadores de frecuencia intermedia 17 y 18, un tercer y un cuarto amplificadores de frecuencia intermedia 26 y 28, un video-detector 30, un primer videoamplificador 32 y un segundo videoamplificador 34.

20. En un receptor de televisión que emplea un bloquecito 14, se recibe una señal de television de onda portador

30.

423913 - 7 -



modulada por una antena 8 y se acopla a un sintonizador 12.

El sintonizador 12 puede comprender, según es bien sabido, un amplificador de radiofrecuencia (RF) y un convertidor de frecuencia para convertir la señal de radiofrecuencia recibida en una señal de frecuencia intermedia.

5.

La señal de frecuencia intermedia derivada del sintonizador 12 se acopla a través del terminal 3 del bloquecito 14 a un primer amplificador de frecuencia intermedia (FI) 17.

10.

Las señales procedentes del primer amplificador de FI 17 se desarrollan a través de un filtro sintonizado 20, acoplado en el exterior del bloquecito 14 al terminal 6, y se acoplan al segundo amplificador de FI 18. Las señales de frecuencia intermedia amplificadas se acoplan a través del terminal 9 en

15.

una segunda red de filtro selectivo de la frecuencia externa 22, a un detector de sonido (no ilustrado). Las señales procedentes de la red de filtro selectivo de la frecuencia 22 se acoplan a un tercer y un cuarto amplificadores de FI 26 y 28 directamente acoplados a través del terminal 11.

20.

La salida de frecuencia intermedia amplificada del cuarto amplificador de FI 28 se alimenta a una etapa detectora de video 30. La salida de señal de detector 30 es amplificada en un primer video amplificador 32 y después se acopla a un segundo videoamplificador 34. La señal de salida del segundo videoamplificador 34 se acopla, por medio del terminal 16,

25.

a otros amplificadores (no ilustrados) externos al bloquecito 14, para amplificación adicional de la señal de video antes de alimentarse a los electrodos de control apropiados de un tubo de rayos catódicos para la formación de la imagen. El segundo videoamplificador 34 alimenta también señales para los circuitos separadores de sincronización del receptor (no ilustra

30.



dos) situados externos al bloquecito 14.

- Refiriéndonos a la parte esquemática de la figura 1, un circuito de CAG manipulado, indicado de un modo general por el nº 38, se incluye dentro del bloquecito del circuito integrado 14, El circuito 38 comprende medios para suministrar componentes de la señal de sincronización de la señal de video desde la salida del segundo videoamplificador 34. Con esta finalidad, los resistores 39 y 36 se acoplan desde el amplificador 34 a un circuito sensible a la amplitud de la señal que comprende un transistor 40, un resistor 41 se acopla entre el colector del transistor 40 y una fuente de suministro de voltaje positivo (+A) de, por ejemplo, 6 voltios. El emisor del transistor 40 se acopla a un punto de potencial de preferencia ó masa a través del resistor 42, y su base se acopla al resistor 39. El transistor 40 funciona de forma que, cuando el voltaje que aparece en su base, se reduce por debajo de un nivel umbral de aproximadamente 1 voltio, el transistor 40 funciona como un amplificador. Para todos los voltajes por encima del nivel umbral de aproximadamente 1 voltio, el transistor 40 actúa como interruptor y se mantiene en condición saturada.

- Un primer circuito de carga que comprende la combinación en serie del resistor 41, un diodo 43 y capacitor 44, se acopla a la fuente de suministro de voltaje (+A). La constante de tiempo de este circuito de carga es corta con relación a las longitudes de cualquiera de los impulsos de sincronización (incluyendo los impulsos horizontales, verticales é igualadores). La unión del resistor 41 y el diodo 43 se acopla directamente al colector del transistor 40. El capacitor 44 y el diodo 43 forman un circuito detector de crestas

423913

- 9 -



detectar el voltaje en el colector del transistor 40.

- Un dispositivo manipulador para suministrar impulsos de voltaje de retroceso del haz electrónico cíclicos, derivados por ejemplo de un transformador asociado con el circuito de desviación horizontal del receptor (no ilustrado) comprende una fuente de impulsos 57. En el dispositivo manipulador se encuentra incluido un transistor 47 que tiene su base acoplada a la fuente de impulsos 57 a través de un resistor 46 y el terminal del bloquecito. Un diodo zener 45 (v.g., un zener de 6,5 a 7,5 voltios) se acopla también entre el terminal 1 y masa. El dispositivo manipulador comprende además, transistores PNP 50 y 51. El emisor del transistor 50 se acopla a la base del transistor 47 y la base del transistor 50 se acopla al emisor del transistor 51. La base del transistor 51 se acopla a un terminal común del diodo 43 y el capacitor 44 y el colector del transistor 51 se acopla a una fuente de potencial de referencia ó masa. Un diodo 52 se encuentra incluido también en el dispositivo manipulador y se acopla desde el colector del transistor 50 a masa. Un dispositivo de circuito de filtro de salida, que comprende un capacitor 53, se acopla al emisor del transistor 47 a través de un resistor 48 y terminal del bloquecito 2. La constante de tiempo del dispositivo de circuito de filtro de salida es larga, con relación a la constante de tiempo del circuito detector de crestas 40, 41, 42, 43, 44. Un dispositivo de descarga, que comprende el diodo 33 y el resistor 48 se acopla directamente en serie entre el capacitor de filtro de salida 53 y el capacitor 44. Un dispositivo de drenaje de corriente que comprende el transistor 49, se acopla al terminal común del resistor 48 y el capacitor 53. El transistor 49 comprende un colector acoplado al terminal
5.
10.
15.
20.
25.
30.



nal común del diodo 52 y el colector del transistor 50.

- Un primer circuito de protección contra el ruido de los impulsos, representado en general por el nº 84, se acopla al circuito de CAG 38. Un capacitor 58 se acopla entre el terminal común de los resistores 36 y 39 y la base del transistor 59. El resistor 5 se acopla desde masa al terminal común del capacitor 58 y la base del transistor 59. El colector del transistor 59 se acopla a una fuente de voltaje positivo (+B) de, por ejemplo, 11 voltios. El emisor del transistor 59 se acopla a la base de un transistor 60, cuyo colector se acopla también a la fuente de suministro (+B). El emisor del transistor 60 se acopla, a través de un resistor 62, a la base de un transistor 63. Un capacitor 61 se acopla entre las bases del transistor 60 y una fuente de potencial de referencia ó masa. El emisor del transistor 63 se acopla a masa y el colector del transistor 63 se acopla, a través de un resistor 64, al terminal común del diodo 43 y capacitor 44 (v.g., a la base del transistor 51).

- La salida del circuito de CAG 38 se desarrolla en el terminal 2 del bloquecito del circuito integrado 14. Un sistema de transferencia de CAG 54 se acopla también al terminal 2 y proporciona un voltaje de CAG para controlar la ganancia del primer y segundo amplificadores de FI 17 y 18. El sistema de transferencia de CAG 54 suministra también un voltaje al circuito de retrado de CAG 55 que funciona para proporcionar una señal retardada de CAG al sintonizador 12 y para efectuar su ganancia cuando la señal recibida ha alcanzado un nivel pre determinado por un resistor variable 56 acoplado al bloquecito integrado 14 en el terminal 7. El circuito de retardo de CAG 55 se acopla al sintonizador 12 por medio del terminal 10 del

423913

- 11 -



bloquecito integrado 14.

5. El circuito de CAG descrito anteriormente proporciona corriente de carga al capacitor de CAG 53 para aumentar el voltaje de control de la ganancia cuando la ganancia de la cadena amplificadora de RF y FI se ha de reducir.

10. Un circuito de CAG que incorpora los principios del invento, para utilizarse en un sistema donde se descarga el capacitor de CAG (v.g., se reduce el voltaje de control) para reducir la ganancia de la señal del sistema se describirá con relación a las figuras 3A, 3B y 3C a continuación.

15. El circuito 38 de la figura 1 tiene dos modos generales de funcionamiento. El primer modo de funcionamiento, ó modo de funcionamiento en sincronización, tienen lugar cuando los impulsos de manipulación están presentes en el terminal 1 coincidiendo el tiempo con los extremos de sincronización de la información de video acopladas en la base del transistor 40. El segundo modo de funcionamiento, o modo de funcionamiento fuera de bloqueo, tiene lugar cuando los impulsos de manipulación en el terminal 1 no coinciden en tiempo con los impulsos de sincronización de la información de video en la base del transistor 40. El circuito 38 responde diferentemente en cada modo de funcionamiento y para los modos de funcionamiento en sincronización y fuera de bloqueo, el circuito 39 tiene respuestas separadas para la protección contra el ruido.

25. Refiriéndonos a la figura 2, se ilustra en esta figura una señal de video compuesta, que sirve de ejemplo, alimentada desde el segundo videoamplificador 34 y que aparece en la base del transistor 40, con la parte más positiva más próxima a la línea horizontal 87. Con el fin de simplificar se ilustra una señal monocronica. No obstante, se comprenderá

30.



- que el sistema es igualmente apropiado para una señal de video en color que comprenda componentes de impulsión. Los niveles de voltaje indicados 85, 86 y 87, cuyos valores normales se indican a continuación, exigen para la condición de ganancia apropiada en la cadena amplificadora de las señales de RF y FI
5. Comenzando a partir del lado de la izquierda de la forma de onda de la señal ilustrada, se ilustran cuatro impulsos de sincronización horizontal 90, cada uno de los cuales tiene una longitud de aproximadamente 5 microsegundos y, según es bien
10. sabido, se extienden por encima del nivel negro 91. Un intervalo de supresión del haz electrónico horizontal 92 se asocia con cada uno de estos impulsos. La señal variable que tiene lugar entre los intervalos de supresión del haz electrónico comprende los componentes de información ó video de la señal
15. (la escala de tiempo se comprime durante las partes de video para facilitar la ilustración del resto de la forma de la onda). Inmediatamente después del último de estos cuatro impulsos de sincronización horizontal, la señal de video vuelve al nivel negro como medida preparativa para el retroceso del haz
20. electrónico vertical. El intervalo de supresión vertical 94 comienza con 6 impulsos de igualación 93, cada uno de los cuales tiene una longitud de 2,5 microsegundos y ciclan al doble del ritmo de exploración de línea horizontal. Estos impulsos de igualación son necesarios para proporcionar temporización
25. exacta del retroceso del haz electrónico vertical y campos sucesivos. A los impulsos de igualación siguen impulsos de sincronización vertical en dientes de sierra 85. La duración total 99 de los impulsos de sincronización vertical equivale a tres líneas horizontales ó aproximadamente 190 microsegundos,
30. siendo la longitud de cada impulso de sincronización vertical

423913

- 13 -



- del orden de aproximadamente 30 microsegundos. Cada uno de los dientes de sierra (las partes de dirección positiva ó partes dirigidas en sentido descendente de la figura 2) entre los impulsos de sincronización vertical, tienen una duración del orden de 2,5 microsegundos, entonces se alimenta otra serie de impulsos de igualación 96, seguidos de un cierto número de impulsos de sincronización horizontal 97 de 5 microsegundos de duración que continúan apareciendo hasta terminar la supresión del haz electrónico vertical 94. Después del final del intervalo de supresión del haz electrónico vertical, se reanuda la exploración activa y la señal compuesta, que comprende los componentes de información ó de video, y los impulsos de supresión del haz electrónico y de sincronización para cada línea horizontal activa continua durante otro campo. Es importante observar que en la señal de video hay tres longitudes de impulsos de sincronización distintas, ó sea los impulsos de sincronización horizontal de 5 microsegundos, los impulsos de igualación de 2,5 microsegundos y, finalmente, los impulsos de sincronización vertical en dientes de sierra de 30 microsegundos.
5. Los valores típicos del voltaje de la señal, que aparecen en la base del transistor 40, comprenden los extremos de los impulsos de sincronización 85 a un valor, durante el funcionamiento normal, de aproximadamente +0,8 voltios de corriente continua por encima del potencial de masa. El nivel blanco 86 tendrá un valor de aproximadamente +7 voltios por encima del potencial de masa, y una señal correspondiente al nivel 0 de la onda portadora 87 se encontrará aproximadamente a +8 voltios por encima del potencial de masa.
10. Refiriéndonos de nuevo al circuito 38 de la figura 1, la señal alimentada a la base del transistor 40 duran
- 15.
- 20.
- 25.
- 30.



- te el modo de funcionamiento en sincronización puede caer dentro de tres regiones de voltaje diferentes, las regiones que representan tres condiciones diferentes de la ganancia general de la señal del sistema. Cuando los extremos de sincronización en la base del transistor 40 son de un voltaje mayor que aproximadamente un voltio por encima del potencial de masa, la ganancia de la señal de los sistemas de RF y FI se considera demasiado baja, v.g., las excursiones de voltaje de video que aparecen en el terminal 46 se consideran por debajo de la gama de funcionamiento efectivo del separador de sincronización y el videoamplificador. Cuando los extremos de sincronización en la base del transistor 40 se encuentran a un voltaje comprendido aproximadamente entre un voltio y 0,7 voltios por encima del potencial de masa, la información de video en el terminal 16 se considera en estado normal. Cuando los extremos de sincronización en la base del transistor 40 caen por debajo de 0,7 voltios por encima del potencial de masa, la ganancia de la señal de los sistemas de RF y FI se considera grande.

- Durante el modo de funcionamiento en sincronización, si la ganancia de la señal es demasiado baja, el voltaje en la base del transistor 40 será superior a un voltio, y el transistor 40 permanecerá en estado saturado. El colector del transistor 40 estará, por lo tanto, próximo al potencial de masa. Un impulso de manipulación se alimenta a la base del transistor 47 desde la fuente de impulsos 57 durante cada intervalo de retroceso horizontal y funciona para abastecer una corriente por el resistor 46 al terminal común de la base del transistor 47 y el emisor del transistor 50. Como el transistor 40 está saturado, prácticamente no aparecerá voltaje a través del capacitor 44. La base del transistor 51 se encontra-



- rá prácticamente a potencial de masa y, por lo tanto, los transistores 50 y 51 se polarizan en un estado altamente conductor y toman corriente máxima (v.g., la corriente del emisor del transistor 50 es prácticamente igual a la corriente total alimentada por el resistor 46). El transistor 47, por lo tanto, se desconecta efectivamente y no se abastece corriente de carga al capacitor de CAG 53. La corriente del colector del transistor 50 se acopla al diodo 52 que, en combinación con el transistor 49, actúa como amplificador de corriente que tiene una ganancia determinada por las áreas relativas de los dispositivos 49, 52, según es bien sabido.

Cuando los dos dispositivos son de geometría semejante, la corriente del colector del transistor 49 es prácticamente igual a la corriente en el diodo 52.

- El diodo 33 se polariza en inversión debido a las caídas de voltaje a través de las uniones base-emisor de los transistores 51, 50 y 47. Por lo tanto, el transistor 49 funciona para descargar al capacitor 53. Cuando el voltaje a través del capacitor 53 se reduce, tiene lugar un aumento resultante en la ganancia de la señal de FI (y/o RF) para corregir la condición propia de la señal que aparece en el terminal 16.

- En estas condiciones, se alimenta una corriente de drenaje constante de aproximadamente 500 microsegundos al capacitor 53 por medio del transistor 49 durante cada intervalo de sincronización. La fuente de impulsos 57 se ha elegido para suministrar una corriente constante de por lo menos 500 microsegundos. Por lo tanto, el transistor 49 disipa carga del capacitor 53 durante cada periodo de manipulación independientemente del voltaje a través del capacitor 44, puesto que una corriente constante en el emisor del transistor 50 se refleja



rá en el transistor emisor 49. Así, el transistor 49 proporcionará dicha corriente de drenaje durante cada intervalo de impulso de manipulación, aún en condiciones correctas de ganancia de RF y FI, y se abastecerá corriente de carga por medio del transistor 47 igual a la corriente de drenaje para mantener la carga en el capacitor 53.

5. Cuando el voltaje en el capacitor 53 se disipa a aproximadamente $2V_{BE}$, se alcanza el voltaje umbral mínimo necesario para activar el sistema de transferencia de CAG 54 y el sistema funciona en condiciones de ganancia máxima de la señal.

10. Si la ganancia de la señal general del sistema (amplificadores de FI y RF) es correcta, las excursiones de voltaje de los extremos de sincronización en la base del transistor 40 se extenderán por debajo de un voltio y el transistor 40 saldrá del estado de saturación durante la aparición de cada impulso de sincronización. El transistor 40 funciona entonces como amplificador hasta que el voltaje en su base se aproxime al umbral de conducción del transistor de un V_{BE} (Aproximadamente 0,7 voltios).

15. Cuando el transistor 40 funciona como amplificador, el voltaje representativo del extremo del impulso de sincronización invertido en el colector del transistor 40 es detectado en cresta por el diodo 43 y el capacitor 44. El voltaje en el capacitor 44 es representativo, por lo tanto, de las excursiones de voltaje en la base del transistor 40 que se prolongan más allá del nivel umbral de aproximadamente un voltio.

20. El voltaje detectado en cresta a través del capacitor 44 se mantiene durante el intervalo completo del impulso de manipulación, según se ha explicado anteriormente, el

25.

30.



5. diodo 33 se polariza en inversión durante la presencia del impulso de manipulación, y el transistor 51 exhibe una gran impedancia de entrada. La corriente de la base del transistor 51 se acopla también al capacitor 44 y lleva una dirección con la que compensa cualquier corriente de fuga del capacitor 44, manteniendo de este modo un voltaje aproximadamente constante a través del capacitor durante todo el intervalo del impulso de manipulación. La constante de tiempo de carga para el capacitor 44 se elige de forma que sea pequeña si se compara con el intervalo de tiempo del impulso de sincronización más corto (el impulso de igualación). En esta modalidad del invento, la constante de tipo de carga para el capacitor 44 es inferior a 0,5 microsegundos. Según se ha descrito anteriormente, en condiciones correctas de CAG, el transistor 47 se polariza en directo abasteciendo corriente de carga igual a la corriente de drenaje tomada por el transistor 49 para mantener la carga en el capacitor 53.

10. Al final del intervalo del impulso de manipulación, los transistores 47, 50 y 51 ya no están activos. El diodo 33 se polariza en directo y la carga en el capacitor 44 se descarga rápidamente a través del diodo 33 y el resistor 48 en el capacitor 53, reponiendo de este modo el circuito detector de crestas.

15. El tiempo de descarga del capacitor 44 es relativamente corto y produce poco defecto sobre la ganancia (general de RF y FI).

20. Cuando las excursiones de voltaje de los extremos de sincronización en la base del transistor 40 son menores que el umbral de conducción del transistor 40, v.g., demandada ganancia de RF y TI, las excursiones de voltaje caerán



por debajo de V_{BE} . El transistor 40 se desconecta y el capacitor 44 se carga hacia el voltaje de suministro (+A). Cuando el voltaje en la base de los transistores 51 y 50 se encuentra a su potencial máximo positivo, el transistor 47 suministra en

5. cantidad máxima de corriente, aproximadamente 2 miliamperios.

El capacitor 53 se carga positivamente hacia su voltaje máximo, v.g., aproximadamente 5 voltios, para reducir la ganancia de la señal del sistema. De nuevo, cuando finaliza el impulso de manipulación, se produce la reposición cuando

10. el capacitor 44 se descarga a través del diodo 33 y el resistor 48 en el capacitor 53.

El circuito de CAG 38 que acabamos de describir tiene lo que comunmente se conoce como característica de muestreo y retención. El capacitor 44 muestreará las excursiones de voltaje en la base del transistor 44 que caigan dentro de una escala predeterminada y retiene dicha muestra durante el intervalo de impulso de manipulación horizontal. Normalmente, durante el modo de funcionamiento en sincronización, el voltaje que se muestrea cuando el impulso de manipulación está presente,

15. es el voltaje representativo de las excursiones extremas de sincronización. Cualquier voltaje muestreado cuando no hay presente impulso de manipulación no producirá corriente de carga ó descarga de los transistores 47 y 49, respectivamente, debido a la ausencia de la corriente del impulso de manipulación

20. No obstante, una carga constante se alimentará a través del resistor 41, los diodos 43 y 33 y el resistor 48 hasta el capacitor 53 para evitar desprendimiento de los impulsos de sincronización.

25.

El alargamiento ó retención del periodo de muestra

30. permite corrientes máximas menores en el capacitor 53 de CAG,

el cual reduce el efecto de fluctuación de la imagen que aparece en la señal de video cuando el voltaje de CAG se realimenta a los amplificadores de FI 17 y 18 de la figura 1.

5. Como la duración de tiempo de la corriente de carga en el transistor 47 está en función a la duración del impulso de manipulación horizontal, la carga de CAG impuesta en el capacitor 53 es independiente de la longitud de los impulsos de sincronización de entrada en la base del transistor 40.

10. Asimismo, como el impulso de manipulación dura aproximadamente 15 microsegundos, la duración de tiempo del CAG aumenta aproximadamente 3 veces en la duración de 5 microsegundos de los impulsos de sincronización horizontal. La corriente de CAG se puede reducir ahora aproximadamente tres veces para mantener la misma ganancia de CAG, dando por resultado una respuesta transitoria mejorada del sistema. De este modo se reduce la depresión vertical puesto que los impulsos iguales más cortos (2,5 microsegundos) se "alargan". O sea, la carga de CAG depende solamente de las excursiones de los impulsos más allá del umbral del transistor 40, no de su longitud.

20. Con la reducción en depresión vertical, se puede aumentar la velocidad del circuito de CAG eligiendo apropiadamente el capacitor 53, con lo que el CAG se puede ajustar rápidamente cuando existen cambios rápidos en el nivel de la señal recibida en la antena. Esta mayor velocidad del CAG reducirá los efectos de las perturbaciones causadas por reflexiones de un avión que pase por el lugar y reducen el desvanecimiento cuando el canal sintonizado se cambia desde una señal entrante fuerte a una señal entrante débil y viceversa.

30. Otra ventaja del circuito descrito mientras funciona en el modo de funcionamiento en sincronización es que,



- durante la presencia de ruido impulsivo, la ganancia no se reducirá en una cantidad sensible puesto que el ruido impulsivo que se extiende más allá del nivel negro produce el mismo efecto que un impulso de sincronización en el transistor 40. Si
5. dicho ruido ocurre durante el impulso de manipulación suministrado por la fuente 57, podría efectuar una reducción en la ganancia de RF y FI. Esto, de hecho, es una reducción de ganancia falsa. Para evitar este estado indeseable de funcionamiento, un circuito de ruido, indicado de un modo general por la
10. referencia 84, se acopla a la fuente de señales de video alimentadas a la base del transistor 40. El circuito de ruido actúa para descargar el capacitor 44 y evitar una reducción en la ganancia de RF y FI que se produce cuando el transistor 40 pierde saturación por las señales de ruido. El funcionamiento, de
15. un circuito detector de ruidos similar a la parte del circuito empleado en el presente invento se describe en la Patente estadounidense Nº 3.634.620, titulada "Circuito de CAG protegido contra el ruido con control de amplitud de los impulsos de retroceso del haz electrónico". Mientras que el circuito de protección
20. contra ruidos de la Patente anterior funciona para reducir la cantidad de corriente de retroceso del haz electrónico alimentada a un circuito de CAG en presencia de ruidos, la modalidad del circuito contra ruidos utilizada con el presente invento funciona para reducir el valor del voltaje muestreado a través del capacitor 44 con el fin de evitar una señal de
25. CAG falsa y para evitar la detección de crestas en el capacitor 44. El circuito contra ruidos 84 funciona como sigue.

30. El capacitor 58, junto con el resistor 5 diferencia señales alimentadas al capacitor 58. El frente de direc-



ción positiva del ruido que aparece en la base del transistor 40 será la cresta detectada por el transistor 59 y el capacitor 61.

5. La constante de tiempo de carga para el capacitor 61 es relativamente corta si se compara con la constante de tiempo de carga asociada, con el capacitor 53. La constante de tiempo de descarga del capacitor 61 es relativamente larga si se compara con su constante de tiempo de carga. Por lo tanto, el transistor 59 abastecerá grandes corrientes de carga en presencia de un impulso de ruido pero la corriente de carga será de corta duración mientras que el capacitor 61 retenga la carga suministrada por cada impulso durante un periodo de mayor duración. El voltaje máximo detectado a través del capacitor 61 se alimenta a la base del transistor 60, conectando el transistor 60 y haciendo que fluya corriente a la base del transistor 33. El transistor 63 se saturará cuando el transistor 60 se conecte y permanecerá en saturación durante un periodo determinado por el tiempo de descarga del capacitor 61. Cuando se satura el transistor 63, el capacitor 44 se descarga a través del resistor 64 y el transistor 63 cancela de este modo el ruido en el capacitor 44.
- 10.
- 15.
- 20.

25. Cuando está presente el impulso de manipulación, el capacitor 44 podrá descargarse a un voltaje representado por el voltaje del divisor entre el resistor 41 y el resistor 64, pero no retendrá la carga.

El voltaje del divisor se elige para proporcionar CAG suficiente para asegurar un "bloqueo" del CAG, pero no suficiente para "establecer" CAG en presencia de ruido impulsivo.

30. Esto actúa eficazmente para reducir el voltaje de CAG falso a través del capacitor 44. Una vez que ha desaparecido



- do el ruido impulsivo, el capacitor 61 continuará manteniendo el transistor 60 activo durante un periodo determinado por la cantidad de ruido anteriormente presente debido a la constante de tiempo de descarga relativamente largo (con relación a los impulsos de ruido) del capacitor 61. Una vez que el transistor 63 se sale del punto de saturación, el capacitor 44 se invierte a su estado de funcionamiento normal. El circuito de ruido 84 evita, por lo tanto, que el circuito de CAG reaccione ante el ruido del impulso, evitando de éste modo un voltaje de CAG falso en el terminal 2. Si ocurriera ruido durante el periodo comprendido entre el muestreo, v.g., cuando el impulso de manipulación no está presente, el capacitor 44 se carga al voltaje del divisor entre los resistores 41 y 64. En presencia de una serie de impulsos de ruido, el capacitor 44 permanecerá a este voltaje del divisor, no reaccionando por lo tanto ante cada impulso de ruido individualmente, sino que proporciona una acción de CAG de menor ganancia elegida durante dichas series de impulsos de ruido.

- El tiempo lento de descarga del capacitor 61 actúa para evitar cambios sucesivamente rápidos en el voltaje que pasa a través del capacitor 44, manteniendo de este modo un voltaje de CAG relativamente constante en el terminal 2 durante la manipulación en presencia de ruido de impulso.

- El circuito 38 funciona también para proporcionar protección contra el ruido y voltaje de CAG durante el segundo modo ó modo de funcionamiento fuera de bloqueo (v.g., cuando el impulso de manipulación y los impulsos de sincronización no coinciden en el tiempo). En este modo de funcionamiento fuera de bloqueo, cuando la ganancia de RB y de FI es demasiado baja, las excursiones de voltaje en la base del transis

423913

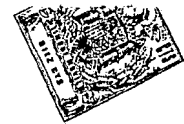
- 23 -



- tor 40 serán superiores a un voltio prácticamente en todo momento (excepto durante impulsos de ruido posiblemente grandes. Así, cuando se encuentra presente un impulso de manipulación, la base del transistor 51 estará a potencial de masa y el transistor 49 tomará una corriente de drenaje constante. El capacitor 53 se descargará, por lo tanto, hacia el voltaje umbral mínimo de aproximadamente $2V_{be}$ que actúa para aumentar la ganancia de los amplificadores de FI y/o RF. Una vez que se encuentra presente el impulso de manipulación, el transistor 49 dejará de tomar corriente y no se producirá cambio en el voltaje de CAG.

- Durante el modo de funcionamiento fuera de bloqueo, cuando las excursiones de la señal de video en la base del transistor 40 caen por debajo de V_{be} (v.g., demasiada ganancia de RF y de FI, estas excursiones se detectan a través del capacitor 44 según se ha descrito anteriormente. Cuando el impulso de manipulación se alimenta por medio de la fuente 57, el transistor 47 suministrará corriente de CAG, reduciendo de este modo la ganancia general del sistema. Cuando está presente el impulso de manipulación, el capacitor 44 se descargará a través del diodo 33, resistor 48 y capacitor 53. Este tiempo de descarga es muy corto si se compara con el tiempo de descarga del capacitor 53. Si entre los impulsos de manipulación las excursiones de voltaje en la base del transistor 40 son menores que V_{be} , se suministrará una corriente de carga al capacitor 53 a través del resistor 41, diodos 43 y 33 y resistor 48 para reducir la ganancia de RF y FI.

- Durante el modo de accionamiento fuera de bloqueo, el circuito descrito se protege adicionalmente contra los impulsos de ruido. Cuando está presente el impulso de manipulación, si el transistor 40 pierde saturación por el ruido, el



circuito de protección contra el ruido 84 funcionará para evitar que el capacitor 44 se cargue al suministro de voltaje A_+ , según se ha descrito anteriormente.

5. Por el contrario, el capacitor 44 se reducirá a un voltaje determinado por los resistores 41 y 64 tendiendo a hacer que el capacitor 53 adopte un voltaje similar. En ausencia del impulso de manipulación, si el transistor 40 se desconecta por el ruido, un segundo trayecto de carga, que comprende el resistor 41, diodos 43 y 33 y resistor 48, se acopla al capacitor 53.

10. Este trayecto de carga tenderá para proporcionar una corriente para reducir la ganancia. Este segundo trayecto de carga forma también un sistema de CAG sin manipular de baja ganancia para reducir la oscilación del CAG que se produce cuando tiene lugar el modo de funcionamiento fuera del bloqueo.

15. El desprendimiento de los impulsos de sincronización durante el funcionamiento fuera de bloqueos oscila por la corriente de carga producida cuando el diodo 33 se polariza en conducción directa y el transistor 40 se desconecta.

20. La corriente disponible para el tiempo de carga del CAG sin manipular es pequeña, y está limitada por el resistor 41 t 48 en serie con los diodos 43 y 33. Este componente de CAG no tiene "alargamiento", puesto que el capacitor 44 se descarga rápidamente a través del diodo 33 y el resistor 48.

25. El funcionamiento del circuito descrito anteriormente durante el modo de funcionamiento fuera de bloqueo en presencia de ruidos evita también el "desprendimiento" de los impulsos de sincronización cuando el capacitor 44 muestrea una señal de CAG falsa. El circuito descrito anteriormente se protege, por lo tanto, contra el ruido durante el modo de funcio
- 30.

423913

- 25 -



namiento fuera de bloqueo ó fuera de sincronización.

5. En el circuito descrito anteriormente que incorpo
ra los principios del invento, el transistor 40 sirve para des
cargar el capacitor 53 de una manera controlada. La cantidad
de corriente disipada depende de la amplitud de la corriente
de manipulación suministrada al terminal 1 a través del tran-
sistor 50 y el diodo 52. Como el tiempo de respuesta del sig
tema de CAG depende de las constantes de tiempo de carga y des
carga del capacitor de CAG, el circuito de CAG de la figura 1
10. se dispone para aumentar y reducir la ganancia de RF y de FI
a ripples variables determinados por el nivel relativo de la se
ñal de video con respecto al nivel de referencia determina
do. En muchos sistemas de CAG anteriores a este invento, don
de se acoplan un resistor a través del capacitor de filtro de
15. CAG, existe una constante de tiempo fija comparativamente len
ta para descargar el capacitor. Como existe una disipación ó
drenaje de corriente a través de este resistor durante cada
periodo horizontal, se produce un "basculamiento" en la señal
de video del blanco al negro a través de la pantalla de tele
20. visión cuando la señal de video funciona en el modo normal.

- En ésta modalidad del invento, como no se emplea
resistor de drenaje ó disipación, en cambio en el voltaje de
CAG durante el período horizontal en la información de video
se ha reducido, mientras se aumenta la velocidad básica del
25. sistema de CAG ante los cambios que pueden ser producidos por
ejemplo por el paso de un avión.

- Las figuras 3a, 3b y 3c son diagramas de circui
tos que incorporan el invento para utilizarse en un sistema de
CAG donde el capacitor de CAG se descarga cuando la señal de
30. video es demasiado potente. La reducción resultante en el



voltaje de CAG dá por resultado una reducción en la ganancia de RF y FI.

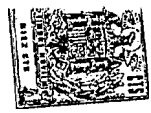
- Refiriéndonos a la figura 3a, las señales de video de dirección negativa del tipo producido por un segundo video amplificador 34 de la figura 1, se acoplan en el terminal 78 a través del resistor 65 a la base del transistor 68. El transistor 68 ejerce la función, similar al transistor 40 de la figura 1, de un dispositivo sensor de umbral. El colector del transistor 68 se acopla a un terminal de suministro de voltaje 79 a través del resistor 66, mientras que su emisor se acopla a una fuente de potencial de referencia (masa) a través del resistor 71. El capacitor 77 se acopla entre la base y el colector del transistor 68. El diodo 69 se acopla entre el colector del transistor 68 y la base del transistor 72. El capacitor 70 se acopla entre la base del transistor 72 y la masa. El diodo 69 y el capacitor 70 actúan de una manera similar al diodo 43 y capacitor 44 de la figura 1 como detector de crestas. El colector del transistor 72 se acopla a una fuente de impulsos de manipulación a través del terminal 80. El transistor 72 ejerce una función similar a los transistores 51 y 50 de la figura 1. El emisor del transistor 72 se acopla a través del resistor 73 y el diodo 74 a masa. El diodo 74 realiza una función similar en este circuito al diodo 33 de la figura 1, para descargar el capacitor 70 al final de un periodo de manipulación y actúa también como traductor de corriente en combinación con el transistor 75. La base del transistor 75 se acopla a la unión entre el diodo 74 y el resistor 73.
- El emisor del transistor 75 se acopla a masa, mientras que el colector del transistor 75 se acopla al terminal de salida 76 para acoplamiento adicional a un capacitor de



CAG (no ilustrado).

El transistor 75 realiza una función similar en este circuito al transistor 47 de la figura 1, para controlar el voltaje que pasa a través del capacitor de CAG.

5. El funcionamiento del circuito debe describirse como sigue: El resistor 65 y el capacitor 67 forman un filtro de paso bajo para restringir la anchura de la banda del sistema de CAG para el comportamiento del ruido térmico y de los impulsos, puesto que el ruido térmico y de los impulsos tiene una
10. frecuencia más alta que los impulsos de sincronización del video. Cuando la señal de los impulsos de sincronización de entrada en la base del transistor 68 caen por debajo de un valor umbral elegido, el transistor 68 pierde saturación y el diodo 69 y el capacitor 70 detectan las crestas de la amplitud de
15. la señal de sincronización. El transistor 72, resistor 73, diodo 64 y transistor 75 forman un traductor de voltaje a corriente y un amplificador de corriente. El capacitor 70 mantiene la señal máxima detectada, porque solamente la corriente de la base del transistor 72 descargará el capacitor 70.
20. Cuando el impulso de manipulación horizontal está presente en el colector del transistor 72, esta señal detectada en crestas se traduce en una corriente de salida a través del emisor del transistor 72, resistor 73 y diodo 74. La corriente en el colector del transistor 75 será aproximadamente
25. igual que la corriente que fluye desde el emisor del transistor 72. Por lo tanto, una corriente de descarga determinada por la señal máxima que pasa a través del capacitor 70, fluirá al colector del transistor 75 desde el terminal 76. Esta corriente de descarga tenderá a reducir el voltaje a través del capacitor de CAG (no ilustrado). Cuando más potente sea la se-
- 30.



ñal máxima detectada en el capacitor 70 tanto mayor será la corriente de descarga en el colector del transistor 75, actuando de este modo para reducir la ganancia de los amplificadores de RF y FI.

- 5. Cuando los impulsos de manipulación están ausentes del colector del transistor 72, la carga en el capacitor 70 se elimina rápidamente a través de la union base-emisor polarizada en directo del transistor 72, resistor 73 y diodo 74 a masa. Entonces termina la corriente de descarga del CAG, normalmente,
- 10. el circuito descrito anteriormente tiene el terminal 76 acoplado también a una fuente de suministro de voltaje que comprende, por ejemplo, una red divisora resistiva de forma que, en ausencia de corriente de descarga de CAG, el capacitor de CAG se cargue hasta el voltaje del divisor, tendiendo de este modo
- 15. a aumentar la ganancia de RF y FI.

Como la duración de tiempo de la corriente de descarga en el transistor 75 está en función a la duración del impulso de manipulación horizontal, la corriente de descarga del CAG es independiente de la longitud del impulso de sincronización de entrada en el terminal 78. Por lo tanto, el circuito descrito anteriormente tiene una característica de muestreo y retención similar al circuito 38 de la figura 1.

- 20.
- 25. El circuito ilustrado en la figura 3B es similar al circuito ilustrado en la figura 3A, a excepción de que el capacitor 81 reemplaza a los capacitores 67 y 70 de la figura 3A. Los resistores 65, 66, 71 y 73 solo se tienen que reemplazar por los valores apropiados para que proporcionen la constante de tiempo y base de corriente para el transistor 72 apropiadas. El funcionamiento de este capacitor de doble función
- 30. 81 se describe con relación al circuito de la figura 3C.

423913

- 29 -



La figura 3C ilustra también un diagrama de circuito que incorpora los principios del presente invento para utilizarse en un circuito de CAG donde el voltaje de CAG reducido produce una reducción en la ganancia. La información de video de dirección negativa se acopla con el terminal 79 a la base de un transistor de desplazamiento de nivel 100. Su emisor se acopla a través del resistor 102 a un terminal de suministro de voltaje positivo 79. La base de un transistor sensor del umbral 105 se acopla al emisor del transistor 100 a través del resistor 101. El transistor 105 ejerce una función similar al transistor 40 de la figura 1. Un diodo 106 y un capacitor 107 se acoplan entre el colector y la base del transistor 105 y forman un detector de cresta similar al diodo 43 y el capacitor 44 de la figura 1. El colector del transistor 108 se acopla a masa y la base se acopla al colector del transistor 109. El emisor del transistor 109 se acopla a la base del transistor 110. El colector del transistor 110 se acopla a una fuente de suministro de voltaje (+) y el emisor se acopla a través del resistor 111 y el diodo 112 a masa. Los transistores 108, 109 y 110 funcionan de una manera similar a los transistores 51 y 50 de la figura 1. El resistor 111, diodo 112 y unión base-emisor del transistor 118 funcionan de una manera similar al transistor 47 y resistor 48 de la figura 1.

El terminal común entre el diodo 112 y el resistor 111 se acopla a las bases de los transistores 118 y 117. El emisor del transistor 117 se acopla a masa y el colector del transistor 117 se acopla a un capacitor de CAG (no ilustrado) a través del terminal 76. El colector del transistor 118 se acopla a través del diodo 119 al colector del transistor 117. El transistor 118 funciona de una forma similar al



transistor 47 de la figura 1, pero éste ultimo suministra corriente de carga y el primero suministra corriente de descarga para el capacitor de CAG con relación al voltaje que pasa a través de sus capacitores respectivos detectores de crestas.

5. La base del transistor 116 se acopla al colector del transistor 117 y el colector del transistor 116 se acopla a masa. El emisor del transistor 116 se acopla a través del resistor 115 al diodo zener 114. El diodo zener 114 se acopla entre el diodo zener 113 y masa. El diodo zener 113 se acopla
10. al terminal 80. A este terminal 80 se acopla una fuente de impulsos de manipulación cíclico. La base del transistor 120 se acopla al emisor del transistor 116. El colector del transistor 120 se acopla a una fuente de suministro de voltaje positivo y su emisor se acopla a través del resistor 121 al terminal
15. 76. El diodo zener 114, resistor 115, transistor 120 y resistor 121 funcionan de una manera similar al transistor 49 de la figura 1, para suministrar una corriente de carga CAG cuando se muestra la señal de video durante un intervalo de impulsos de manipulación.

20. El transistor 122 y el resistor 123 se acoplan en el terminal 78 y el terminal 76. La base del transistor 122 se acopla al terminal 78, y su colector se acopla a masa. El transistor 122 y el resistor 123 proporcionan una corriente de
25. carga de CAG predeterminada durante el modo de funcionamiento fuera de bloqueo similar en su operacion al resistor 41, diodos 43 y 33 y resistor 48 de la figura 1.

- El funcionamiento del circuito ilustrado en la figura 3C se puede describir como sigue: La señal de video de
30. dirección negativa se alimenta al terminal de entrada 78. El transistor 100 es un transistor de desplazamiento de nivel de

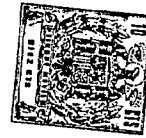
423913

- 31 -



corriente continua que acopla la señal de video a la base del transistor 105 cuando el transistor 100 se conecta. El resistor 101 y el capacitor 107 forman un filtro de entrada que restringe la anchura de la banda de la señal de video acoplada al terminal 78. El transistor 105 se polariza de forma que, en la presencia de una señal de dirección negativa que tenga una amplitud menor que un valor umbral positivo elegido, el transistor 105 perderá saturación. El diodo 106 el capacitor 107 detectan las crestas del voltaje en el colector del transistor 105 cuando el transistor 105 está fuera de saturación. Así, cuando la ganancia del sistema es demasiado elevada ó aproximadamente correcta, las excursiones de la señal en la base del transistor 105 hace que dicho transistor 105 pierda saturación, permitiendo que se cargue el capacitor 107 a través del diodo 106 hasta un voltaje representativo del voltaje mínimo (menos positivo) de excursión de la señal. Normalmente, durante el modo de funcionamiento en sincronización, las señales menos positivas que aparecen en la base del transistor 105 son los impulsos horizontales y coinciden en el tiempo con los impulsos de manipulación alimentados en el terminal 80. En presencia de ésta corriente de manipulación, el transistor 108 se desconecta y el voltaje en el capacitor 107 determinará la corriente de base del transistor 109. La corriente que puede fluir en el transistor 109 es de tal magnitud que la disipación por fuga de corriente de la base del transistor 109 es mínima, manteniendo de este modo una carga aproximadamente constante en el capacitor 107.

Una vez que ha desaparecido la corriente de manipulación, el capacitor 107 se descarga rápidamente a través del transistor 111 que se conecta en ausencia de un impulso de ma-



- nipulación. La constante del tiempo de carga del capacitor 107 es del orden de 0,5 microsegundos. La constante del tiempo de carga del capacitor 107 se elige menor que la longitud de impulso más corto presente durante el periodo de retroceso del haz electrónico vertical de la señal de video. Los transistores 109 y 110 trasladan la señal máxima detectada en el capacitor 107 al resistor 111 y al diodo 112. El transistor 118 proporciona una corriente de descarga resultante para el capacitor de CAG (no ilustrado) acoplada al colector del transistor 118 en el terminal 76. Cuando se satura el transistor 117, lo cual ocurre cuando hay ganancia excesiva de RF y FI y el transistor 105 está desconectado, el transistor 116 conduce corriente desconectando por lo tanto al transistor 120. Cuando el transistor 118 está en conducción, el transistor 117 estará también en conducción, permitiendo que aparezca corriente de descarga para el capacitor de CAG en el terminal 76 con el fin de reducir el voltaje de CAG, aumentando de este modo la ganancia de RF y FI.
20. Cuando hay presentes un impulso de manipulación y las excursiones de la señal en la base del transistor 105 son demasiado pequeñas para que el transistor 105 pierda saturación, v.g., las excursiones de voltaje de sincronización horizontal son demasiado pequeñas o el muestreo tiene lugar durante la parte de video del periodo horizontal, el transistor 120 tendrá su base fija al voltaje que pasa a través del diodo Zener 114. En esta modalidad, el voltaje del diodo zener se elige con un valor de aproximadamente 5,5 voltios. Entonces fluirá una corriente de carga predeterminada a través del resistor 121 al terminal 76, aumentando de este modo la carga en el capacitor de CAG y proporcionando un aumento en la ganancia de RF y FI.
- 30.

423913

- 33 -



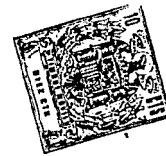
Los transistores 109, 110 funcionan de un modo similar a los transistores 50 y 51 de la figura 1, en el sentido de que la cantidad de corriente de descarga suministrada por el transistor 118 en los primeros está determinada por el voltaje máximo detectado alimentado a la base del transistor 109, mientras que en los últimos, la cantidad de corriente de carga suministrada por el transistor 47 está determinada por el voltaje máximo detectado suministrado a la base del transistor 51.

10. Cuando el sistema de la figura 3C está fuera de bloqueo horizontal, v.g., aparece un impulso de manipulación en el terminal 80 y no aparece impulso de sincronización en el terminal 78, el transistor 122 y el resistor 123 sirven para formar un sistema simple de baja ganancia de CAG para reducir la "oscilación" de CAG que se produce cuando ocurre este modo de funcionamiento de bloqueo horizontal. Cuando hay presente un impulso de sincronización horizontal activando al transistor 122 y no existe impulso de manipulación, el transistor 122 tenderá a reducir el voltaje en el capacitor de CAG conectado normalmente al terminal 76. De este modo se compensa el aumento de voltaje de CAG debido al transistor 120 y el resistor 121 que conducen durante el intervalo de manipulación en el estado de funcionamiento fuera de sincronización.

15. Dentro del alcance de los aspectos generales del invento se pueden hacer otras diversas modificaciones. Por ejemplo, devolviendo el colector del transistor 50 de la figura 1 directamente a masa, el capacitor 53 se puede descargar acoplado una resistencia a través del mismo en lugar de la combinación transistor-diodo del transistor 49 y el diodo 52.

25. Asimismo, se pueden utilizar diferentes circuitos de protección contra el ruido en lugar del circuito de protección

30.



ción 84 de la figura 1. A la vista de esta descripción, los expertos en la materia encontrarán otras modificaciones.

N O T A

5. Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas, son susceptibles de modificaciones de detalle, en cuanto no alteren su principio fundamental; También se hace constar que el invento se refiere a una Solicitud de Patente presentada en Norteamérica,
10. con fecha 5 de Marzo de 1.973, Nº 338,109, acogiéndose por lo tanto, a los beneficios que conceden los Convenios Internacionales en vigor, siendo lo que constituye la esencia del referido invento y por lo que se solicita Patente de Invención por 20 años en España, sobre Perfeccionamientos en circuitos
15. de control automático de ganancia manipulados; caracterizándose se por lo siguiente:

- 1ª.- Perfeccionamientos en circuitos de control automático de ganancia manipulados, sensibles a componentes de la señal de sincronización de una señal de video compuesta,
20. cuyos componentes de la señal de sincronización comprende impulsos de tiempo diferente, comprendiendo dicho circuito de control de la ganancia una fuente de impulsos cíclicos normalmente coincidiendo en el tiempo por dichos impulsos de la señal de sincronización, teniendo dichos impulsos cíclicos una duración
25. de tiempo más larga que los de duración más corta de dichos impulsos de la señal de sincronización, y medios para suministrar dicha señal de video compuesta que comprende dichos impulsos de señal de sincronización, caracterizados porque dicho circuito de control automático de ganancia comprende un
30. circuito sensible a la amplitud acoplada a una fuente de di-

423913



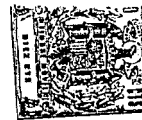
- cha señal de video y sensible a dichas señales de video para mantener una primera conducción conductiva para las señales de video de una primera polaridad con respecto a un nivel umbral y para trasladar excursiones de la señal de video de polaridad opuesta con respecto a dicho nivel umbral, un circuito detector de crestas acoplado a dicho circuito sensible a la amplitud para detectar dichas excursiones de la señal de video trasladadas, teniendo dicho detector de crestas una constante de tiempo apropiada para la detección de crestas de cada uno de dichos impulsos de la señal de sincronización de duración diferente, un circuito de manipulación acoplado a dicha fuente de impulsos cíclicos y a dicho circuito detector acoplado a dicha fuente de impulsos cíclicos y a dicho circuito detector de crestas para proporcionar, durante la aparición de dichos impulsos cíclicos, una corriente variable determinada por la amplitud de la señal detectada desarrollada por dicho circuito detector de crestas, y un circuito de filtros de salida acoplado a dicho circuito de manipulación para desarrollar un voltaje de control automático de la ganancia determinada por dicha corriente variable desarrollada por el citado circuito de manipulación.
- 5.
- 10.
- 15.
- 20.

2.- Perfeccionamientos según la reivindicación 1, caracterizados porque la constante de tiempo de carga y descarga para dicho circuito detector de crestas es menor que la longitud de los citados componentes de la señal de sincronización cíclicos.

25.

3.- Perfeccionamientos según la reivindicación 2, caracterizados porque se dispone un circuito de descarga acoplado entre dicho circuito detector de crestas y dicho circuito de filtro de salida para descargar dicha señal detectada desarrollada a través del citado circuito detector de crestas

30.



cuando no están presentes dichos circuitos cíclicos.

5. 4.- Perfeccionamientos según la reivindicación 3, caracterizados porque dicho circuito de manipulación comprende un circuito de drenaje ó fuga de corriente acoplado al citado circuito de filtro de salida para descargar dicho circuito de filtro de salida, siendo la corriente de fuga dependiente de la señal detectada desarrollada a través de dicho circuito de de tector de crestas.

10. 5.- Perfeccionamientos según la reivindicación 4, caracterizado porque se dispone un circuito de protección con tra el ruido sensible a ruidos impulsivos que acompaña a dicha señal de video, para proporcionar un trayecto de descarga para dicha señal detectada desarrollada a través de dicho cir cuito detector de crestas en presencia del citado ruido impul sivo.

15. 6.- Perfeccionamientos según la reivindicación 5, caracterizados porque dicho circuito de protección con tra rui dos comprende un dispositivo conductor de corriente unidirec- cional acoplado entre dicho circuito detector de crestas y di cho circuito de filtros de salida de forma que en presencia de dicho ruido de impulsos y cuando no esté presente el citado im pulso de voltaje cíclico, se abastece corriente de carga a di- cho circuito de filtros de salida.

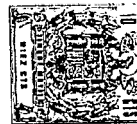
20. 7.- Perfeccionamientos según la reivindicación 6, caracterizados porque dicho circuito de manipulación comprende una fuente de corriente sensible a la amplitud de la señal de- tectada desarrollada a través de dicho circuito detector de crestas.

25. 8.- Perfeccionamientos según la reivindicación 7, caracterizados porque dicha fuente de corriente comprende un

30.



5. primer, segundo y tercer transistores, cada uno de los cuales tiene electrodos base, colector y emisor, con la base de dicho primer transistor acoplada al emisor del segundo transistor y la base del segundo transistor acoplada a dicho circuito detector de crestas, acoplándose la base de dicho colector transistor a dicha fuente de impulsos cíclicos y al emisor del citado primer transistor, estando determinada la corriente del emisor del dicho primer transistor, en presencia de dichos impulsos cíclicos, por el voltaje detectado por el citado circuito detector de crestas.
10. 9.- Perfeccionamientos según la reivindicación 8, caracterizados porque dicho circuito de fuga de corriente comprende un cuarto transistor que tiene electrodos base, colector y emisor, donde el colector de dicho cuarto transistor se acopla a dicho circuito de filtro de salida, y la base de dicho cuarto transistor se acopla al colector de dicho primer transistor, de forma que la corriente del colector en dicho cuarto transistor esté determinada por la corriente del emisor de dicho primer transistor.
20. 10.- Perfeccionamientos según la reivindicación 9, caracterizados porque dichos primer y segundo transistores son de un tipo de conductividad, mientras que dichos tercer y cuarto transistores son del tipo de conductividad opuesta.
25. 11.- Perfeccionamientos según la reivindicación 5, caracterizados porque dicho circuito de protección contra el ruido comprende un quinto, sexto y séptimo transistores, cada uno de los cuales tiene electrodos base, colector y emisor, un primer circuito de filtro para filtrar dicho ruido de impulso y acoplado a la base de dicho quinto transistor un primer circuito de fijación de la amplitud acoplado entre el emisor
- 30.



de dicho quinto transistor y la base de dicho sexto transistor para proporcionar un voltaje de fijación a la base del citado sexto transistor, estando polarizado dicho sexto transistor de forma que en presencia del citado voltaje de fijación dicho sexto transistor se conecta; un primer dispositivo resistivo acoplado entre la base de dicho séptimo transistor y el emisor de dicho sexto transistor, acoplándose el colector de dicho séptimo transistor a través de un segundo dispositivo resistivo al citado circuito detector de crestas, funcionando dicho séptimo transistor de forma que, cuando se conecta dicho sexto transistor el séptimo transistor proporciona un trayecto de descarga para la señal detectada desarrollada a través de dicho circuito detector de crestas.

12.- Perfeccionamientos según la reivindicación 1, caracterizados porque cuando dicho circuito de control automático de ganancia, comprende medios que proporcionan una fuente de señales de video que tienen componentes de impulsos de sincronización cíclicos, cuyos componentes de impulsos de sincronización se extienden en una dirección de una primera polaridad, medios que proporcionan una fuente de impulsos de manipulación cíclicos coincidiendo normalmente en el tiempo con dichos componentes de impulso de sincronización cíclicos acoplados al electrodo base de dicho tercer transistor, extendiéndose dichos impulsos de manipulación en una dirección de polaridad opuesta a la de dicha primera polaridad, los citados medios que proporcionan una fuente de señales de video se acoplan a la base de un octavo transistor de control automatico de ganancia. acoplado al emisor de dicho tercer transistor, un dispositivo de capacitancia acoplado entre un punto de potencial de referencia y la base de dicho segundo transistor, un pri-

Q

423913

- 39 -



- mer dispositivo conductor de corriente unidireccional acoplado entre el colector de dicho octavo transistor y la base de dicho segundo transistor, formando dicho dispositivo conductor de corriente unidireccional y dicho dispositivo de capacitancia un
5. detector de crestas para detectar las excursiones de voltaje en el colector de dicho octavo transistor, un segundo dispositivo conductor de corriente unidireccional acoplado entre dicho primer dispositivo conductor de corriente unidireccional y el emisor de dicho tercer transistor acoplándose la base de dicho
10. primer transistor al emisor de dicho segundo transistor y el colector de dicho primer transistor a la base del dicho cuarto transistor, acoplándose el emisor de dicho primer transistor a la base de dicho tercer transistor, y un tercer dispositivo conductor de corriente unidireccional acoplado entre la base de
15. dicho cuarto transistor y el citado punto de potencial de referencia, acoplándose el colector de dicho cuarto transistor a dichos medios de circuito de salida, y del emisor de dicho cuarto transistor al citado punto de potencial de referencia.
- 13.- Perfeccionamientos según la reivindicación 12,
20. caracterizados porque se disponen medios para polarizar dicho octavo transistor de forma que cuando las excursiones del voltaje de dichos componentes de impulsos de sincronización se extienden en la citada primera dirección de polaridad más allá de un voltaje umbral elegido, dicho octavo transistor funciona
25. para proporcionar un voltaje en su colector representativo de la amplitud de las excursiones de voltaje de dichos componentes de impulso de sincronización, detectándose las crestas del voltaje del colector por medio del citado dispositivo de capacitancia y dicho primer dispositivo conductor de corriente unidireccional, descargando el citado dispositivo de capacitancia
- 30.

Handwritten mark or signature.

423913

- 40 -



a través de dicho segundo dispositivo conductor de corriente unidireccional cuando no está presente dicho impulso de manipulación.

5. 14.- Perfeccionamientos según la reivindicación 13, caracterizados porque el voltaje detectado en crestas a través de dicho dispositivo de capacitancia actúa para controlar la corriente que fluye en el colector de dicho cuarto transistor.

10. 14.- Perfeccionamientos según la reivindicación 14, caracterizados porque dichos octavo, tercero, cuarto, quinto, sexto y séptimo transistores son del tipo NPN y dichos segundo y primer transistores son del tipo PNP.

15. 15.- Perfeccionamientos según la reivindicación 15, caracterizados porque dichos medios empleados para proporcionar una función de impulsos de manipulación cíclicos, comprende un tercer dispositivo resistivo acoplado a la base de dicho tercer transistor y un cuarto dispositivo conductor de corriente unidireccional acoplado entre un punto de potencial de referencia y dicho tercer elemento resistivo, acoplándose dicho impulso de manipulación cíclico al terminal común formado por dicho cuarto dispositivo conductor de corriente unidireccional y dicho tercer dispositivo resistivo.

20. 17.- Perfeccionamientos en circuitos de control automático de ganancia manipulados; tal y como queda sustancialmente descrito en la presente Memoria é ilustrado en los adjuntos dibujos.

Esta Memoria consta de Cuarenta hojas, escritas a máquina por una sola cara.

10 ABR. 1974

Madrid

RCA CORPORATION,

J. GOMEZ ACECO Y MODET

Firmado: L. Gaeta Fernández

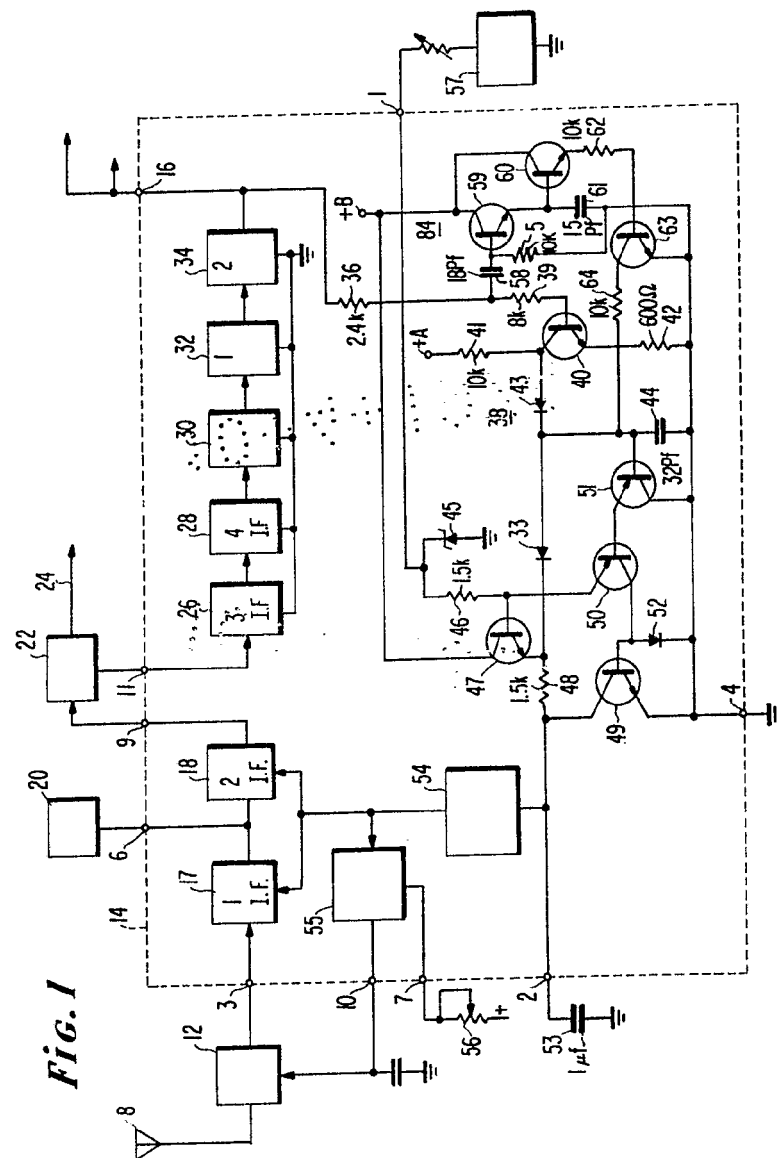
423913

423913



ESCALA
VARIABLE

Fig.1

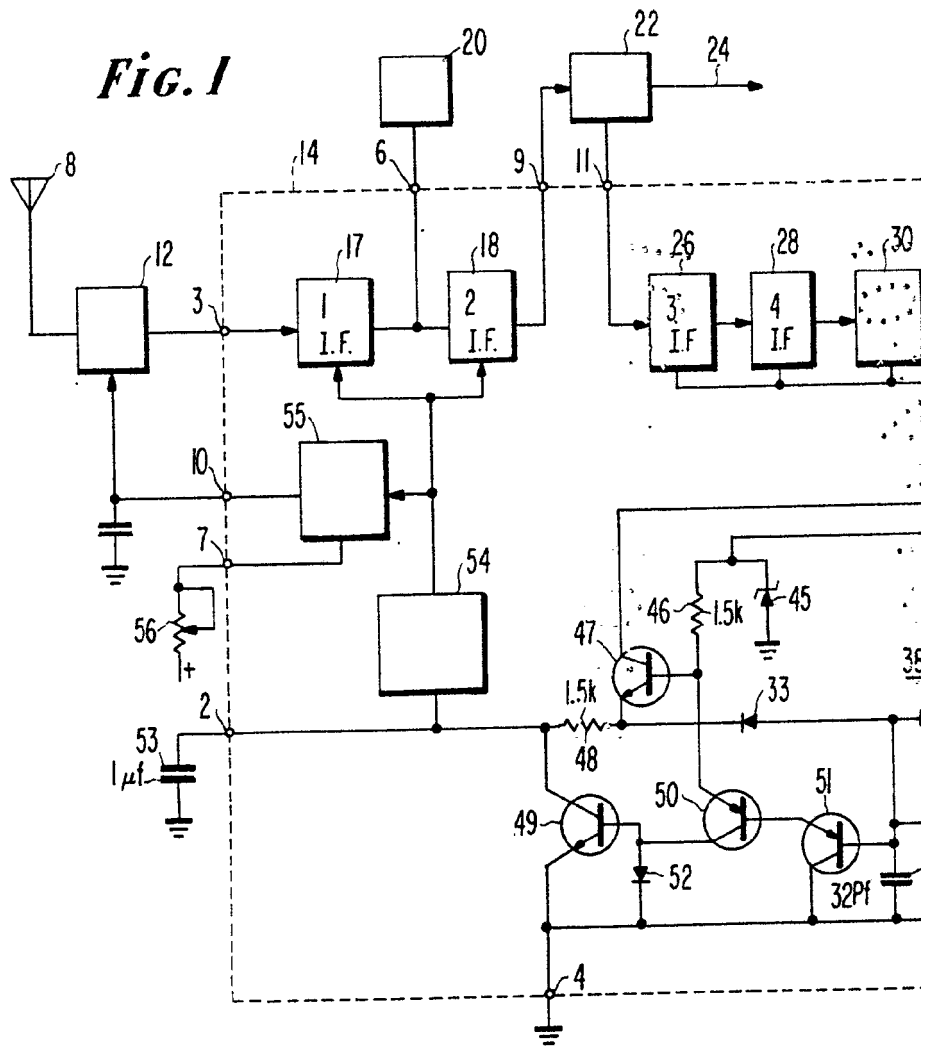


Madrid
 L. GONZALEZ ACEVEDO Y CA
 Ingenieros de Camión y Electricidad

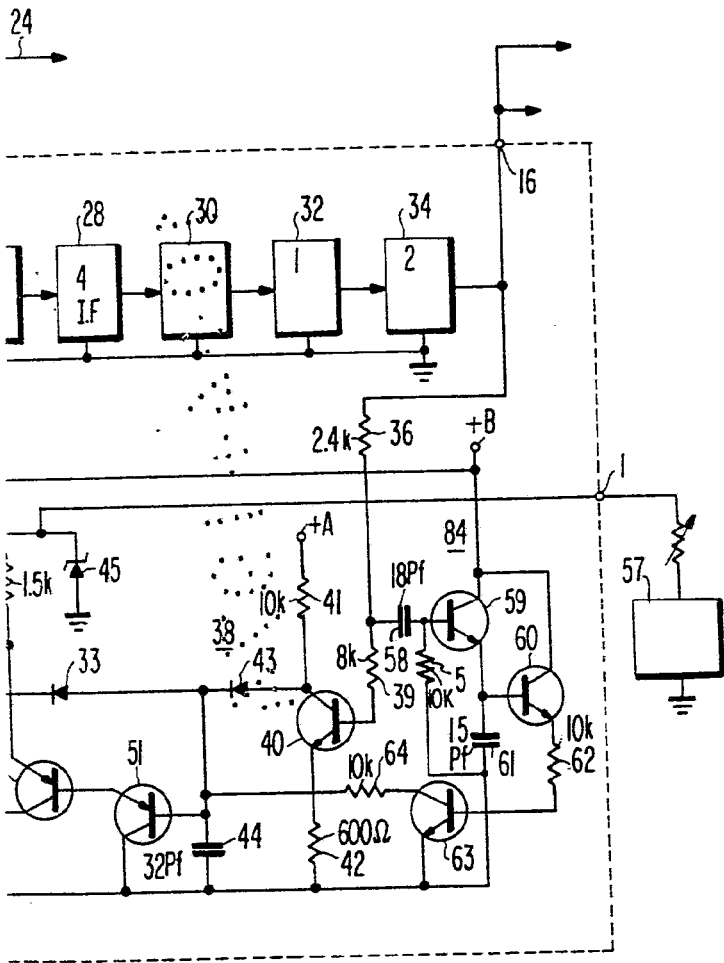
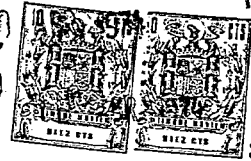
10 FEB. 1974

423913

Fig. 1



423913



ESCALA
VARIABLE

Madrid 10 ABR. 1974

J. GOMEZ ACEDO Y MASET

S.p. Firmado: L. Cañe Fernández

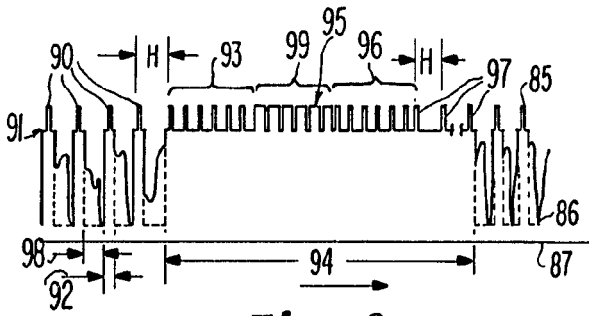


Fig. 2

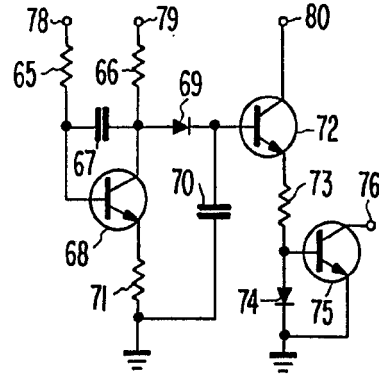


Fig. 3a

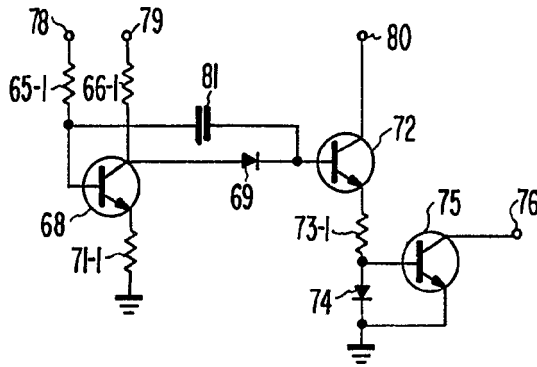


Fig. 3b

ESCA
VAL

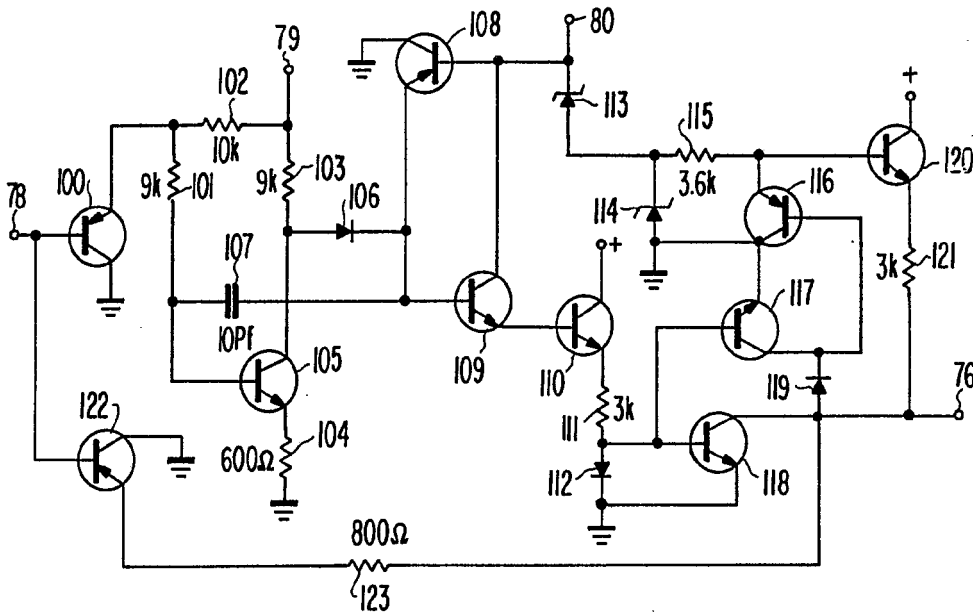


Fig. 3c

Madrid f.c. 1073

L. Gómez
Firmado: L. Gómez