

21 FEB



V. JONCKHEERE 1

421932

Int. Cl.: H 03 K

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN
ESPAÑA POR: "UN BUCLE DE SINCRONIZACION DE FASE", A NOMBRE
DE STANDARD ELECTRICA, S.A., CON DOMICILIO EN MADRID, CALLE
DE RAMIREZ DE PRADO Nº 5.

El presente invento se refiere a un bucle de sin
cronización de fase que incluye un comparador de fase de dos
entradas, un oscilador controlado acoplado entre la salida
de dicho comparador de fase y una de las entradas del mismo
comparador y un generador de señal de barrido para aplicar
una señal de barrido al oscilador controlado. El generador
de señal de barrido se conecta y desconecta cuando el bucle
está fuera de sincronismo y en sincronismo, respectivamente.

Tal bucle de sincronización de fase, se conoce
10 del libro "Phaselock Techniques" por F.M. Gardner, publicado
por J. Wiley & Sons, Inc. New York, 1966, páginas 50-51 (Método de Barrido).

Un objetivo del presente invento es proporcionar

421932

21 FEB 1954
2.



un bucle de sincronización de fase, del tipo mencionado anteriormente, en donde la conexión y desconexión del generador de señal de barrido esté controlado de una manera muy sencilla, sin que se requiera circuito adicional.

5 Según el presente invento, este objetivo se consigue por el hecho de que dicho generador de señal de barrido está constituido por un segundo oscilador que forma parte de un sub-bucle del bucle de sincronización de fase. Este sub-bucle está acoplado entre el comparador de fase y el oscilador controlado, de tal manera que la condición de oscilación
10 de dicho oscilador está controlada directamente por las mencionadas condiciones de en sincronismo y fuera de sincronismo del bucle de sincronización de fase.

 El bucle de sincronización de fase del presente
15 invento incluye un bucle principal estable y un sub-bucle que es capaz de oscilar a una frecuencia predeterminada, y que, a esta frecuencia, tiene una ganancia en bucle-abierto mucho menor que la del bucle principal. El bucle principal incluye la conexión en cascada de un comparador de fase, un
20 circuito sumador, una primera etapa de un amplificador filtro diferencial, cuyas etapas primera y segunda incluyen, cada una, un cuadripolo de realimentación de retardo-adelanto, de fase, un oscilador controlado atensión, un acoplador direccional y un circuito de realimentación negativa que incluye
25 un multiplicador acoplado entre el acoplador direccional y el comparador de fase. El sub-bucle incluye la segunda etapa del anterior amplificador diferencial y un amplificador filtro operacional con un cuadripolo de realimentación en doble-T. La salida de este amplificador está acoplada a una entrada
30 del circuito sumador.

421932

21

3.



Los anteriores y otros objetivos y características del invento, así como el invento mismo, serán mejor entendidos refiriéndonos a la siguiente descripción y a los dibujos que se acompañan, en los cuales:

- 5 - la Fig. 1 es un diagrama esquemático de un bucle de sincronización de fase, según el invento;
- la Fig. 2 muestra el bucle de sincronización de fase de la Fig. 1 en forma resumida.

Refiriéndonos a la Fig. 1, el bucle de sincronización de fase que se muestra incluye un bucle principal y un sub-bucle, y está constituido por circuitos bien conocidos en esta técnica y que, por lo tanto, no se muestran con detalle.

El bucle principal incluye la conexión en cascada de un comparador de fase de dos entradas o detector PC, un
15 circuito sumador de dos entradas AC, una etapa AB de un amplificador filtro de dos salidas FA_1 , un oscilador controlado a tensión VCO, un acoplador direccional de dos salidas DC y un circuito de realimentación negativa FC que acopla una salida del acoplador direccional DC a una entrada del comparador de fase PC. El sub-bucle es un circuito de realimentación positiva, e incluye la conexión en cascada de la etapa AC del amplificador filtro FA_1 y el amplificador filtro FA_2 , cuya salida está conectada a una entrada del circuito sumador AC:
20 La salida del amplificador filtro FA_2 está conectada al circuito detector DT para detectar las condiciones de oscilación y no-oscilación de este amplificador filtro FA_2 . La entrada IN del comparador de fase PC, constituye la entrada del bucle de sincronización de fase, mientras que la salida OUT del
25 acoplador direccional constituye la salida de este bucle. Esta
30

421932

4.

21



salida está acoplada al equipo de salida que incluye un amplificador de potencia, un multiplicador y un sistema de antena (ninguno de ellos se muestra).

El bucle de sincronización de fase forma parte de un transmisor de radio frecuencia (RF), y se utiliza para amplificar una señal RF modulada en frecuencia y aplicada a su entrada IN. Esta señal de entrada RF se compara, en el comparador de fase PC, con una segunda señal RF derivada del oscilador controlado a tensión VCO, a través del circuito de realimentación FC. La salida del comparador de fase PC contiene una señal de error que modula el VCO. Para sincronizar el oscilador VCO a la frecuencia de la señal de entrada, dicho oscilador se sintoniza por medio de una señal de barrido proporcionada por el sub-bucle anterior, de tal manera que la diferencia de frecuencia entre las anteriores señales RF esté dentro del margen de captura del bucle. El oscilador entrará entonces en sincronismo de fase.

El comparador de fase PC tiene un factor de ganancia K_0 , mientras que el oscilador controlado a tensión VCO tienen una ganancia constante K_1 y una función de transferencia K_1/s , donde s es una variable compleja definida por $s = \sigma + j\omega$. El amplificador filtro FA_1 es un amplificador diferencial con las dos etapas anteriores AB y AC cada una de las cuales incluye un circuito de realimentación de adelanto-retardo de fase. La fase de la salida C se diferencia en 180° de la de la salida B. Las etapas del amplificador filtro AB y AC tienen las funciones de transferencia $K_2F_1(s)$ y $K_3F'_1(s)$, respectivamente. El acoplador direccional DC se utiliza para derivar parte de la señal de salida del VCO al circuito de realimentación negativa FC. Este último circuito está constituido

421932



5 por un circuito multiplicador y tiene una función de transferencia $H_1(s) = NF_2(s)$. Siendo N el factor de multiplicación del multiplicador que, en realidad, multiplica la constante de ganancia del VCO. El amplificador filtro FA_2 está constituido por un amplificador operacional con un circuito de realimentación filtro en doble-T y con una función de transferencia $K_4F_3(s)$.

10 Ya que el anterior sub-bucle incluye la etapa AC del amplificador filtro FA_1 con la función de transferencia $K_3F'_1(s)$ y el amplificador filtro con la función de transferencia $K_4F_3(s)$, la función de transferencia en bucle cerrado de este sub-bucle es:

$$\frac{1}{1 - K_3K_4F'_1(s)F_3(s)}$$

15 La función de transferencia en bucle abierto del bucle de sincronización de fase sera igual a:

$$G(s) = \frac{K_0K_1K_2NF_1(s)F_3(s)}{S [1 - K_3K_4F'_1(s)F_3(s)]}$$

20 Cuando no se aplica señal a la entrada IN del bucle de sincronización de fase y, en general, cuando dicho bucle está fuera de sincronismo, el anterior sub-bucle forma un circuito que es independiente del bucle principal, ya que este último no está en funcionamiento. Este sub-bucle, esto es, sus parámetros K_3 , K_4 , $F'_1(s)$ y $F_3(s)$ se han calculado de tal manera que oscile y genere una señal de salida de frecuencia ω_1 . Esta señal de salida se aplica, a través de la etapa AB del amplificador filtro FA_1 , al VCO, donde forma una señal de barrido para sintonizar este VCO. De este modo, el sub-

30 bucle puede considerarse como un generador de señal de barrido.

421932

21 FEB 1954

6.



En la práctica, el factor de ganancia $K_3 K_4$ del bucle de sincronización de fase está comprendido entre un mínimo de 2 (6 decibelios) y un máximo de 2,8 (9 decibelios). Este valor máximo es igual a K_2 . La tensión de barrido aplicada al VCO es una señal AC de $V=4$ voltios, con una frecuencia $w_1=312$ Hz. El VCO proporciona, a la entrada del comparador de fase PC, una señal de barrido que tiene una frecuencia igual a $V \cdot K_1 \cdot N$ ó 192 Hz pico a pico, cuando $K_1=12$ MHz/Vol y $N=4$.

El bucle principal mencionado anteriormente se ha calculado de tal manera que sea incondicionalmente estable y tenga una ganancia en bucle-abierto, a la frecuencia de oscilación anterior, mucho mayor que la del sub-bucle. La condición estable del bucle principal es tal que no es afectada por el sub-bucle. Por lo tanto, cuando se aplica una señal de entrada a la entrada IN del bucle de sincronización de fase, en el momento en que el sub-bucle está oscilando, no será sustancialmente afectada la ganancia en bucle-abierto del bucle principal, de tal manera que la ganancia en bucle-abierto del bucle de sincronización de fase total no será muy diferente de la del bucle principal. Para tales condiciones, se detiene la condición de oscilación del sub-bucle cuando entra en sincronismo el bucle de sincronización de fase. Por lo tanto, la condición de oscilación del sub-bucle está controlada directamente por las condiciones de en sincronismo y fuera de sincronismo del bucle de sincronización de fase, sin que se requiera equipo adicional.

En una configuración práctica del bucle de sincronización de fase, el denominado ganancia del bucle DC, esto es, la ganancia considerada a $w=1$, es igual a $G_0 = K_0 K_1 K_2 N = 2\pi \cdot 20 \cdot 10^6$, de tal modo que, ya que $F_1(s)$ y $F_2(s)$ son iguales

421932

21 FEB
7.

a 1 en un gran margen de frecuencias que incluye $W_1=312$ Hz, la función de transferencia de bucle abierto del bucle principal anterior a esta frecuencia, puede escribirse:

$$5 \quad G'(W_1) = \frac{G_0}{W_1} = \frac{2\pi \cdot 20 \cdot 10^6}{2\pi \cdot 312} = 6,4 \cdot 10^4 \text{ Hz. ó } 96 \text{ decibelios.}$$

La función de transferencia del anterior bucle abierto del bucle total, a la frecuencia W_1 es igual a:

$$10 \quad G(W_1) = \frac{6,4 \cdot 10^4}{1 - K_3 K_4} = -3,55 \cdot 10^4 \text{ Hz. ó } -91 \text{ decibelios, ya que}$$

$F'_1(s)$ y $F_3(s)$ son iguales a 1 a $w_1=312$ Hz y $K_3 K_4 = 2,8$ (máximo).

A la frecuencia $w_1=312$ Hz la ganancia en bucle
15 abierto del bucle principal es afectada sólo ligeramente por la ganancia del sub-bucle.

Como se deduce de lo anterior, la ganancia del bucle principal y del bucle total disminuye con una pendiente de 20 decibelios por década, debido al factor $1/s$. La frecuencia de oscilación del sub-bucle se ha elegido relativamente
20 pequeña, ya que a esta frecuencia, la ganancia en bucle abierto del bucle principal es considerablemente mayor que la del sub-bucle.

Como ya se ha indicado, el bucle de sincronización
25 de fase forma parte de un transmisor y está acoplado a un equipo de salida. A fin de impedir que este transmisor transmita en tanto el bucle de sincronización de fase no esté en sincronismo, se ha incluido el anterior detector DT para detectar las condiciones de oscilación y no-oscilación del bucle y,
30 como consecuencia, desconectar y conectar la alimentación del



equipo de salida.

Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de ejemplo, y no debe considerarse como limitación de su alcance.

5 El presente invento corresponde a una solicitud de Patente formulada en Bélgica, el día 29 de Diciembre de 1972, señalada con el N^o 793.481 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

----- NOTA -----

10 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente por veinte años son los siguientes:

1.- Un bucle de sincronización de fase que incluye un comparador de fase de dos entradas, un oscilador controlado acoplado entre la salida de dicho comparador de fase y una de sus entradas, y un generador de señal de barrido para aplicar una señal de barrido al oscilador controlado. Dicho generador de barrido está conectado y desconectado cuando el bucle está fuera de sincronismo y en sincronismo, respectivamente. Caracterizado porque el generador de señal de barrido está constituido por un segundo oscilador $[FA_1(AC), FA_2]$ que forma parte de un sub-bucle de dicho bucle de sincronización de fase. Este sub-bucle está conectado entre el comparador de fase (PC) y el oscilador controlado (VCO) de tal manera que la condición de oscilación de dicho segundo oscilador está controlada directamente por las condiciones de en sincronismo y fuera de sincronismo del bucle de sincronización de fase.

30 2.- Un bucle de sincronización de fase, según el punto 1, caracterizado porque el segundo oscilador puede osci

421932

9.

21 F



lar a una frecuencia predeterminada y porque, el bucle de sincronización de fase es estable cuando está en sincronismo e impide que oscile el segundo oscilador.

5 3.- Un bucle de sincronización de fase, según el punto 2, caracterizado porque el sub-bucle, a la frecuencia de oscilación de dicho oscilador, tiene una ganancia en bucle abierto considerablemente menor que la ganancia en bucle abierto de la parte restante, o bucle principal, del bucle de sincronización de fase, siendo estable dicho bucle principal, de tal manera que, a dicha frecuencia de oscilación, la ganancia en bucle abierto del bucle principal no es afectada sustancialmente por la del sub-bucle y el total del bucle de sincronización de fase permanece estable.

15 4.- Un bucle de sincronización de fase, según el punto 1, caracterizado porque dicho oscilador incluye un amplificador filtro del sub-bucle (FA_2).

20 5.- Un bucle de sincronización de fase, según el punto 4, caracterizado porque dicho amplificador filtro (FA_2) está constituido por un amplificador operacional con un cuádrupolo de realimentación en doble T.

6.- Un bucle de sincronización de fase, según el punto 1, caracterizado porque el comparador de fase (PC) está acoplado a dicho oscilador controlado (VCO) a través de un amplificador filtro de bucle (FA_1).

25 7.- Un bucle de sincronización de fase, según los puntos 4 a 6, caracterizados porque el amplificador filtro de bucle (FA_2) es un amplificador diferencial con una primera etapa (AD) acoplada entre el comparador de fase (PC) y el oscilador controlado (VCO), y una segunda etapa (AC) acoplada entre dicho comparador de fase (PC) y el amplificador

421932

10.

21 FEB



filtro del sub-bucle (FA_2).

5 8.- Un bucle de sincronización de fase, según el punto 7, caracterizado porque, cada una de dichas etapas, incluye un circuito de realimentación filtro de adelanto-retardo de fase.

9.- Un bucle de sincronización de fase, según el punto 1, caracterizado porque incluye elementos de detección (DT) para detectar las condiciones de oscilación y no-oscilación de dicho segundo oscilador.

10 10.- Un bucle de sincronización de fase, según el punto 9, caracterizado porque forma parte de un transmisor que incluye elementos de desconexión y conexión de alimentación controlados por dichos elementos de detección.

15 11.- Un bucle de sincronización de fase, según el punto 7, caracterizado porque la salida de la segunda etapa está desplazada en fase 180° respecto a la fase de la salida de la primera etapa.

20 12.- Un bucle de sincronización de fase, según el punto 7, caracterizado porque la ganancia en bucle abierto de la primera etapa es practicamente igual a la ganancia máxima en bucle abierto del sub-bucle.

13.- Un bucle de sincronización de fase.

25 Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

421932

21 FEB 11.



Esta memoria consta de once hojas escritas por una sola cara.

MADRID, 21 FEB. 1974



Eugenio Barroso
EUGENIO BARROSO
Secretario General

✓
✓



STANDARD ELECTRONICA, S.A.

421932

421932

21 FEB. 1974

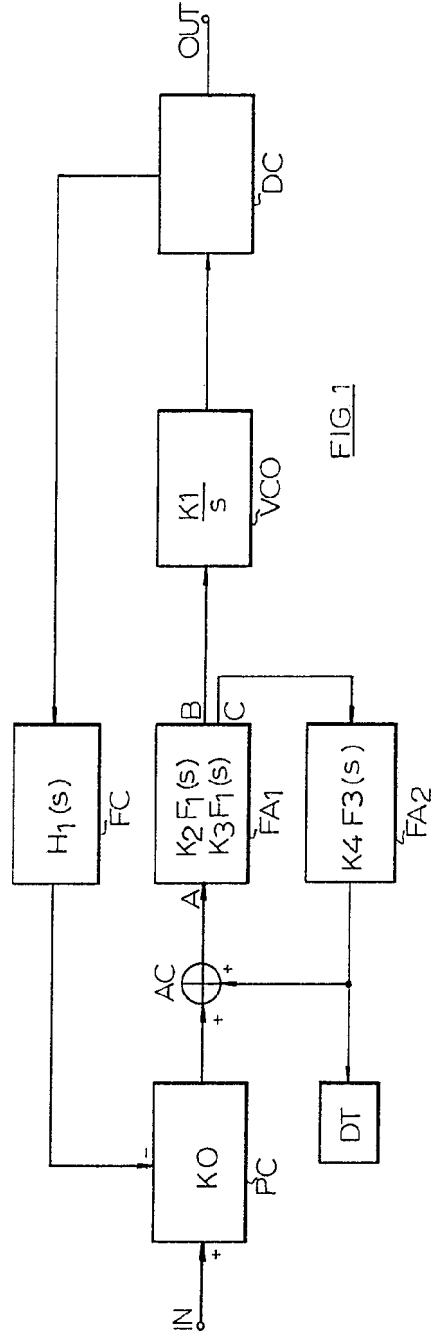


FIG. 1

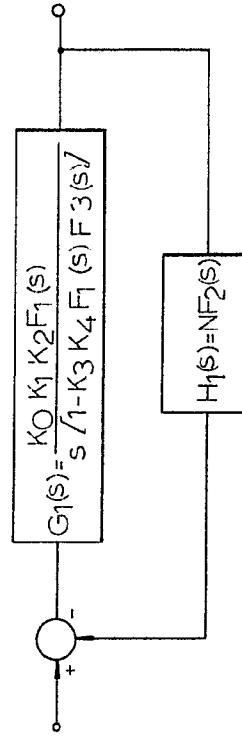


FIG. 2



EUSENIO BARRERO
Secretario General

421932

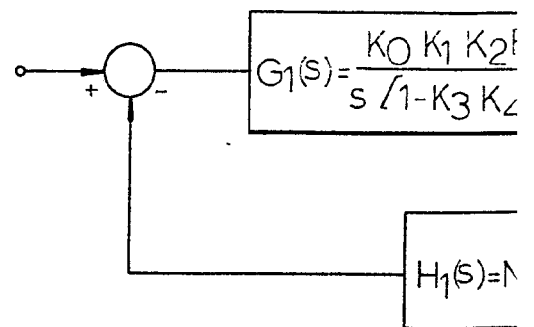
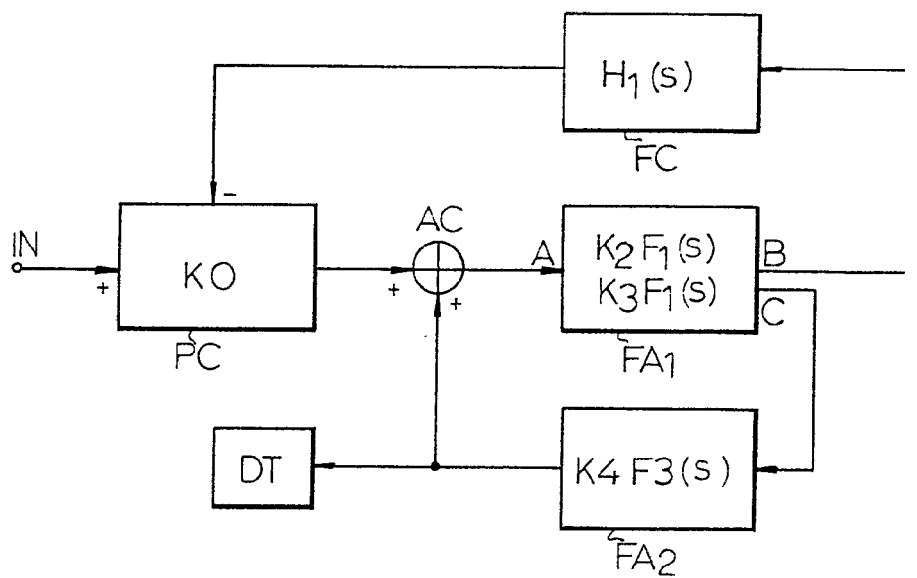
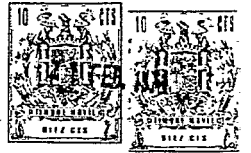
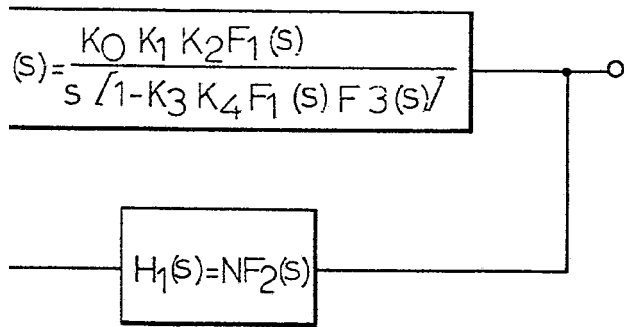
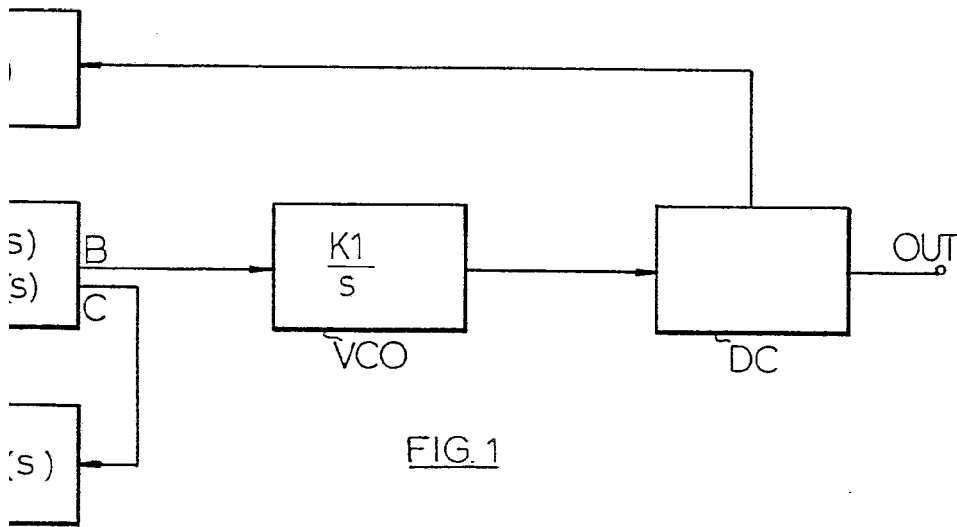


FIG. 2



421932

21 FEB. 1974



Eugenio Barroso
EUGENIO BARROSO
 Secretario General