

421868

Int. Cl. ² : <u>H04L</u>

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN
ESPAÑA POR: "UN SISTEMA PARA ANALIZAR CARACTERES TELEGRAFI-
COS", A NOMBRE DE STANDARD ELECTRICA, S.A., CON DOMICILIO
EN MADRID, CALLE DE RAMIREZ DE PRADO, Nº 5.

El presente invento se refiere a un sistema para
analizar caracteres telegráficos recibidos desde diferentes
líneas, en una central de conmutación telegráfica. Puede
aplicarse a una central de recepción y conmutación de men-
5 sajés telegráficos, en una central telegráfica automática o
en cualquier otra instalación similar.

Una descripción de una central de recepción y commu-
tación de mensajes telegráficos se describen en la solici-
tud de patente española n 421.680. Este sistema, que se
10 ilustra en la Fig. 1, comprende principalmente un bloque
de líneas BL, un bloque de caracteres BC una unidad central
de proceso o bloque de programa BP y una memoria MEM.

El bloque de líneas se describe, principalmente, en

421868

2.

la patente Francesa n 1 578 837 presentada el 28 de Marzo
de 1968 a nombre de CGCT y titulada "Mejoras en los sistemas
de recepción de señales telegráficas". Su función consiste,
principalmente en la detección de los cambios de condición
5 en las líneas telegráficas, para reconstruir consecuentemen
te los caracteres telegráficos. Almacena cada uno de ellos
en un archivo de cola, junto con el número de la línea por
la que se ha recibido.

El bloque de caracteres toma del archivo de cola un
10 carácter y el número de la línea. Tiene como función dife-
rencial si este carácter pertenece al cuerpo del mensaje o
si es uno de los denominados "caracteres significativos" que
pertenece, por ejemplo, al encabezamiento o al final de la
secuencia. Esta función se consigue con la ayuda de un dis-
15 positivo secuencial y un translator. El dispositivo secuencial
es una especie de contador que adquiere una posición
determinada cada vez que se recibe un carácter significati-
vo. El translator recibe el carácter incidente así como la
posición del dispositivo secuencial, y proporciona la nueva
20 posición que el secuencial tiene que tomar, posiblemente
una señalización especial tal como "comienzo de mensaje" des-
pués de la secuencia ZCZC, o "final de encaminamiento" o
aún "final de mensaje".

La realización de este translator comportará un pro-
25 blema especial. Por supuesto, debe tener tantas entradas co-
mo caracteres existan para cada posición del secuencial. Con
un alfabeto de 64 caracteres, y, si un secuencial tiene 64
posiciones (que no son excesivas para responder a códigos de
mensaje que deban incluir un gran número de caracteres sig-
30 nificativos) el translator debe tener 4096 entradas si dicho

5 traductor debe realizarse en forma de un área de memoria en donde cada célula, dirigida por elementos del carácter incidente y de la posición real del secuencial, que contenga la nueva posición del secuencial. Si, además, es necesario considerar líneas que utilizan diferentes procedimientos, esto es, cuyos mensajes no están compuestos de la misma manera, sería necesario contar con varios traductores similares al considerado anteriormente. Finalmente, dicha solución es muy costosa y aún impracticable.

10 En consecuencia, el presente invento se refiere a un sistema para analizar caracteres telegráficos que se reciben por varias líneas y que hace posible solucionar este problema.

15 Una característica del invento es un sistema para analizar caracteres telegráficos en donde cada parte principal de un mensaje telegráfico está asociada con una fase de un secuencial y en donde la combinación de la fase real y de un carácter recibido hace posible obtener una nueva fase del secuencial, así como algunas posibles señalizaciones.

20 Este sistema comprende, principalmente, un traductor auxiliar que tiene un número de entradas igual al número de caracteres diferentes del alfabeto empleado, y una salida que da una indicación o valor, el cual diferencia solamente cada carácter significativo y que está constituido por un número

25 de elementos binarios menor que el número de elementos binarios del carácter. Comprende también elementos que pueden, a la recepción de un carácter, dirigir el traductor auxiliar para obtener el valor correspondiente y tener este valor sustitutivo de carácter en las operaciones subsiguientes.

30 De la siguiente descripción aparecerán otras carac

421868

4.

terísticas del invento, dadas a modo de ejemplo no limitativo, en unión de los dibujos que se acompañan, en los cuales

- La Fig. 1 es un diagrama bloque de una central de recepción y conmutación de mensajes telegráficos, en donde se
5 aplica el sistema para analizar caracteres telegráficos, objeto del presente invento;

- la Fig. 2 es una ilustración del contenido del translator auxiliar del sistema, objeto del presente invento;

- la Fig. 3 es una ilustración del contenido del translator TR de la Fig. 1, realizado según el presente invento;

- la Fig. 4 es el diagrama detallado de un sistema para el análisis de caracteres de conformidad con el presente invento;

- la Fig. 5 es una carta operativa que completa el diagrama
15 de la Fig. 4 y describe el proceso operativo detallado del bloque de caracteres BC y su cumplimiento de la función para determinar la nueva fase del análisis secuencial;

- las Figs. 6 y 7 son ejemplos de las palabras de memoria usadas en el sistema del presente invento.

20 Describiremos ahora, refiriéndonos a la Fig. 1 una central de recepción y conmutación de mensajes telegráficos en donde se aplica el sistema para analizar caracteres telegráficos en donde se aplica el sistema para analizar caracteres telegráficos objeto del presente invento.

25 Los elementos esenciales de tal central son: un bloque de líneas BL, un bloque de caracteres telegráficos BC, una unidad central de proceso o bloque de programa BP y una memoria MEM. Esta memoria, que puede ser del tipo corriente de núcleos de ferrita, comprende principalmente un archivo
30 de cola de recepción FAR, una memoria de línea ML, un área

MT o memorias intermedias MTO...MTn y un archivo de cola de señalización FASR.

El bloque de líneas BL procederá periódicamente a un examen de las condiciones de las líneas telegráficas lg.
5 Cada cambio de condición de lugar a un proceso especial en la reconstrucción de un carácter telegráfico. Cada carácter reconstruido CAR, junto con la identidad NI de la línea telegráfica por la que ha alcanzado el bloque BL, se almacena por este bloque en una célula de memoria del archivo de cola
10 de recepción FAR.

Como se ha mencionado, en la patente Francesa Nº 1 578 837 se da una descripción de este bloque de líneas.

El bloque de caracteres BC extrae del archivo de cola FAR un carácter telegráfico y la identificación de la línea
15 considerada. Analiza el carácter así recibido a fin de detectar si pertenece a una parte importante del mensaje, tal como el encabezamiento o el final de secuencia. En este sentido, el bloque de caracteres BC consulta el contenido de una célula de memoria en la memoria de línea ML. La dirección
20 de esta célula se deduce del número NI de la línea. Dentro de aquella célula están almacenadas una palabra de memoria SQ, que hace la función del secuencial, y la dirección ADT de una célula intermedia.

El carácter CAR y la posición SQ del secuencial se
25 suministran a un traductor TR; en respuesta, este último proporciona la nueva posición SQ' del secuencial. El bloque de caracteres almacena el carácter en una célula de memoria intermedia del área MT definida por la dirección ADT. Además, el bloque de caracteres sustituirá, en la memoria de línea
30 ML y en la dirección designada por NI, la primera posición

421868

6.

del secuencial SQ por la nueva posición SQ' y, a través de un operador "+1" pondrá en índice la dirección ADT. Si el carácter CAR es, por ejemplo, el último del encabezamiento, el traductor TR proporcionará una señalización SIG que
5 especifica "final de mensaje". El bloque de caracteres BC almacenará, en este caso en el archivo de cola FASR, una palabra que comprende la señalización SIG y el número NI.

El bloque de caracteres puede comenzar la captura de otro carácter reconstruido por el bloque de líneas BL.

10 El bloque de programa BP, que puede ser un computador digital de programa almacenado, comienza, cuando esta disponible, la lectura de las señalizaciones en el archivo de cola FASR y conmuta, en un solo instante, los caracteres proporcionados por cada memoria intermedia. De esta
15 manera, el bloque de programa BP no necesita realizar más tareas repetitivas que requieren mucho tiempo, tal como el análisis y encaminamiento de los caracteres uno a uno; estas tareas se realizan ahora por un bloque de caracteres, de lo que resulta una muy apreciable ganancia en eficiencia.

20 En la solicitud de patente ya mencionada N° 72 45696, puede encontrarse una descripción detallada del bloque de caracteres BC.

Ya hemos visto que en el caso de un alfabeto de 64 caracteres y de un secuencial de 64 posiciones, el traductor TR, realizado en la forma de un área de memoria, tenía
25 que tener $64 \times 64 = 4096$ direcciones; esto es, tenía que ocupar 4096 células de memoria. Describiremos seguidamente, refiriéndonos a la Fig. 2, un traductor auxiliar TVC que puede reducir las dimensiones del traductor TR de la Fig. 1; describiremos también, refiriéndonos a la Fig. 3 un traductor
30

TRS para sustituir al translator TR.

El translator auxiliar TVC, en la Fig. 2, tiene por función sustituir cada carácter telegráfico CAR por una indicación o valor compuesto de un número menor de elementos binarios que el número de dichos elementos que constituyen el carácter. Dicho translator esta intercalado entre el archivo de cola FAR y el translator TR. El translator TVC está en forma de un area de memoria compuesta de localizaciones de memoria tales como TV1 y TV2 a razón de una localización por cada procedimiento. Un procedimiento es un modo bien definido de composición de mensajes. Según el procedimiento ciertos caracteres tienen un significado especial y, generalmente, ayudan a delimitar las diferentes partes del mensaje. Existen diversos procedimientos utilizados normalmente; pero, para una línea dada, el procedimiento empleado es semipermanente. Dentro del presente invento, el análisis de caracteres depende del procedimiento. De este modo, la localización TV1 será utilizada para sustituir por un valor los caracteres telegráficos transmitidos por las líneas telegráficas que aplican el procedimiento PRO/O. Las otras localizaciones, tal como la TV2, serán utilizadas para las líneas que apliquen otros procedimientos.

La localización TV1 comprende una célula de memoria por carácter del alfabeto empleado. En cada célula de memoria se almacena un valor VALa, VALb...VALx.

Para sustituir un carácter por el valor correspondiente, el bloque de caracteres leerá en la tabla TVC; el número del procedimiento empleado sobre la línea considerada hace posible dirigir la localización de memoria apropiada. En este área, la célula de memoria a ser consultada está

determinada por el carácter recibido.

A la recepción, por la línea en donde se utiliza el procedimiento PRO/0, de un carácter de rango 0 en el alfabeto empleado, el bloque de caracteres consulta la célula de memoria car0/0 del traductor TVC. Esta célula contiene el valor VALa. Del mismo modo, el carácter de rango 1 será sustituido por el valor VALb almacenado en la célula de memoria car0/1, el carácter de rango 2 será sustituido por el valor VALa almacenado en la célula de memoria car0/2. Es posible considerar que n caracteres, por ejemplo, de los 64 en el alfabeto, son significativos, y serán sustituidos por n valores diferentes. Los $64-n$ caracteres restantes son, en este caso, caracteres normales, y cada uno de ellos se sustituye por el valor $(n+1)^{th}$, por ejemplo, VALa.

El número de elementos binarios que componen el valor a ser sustituido puede variar con el procedimiento empleado; para el procedimiento PRO/0, por ejemplo, puede ser necesario diferenciar cinco caracteres significativos. Por lo tanto se emplearan, por lo menos, seis valores diferentes. Serán suficientes tres elementos binarios para definirlos. Para el procedimiento PRO/1, por ejemplo, tienen que ser diferenciados diez caracteres significativos. El valor de sustitución vendrá definido por cuatro elementos binarios. En la práctica, un carácter telegráfico está definido, como mucho, por ocho elementos binarios. El valor que sustituya a estos caracteres incluirá, como mucho, seis elementos binarios. Por razones de homogeneidad, todos los valores vendrán definidos por una palabra de 8 bits (byte). De este modo, para un procedimiento dado y un alfabeto de 64 caracteres, es necesario tener disponibles 32

direcciones de memoria, suponiendo, y en la práctica este es siempre el caso, que la palabra de memoria tiene 16 bits o dos bytes.

5 Describiremos ahora, refiriéndonos a la Fig. 3, el traductor TR de la Fig. 1 cuyas dimensiones se han reducido debido a la utilización del traductor auxiliar TVC de la Fig. 2, según el sistema del presente invento.

10 Este traductor reducido tiene la referencia TRS y está en forma de una zona de memoria compuesta de áreas de memoria tal como TR1, en razón de un área por procedimiento. Este área comprende una célula de memoria por cada combinación valor de sustitución-posición secuencial.

15 La localización TR1 está asignada al procedimiento PRO/O. Se supone que, en este caso, el análisis secuencial comprende $m+1$ posiciones NPO a NPM y que cada uno de los caracteres diferentes del alfabeto empleado se sustituye por uno de los $z+1$ valores denominados VO a Vz. El número de células de memoria del área TR1 es igual a $(m+1)(z+1)$. Considerando nuevamente los ejemplos anteriores: para un 20 alfabeto de 64 caracteres (10 caracteres significativos para un procedimiento dado) el análisis secuencial comprende 64 posiciones, el número de células de memoria del Tr1 es igual a $64 \times 11 = 704$, esto es, 704 direcciones en lugar de 4096. Esta reducción en las dimensiones del traductor TR 25 se obtiene gracias al empleo de un traductor auxiliar de 32 direcciones.

En resumen, para un procedimiento dado, la ganancia conseguida puede ser mayor que trescientas direcciones de memoria.

30 Describiremos seguidamente, refiriéndonos a la Fig.

4, el diagrama de un sistema para analizar caracteres de conformidad con el presente invento.

En la Fig. 4 puede verse nuevamente el bloque de caracteres BC y la memoria MEM.

5 La memoria MEM comprende el archivo de cola de recepción, la memoria de línea ML, el área de memoria intermedia MT y el archivo de cola de señalización FASR.

En la práctica, los traductores TVC y TRS están realizados en la forma de un área de la memoria MEM. A fin de simplificar la Fig., estos dos traductores semuestran como pertenecientes al bloque de caracteres BC.

La memoria de línea ML comprende áreas de memoria tal como m10 asignadas a cada una de las líneas telegráficas. Cada área comprende las células de memoria consecutivas m100 m101 en las que se están almacenadas las palabras de memoria MLE1 y MLE2.

El bloque de caracteres BC comprende un multicircuito de acceso de memoria CAM un grupo de registros RGE, un dispositivo de translación TRA y un dispositivo de los circuitos lógicos, que formulan las requisiciones para el almacenamiento o lectura y que reciben, a cambio, una información que indica que la operación requerida se ha realizado; un registro A en donde se almacena la dirección a ser seleccionada en la memoria MEM así como un registro de memoria M en el que se almacena la información a ser transferida a la memoria MEM o, en la que está siendo almacenada la información leída en la memoria MEM.

Cuando el bloque de caracteres tiene que leer una información en la memoria MEM, la dirección está almacenada en el registro A; entonces, se activa un biestable PR de

los circuitos CAM. Este transmite una señal de llamada por el conductor pr, de un canal de encaminamiento ca de la memoria MEM, mientras que la dirección almacenada en el registro A se transmite por los conductores AD del canal ca.

5 La memoria MEM realiza la operación de lectura requerida y proporciona una información por los conductores ISM de un canal de datos cd. Esta información se almacena en el registro M. Cuando se termina la operación de lectura, la memoria MEM proporciona una señal de final de operación por un conductor fm del canal ca. El biestable PR esta entonces repues-

10 to, de tal modo que cesa la llamada de la memoria MEM.

Cuando el bloque de caracteres tiene que almacenar una información en la memoria MEM, la dirección se almacena en el registro A, la información a ser almacenada en la memoria

15 se almacena en el registro M; y se activan los biestables PR e IN. Estos transmiten una señal de llamada por el conductor pr, a la vez que una orden de almacenamiento por el conductor in del canal de encaminamiento ca, La dirección aparece por los conductores AD del canal ca y la informa-

20 ción aparece por los conductores IS del canal cd. Cuando se termina la operación de almacenamiento, la memoria proporciona una señal por el conductor fm lo mismo que para la operación de lectura. Los biestables PR e IN se reponen.

El grupo de registros RGE comprenden cuatro regis-

25 tros auxiliares W, X, Y y Z.

Se utilizan para la memorización temporal de la información leída en la memoria MEM por el bloque de caracteres que, después de una operación de proceso específica, los almacena de nuevo en aquella memoria.

30 El dispositivo de translación TRA comprende los

5 translatores TVC y TRS de las Figs. 2 y 3. El traductor TVC proporciona, por los cinco conductores V1 a V5, una información VT. Esta información está compuesta por 5 bits, de los que solamente algunos, 3 por ejemplo, son significativos.

Los circuitos lógicos de control CLC comprenden un dispositivo de temporización DT y un dispositivo secuencial SQR.

10 El dispositivo de temporización DT proporciona una serie de impulsos en base de tiempo t_1 , t_2 , t_3 , t_4 y t_5 . La duración total de una serie de impulsos puede ser, por ejemplo, de dos microsegundos. La generación del primer impulso de una serie está, de una manera general, condicionada por el estado de las operaciones en curso, lo que viene sim
15 bolizado por el control dc . Los otros impulsos se generan automáticamente. Los circuitos que generan estos impulsos pueden ser, normalmente, una cadena de circuitos monoestables activados, cada uno, por el borde posterior del impulso generado por su monoestable precedente.

20 El dispositivo secuencial SQR es, por ejemplo, una cadena de biestables que se operan uno después de otro en un orden ya establecido. A cada biestable corresponde una función en el curso de la cual se realizan operaciones deter
minadas.

25 En el diagrama de la Fig. 4 se muestran también las posiciones que adquiere el dispositivo secuencial SQR cuando se realizan las operaciones de sustitución de un carácter telegráfico por un valor. El dispositivo secuencial SQR tam
bién progresa bajo la actuación de un impulso t_2 .

30 Describiremos ahora el proceso de funcionamiento de

un bloque de caracteres BC, cuando un carácter telegráfico esta siendo sustituido por el valor correspondiente refirién donos a la Fig. 4, a la carta operativa de la Fig. 5 y a las Figs. 6 y 7. Cada rectángulo de la carta operativa de la

5 Fig. 5 corresponde a una función del bloque de caracteres BC; caracterizada por una posición del dispositivo secuencial SQR. Dentro de cada rectángulo se encuentra la referen

10 cia de uno de los biestables del dispositivo secuencial. Con cada uno de estos rectángulos está asociada una tabla en la que estan mencionadas las operaciones realizadas durante

esta función. Estas tablas incluyen, de izquierda a derecha, la referencia de la posición del dispositivo secuencial, números de línea, las condiciones lógicas esenciales que de

15 terminan la realización de las operaciones, el momento en que se realizan dichas operaciones (señal base de tiempo) y la enumeración de las operaciones realizadas. Cada línea co

rresponde a una o a varias operaciones realizadas en una misma línea. Las flechas que conectan los rectángulos de la carta operativa materializan el encadenamiento de las dife

20 rentes funciones.

Las tablas en la Fig. 5 corresponden a un diagrama de realización detallado. Indican, practicamente, todas las operaciones realizadas en el bloque BC de la Fig. 4. Por

25 tanto, hacen posible el establecimiento, sin muchas dificultades de: la lista de operaciones en las que interviene un elemento considerado a modo de transmisor de datos; la lista de operaciones en las que interviene un elemento considerado a modo de receptor de datos; la lista de operadores necesarios para realizar las operaciones requeridas. Esto

30 será comprobado si todas las operaciones son, por una parte,

operaciones corrientes en la ingeniería de proceso de datos (carga, descarga, incremento, etc.) y, por otra parte, si están realmente definidas (tiempo, transmisor, receptor, tipo de operación). Las listas tomadas de las tablas de la Fig. 5 haran posible, por lo tanto, aplicando reglas sencillas, establecer el plan detallado de los circuitos necesarios. Por lo tanto, puede establecerse que las tablas de la Fig. 5 constituyen solamente una forma especial de representación de los circuitos lógicos detallados; se ha elegido por las facilidades que ofrece para la descripción de circuitos complejos.

Inicialmente, supondremos que el bloque de caracteres BC ha tomado del archivo de cola un caracter CAR junto con el número NI de la línea por la que se transmite. Estos dos items de información estaban almacenados en el registro W. Un impulso en base de tiempo t_2 controla la progresión del dispositivo secuencial SQR a la posición LMI.

Describiremos ahora el proceso operativo detallado del bloque de caracteres BC en las operaciones de sustitución del caracter CAR por un valor; estas operaciones estan controladas por los impulsos de base de tiempo t_1 a t_5 y, para más precisión, nos referiremos a cada uno de ellos mencionando al mismo tiempo la posición del secuencial (LMI. t_1 , LMI. t_2 , etc.).

El impulso LMI. t_3 no se utiliza. De una manera general, el impulso t_3 que es el primero de cada operación, hace posible simplemente la introducción de un retardo de preparación del circuito. No tiene función activa y no será mencionado en lo que sigue.

El impulso LMI. t_4 (línea 1) controla la transferen-

cia de una constante C_1 , aumentada en el número de línea NI que se origina en el registro W , al registro A ; esto viene indicado por $C+W_{(NI)} \rightarrow A$ sobre la primera línea en la tabla LMI de la carta operativa de la Fig. 6; esto viene indicado, en el diagrama de la Fig. 4, por las entradas $LMI.t_4$ y $LMI.t_4.W_{(NI)}$ del registro A . La constante C_1 es la dirección inicial (la primera dirección) de la memoria de línea ML . La adición del número de línea define la dirección de la primera célula de memoria del área de memoria asignada a esa línea, por ejemplo, la célula m_{100} .

El impulso $LMI.t_5$ (línea 2) activa el biestable PR de los circuitos CAM . El biestable PR proporciona una señal de llamada por el conductor pr del canal de encaminamiento ca , en la dirección de la memoria MEM . La ausencia de una señal en el conductor in indica que el bloque de caracteres BC requiere una lectura. En este mismo instante, la información almacenada en el registro A aparece por los conductores AD del canal ca , para designar la dirección que debe leerse.

Cuando se realiza la operación de lectura, la información obtenida $MLEl$ aparece por los conductores ISM del canal de datos cd , y se almacena en el registro M . La operación de lectura se denomina lec , por la línea 3 de la tabla LMI , y la transferencia de datos se denomina $ML \rightarrow M$.

La memoria MEM , al mismo tiempo en que se lee la información, proporciona una señal por el conductor fm . Esta señal se utiliza para provocar una nueva puesta en marcha del dispositivo de temporización $DT(dc=1)$. Como respuesta, el dispositivo de temporización DT comienza un nuevo ciclo y proporciona, en primer lugar, un impulso t_1 .

El impulso $LM1.t1$ (línea 4) repone el biestable PR, lo que provoca que cese la llamada de la memoria MEM.

El impulso $LM1.t2$ (línea 5) controla la transferencia de la información, almacenada en el registro M, al registro X, lo que se muestra en la Fig. 4 por una entrada $LM1.t2$ del registro X y se denomina $M \rightarrow X$ en la tabla LM1 de la Fig. 5. También controla el paso del dispositivo secuencial SQR a la posición LM2 reponiendo el biestable LM1 y activando el biestable LM2.

El impulso $LM2.t4$ (línea 1 de la tabla LM2) controla la adición de un material de una unidad al contenido del registro ($A(+1 \rightarrow A)$). La información almacenada en el registro es, en el ejemplo elegido aquí, la dirección de la célula de memoria $m101$ en la memoria de línea ML. De la manera descrita anteriormente, el bloque de caracteres lee la palabra MLE2 almacenada en la célula de memoria ($ML \rightarrow M$).

El impulso $LM2.t2$ (línea 5) controla, por una parte, la transferencia de la palabra MLE2 desde el registro M al registro Y ($M \rightarrow Y$) en la tabla LM2 de la Fig. 5 y la entrada $LM2.t2.M$ del registro Y en la Fig. 4 y, por otra parte, el paso a 0 del registro A y la progresión del dispositivo secuencial SQR a la posición LTV.

La palabra MLE1 (Fig. 6) almacenada en el registro X, comprende una información PRO. La información PRO define el procedimiento empleado en la línea telegráfica que transmite el carácter procesado en ese momento.

La palabra MLE2 (Fig. 7) almacenada en el registro Y, comprende, el número NP_i de la posición real del secuencial del análisis de mensaje SQ.

El impulso $LTV.t4$ (línea 1 en la tabla LTV) controla

la transferencia de la información PRO de la palabra MLEl proporcionada por el registro X y del caracter CAR en ese momento almacenado en el registro W, al registro A. Esta operación se denomina $X(\text{PRO}) + W(\text{CAR}) \rightarrow A$ en la tabla LTV y se muestra en la Fig. 4 por una entrada $LTV.t_4.X(\text{PRO}) + W(\text{CAR})$ del registro A. De la manera descrita anteriormente, el bloque de caracteres BC lee la célula de memoria así designada, esto es, en la célula de memoria del traductor TVC en donde esta almacenado el valor VT que sustituirá al carácter.

10 Recuerdese que a fines de conveniencia, los traductores TVC y TRS realizados practicamente en forma de áreas de la memoria MEM, estan representados en el bloque de caracteres BC. Este valor se almacena en el registro M, y la señal de "final de lectura" proporcionada por el conductor fm se

15 utiliza para provocar una nueva puesta en marcha del dispositivo de temporización.DT.

El impulso $LTV.t_2$ (línea 5) controla la transferencia de la información contenida en el registro M, esto es, el valor VT, al registro Z (entrada $LTV.t_2.M$ del registro A) así como la reposición a cero del registro A. También controla la progresión del dispositivo secuencial SQR a la posición LTR.

20

El dispositivo secuencial SQR está en la posición LTR y el bloque de caracteres comienza leyendo el traductor TRS.

25 El impulso $LTR.t_4$ controla el almacenamiento en el registro A del número de procedimiento PRO almacenado en el registro X, del número NP_i de la posición en ese momento del secuencial del análisis de mensaje, consignado en el registro Y y del valor VT almacenado en el registro Z, así como

30 de la constante C_p que es la dirección base de la zona de

memoria asignada al traductor TRS. Esta constante depende del número de bits significativos del valor VT. Esta operación se indica por $X_{(PRO)} + Y_{(NP_i)} + Z_{(VT)} + C_P \rightarrow A$ en la tabla LTR y está representada, en el diagrama de la Fig. 4, por una entrada LTR.t₄ ($X_{(PRO)} + Y_{(NP_i)} + Z_{(VT)} + C_P$) del registro A.

El bloque de caracteres BC tiene acceso a la célula de memoria del traductor TRs designado de esta manera.

De la misma manera que antes, el impulso LTR.t₅ activa el biestable PR. La operación de lectura se está realizando y, la información obtenida, que es la nueva fase NP_{i+1} del secuencial del análisis de mensaje y una posible señalización SIG, se almacena en el registro M($TRS \rightarrow M$). La señal de final de lectura transmitida por el conductor fm se emplea para provocar una nueva puesta en marcha del dispositivo de temporización DT (dc = 1).

El impulso LTR.t₁ repone el biestable PR y el impulso LTR.t₂ controlará, por una parte, el almacenamiento en la palabra MLE2 (almacenada en ese momento en el registro Y) de la nueva fase NP_{i+1} almacenada en el registro M($M_{(NP_{i+1})} \rightarrow Y$) y, por otra parte, la reposición a cero del registro A y del biestable LTR. Entonces el dispositivo secuencial progresa a la siguiente posición y el bloque de caracteres Bc procede según el proceso descrito en la patente francesa N^o 1 578 837 ya mencionada.

Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de ejemplo, y no debe considerarse como limitación de su alcance.

El presente invento corresponde a una solicitud de patente de Invención formulada en Francia el día 28 de Diciembre de 1972, señalada con el Nº 72 46540 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

-----NOTA-----

Los puntos de invención propia y nueva que se presenten para que sean objeto de esta patente de veinte años son los siguientes:

10 1.- Un sistema para analizar caracteres telegráficos en donde cada parte importante de un mensaje telegráfico esta asociado a una fase de un secuencial y en donde la combinación de la fase real y de un caracter recibido hace posible la obtención de una nueva fase del secuencial y de
15 posibles señalizaciones. Caracterizado porque existe un translator intermedio que comprende un número de entradas igual al número de caracteres telegráficos diferentes del alfabeto empleado, y una salida que proporciona una indicación, o valor, que diferencia solamente cada caracter significativo,
20 y está constituido por un número de elementos binarios menor que el número de elementos binarios que constituyen el carácter.

25 2.- Un sistema para analizar caracteres telegráficos según el punto 1, caracterizado porque existen elementos de control para acceder a dicho translator intermedio, proporcionando a este último un carácter telegráfico recibido y para obtener, a cambio, un valor correspondiente que tomará el lugar de dicho carácter en las operaciones siguientes.

30 3.- Un sistema para analizar caracteres telegráficos según el punto 1, caracterizado porque dicho translator

intermedio comprende diversas partes que corresponden cada una, a un procedimiento.

4.- Un sistema para analizar caracteres telegráficos según el punto 3, en donde cada línea telegráfica, está asociada a, por lo menos, un área de memoria que contiene, principalmente, una indicación del procedimiento, caracterizado porque existen elementos para utilizar esta indicación de procedimiento para acceder a la parte correspondiente del traductor intermedio.

5.- Un sistema para analizar caracteres telegráficos.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

Esta memoria consta de veinte hojas escritas por una sola cara.

Madrid, 28 DIC 1973

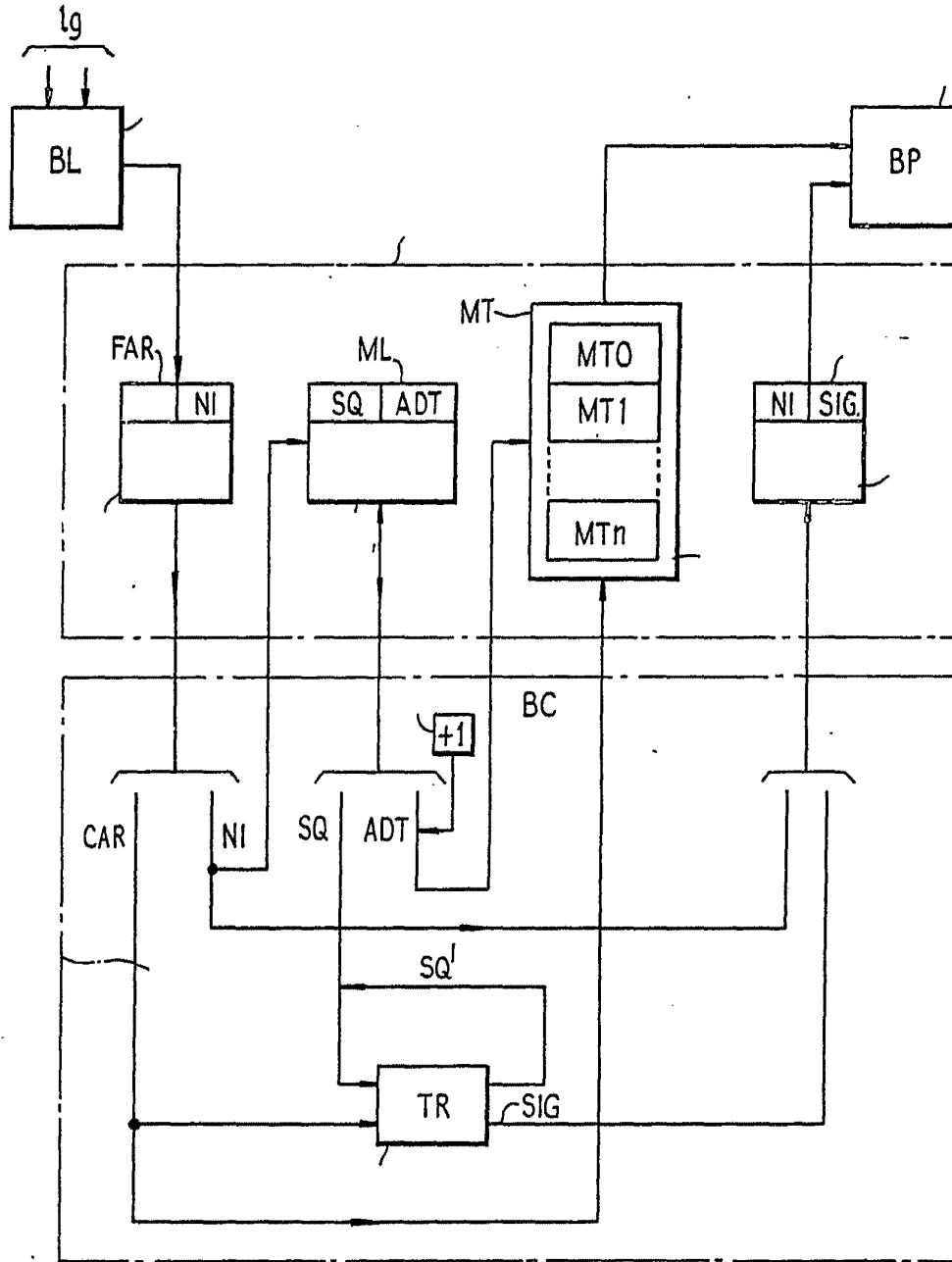
STANDARD ELECTRICA, S. A.



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

421868

FIG.1



STANDARD ELECTRICA, S. A.



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

421868

FIG. 2

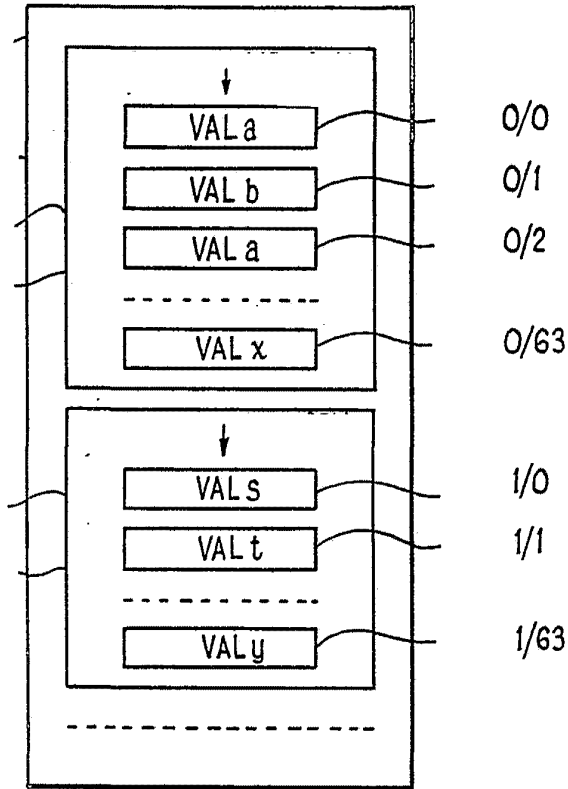
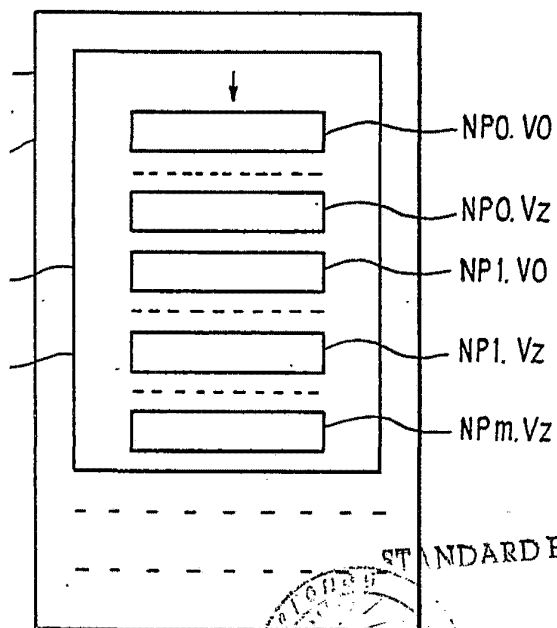
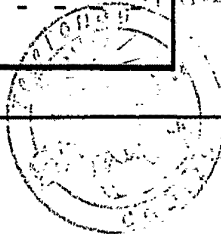


FIG. 3



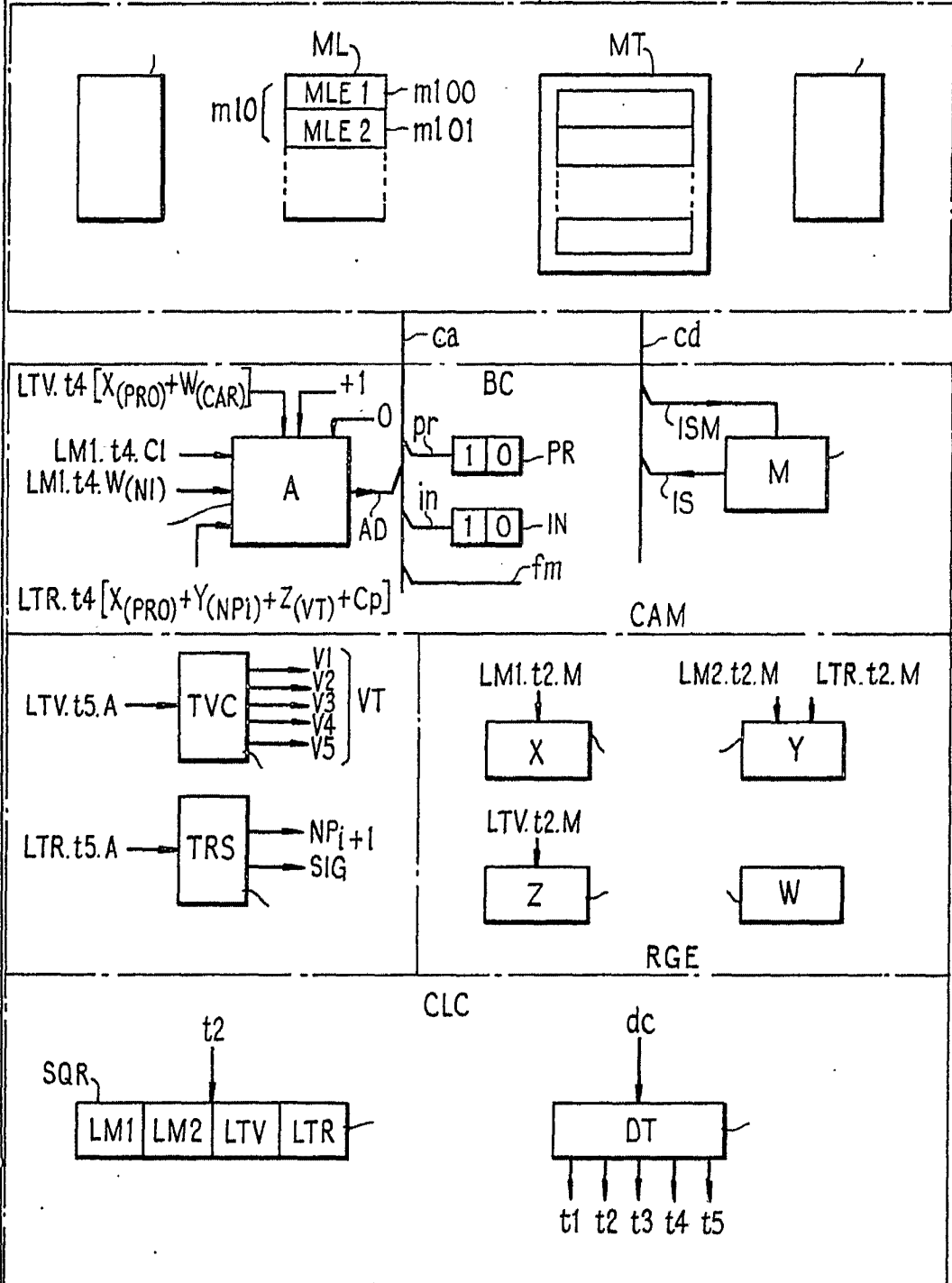
STANDARD ELECTRICA, S. A.



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

421868

FIG. 4



STANDARD ELECTRICA, S. A.

N. G. Santamaria
 N. G. SANTAMARIA
 VICE-SECRETARIO GENERAL

421868

FIG.5

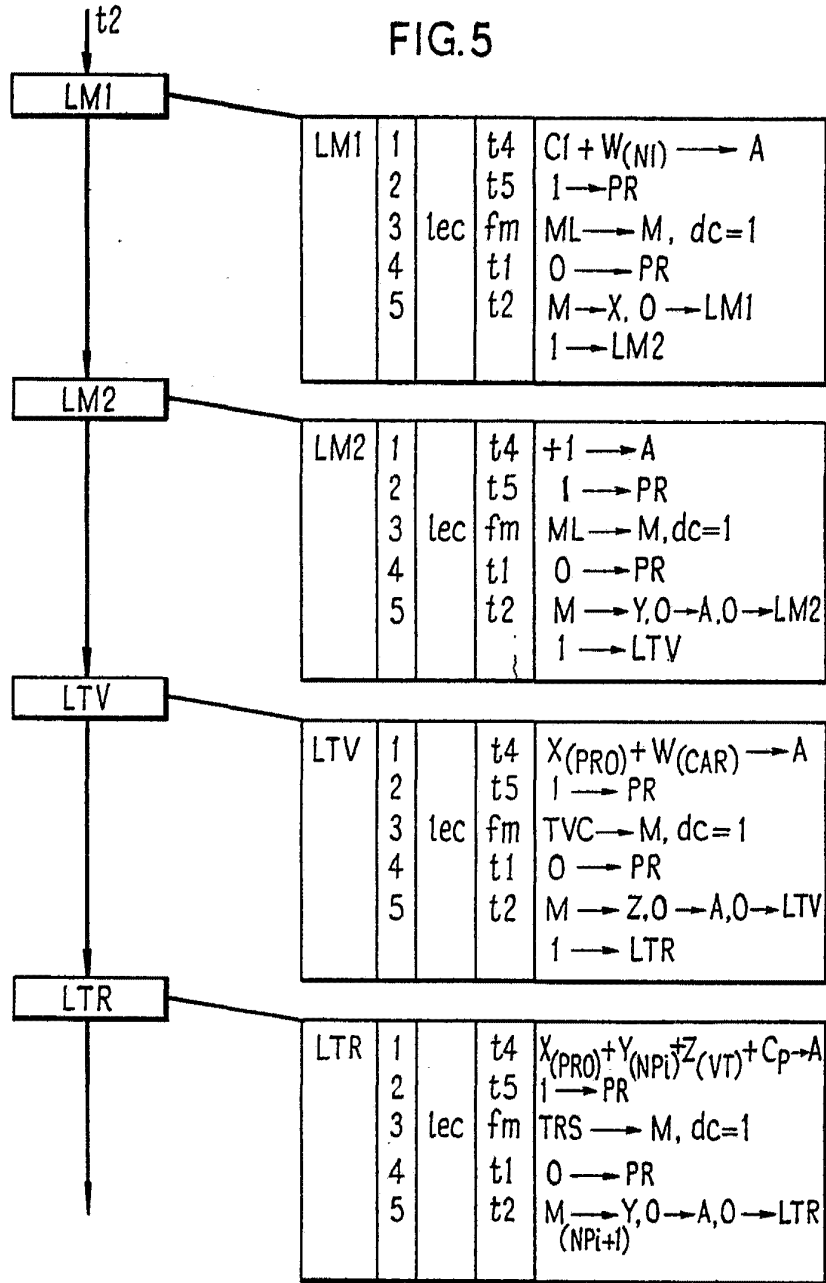


FIG.6

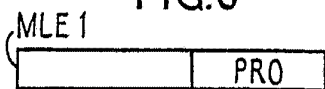
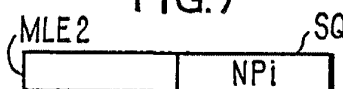
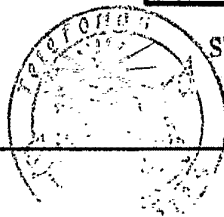


FIG.7



STANDARD ELECTRICA, S. A.



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL