

421634

421634

19 EN



P.- 55.978

IBM Docket  
FI9-72-047

F.C 27-9-75

Int. Cl.: G01R, H05K

MEMORIA DESCRIPTIV

para solicitar PATENTE DE INVENCION por 20 años

A nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION

entidad norteamericana

establecida en Armonk, N.Y. 10504, Estados Unidos de América.

por: "MEJORAS EN UN CIRCUITO SEMICONDUCTOR INTEGRADO"  
(Clase Internacional G01r, H05k)

12.1.74

- 1 -

421634



Antecedentes del Invento

El presente invento se refiere a la prueba de circuitos, y en particular de circuitos integrados. Más concretamente se refiere a la prueba de corriente  
5 continua de circuitos integrados, en particular de circuitos integrados en gran escala.

Debido al tamaño del dispositivo de microminiatura y a la alta densidad del dispositivo y de los circuitos, la técnica de prueba de los circuitos integrados ha pasado de la etapa de probar los dispositivos individuales o incluso los circuitos individuales que constituyen el circuito integrado. Debido a la  
10 inaccesibilidad física de los circuitos individuales que constituyen un circuito integrado, la prueba que se realiza actualmente supone la aplicación de señales a una pluralidad de terminales de entrada en el circuito integrado y la vigilancia o percepción de las  
15 señales resultantes en una pluralidad de terminales de salida en el circuito. Tal prueba se efectúa en la actualidad principalmente con respecto a los parámetros de corriente continua del circuito integrado, por ejemplo, umbrales de conmutación, niveles de saturación, el tamaño de la carga a la cual es capaz de  
20 excitar el circuito y la inmunidad del circuito integrado al ruido. Tales pruebas funcionales de corriente  
25

421634

Ms.



te continua se suelen efectuar directamente en la pa  
tilla de circuito integrado, aplicando para ello a  
puntos de entrada específicos o terminales de contac-  
to del circuito integrado un patrón de señal de co-  
5 rriente continua, permitiendo que el patrón de corrien-  
te continua se propague a través del circuito integra-  
do y vigilando o percibiendo el patrón de corriente  
continua resultante en una pluralidad de terminales  
de salida en el circuito integrado. En tal prueba de  
10 corriente continua, el patrón de prueba es un patrón  
de señal eléctrica de entrada binivel o de dos niveles,  
constituido por una pluralidad de incrementos de pa-  
trón sucesivos, comprendiendo cada incremento una plu-  
ralidad de señales binivel paralelas correspondien-  
15 tes a la pluralidad de terminales de entrada en el cir-  
cuito que se ha de probar. Se percibe una señal de sa-  
lida resultante correspondiente en la pluralidad de  
puntos en el circuito que se está probando.

En la técnica son generalmente conocidos mé  
20 todos y aparatos adecuados para generar automáticamen-  
te tales patrones de prueba para probar los parámetros  
funcionales de corriente continua de circuitos inte-  
grados complejos. Se han descrito, por ejemplo, en  
las Patentes para los EE.UU. números 3.614.608 y  
25 3.633.100.

421634



Aunque en el campo de los semiconductores se ha aplicado mucho la prueba funcional de corriente continua de circuitos integrados complejos, la prueba de los parámetros de corriente alterna, que incluyen factores tales como tiempo de subida, tiempo de caída y retardos de circuito, ha sido de un empleo relativamente limitado, debido principalmente a que la prueba de corriente alterna es difícil, costosa y lleva tiempo. En consecuencia, es sumamente deseable en la prueba de circuitos integrados proporcionar un sistema de prueba de corriente continua que proporcione una indicación correcta de la capacidad de funcionamiento del circuito integrado, sin necesidad de recurrir a la prueba de corriente alterna. La supresión de la prueba de corriente alterna, en favor de la prueba de corriente continua exclusivamente, se basa en la hipótesis de que, en el actual estado de la técnica de la fabricación de los circuitos integrados, es posible fabricar circuitos integrados con tolerancias estructurales y de elaboración tan estrechas que si el circuito integrado no sufre fallos importantes estructurales por ejemplo, cortocircuitos debidos a defectos estructurales, ausencia de dispositivos o de contactos de dispositivos, el circuito integrado tendrá parámetros de corriente alterna satisfactorios. Se ha

421634

19



considerado que la prueba de corriente continua es su-  
ficiente para determinar la presencia de tales defec-  
tos importantes de los circuitos y el fallo del cir-  
cuito integrado si tales defectos existen.

5 Hemos comprobado ahora que en la prueba de  
corriente continua es posible, en el caso de un fallo  
importante estructural, que el circuito integrado fun-  
cione de tal modo que no se produzca fallo alguno de-  
tectable en corriente continua y, sin embargo, que  
10 un parámetro de corriente alterna del circuito pueda  
resultar afectado hasta el punto de que el circuito  
no sea realmente funcional.

La razón de este posible inconveniente con  
la prueba de corriente continua es que la prueba de  
15 corriente continua está basada en la hipótesis de que  
los tramos de circuito, en la pastilla de circuito in-  
tegrado, a través de los cuales se propagan las señales  
de prueba aplicadas a los terminales de entrada antes  
de llegar a los terminales de salida son sustancialmen-  
20 te sin reactancia, es decir, que no contienen capaci-  
tancia o inductancia apreciables que introduzcan un  
factor de tiempo en una señal de propagación. En otras  
palabras, por la expresión "sustancialmente sin reac-  
tancia", tal como se usa en la presente Memoria Des-  
25 criptiva, queremos significar que la capacitancia o

421634

199



la inductancia son mínimas. No es suficientemente sig-  
nificativo introducir un factor de tiempo que afecte  
a la señal que se propaga. Como se explicará en lo que  
sigue con mayor detalle con respecto a la Fig. 2B, in-  
5 cluso un tramo de circuito "sin reactancia" tiene una  
cierta reactancia mínima; de otro modo el tiempo de su-  
bida  $S_1$  en la Fig. 2B, sería vertical. No obstante,  
esta reactancia mínima se traduce en un factor de tiem-  
po dentro de límites de funcionamiento aceptables para  
10 el circuito integrado. Hemos comprobado que existen  
fallos estructurales en la pastilla de circuito inte-  
grado a lo largo de tramos de circuitos críticos que  
dan por resultado que una señal que se propaga avance  
a lo largo de un tramo de circuito alternativo dispo-  
15 nible que presente una considerable reactancia. Como  
resultado, cuando se produce un fallo estructural a  
lo largo de tal tramo de circuito crítico, una señal  
de prueba de corriente continua que se propague puede  
tomar tal tramo de circuito de reactancia alternativo  
20 y llegar con ello al terminal de salida apropiado con  
un nivel correcto, indicando que el circuito integrado  
es funcional. Realmente el circuito integrado no es  
funcional, ya que el circuito no puede funcionar co-  
rrectamente con tal tramo de circuito de reactancia  
25 alternativo, puesto que la reactancia afectará a un

421634



parámetro de corriente alterna del circuito, tal como al tiempo de subida o al tiempo de caída, en un grado suficiente para hacer inoperante al circuito integrado. En consecuencia, los fallos estructurales del tipo descrito tienden a hacer que la prueba de corriente continua no sea fiable y obligan a la utilización de la prueba de corriente alterna, más costosa y que lleva tiempo.

Resumen del Invento

10 En consecuencia, un objeto principal del presente invento es proporcionar un método de prueba de corriente continua de pastilla de circuito integrado con el cual se evite la necesidad de posterior prueba de corriente alterna.

15 Otro objeto del presente invento es proporcionar un método de prueba corriente continua que no sea afectado por los tramos de circuito alternativos que presenten una reactancia apreciable, en caso de fallos estructurales en el circuito integrado.

20 Es todavía otro objeto del presente invento proporcionar una nueva estructura de circuito integrado en la cual los fallos estructurales no originen resultados incorrectos de la prueba de corriente continua.

25 Es todavía otro objeto del presente invento



421634

proporcionar una nueva estructura de circuito integrado que pueda ser probada por completo por un método de prueba de corriente continua y que no requiera posterior prueba de corriente alterna.

5 De acuerdo con el presente invento, se ha previsto, en un circuito integrado que comprende una pluralidad de dispositivos activos y pasivos conectados entre sí por medios conductores en una configuración de circuito seleccionada, la mejora según la cual  
10 la configuración de circuito está dispuesta para estar exenta de posibles tramos de circuito que presenten una reactancia apreciable, que serían alternativos con respecto a ciertos tramos de circuito sustancialmente sin reactancia seleccionados que terminan en nudos de  
15 circuito críticos en caso de fallo estructural de uno de dichos tramos de circuito sin reactancia, con lo cual la prueba de corriente continua del circuito integrado no resulta afectada por tales tramos de circuito alternativos que, por lo demás, originarían resultados incorrectos de la prueba de corriente  
20 continua. En los circuitos integrados, la reactancia apreciable que normalmente origina el problema en los tramos de circuito alternativos que presentan reactancia es usualmente una reactancia capacitiva, aunque  
25 que hay presente reactancia inductiva en los circuitos

421634



integrados, y el tramo de circuito alternativo que constituye el problema puede ser también uno que presente reactancia inductiva.

5 Mediante la utilización de esta nueva configuración de circuito integrado que está exenta de posibles tramos de circuito alternativos que presenten una reactancia apreciable, el presente invento proporciona un método de prueba de corriente continua en el cual las señales de prueba de corriente continua  
10 aplicadas a los terminales de entrada del circuito integrado se pueden propagar a través del circuito hasta los terminales de salida, donde las señales resultantes son percibidas sin que avancen a lo largo de posibles tramos de circuito alternativos que presenten una  
15 reactancia apreciable en caso de un fallo estructural en el circuito. En consecuencia, las señales de salida percibidas proporcionarán resultados de prueba correctos, es decir, que si hay un fallo estructural fallará el circuito integrado en la prueba, en vez de indicar que la supera a causa de haberse seguido en el  
20 circuito un tramo alternativo inapropiado que presente reactancia.

En la práctica del presente invento, el proyectista de circuitos que tenga el nivel de conocimientos corriente y que disponga la distribución de cir-  
25

421634



5 cuito integrado puede determinar fácilmente, mediante análisis del dibujo esquemático del circuito que esté incorporando en su distribución de circuito integrado, una pluralidad de pares críticos de nudos del circuito en los cuales un fallo estructural en el tramo de circuito integrado entre tales nudos, por ejemplo, una ausencia de resistencia o de contacto de resistencia, dé por resultado un tramo de circuito que quede entre el par de nudos que tenga una reactancia apreciable.

10 Una vez identificados tales tramos de circuito críticos que tienen tales tramos alternativos que presentan reactancia, el proyectista puede, de acuerdo con el presente invento, utilizar una o más de una pluralidad de posibles soluciones a fin de garantizar  
15 que el circuito integrado está sustancialmente exento de tales posibles tramos alternativos que presentan reactancia. La configuración de circuito integrado puede estar dispuesta de modo que uno o más de los posibles tramos alternativos esté en serie con al menos  
20 una parte del tramo sin reactancia al cual corresponda. Esta parte puede ser una resistencia, con lo cual si la resistencia es defectuosa, o falta, no funcionarán ni el tramo sin reactancia ni el tramo alternativo. Análogamente, el tramo alternativo puede compartir un  
25 contacto eléctrico común con el tramo sin reactancia,

421634



con lo cual si el contacto común no es funcional no funcionará ninguno de los dos circuitos.

La configuración de circuito puede estar dis-  
puesta de modo que uno o más de los tramos sin reactan-  
5 cia seleccionados tenga un tramo sin reactancia alter-  
nativo que derive el posible tramo alternativo que  
presente una reactancia apreciable, en caso de fallo  
estructural del tramo seleccionado. Este tramo sin re-  
actancia de derivación puede estar diseñado para que  
10 tenga una resistencia suficientemente próxima a la del  
tramo seleccionado, de modo que sirva para desempeñar  
la función del tramo selectivo en el funcionamiento  
del circuito integrado. En este caso la prueba de co-  
rriente continua dará un resultado de que se supera, que  
15 será correcto, ya que el circuito integrado será fun-  
cional. Por otra parte, el tramo sin reactancia de de-  
rivación puede tener una resistencia lo suficientemen-  
te diferente a la del tramo seleccionado como para que  
obligue a un resultado de "fallo" de la prueba de co-  
20 rriente continua, el cual sería verdaderamente indica-  
tivo del fallo estructural en el tramo sin reactancia  
original.

Mediante otra solución, se dispone la confi-  
guración de circuito de modo que se sitúen los posi-  
25 bles tramos alternativos que presenten reactancia su-

421634



19

5 ficientemente próximos a sus correspondientes tramos sin reactancia para que, en caso de un fallo estructural a lo largo de un tramo sin reactancia, se produzca igualmente el fallo estructural en el tramo alternativo.

Los anteriores y otros objetos, características y ventajas del invento se pondrán de manifiesto de la descripción más detallada que sigue y de las realizaciones preferidas del invento, tal como se han ilustrado en los dibujos que se acompañan.

#### Breve Descripción de los Dibujos

La Fig. 1 es un dibujo esquemático de un circuito ilustrativo de un circuito en el cual tramos de circuitos sin reactancia seleccionados tienen posibles tramos alternativos que presentan reactancia.

La Fig. 2 es un esquema más específico de una parte del esquema de circuito de la Fig. 1, que ilustra un tramo de circuitos sin reactancia y su correspondiente tramo de circuito alternativo que presenta reactancia.

La Fig. 2A es el circuito equivalente al de la Fig. 2, ilustrándose los tramos sin reactancia y los tramos con reactancia.

La Fig. 2B es un diagrama de tiempos en el que se comparan el tiempo de subida, un parámetro de

421634

19 LNE



corriente alterna, a lo largo de los tramos con reactancia y los tramos sin reactancia de la Fig. 2A.

La Fig. 3 es una vista más específica de una parte del esquema de circuito de la Fig. 1, y en la que se ilustra otro tramo de circuito sin reactancia y su tramo alternativo que presenta reactancia.

La Fig. 3A es el circuito equivalente de la parte ilustrada en la Fig. 3.

La Fig. 4 es un circuito equivalente, el cual es el circuito equivalente al de la Fig. 2A modificado para garantizar que el tramo alternativo que presenta reactancia no funcionará en caso de un fallo estructural en el tramo sin reactancia.

La Fig. 4A es una vista en planta de una distribución de circuito integrado que incorpora el circuito equivalente esquemático de la Fig. 4.

La Fig. 4B es un corte de la Fig. 4A a lo largo de la línea 4B-4B.

La Fig. 5 es un circuito equivalente esquemático que ilustra otra modificación del circuito equivalente de la Fig. 2A para garantizar que el tramo alternativo que presenta reactancia no funcionará en caso de un fallo estructural a lo largo del tramo sin reactancia.

La Fig. 5A es una configuración de distribu

421634



ción de circuito integrado que incorpora el circuito esquemático de la Fig. 5.

5 La Fig. 6 es el circuito equivalente esquemático que ilustra otra modificación del circuito equivalente de la Fig. 2A de acuerdo con el presente invento.

La Fig. 6A es una vista en planta de una distribución de circuito integrado que incorpora el circuito equivalente esquemático de la Fig. 6.

10 La Fig. 6B es una vista en corte parcial de la estructura de circuito integrado de la Fig. 6A a lo largo de la línea 6B-6B.

15 La Fig. 6C es una vista en corte del circuito ilustrado en la Fig. 6B en el que falta la resistencia acodada de tipo P.

La Fig. 6D es una vista en corte similar a la de la Fig. 6B de otra distribución de circuito integrado que incorpora el circuito esquemático de la Fig. 6.

20 La Fig. 7 es un circuito equivalente esquemático que es otra modificación del circuito equivalente de la Fig. 2A de acuerdo con el presente invento.

25 La Fig. 7A es una vista en planta de la configuración de circuito integrado que incorpora el cir

421634



cuito equivalente de la Fig. 7.

La Fig. 7B es una vista en corte a lo largo de la línea 7B-7B de la Fig. 7A.

La Fig. 7C es una estructura en corte representada en la Fig. 7B en la que falta la resistencia de tipo P.

#### Descripción de Realizaciones Preferidas

Con referencia a la Fig. 1, se ha representado en ella, con el fin de ilustrar el método de prueba y la nueva estructura de circuito integrado susceptible de prueba del presente invento, un dibujo esquemático de una parte de circuito a ser incorporada en una pastilla de circuito integrado. En la práctica del presente invento, el proyectista de la estructura de circuito integrado trabajará, por ejemplo, partiendo de un esquema tal como el de la Fig. 1. A partir de este esquema podrá determinar fácilmente cuales de los tramos de circuito sin reactancia tendrían tramos alternativos que presentarían reactancia en caso de un fallo estructural dentro del tramo sin reactancia. Consideremos en este aspecto al circuito de la Fig. 1. Los transistores T1-T7 son transistores del tipo NPN que tienen características sustancialmente emparejadas, ya que se habrán fabricado en un mismo proceso en un sustrato monolítico. Las alimentaciones de voltaje tie-

421634



nen sustancialmente los siguientes valores:  $V_1 = +0,8V$ ;  $V_2 = +2,6V$ ;  $V_3 = +5V$ . Los valores de las resistencias son: R1-R5 y R7 cada una de ellas igual a 3 kilohmios; mientras que  $R_6 = 160$  ohmios.

5                    En la prueba de corriente continua del circuito integrado que ha de ser la realización del esquema de la Fig. 1, la prueba se efectuará mediante la aplicación de varias combinaciones de señales de entrada binivel a los terminales 10, 11, 12 y 13 del  
10                    circuito de entrada. Se permitirá que las señales de entrada se propaguen a través de los tramos de circuito en el circuito a los terminales de salida 14 y 14' donde serán percibidas las señales resultantes utilizando sistemas de prueba de corriente continua similares a los descritos en las patentes anteriormente  
15                    mencionadas, a fin de determinar si las señales de salida del circuito integrado corresponden a las de referencia que sean de esperar para el circuito particular, en cuyo caso se dirá que el circuito supera la  
20                    prueba de corriente continua particular, o bien fallará en cuanto a esa correspondencia con la referencia, en cuyo caso se dirá que el circuito "falla" la prueba de corriente continua particular. En el circuito de la Fig. 1 se utiliza esencialmente una lógica binivel TTL  
25                    (lógica transistor-transistor) en cuanto a su funciona-

421634



miento. Puesto que, como se ha mencionado anteriormente, la prueba de corriente continua está basada en la hipótesis de que las señales binivel de prueba aplicadas se propagarán a lo largo de tramos sustancialmente sin reactancia, se considera que los elementos de reactancia, tales como las uniones NP a lo largo de tales tramos, están o bien totalmente "abiertos" o bien totalmente "cerrados".

En cualquier caso, el circuito representado en la Fig. 1 tiene dos tramos sin reactancia los cuales tendrían tramos alternativos que presentarían reactancia en caso de un fallo estructural. El primer tramo sin reactancia se extiende desde el nudo 15, el cual está conectado al voltaje  $V_2$ , a través de la resistencia  $R_2$ , hasta el nudo 16. En caso de un fallo estructural a lo largo de esetramo sin reactancia, un tramo alternativo que presenta reactancias sería el que va desde el nudo 17, al cual está también conectado el voltaje  $V_2$ , a través de la resistencia  $R_3$ , la cual tiene el mismo valor que  $R_2$ , a través de la unión de base-emisor de  $T_3$  al nudo 16. Una parte del circuito descrito con los dos tramos ilustrados por flechas se ha representado con mayor detalle en la Fig. 2. En la Fig, 2A se ha ilustrado la representación de circuito equivalente de los dos tramos descritos. El

421634



tramo a través de la resistencia  $R_2$  es fundamentalmen  
te un tramo R o de resistencia, mientras que el tramo  
a través de la resistencia  $R_3$  y la unión 18, la cual  
puede estar representada como una resistencia varia-  
5 ble en combinación con una capacitancia nodal 19, es  
un tramo de RC el cual tiene un factor de reactancia  
capacitiva apreciable. Supongamos que el tramo desde  
el nudo 15, a través de  $R_2$ , al nudo 16, es defectuoso.  
Esto puede ser consecuencia de una diversidad de cau-  
10 sas: durante la formación del circuito integrado, de-  
bido a un defecto de la máscara durante una operación  
de difusión, puede faltar por completo la resistencia  
 $R_2$ , o bien puede faltar uno de los contactos para la  
resistencia  $R_2$ , ya sea desde el nudo 15 o ya sea des-  
15 de el nudo 16, o bien puede haber un defecto estructu-  
ral en el sustrato del circuito integrado, tal como  
una falta, en coincidencia con la resistencia  $R_2$ , y  
hacer por tanto inoperante a  $R_2$ .

Si el tramo a través de  $R_2$  es defectuoso,  
20 una señal de prueba de corriente continua aplicada  
que se propagase a través del circuito sería afectada  
en el nudo 16 por el tramo de circuito alternativo a  
través de  $R_3$  y  $T_3$ , el cual es un tramo de circuito de  
RC. Para ilustrar lo expuesto, supongamos que la com-  
25 binación de señales de corriente continua binivel

421634



aplicada a los terminales 10-13 fuese suficiente para  
originar un cambio en el nudo 16 desde el nivel cero  
al nivel uno, como se ha ilustrado en la Fig. 2. Si  
el tramo sin reactancia a través de la resistencia  $R_2$   
5 no tiene un defecto estructural en la realización de  
circuito integrado, y si no hay otros defectos en la  
estructura del circuito integrado, el transistor  $T_3$   
sería puesto fuera de conducción, haciéndose con ello  
conductor al transistor  $T_4$  de modo que el nudo 20, y  
10 por consiguiente el terminal de salida 14, el cual es  
tá siendo percibido por el comprobador de corriente  
continua, cambia al nivel cero.

El cambio de cero a uno en el nudo 16, en  
el caso en que no haya defecto a lo largo del tramo  
15 sin reactancia, se ha representado en el diagrama de  
tiempo de impulsos de la Fig. 2B como la forma de on-  
da en línea de trazo lleno. El tiempo de subida  $S_1$ ,  
que es un parámetro de corriente alterna, está dentro  
de los límites aceptables. Por supuesto, con el siste  
20 ma de prueba de corriente continua no hay modo de de-  
terminar esto. El sistema de corriente continua actúa  
sobre la hipótesis de que si la señal de salida resul-  
tante supera la prueba de corriente continua ello im-  
plica que los dispositivos de circuito integrado han  
25 sido acoplados y adaptados de modo que los parámetros

421634



de corriente alterna serán aceptables.

La prueba de corriente continua está además basada en la hipótesis de que si el tramo sin reactancia desde los nudos 15 a 16 tiene un defecto estructural, la prueba de corriente continua indicará un "fallo". En otras palabras, el terminal de salida 14 no cambiará a cero. Desafortunadamente, debido a la presencia de un tramo alternativo que presenta reactancia desde el nudo 17, el cual está al mismo nivel de voltaje que el nudo 15, a través de la resistencia  $R_3$  y la unión 18 de tipo PN, el terminal de salida 14 seguirá finalmente cambiando a cero, lo cual indicaría, incorrectamente, que se supera la prueba de corriente continua. Este resultado incorrecto de la prueba se debe a que en presencia de ese tramo alternativo de RC el nudo 16 sigue subiendo desde cero a uno, como se ha ilustrado mediante la forma de onda en línea de trazos en la Fig. 2B. No obstante, su tiempo de subida, que es un parámetro de corriente alterna,  $S_2$ , es tan largo que el circuito no podrá comportarse correctamente en funcionamiento real.

Sin entrar de nuevo en excesivos detalles, hay un segundo tramo sin reactancia, ilustrativo, en el circuito de la Fig. 1, el cual tiene también un tramo alternativo que presenta reactancia. Si existiese

421634



un defecto en el tramo sin reactancia desde el nudo 21, a través de la resistencia  $R_7$ , al nudo 22, habría un tramo alternativo que presentaría reactancia desde el nudo 21, a través del transistor  $T_7$ , al nudo 22.

5 Esta sección del circuito se ha representado con mayor detalle en la Fig. 3, en la cual se han ilustrado los tramos sin reactancia y los alternativos. En la Fig. 3A se ilustran los circuitos equivalentes para los dos tramos, habiéndose representado el tramo alternativo a través del transistor  $T_7$  como un tramo de

10 RC el cual, por supuesto, tiene reactancia capacitiva. En consecuencia, si el tramo diseñado a través de la resistencia  $R_7$  es inoperante debido a un defecto estructural en el circuito integrado, el tramo desde el nudo

15 21 a través del transistor  $T_7$  se manifestará de por sí de modo que la salida de señal de corriente continua en el nudo 15 será, incorrectamente, la misma que habría sido si estuviese en funcionamiento el tramo a través de la resistencia  $R_7$ ; no obstante, puesto que

20  $R_7$  es inoperante, el tiempo requerido para cambiar  $T_5$  a un nivel bajo ("0") es apreciablemente mayor, ya que la capacitancia nodal en el emisor de  $T_5$  no puede descargar a través del tramo  $R_7$  de resistencia diseñado. Por consiguiente, la constante de tiempo de RC se de-

25 termina por la resistencia variable entre la base y

121634



19 FEB. 1974

el emisor de  $T_7$ ; al disminuir el voltaje en el nudo 21,  $T_7$  queda fuera de conducción y la resistencia asociada aumenta, de lo que se obtiene la resistencia variable.

5                   Una vez que el proyectista del circuito integrado admite nudos de circuito críticos entre los cuales será de esperar que existan tales tramos que presenten reactancia adicional, puede distribuir su configuración de circuito integrado de modo que el circuito esté exento de tales tramos alternativos posibles que presentan reactancia en caso de fallo estructural de uno de dichos tramos sin reactancia. Por consiguiente, si se pueden eliminar tales tramos de corriente continua alternativos, en caso de tal fallo

10                   estructural, los resultados de la prueba de corriente continua no serán enmascarados e indicarán correctamente un fallo. Describiremos ahora, a modo de ilustración, una serie de soluciones que estarían a disposición del proyectista de circuitos integrados a fin de

15                   asegurar la ausencia o la eliminación de tales tramos alternativos posibles. La configuración de circuito puede disponerse de modo que un posible tramo alternativo que presente reactancia esté en serie con al menos la parte del tramo sin reactancia al cual corresponda.

20                   

25

421634



Con referencia a las Figs. 4, 4A y 4B, el  
circuito equivalente de la Fig. 4 es el circuito equi-  
valente de la Fig. 2A modificado de modo que el tramo  
de reactancia alternativo a través de la resistencia  
5  $R_3$  esté en serie con una parte del tramo sin reactancia  
a través de la resistencia  $R_2$ . La distribución estruc-  
tural del circuito integrado que incorpora el circui-  
to equivalente de la Fig. 4 se ha representado en las  
Figs. 4A y 4B.

10 El circuito integrado ilustrativo de las  
Figs. 4A y 4B, así como los demás circuitos integrados  
que se describirán a continuación, puede fabricarse  
por cualquiera de las técnicas de circuitos integra-  
dos bien conocidas en la técnica. Por ejemplo, los  
15 circuitos ilustrados pueden fabricarse convenientemen-  
te por los métodos expuestos en la Patente para los  
EE.UU. número 3.539.876. Como se describe en dicha pa-  
tente, la fabricación supone una serie de fases duran-  
te las cuales se introducen selectivamente impurezas,  
20 que determinan la conductividad, en varias regiones  
en el sustrato semiconductor, para formar las regiones  
operantes de los dispositivos activo y pasivo. La dis-  
posición selectiva de las impurezas introducidas se  
suele controlar a través de una serie de máscaras usa-  
25 das durante sus respectivas operaciones de introducción.

421634



En tecnologías más avanzadas se pueden utilizar campos eléctricos y electromagnéticos, en vez de máscaras, para controlar tal introducción selectiva. Aunque el método de difusión ha sido usualmente el más empleado para la introducción de las impurezas, se han usado también otros métodos, tal como el de implantación de iones.

Con referencia de nuevo a las Figs. 4A y 4B, el tramo sin reactancia básico va desde la alimentación de voltaje  $V_2$ , a través del nudo 15, al segmento de interconexión 23, el cual pasa a través de la abertura 24 en la capa aislante 25 hasta hacer contacto con la región 26 de tipo P, la cual constituye la resistencia  $R_2$ . El tramo continúa a través de la abertura 27 hasta hacer contacto con la interconexión metálica 28 en el nudo 16, donde es a su vez conectado, a través de la abertura 29 de contacto con el contacto 30 de colector de tipo  $N+$ , a la región 31 de colector del transistor  $T_2$ , el cual incluye además la región de base 32, la región de subcolector 33 y la región de emisor 34. Al mismo tiempo el tramo desde  $V_2$  al transistor  $T_3$  discurre a través del segmento interconector 35, la abertura de contacto 36 hasta hacer contacto con la región 37 de tipo P, la cual actúa como la resistencia  $R_3$ , saliendo por la abertura de

421634



contacto 38 al interconector metálico 39, el cual  
discurre hasta hacer contacto con la región 40 de ti-  
po P, la cual es la base del transistor  $T_3$ , a través  
de la abertura de contacto 41. Hasta llegar aquí tene-  
5 mos, en efecto, el tramo de funcionamiento de la re-  
gión de base del transistor  $T_3$  a través de su fuente  
de voltaje  $V_2$ . No obstante, el tramo alternativo a  
ese a través de la resistencia  $R_2$  incluiría además un  
segmento que cruzase la unión 42 de emisor-base al emi-  
10 sor 43 en el transistor  $T_3$ . La unión 42 de emisor-base  
proporcionaría la reactancia capacitiva 19 del circui-  
to equivalente de la Fig 4. El emisor 43 está a su vez  
conectado, a través de la abertura de contacto 44, al  
segmento 45 de metalización el cual, a su vez, está  
15 conectado de nuevo a la región 26 de tipo P de la re-  
sistencia  $R_2$  a través de la abertura de contacto 46.  
Por consiguiente, la parte 47 de la región 26 de tipo  
P entre las aberturas de contacto 46 y 27 es una par-  
te del tramo sin reactancia a través de la resistencia  
20  $R_2$ , el cual está en serie con el tramo alternativo que  
presenta reactancia a través de la resistencia  $R_3$  y el  
transistor  $T_3$ . Análogamente, el contacto 27, así como  
el segmento de metalización 28, pueden también consi-  
derarse como parte del tramo sin reactancia que es co-  
25 mún al tramo alternativo.

421634



En la presente realización, la región de tipo N+ representada en línea de trazos entre los contactos 27 y 28 debe ser ignorada y considerada como no existente; ello se describirá en lo que sigue con respecto a otra realización del presente invento.

Con la configuración de circuito integrado representada en las Figs. 4A y 4B, en caso de que ocurriese que la región 26 de tipo P, la cual proporciona la resistencia  $R_2$ , faltase por completo debido a un error de enmascaramiento, lo que puede ocurrir en la fabricación de circuitos integrados, no solamente será inoperante el tramo sin reactancia a través de la resistencia  $R_2$ , sino que será también inoperante el tramo alternativo con reactancia a través de la resistencia  $R_2$  pues faltará también la parte 47 de la región 26 de tipo P, la cual conecta a través de las aberturas de contacto 27 y 46 en el tramo alternativo.

Análogamente, en caso de que fallase el contacto entre el segmento interconector 28 y la región 26 de resistencia de tipo P, debido a faltar una abertura de contacto 27 en una operación de enmascaramiento de la abertura de contacto, no solamente sería inoperante el tramo sin reactancia a través de la resistencia  $R_2$  al nudo 16, sino que también sería inoperante el tramo alternativo que presenta reactancia a tra

421634



vés de la resistencia  $R_3$  y el transistor  $T_3$ . Como con  
secuencia, en los casos en los que falte ya sea la re  
gión 26 de resistencia de tipo P o ya sea el contacto  
27, el circuito estaría exento de cualquier tramo al-  
5 ternativo que presentase reactancia, el cual enmasca-  
ría los resultados de la prueba de corriente continua  
en el sentido de que indicaría la superación de la prue  
ba, cuando la condición que indicase debería ser la  
de fallo de la misma.

10 Refiriéndonos de nuevo a las Figs. 4 - 4B,  
en algunos casos las características requeridas del  
circuito pueden ser tales que, en el funcionamiento  
real del circuito integrado, el circuito que actúe no  
pueda tolerar una disposición en la cual se haya eli-  
15 minado el tramo alternativo de reactancia al colocarlo  
en serie con una parte de la resistencia en el tramo  
sin reactancia, por ejemplo de la resistencia  $R_2$ . En  
otras palabras, en el circuito ilustrado en las Figs.  
4-4B, en el caso de que el circuito esté bien y no  
20 haya fallos estructurales, el tramo entre el emisor  
43 y el nudo 16 de circuito no puede funcionar correc  
tamente pasando una parte del mismo a través de una  
región 47 de resistencia relativamente más alta de la  
resistencia  $R_2$ . En tal caso podemos recurrir a la dis  
25 posición representada en líneas de trazos en las Figs.

421634



4A y 4B, en la cual una región 48 de tipo N+ de resistividad relativamente muy baja, representada en líneas de trazos, se extiende desde el contacto con una parte de la metalización en la abertura 46 hasta hacer contacto con una parte de la metalización en la abertura de contacto 27. En consecuencia, la región 48 de baja resistividad proporciona un tramo de baja resistencia entre los contactos 46 y 27, el cual no añade una alta resistencia al tramo alternativo. Con esta realización, la metalización en los contactos 27 y 46 establece contactos adecuados, respectivamente, tanto con la región 26 de resistencia de tipo P como en el tramo 48 de baja resistencia de tipo N+. Con esta disposición, si no está hecha la abertura de contacto 27 para la resistencia  $R_2$ , no solamente será inoperante el tramo sin reactancia desde  $V_2$  hasta el nudo 27, sino que también será inoperante el tramo alternativo que presenta reactancia, ya que también éste debe pasar a través de la abertura de contacto 27 para llegar al nudo 26.

No obstante, en éste último caso si falta una resistencia 26 de tipo P, seguirá siendo funcional el tramo alternativo a través de la resistencia  $R_3$  y el transistor  $T_3$ , ya que la región 48 de tipo N+ seguiría proporcionando una interconexión entre la me

421634



talización en la abertura de contacto 46 y la de la  
abertura de contacto 27. Por consiguiente, esta última  
disposición estructural es de valor principalmente  
en configuraciones de circuito integrado en las cuales  
5 sea mucho más probable que falte la abertura de con-  
tacto que no la región 26 de resistencia de tipo P, y  
en las cuales el aumento de resistencia impuesto en el  
tramo desde el emisor 43 al nudo 16 por la región 47  
interferiría con el funcionamiento de ese tramo en un  
10 circuito integrado que estuviese bien. De ello se de-  
duce que, al formar la distribución de ese circuito  
integrado de acuerdo con los principios del presente  
invento, el proyectista del circuito tendría que en-  
frentarse al compromiso de tener que elegir que el  
15 funcionamiento del circuito integrado pudiese tolerar  
la pequeña resistencia adicional impuesta sobre el tra-  
mo a través de  $R_3$  y  $T_3$  al nudo 16, como compensación  
de asegurar resultados de prueba de corriente continua  
más precisos en caso de que falte o sea defectuosa la  
20 difusión 26 de resistencia de tipo P.

Con respecto a las Figs. 5 y 5A, se descri-  
birá otra solución utilizable para la puesta en prác-  
tica del presente invento. Esta solución se ha repre-  
sentado en la Fig. 5, como un circuito equivalente que  
25 representa el circuito equivalente de la Fig. 2A modi

421634



ficado para incluir la presente solución. La resistencia  $R_2$  en el tramo sin reactancia entre la fuente de voltaje  $V_2$  y el nudo 16, así como  $R_3$  en el tramo de reactancia entre  $V_2$  y el nudo 16, comparten un sólo  
5 contacto común 50. El circuito equivalente de la Fig. 5 se ha representado incorporado en un circuito integrado en la Fig. 5A. Los transistores  $T_2$  y  $T_3$  de la Fig. 5A son sustancialmente los mismos, en cuanto a estructura, que los de la Fig. 4A. Las resistencias  
10  $R_2$  y  $R_3$  son, en efecto, una región de tipo P continua que tiene un par de ramas: la 26A que representa el cuerpo de la resistencia  $R_2$  y la 37A que representa el cuerpo de la resistencia  $R_3$ . Estas comparten un contacto común 50 hecho a través de la abertura de  
15 contacto 51 al segmento de metalización 52, el cual está conectado a la fuente de voltaje  $V_2$ . En consecuencia, con la estructura ilustrada, dado que las resistencias  $R_2$  y  $R_3$  comparten un contacto común para la fuente de voltaje  $V_2$ , si existe un fallo estructural en el contacto 50 ó en la abertura de contacto 51  
20 no habrá circuito sin reactancia a través de la resistencia  $R_2$ , como tampoco habrá tramo alternativo con reactancia a través de la resistencia  $R_3$ , y la prueba de corriente continua indicará un fallo.

25                    Además, puesto que la resistencia  $R_2$  está

421634



dispuesta muy próxima a la resistencia  $R_3$ , es muy probable que un fallo estructural en la resistencia  $R_2$  afecte también a la resistencia  $R_3$ , como anteriormente se ha descrito.

5                    De acuerdo con otra solución para la puesta en práctica del presente invento, se ha representado en el circuito equivalente esquemático de la Fig. 6 una modificación que puede efectuarse en el circuito de la Fig. 2A a fin de proporcionar un tramo adicional sin reactancia, el cual deriva el tramo alternativo con reactancia en caso de fallo estructural en el tramo sin reactancia original. Este tramo sin reactancia de derivación tiene una resistencia tan baja, en comparación con la del tramo original sin reactancia, que actúa, en efecto, como un cortocircuito que obliga a que se obtenga un fallo en la prueba de corriente continua. En las Figs. 6A y 6B se ha representado una realización de circuito integrado del circuito esquemático de la Fig. 6. La región 60 de tipo P, la cual proporciona la resistencia  $R_2$ , está conectada al interconector 61 a través de la abertura de contacto 62. El interconector 61 hace también contacto con la región 63 de contacto de tipo N+ a través de la misma abertura. La fuente de voltaje  $V_2$  está conectada al interconector 61. En el otro extremo de la resistencia

10

15

20

25

421634



de tipo P, el segmento interconector 64 hace contacto con la región 60 de tipo P así como con la difusión 65 de contacto de tipo N+, a través de la abertura de contacto 66. El interconector 64 sirve para conectar  
5 la resistencia  $R_2$ , a través del nudo 16, al colector del transistor  $T_2$ .

En consecuencia, si como se ha ilustrado en la vista en corte de la Fig. 6C falta la región 60 de resistencia de tipo P, el tramo entre los segmentos conectadores 61 y 64 proseguirá a través de la corta distancia en la región 67 de sustrato de tipo N que separa las difusiones 63 y 65 de contacto de tipo N+. Este tramo resistivo corto, que se ha representado como  $R_3$  en el esquema de la Fig. 6, es un tramo de resistencia  
10 suficientemente baja para que el voltaje  $V_2$  sea esencialmente cortocircuitado al colector del transistor  $T_2$ , haciendo con ello sustancialmente inoperante al transistor  $T_2$  con respecto a la propagación de señales de corriente continua. Como resultado, la prueba  
15 de corriente continua deberá indicar, correctamente, un fallo. Por otra parte, si está presente la región 60 de tipo P, el tramo a través de  $R_2$  estará intacto y las regiones de contacto 60 y 63 serán ineficaces, ya que estarán aisladas por la unión PN formada entre  
20 las regiones 63 y 67.  
25

421634



La vista en corte de la Fig. 6D es esencialmente la misma que la de la Fig. 6B, excepto en que se ha previsto la región 68 enterrada de tipo N+ en la superficie de contacto del sustrato 67, el cual es epitaxial, y el sustrato de soporte 69. Es particularmente valiosa la estructura de la Fig. 6D, donde la región 67 tiene una resistencia relativamente alta. En tal caso, cuando falte la región 60 de resistencia de tipo P+, se proporciona el tramo de derivación de resistividad relativamente baja entre la difusión de contacto 63, la región 68 de tipo N+ enterrada y la difusión de contacto 65.

La Fig. 7 es un circuito equivalente esquemático que es una modificación del circuito equivalente ilustrado en 2A para incluir otra forma de puesta en práctica del presente invento en la cual un tramo adicional sin reactancia deriva el posible tramo alternativo con reactancia en caso de fallo estructural del tramo sin reactancia original. En esta forma de puesta en práctica, el tramo sin reactancia de derivación tiene una resistencia suficientemente próxima a la del tramo original para que sirva para la función que desempeña el tramo original en el funcionamiento del circuito integrado real.

En las Figs. 7A, B y C se ilustra la reali-

421634



zación de circuito integrado de esta solución. El interconector conductor 70 conecta la fuente de voltaje  $V_2$  a la región 71 de resistencia de tipo P, la cual hace las funciones de la resistencia  $R_2$ . El interconector 70 hace contacto con esta región de tipo P a través de la abertura de contacto 72 en la cual hace también contacto con la difusión 73 de contacto de tipo N+. El otro extremo de la resistencia 71 de tipo P está conectado al interconector conductor 73 a través de la abertura de contacto 74. El interconector 73 hace también contacto con la difusión 75 de contacto de tipo N+. El transistor  $T_2$  está conectado a la resistencia  $R_2$  a través del interconector 73, el cual atraviesa el nudo 16. Si falta la resistencia 71 de tipo P, el tramo de derivación  $R'_2$ , representado en la Fig. 7, saldrá del interconector 70 a la difusión de contacto 73 a través de la región 76 de tipo N, a la difusión de contacto 75, al interconector 73. Este tramo tendrá una resistencia sustancialmente igual a la del tramo de la Fig. 7B a través de la resistencia 71. En consecuencia, en caso de que falte la resistencia 71, habrá un tramo equivalente de igual resistencia el cual derivará al tramo de reactancia a través de la resistencia  $R_3$  y permitirá que el circuito pase la prueba de corriente continua y actúe co-

421634



rrrectamente en el funcionamiento del circuito integra  
do.

5 Aunque se ha ilustrado y descrito en particu-  
lar el invento con referencia a realizaciones preferi  
das del mismo, los expertos en la técnica comprenderán  
que se pueden efectuar en las mismas los anteriores  
y otros cambios, en forma y en detalles, sin desviarse  
del espíritu ni rebasar el alcance del invento.

10 Esta solicitud, que corresponde a la presen  
tada en los Estados Unidos de América, el 29 de Diciem  
bre de 1.972, bajo el número 319.586, se acoge a los  
beneficios del artículo 51 del vigente Estatuto sobre  
Propiedad Industrial.

15

### REIVINDICACIONES

20

Los puntos de invención propia y nueva, que  
se presentan para que sean objeto de esta solicitud  
de Patente de Invención en España, por VEINTE años,  
son los que se recogen en las reivindicaciones si-  
25 guientes:

12.1.74

421634



1ª.- Mejoras en un circuito semiconductor  
integrado que comprende una pluralidad de dispositi-  
vos activos y pasivos interconectados por medios con-  
ductores en una configuración de circuito seleccionada  
5 consistentes en que dicha configuración de circuito  
está dispuesta para estar exenta de posibles tramos  
de circuito que presentan reactancia los cuales se-  
rían alternativos con respecto a tramos sustancialmen-  
te sin reactancia seleccionados que terminen en nudos  
10 de circuito críticos, en caso de fallo estructural de  
uno de dichos tramos sin reactancia, con lo cual la  
prueba de corriente continua del circuito integrado  
no resulta afectada por tales tramos alternativos.

2ª.- Mejoras según la reivindicación 1ª, se-  
15 gún las cuales dicha reactancia es una reactancia ca-  
pacitiva.

3ª.- Mejoras según la reivindicación 1ª, se-  
gún las cuales dicha configuración de circuito está  
dispuesta de modo que al menos uno de dichos tramos  
20 alternativos posibles esté en serie con al menos una  
parte del tramo sin reactancia al cual corresponda.

4ª.- Mejoras según la reivindicación 1ª, se-  
gún las cuales dicha configuración de circuito está  
dispuesta de modo que al menos uno de dichos tramos  
25 sin reactancia seleccionado tenga un tramo alternativo

*mge*

12.1.74

421634

19 ENE



sin reactancia el cual derive su posible tramo alternativo de reactancia en caso de fallo estructural de dicho tramo seleccionado.

5 5ª.- Mejoras según la reivindicación 4ª, según las cuales dicho tramo de derivación sin reactancia tiene una resistencia suficientemente próxima a la de dicho tramo seleccionado para que sirva para desempeñar la función del tramo seleccionado en el funcionamiento del circuito integrado.

10 6ª.- Mejoras según la reivindicación 4ª, según las cuales dicho tramo de derivación sin reactancia tiene una resistencia suficientemente diferente a la del tramo seleccionado como para que sea causa de que no se supere la prueba de corriente continua.

15 7ª.- Mejoras según la reivindicación 3ª, según las cuales la parte del tramo sin reactancia en serie con el tramo alternativo es una resistencia, con lo cual si la resistencia falta, o es defectuosa, no funcionará ninguno de los dos tramos.

20 8ª.- Mejoras según la reivindicación 3ª, según las cuales el tramo alternativo está en serie con una parte del tramo sin reactancia por compartir un contacto eléctrico común con el tramo sin reactancia, con lo cual si el contacto común no es funcional no  
25 funcionará ninguno de los dos tramos.

*m/e*  
12.1.74







Fernando de Elizaburu  
 Per Poder

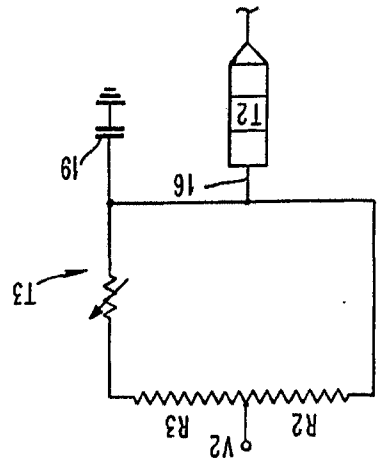
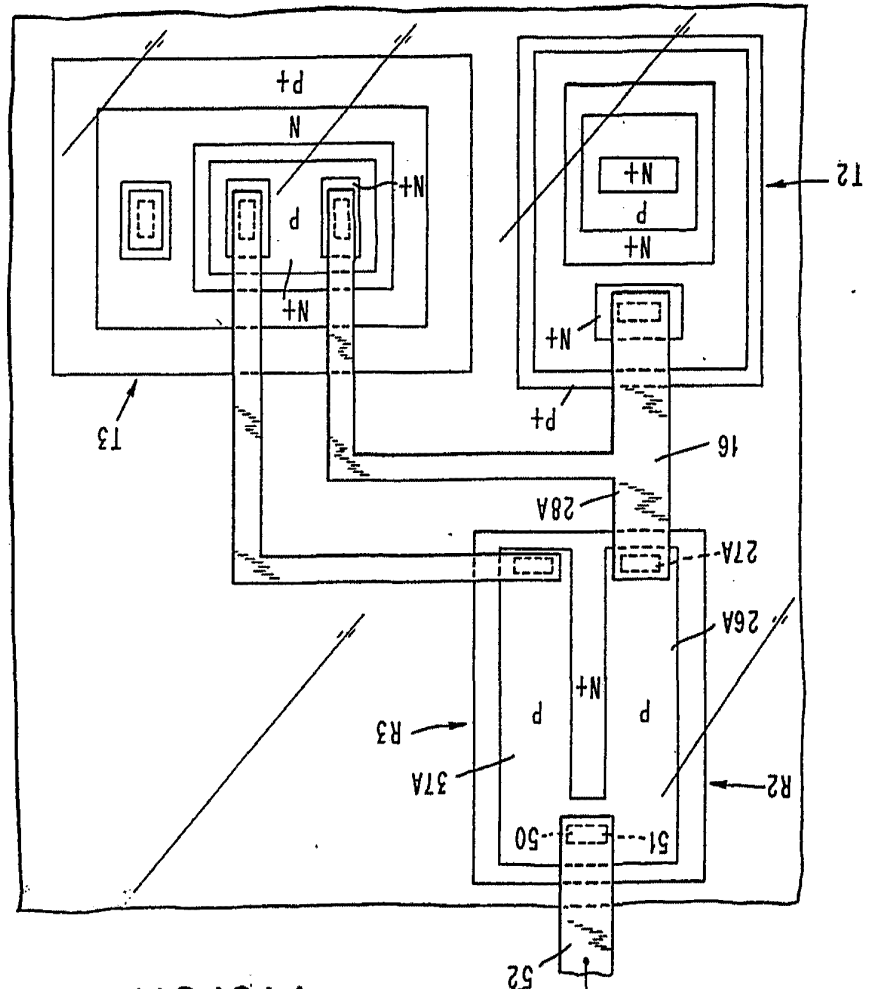


FIG. 5



421634 FIG. 5A



12 ENL

III/V

INTERNATIONAL BUSINESS MACHINES CORPORATION



421634

FIG. 6A

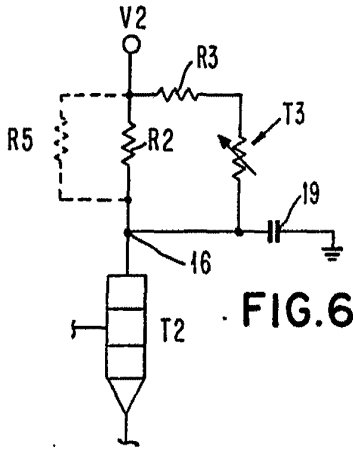
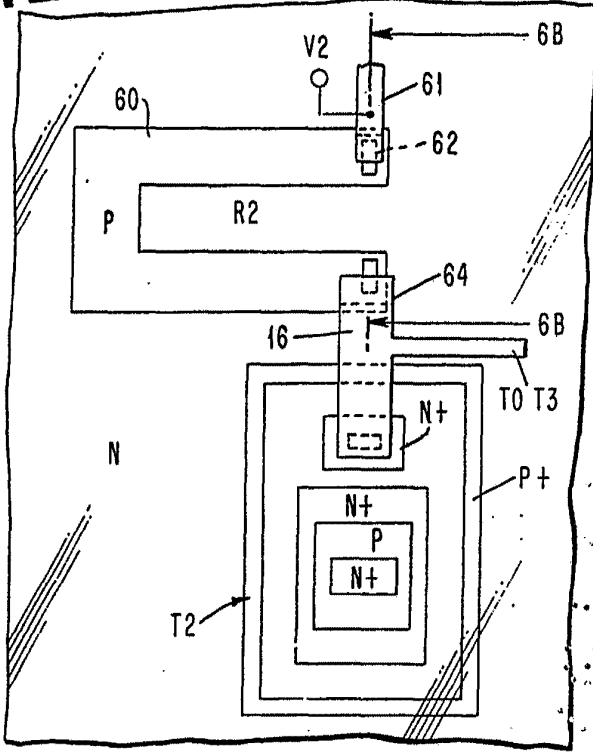


FIG. 6

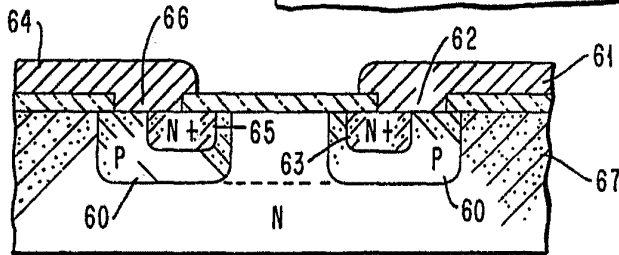


FIG. 6B

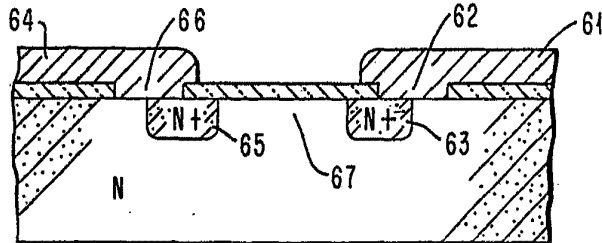


FIG. 6C

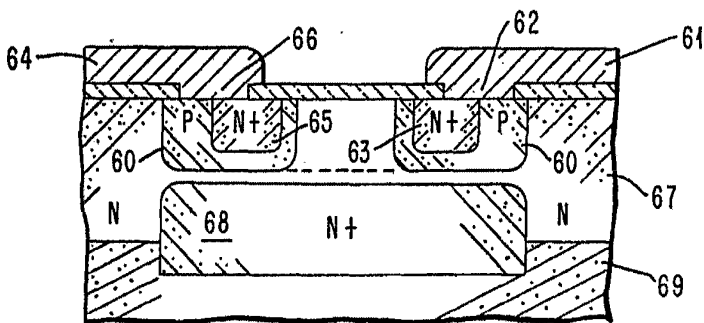


FIG. 6D

Fernando de Alburquerque  
Por Pedra



421604

19 ENE.

FIG. 7A

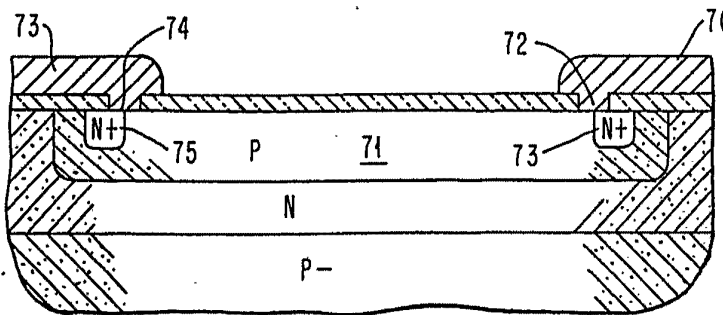
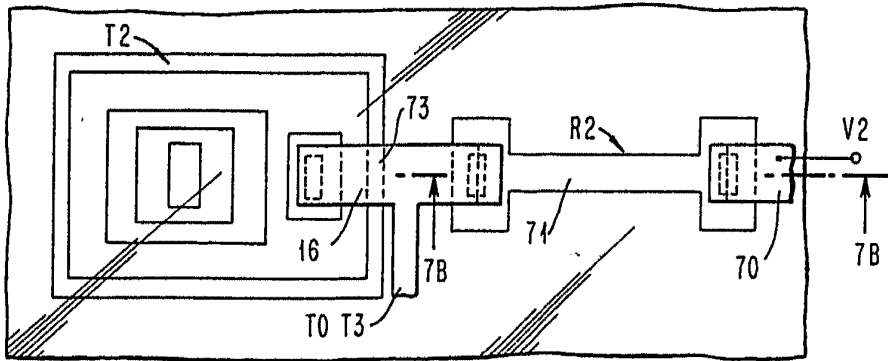


FIG. 7B....

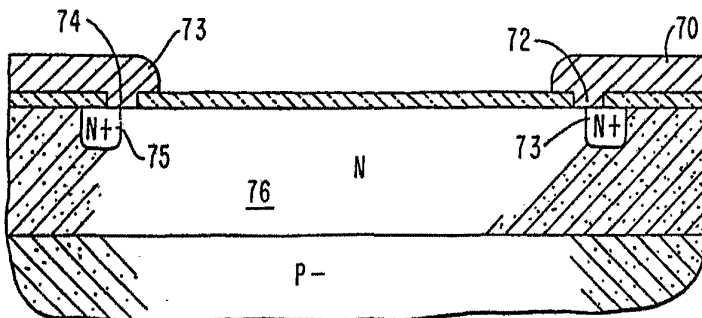


FIG. 7C

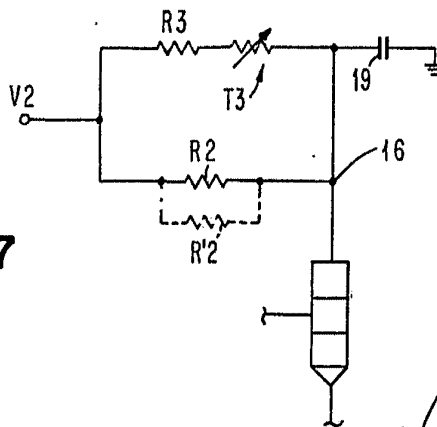


FIG. 7

Fernando G. ...  
Per Page