



421453

Int. Cl.² H04J//H04M

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN
ESPAÑA POR: "UN SISTEMA DE PROTECCION CONTRA LA DIAFONIA
INTELIGIBLE EN CENTROS DE CONMUTACION POR DIVISION DE TIEM-
PO", A NOMBRE DE STANDARD ELECTRICA, S.A., CON DOMICILIO
EN MADRID, CALLE DE RAMIREZ DE PRADO Nº 5.

El presente invento se refiere a un sistema de
protección contra la diafonía inteligible en centros de con-
mutación por división de tiempo, de señales sometidas a modu-
lación por código de impulsos y, más concretamente, en cen-
5 trales telefónicas de este tipo.

En uno de tales centros, las señales de frecuencia
vocal que tienen su origen en las líneas de abonado, se mues-
tread a 8 kHz y cada muestra se convierte, mediante un codi-
ficador, en una combinación codificada de 8 bits, de los cua-
10 les un bit indica la polaridad y los otros 7 bits definen la
amplitud de la muestra. Las señales codificadas que tienen
su origen en 32 líneas, por ejemplo, se transmiten a un mul-
tiplexor que constituye un grupo múltiplex primario serie.



Más concretamente, dentro de un ciclo múltiplex de $125\mu s$, que corresponde al período de repetición de las combinaciones codificadas de la misma línea. El multiplexor transmite, en serie, las 32 combinaciones codificadas que se originan en las 32 líneas, a la cadencia de, aproximadamente, un bit cada 500 ns. Un multiplexor puede combinar, por ejemplo, 8 grupos múltiplex primarios para constituir un grupo múltiplex secundario. Dentro de dicho múltiplex de $125\mu s$, el grupo múltiplex secundario encamina las 256 combinaciones codificadas que tienen su origen en los 8 grupos primarios. Las combinaciones codificadas que se originan en la misma línea se transmiten así dentro de intervalos de tiempo de unos 500 ns, repetidos cada $125\mu s$ y que constituyen un canal de tiempo. Estas combinaciones se transmiten bien en serie por un conductor, a la cadencia de, aproximadamente, un bit cada 60 ns, o en paralelo por 8 conductores, uno para cada bit.

En la otra dirección de transmisión, desde un grupo múltiplex secundario que encamina las señales proporcionadas por 245 líneas, un primer superdemultiplexor separa los 8 grupos múltiplex primarios. Para cada uno de ellos, un demultiplexor proporciona, hacia las 32 líneas, las combinaciones codificadas que son decodificadas, y que restauran, después de una operación de filtraje, las señales de frecuencia vocal.

Como se constituyen así diferentes grupos múltiplex secundarios de entrada y salida, las llamadas se establecen con una malla de conmutación que selecciona las combinaciones codificadas que aparecen en un canal de tiempo de un grupo secundario llegada (correspondiente a una línea que llama, por ejemplo) y el encaminamiento de las mismas hacia un canal de tiempo de un grupo secundario de salida (línea llamada,



por ejemplo). Se establece simultáneamente una vía de conexión similar para la otra dirección de transmisión (línea llamada hacia línea que llama).

La malla de conmutación efectúa entonces las operaciones de conmutación de espacio (conexiones de un grupo a otro grupo), y las operaciones de conmutación de tiempo (conexiones de un canal a otro canal). La malla incluye, a este fin, conmutadores de espacio y memorias. Esta malla puede ser, por ejemplo, del tipo llamado espacio-tiempo-espacio. Una vía de conexión entre un canal de llegada de una primera línea (A) y un canal de salida de una segunda línea (B) va a través de dos conmutadores dispuestos a ambos lados de una célula de memoria. Uno de ellos facilita el acceso a los grupos múltiplex secundarios de llegada, y el otro a los grupos múltiplex secundarios de salida. De este modo, dentro de cada grupo múltiples, en el canal de tiempo característico al canal de llegada (línea A) y a través del conmutador primero dirigido hacia el grupo de llegada apropiado una combinación codificada que tiene su origen en este canal de llegada, se registra en la célula de memoria. En el tiempo característico de canal al canal de salida (línea B) y a través del segundo conmutador dirigido hacia el grupo de salida apropiado, la combinación codificada que se origina en el canal de llegada y se conserva en la célula de memoria, se retransmite hacia este canal de salida. La conexión en dirección opuesta, entre el canal de llegada de la línea segunda (B) y el canal de la línea primera (A), se establece de la misma manera.

Practicamente, las numerosas células de memoria necesarias, son células de memoria que pertenecen a diferentes memorias de conversación, estando dos conmutadores de



espacio asociados con cada una de estas memorias. En cada tiempo de canal, una célula de memoria se conecta, por los conmutadores a los grupos de llegada y salida apropiados.

En uno de tales centros, los supermultiplexores, conmutadores, memorias, superdemultiplexores, son unidades que procesan, a través de una multiplexión por división de tiempo, gran número de llamadas. Cada fallo en estas unidades tiene una seria influencia en el servicio de todo el centro y, como consecuencia, los medios para disminuir sus efectos son de gran importancia.

Uno de los fallos que pueden ocurrir más frecuentemente en estas unidades, debido a un fallo en los circuitos de encaminamiento, por ejemplo, es la conexión paralelo de dos canales de llegada, hacia el mismo canal de salida. Debido al corto-circuito de un componente, un conmutador puede asociar la entrada de una memoria, no solamente con un grupo múltiplex secundario de llegada determinado, sino también con otro grupo múltiplex de llegada. Las combinaciones codificadas que se originan en estos dos grupos resultarán mezcladas. Tal fallo puede afectar a todas las llamadas procesadas por el conmutador considerado. Como consecuencia, es importante disminuir sus efectos.

De la conexión paralela de dos canales resulta, generalmente, la combinación, según la función lógica "OR", de las combinaciones codificadas que tienen su origen en los dos canales. Si el canal de llegada nominal está en silencio, el canal de salida correspondiente recibirá las combinaciones proporcionadas por el canal de llegada que perturba. Esto constituye una especie de diafonía inteligible que no puede aceptarse.



El presente invento se refiere a un sistema de protección de diafonía inteligible en los centros de conmutación por división de tiempo, que disminuye eficientemente los efectos de una conexión paralelo accidental de dos canales de llegada.

Según este invento, existen elementos lógicos en la vecindad de las entradas del centro para invertir los bits que definen la amplitud en las combinaciones codificadas, cuyo bits de polaridad tiene un valor articular, de tal manera que, cuando el canal está en silencio, las combinaciones codificadas insertadas en el centro no son todas nulas, sino que, por el contrario, tienen tales valores que enmascaran, al menos parcialmente, las posibles señales de perturbación; lo cual destruye su inteligibilidad.

En la vecindad de las salidas del centro, elementos lógicos similares producen una nueva inversión que restaura las combinaciones iniciales.

Otros diferentes objetivos y características del invento aparecerán más claras de la siguiente descripción de una configuración determinada, tomada en unión de los dibujos que se acompañan, en los cuales:

- la Fig. 1 muestra el diagrama bloque general de un centro de conmutación por división de tiempo;
- la Fig. 2 muestra un circuito lógico, según el invento, para evitar los efectos de un fallo capaz de producir una diafonía inteligible.

La Fig. 1 muestra el diagrama general de las conexiones de un centro de conmutación por división de tiempo en donde se incluyen elementos de protección contra la diafonía inteligible, como una aplicación del sistema que constituye



el objetivo del presente invento.

En este centro, las líneas de llegada $le_0, le_1, \dots, le_{31}$, están conectadas a un multiplexor M_0 que las asocia para constituir un grupo múltiples primario de llegada gpe_0 .

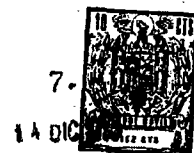
5 Estas líneas de llegada suministran al multiplexor las combinaciones codificadas de 8 bits, que incluyen un bit de polaridad y 7 bits de amplitud, lo que representaremos por la expresión S abcdefg. Cada línea de llegada suministra una combinación cada $125 \mu s$. Dentro de un ciclo de $125 \mu s$, el
 10 multiplexor M_0 suministra, hacia el grupo primero gpe_0 , en serie, las 32 combinaciones de 8 bits que se originan en las líneas le_0 a le_{31} , a la cadencia de un bit cada 500 ns, aproximadamente.

Otros multiplexores, no representados, constituyen,
 15 de la misma manera, los grupos primarios de llegada gpe_1 a gpe_7 .

Describiremos seguidamente la función y constitución de los dispositivos de conversión de código, tal como Te, incluido en los grupos primarios de llegada.

20 Los grupos primarios de llegada gpe_0 a gpe_7 están conectados a un supermultiplexor SM_0 que los asocia para constituir un grupo múltiple secundario de llegada gse_0 . Este grupo secundario es del tipo "paralelo". Comprende tantos conductores como bits comprende la combinación codificada,
 25 esto es, 8. Dentro de un ciclo de $125 \mu s$, el supermultiplexor SM_0 proporciona hacia el grupo secundario gse_0 , en paralelo, las 8 veces 32 combinaciones codificadas que se originan en los grupos primario gpe_0 a gpe_7 , a la cadencia de una combinación, aproximadamente, cada 500 ns.

30 Otros supermultiplexores, no representados, cons-



tituyen, de la misma manera, los grupos secundarios de llegada \underline{gse}_1 a \underline{gse}_n .

5 Todos los grupos secundarios de llegada están conectados a una malla de conexión RC controlada por una unidad de control UC. Los grupos secundarios de salida \underline{gss}_0 , \underline{gss}_1 \underline{gss}_n del mismo modo que los grupos de llegada, están, por otra parte, conectados a esta malla de conexión. La malla de conexión RC y su unidad de control que puede tener formas diferentes, no será descrita por salirse del tema
10 del invento.

El grupo múltiplex secundario de salida \underline{gss}_0 llega al superdemultiplexor SD_0 el cual lo separa en 8 grupos múltiples primarios de salida \underline{gps}_0 , \underline{gps}_1 , \underline{gps}_7 . Las señales transportadoras por estos grupos primarios de salida son
15 las mismas que las de los grupos primarios de llegada.

Otros superdemultiplexores, no representados, descomponen, de la misma manera, los grupos múltiples secundarios de salida \underline{gss}_1 a \underline{gss}_n .

20 El grupo múltiplex primario de salida \underline{gps}_0 llega al demultiplexor D_0 el cual distribuye las 32 combinaciones codificadas que recibe, dentro de cada ciclo múltiples, hacia las 32 líneas de salida \underline{ls}_0 , \underline{ls}_1 ... \underline{ls}_{31} .

25 Describiremos seguidamente la función y constitución de los dispositivos de conversión de código, tal como Ts, incluidos en los grupos primarios de salida.

Una línea de llegada \underline{le}_0 , asociada con una línea de salida \underline{ls}_0 , por ejemplo, corresponde, en el diagrama de la Fig. 1, cada línea de abonado. No se han representado la línea de abonado y el equipo, circuito híbrido, codificador
30 y decodificador, que son característicos del mismo y lo conec



tan a las líneas de salida y llegada. A una línea de llegada
(le₀) corresponden un canal de tiempo en un grupo primario
(gpe₀) y un canal de tiempo en un grupo secundario (gse₀).
Del mismo modo, un canal de tiempo de un grupo secundario
5 (gss₀) y un canal de tiempo de un grupo primario (gps₀), co-
rresponden a una línea de salida (ls₀).

En otros términos, cada llamada telefónica requiere
la conexión de una línea de llegada de la línea que llama
con la línea de salida de la línea de llamada, y la conexión
10 de la línea de llegada de la línea de llamada con la línea de
salida de la línea que llama. Para establecer tal llamada,
la malla de conmutación RC encamina las combinaciones codifi-
cadas que recibe sobre un canal de tiempo de un grupo secun-
dario de llegada (correspondiente a la línea de llegada de la
15 línea que llama), hasta un canal de tiempo de un grupo secun-
dario de salida (correspondiente a la línea de salida de la
línea llamada). Una conexión similar se establece simultanea-
mente entre otro canal de tiempo de un grupo secundario de
llegada (línea de llegada de la línea llamada) y otro canal
20 de tiempo de un grupo secundario de salida (línea de salida
de la línea que llama).

Así se establecen todas las llamadas requeridas en
la malla de conmutación RC como respuesta a órdenes proporcio-
nadas por la unidad central UC.

25 El invento se refiere particularmente a aquellos fá-
llos cuyo efecto es tal que las combinaciones codificadas
que se originan en dos líneas de llegada (le₀ y le₁, por ejem-
plo) se transmiten simultáneamente a una línea de salida
(ls₃₁, por ejemplo), mientras que esta línea de salida ls₃₁
30 debería recibir solamente las señales codificadas que se



originan en la línea de llegada le_0 . El fallo puede haber ocurrido en cualquiera de las unidades situadas en la ruta de estas combinaciones codificadas, por ejemplo, según el diagrama de la Fig. 1, en la malla de conmutación RC.

5 En ausencia de cualquier dispositivo de protección, las combinaciones que tienen origen en dos líneas de llegada se superpondrán, según la función lógica "OR". Si una de las combinaciones es 1 1100011 y la otra 0 1101101, la línea de salida recibirá la combinación 1 1101111. No existe suma de
10 las señales codificadas que se originan en dos líneas y, aunque la llamada entre las línea le_0 y ls_{31} está perturbada, el resultado de la superposición es tal que las señales de voz que se originan en la línea le_1 no serán percibidas de una manera inteligible por el abonado de la línea ls_{31} . Sin
15 embargo, si el abonado de la línea le_0 permanece en silencio, las combinaciones existentes en la línea de llegada le_0 serán del tipo 0 0000000 ó 1 0000000. Concretamente, en el caso de la combinación 0 0000000, la superposición de cualquier combinación de la forma S abcdefg que se origina en
20 la línea de llegada le_1 proporcionará precisamente esta combinación S abcdefg en la línea de salida ls_{31} . El abonado de la línea ls_{31} oírá inequívocamente las palabras pronunciadas por el abonado de la línea le_1 y que no van dirigidas a él. Tal diafonía inteligible no puede aceptarse.

25 Como consecuencia, el invento proporciona la inserción de dispositivos de conversión de código T_e y T_s , en la vía de transmisión de las señales codificadas, a fin de modificar las combinaciones codificadas de tal manera que el fallo considerado anteriormente no pueda producir diafonía
30 inteligible. El dispositivo T_e modifica las combinaciones codi



ficadas y el Ts introduce una modificación complementaria que cancela la primera, de tal manera que las combinaciones introducidas a sus entradas se encuentran de nuevo sin cambios. Estos dispositivos de conversión de código se han insertado en los grupos múltiplex primarios, de tal manera que la protección incluye a los supermultiplexores, la malla de conmutación y los superdemultiplexores sin que su número sea, sin embargo, demasiado elevado. Por supuesto que podrían disponerse en otros sitios de los niveles de línea o en el nivel de grupo secundario.

Practicamente, los dispositivos de conversión de código T_e y T_s pueden ser idénticos a los que se describen en la Fig. 2.

El dispositivo de conversión de código de la Fig. 2 incluye un circuito biestable cb , un inversor iv , puertas "AND" p_1 y p_4 y puertas "OR" p_5 y p_6 . Incluye una entrada ent y una salida st . En su entrada ent recibe las combinaciones codificadas transmitidas en serie por un multiplexor, tal como M_0 . También recibe, proporcionado por elementos de reloj no representados en la Fig. 1, una señal de reloj H_0 que coincide con el bit de signo, esto es, con el primer bit de cada combinación codificada. Finalmente suministra, a su salida st las combinaciones codificadas modificadas.

Describiremos el funcionamiento del dispositivo suponiendo primeramente que recibe, en ent , el primer bit de una combinación codificada. Supongamos que este bit tiene el valor 1 y que, al mismo tiempo, el dispositivo recibe la señal de reloj H_0 . Como consecuencia, funciona la puerta "AND" p_1 y proporciona una señal de valor 1 que se retransmite directamente a la salida st , a través de la puerta "OR"



p6.

La señal de salida de la puerta p1 se transmite también al circuito biestable cb, el cual se situa en 1. El circuito biestable proporciona, en su salida superior, una
5 señal que hace conducir a la puerta p3. La señal de entrada puede pasar a través de las puertas p3 y p5, pero es todavía bloqueada por la puerta p4.

Este primer bit de signo transmitido sin ninguna modificación a través del dispositivo de conversión de código hasta la salida st, está seguido por los 7 bits de amplitud. Cuando se completa la señal de reloj Ho, el inversor ih proporciona una señal que abre la puerta p4. Como consecuencia, los 7 bits de amplitud siguen una vía, en el dispositivo de conversión de código, entre la entrada ent y la salida st, a través de la puerta p3, la puerta "OR" p5, la puerta p5, la puerta p4 y la puerta "OR" p6. Estos bits se retransmiten hacia la salida st sin ninguna modificación.

Como consecuencia, el dispositivo de conversión de código no modifica las combinaciones en las que el bit de signo es 1.
20 no es 1.

Supongamos ahora una combinación codificada cuyo bit de signo es 0, y que la señal de reloj no aparece simultáneamente con dicho bit de signo.

Como el último tiene un valor 0, la puerta p1 no se activa, mientras que el inversor iv proporciona una señal de valor 1. La puerta p0 se activa y proporciona una señal que repono el circuito biestable cb. El circuito biestable cb abre la puerta p2. En otro sentido, la puerta p4 está bloqueada por el inversor ih y no existe señal a la salida
25 st, que corresponde a la transmisión de un bit de signo de
30



valor 0. El bit de signo se transmite de nuevo sin ninguna modificación.

Siguen entonces los bits de amplitud. Cuando se completa la señal H_0 , se hace conductora la puerta p_4 . Los
5 7 bits encuentran, en el dispositivo de conversión de código, una vía a través del inversor iv , la puerta p_2 , la puerta p_5 , la puerta p_4 , la puerta p_6 . Esta vía incluye el inversor iv , de tal manera que los bits transmitidos hacia la salida st están invertidos en relación con los recibidos en la
10 entrada ent .

Finalmente, el dispositivo de conversión de código ilustrado en la Fig. 2, transmite, sin ninguna modificación, las combinaciones codificadas cuyo bit de signo tiene el valor 1, mientras que las combinaciones codificadas cuyo bit
15 de signo tiene el valor 0, tiene sus bits de amplitud invertidos.

Este dispositivo funciona en serie, dado que está en el nivel de los grupos primarios. Es evidente que el diseño de un dispositivo en paralelo que efectúe la misma conversión de código a nivel de los grupos secundarios, no ofrecería ninguna dificultad.
20

La interposición de dos dispositivos similares (T_e y T_s) en la vía de transmisión de las combinaciones codificadas produce, en algunas combinaciones, dos inversiones sucesivas, que se cancelan una con otra, de tal manera que, en el centro de la Fig. 1, las combinaciones proporcionadas por las líneas de llegada se encuentran nuevamente en las líneas de salida. Los dispositivos T_e y T_s de la Fig. 1 pueden ser idénticos al de la Fig. 2.
25

30 El efecto del dispositivo de protección que com-



prende los dispositivos de conversión de la Fig. 2, será con
siderado seguidamente, en el caso de fallo y, concretamente,
si estando en silencio el canal que verdaderamente está inter
conectado, existiera el riesgo de que se percibiera con cla-
5 ridad el canal que produce la perturbación. Como anteriormen-
te, resumiremos el caso de un fallo en la malla de conmutación
RC (Fig. 1) en donde se produce una mezcla de las combinacio-
nes que se originan en las líneas de llegada le₀ y le₁, hacia
la línea de salida ls₃₁.

10 El caso crítico, como se ha indicado anteriormente,
se encuentra cuando el canal que verdaderamente esta inter-
conectado a través de la malla, esta en silencio, esto es,
proporciona combinaciones que pueden ser, de una manera alea-
toria, del tipo 0 0000000 ó 1 0000000. El dispositivo de con
15 versión de código Te convertirá la primera combinación en
0 1111111, mientras que la combinación 10000000 permanecerá
sin cambios. La mezcla de la combinación 0 1111111 con cual-
quier combinación S abcdefg, producirá una combinación S 111
1111. Según el valor de S, el dispositivo de conversión de
20 código Ts proporcionará, hacia la línea de salida ls₃₁, la
combinación 1 1111111 ó la 0 0000000. No se producirá enton-
ces diafonía.

Si consideramos la mezcla de la combinación 1 0000
000 con cualquier combinación S abcdefg, la combinación re-
25 sultante será 1 abcdefg. Esta combinación será transmitida
sin ninguna modificación por el dispositivo Ts hacia la lí-
nea de salida ls₃₁. Esta modificación del signo es suficien-
te, como veremos, para hacer ininteligible las señales de per-
turbación. La combinación de perturbación, si comprende ini-
30 cialmente un signo S igual a 0, ya ha sido invertida en el



dispositivo de conversión a través del cual ya ha pasado a la entrada de la malla (el dispositivo Te en el caso de diafonía considerado anteriormente). Esta inversión no será cancelada en el dispositivo Ts, dado que el signo se convierte en l en la combinación que resulta de la mezcla. En consecuencia, las 5 señales que lee la línea de salida ls estarán invertidas en tanto que el signo original sea 0, mientras que el signo ³¹ será invertido simultáneamente y la señal de voz resultante será ininteligible.

10 Si la línea de llegada le proporciona combinaciones no nulas, porque el abonado habla, estas combinaciones serán combinadas, sin que sean sumadas, con las combinaciones de perturbación, y no darán lugar a diafonía inteligible.

15 El dispositivo de protección del invento, caracterizado por la inserción de dispositivos de conversión de códigos tales como el de la Fig. 2, hace posible, a bajo coste, eliminar el riesgo de diafonía inteligible, mediante la mezcla de dos canales en el centro de conmutación por división 20 de tiempo.

Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de ejemplo, y no debe considerarse como limitación de su alcance.

25 El presente invento corresponde a una solicitud de Patente formulada en Francia el día 15 de Diciembre de 1972, señalada con el nº 72 44665 y se acoge, por tanto, a los beneficios que otorgan los convenios internacionales vigentes.



----- NOTA -----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente por veinte años son los siguientes:

- 5 1.- Un sistema de protección contra la diafonía
inteligible en centros de conmutación por división de tiempo,
caracterizado porque se incluyen, cerca de las entradas de
tal centro, elementos de conversión de código que invierten
una parte o todos los bits que definen la amplitud de las
10 combinaciones codificadas. El bit de polaridad de las mismas
tiene un valor determinado, y, a las salidas del centro, exis-
ten elementos de conversión de código complementarios que
invierten los mismos bits de las combinaciones codificadas,
cuyo bit de polaridad tiene dicho valor determinado, de tal
15 manera que, cuando un canal está en silencio, las combinacio-
nes codificadas que llegan al centro nunca son nulas o casi
nulas, sino que, por el contrario, toman valores apropiados
para enmascarar, al menos parcialmente, las posibles señales
de perturbación, lo cual destruye la inteligibilidad.
- 20 2.- Un sistema de protección contra la diafonía
inteligible, según el punto 1, y caracterizado porque dichos
elementos de conversión de código comprenden, esencialmente,
un circuito biestable en sus dos posiciones, según el valor
del bit de polaridad de cada combinación codificada y dos vías
25 de transmisión dispuestas en paralelo y condicionadas respec-
tivamente por las dos salidas complementarias del circuito
biestable, una de estas dos vías encamina los bits que defi-
nen la amplitud de las combinaciones codificadas sin modifi-
carlos, mientras que la otra incluye un inversor para inver-
tir dichos bits.



3.- Un sistema de protección contra la diafonía inteligible, según el punto 1, caracterizado porque dichos elementos de conversión de código están incluidos en los grupos múltiples primarios de salida y llegada.

5 4.- Un sistema de protección contra la diafonía inteligible en centros de conmutación por división de tiempo.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fi-nes especificados.

10 Esta memoria consta de 16 hojas escritas por una sola cara.

Madrid, **14 DIC. 1973**



M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

