

419902

419902

P.- 55.447

TI-4784 Spain

F.C. 15-3-76
H03H

MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION EN ESPAÑA por 20 años

a nombre de TEXAS INSTRUMENTS INCORPORATED

entidad norteamericana

establecida en 13500 North Central Expressway, Dallas,
Texas 75222, Estados Unidos de América

por: "PERFECCIONAMIENTOS INTRODUCIDOS EN LINEAS ANALOGICAS DE RETARDO POR TRANSFERENCIA DE CARGAS"
(Clase Internacional H03k)

419902



La presente invención se refiere a líneas de retardo analógicas en general, y más en particular a líneas de retardo analógicas por dispositivos de transferencia en cadena y acoplamiento de cargas, a las que hay conectados unos medios para compensar la dispersión producida por ineficacia de la transferencia de cargas.

Un filtro analógico adaptado puede definirse usando configuraciones de dispositivos de transferencia de cargas de semiconductor, tales como los denominados de transferencia en cadena, o "bucket brigades". En general, un dispositivo de transferencia en cadena es un transistor de efecto de campo y electrodo excitador o de puerta aislado, con un modo de transferencia en dos tiempos o fases. Los lugares de emplazamiento de almacenaje son unas regiones de tipo P neutralizadas, bajo condensadores de semiconductor aisladores de metal. Como no se establece contacto alguno con estas difusiones, que forman como islotes en el substrato de semiconductor, es preciso transferir la carga por manipulación del potencial en electrodos adyacentes.

Un dispositivo de transferencia en cadena opera en el modo de transferencia en dos fases. En el modo de almacenaje, todos los electrodos están al mismo potencial. En el modo de transferencia, el potencial en uno de los electrodos se hace lo bastante gran

25
15.10.73.

419902



de para reducir la barrera de potencial y dejar que fluyan cargas de una región P a la siguiente. Este procedimiento se repite hasta que la carga es transferida recorriendo el dispositivo como en la acción normal de un registrador de desplazamiento. Una descripción más detallada de los dispositivos de transferencia en cadena puede hallarse en el artículo de Altman "Bucket Brigade Devices Pass from Principle to Prototype" ("Los dispositivos de transferencia en cadena pasan del estado teórico al de prototipo"), publicado en Electronics del 28 de febrero de 1972.

En un filtro adaptado, por definición, la señal se muestrea en cada uno de los pasos o etapas de retardo, y la señal muestreada o tomada se multiplica por un "peso" o valor ponderal de toma h_i preseleccionado. Las señales resultantes se suman luego a la salida. Tales filtros adaptados se usan para detectar un perfil de onda dado, en presencia de ruido o perturbación, con una probabilidad óptima de detección. Los filtros adaptados a base de dispositivo de transferencia de cargas son útiles, por ejemplo, en sistemas de comunicaciones de espectro diseminado y poca velocidad de datos, en los que las anchuras de canal son pequeñas.

Si los pasos o etapas de retardo son ideales, los pesos de toma $h_i = h(t_i)$ son los valores

25
15.10.73.

419902



de la respuesta de impulso muestreados en los instantes t_i , y la respuesta de impulso $h(t)$ es simplemente la inversa en el tiempo de la señal a la que está adaptado, o con la que concuerda, el filtro.

5 En un dispositivo de transferencia en cadena, o un dispositivo acoplado por cargas (CCD), las etapas de retardo no son ideales, debido a una imperfecta eficacia (rendimiento) de transferencia de cargas, y el comportamiento del dispositivo como filtro adaptado es degradado por la dispersión si los pesos de toma se eligen como en el caso de un retardo ideal. En otros términos, una línea de retardo por transferencia en cadena (BB) tiene dispersión, en el sentido de que la respuesta de impulso no es un impulso retardado en el tiempo, sino más bien un impulso deformado o distorsionado. Por vía de ilustración, la función de sistema $H(s)$ puede escribirse así:

$$H(s) = H'(s)e^{-sT},$$

20 donde T es el retardo deseado, y una línea de retardo ideal tendría una función de sistema e^{-sT} . La expresión $H'(s)$ representa la función de sistema deformada.

 Por todo ello, es objeto de la invención una línea de retardo analógica, de dispositivo de transferencia de carga, a la que hay conectados unos medios

25
15.10.73.

419902



para compensar la dispersión.

Otro objeto de la invención es un filtro adaptado analógico, de dispositivo de transferencia de carga (CTD), en el que los respectivos "pesos" (valores ponderales) de toma están modificados de manera preseleccionada para efectuar la compensación de dispersión.

Otro objeto más de la invención reside en una línea de retardo analógica de CTD en la que hay un filtro transversal, de compensación de la dispersión, conectado a la entrada para dar una señal que es la inversa de la dispersión total de la línea de retardo.

Otro objeto asimismo de la invención reside en una línea de retardo analógica de transferencia en cadena (BB), en la que hay incluidos unos regeneradores para proporcionar una retroacción o realimentación negativa a unos pasos de retardo anteriores, a fin de aplicarles unas señales que son la inversa de la dispersión asociada a los mismos.

En términos resumidos, conforme a la presente invención, se habilita una línea mejorada de retardo de dispositivo de transferencia de carga, en la que se eliminan sustancialmente las componentes de dispersión de la señal de salida. En uno de los aspectos de la invención, se habilita un filtro transversal de CTD en el que se eliminan sustancialmente las componen-

25
15.10.73.

419902



tes de dispersión de la señal de salida. Los "pesos" de toma asociados a cada paso de retardo del filtro están modificados de manera preseleccionada, a fin de compensar la dispersión. Esta configuración es particularmente ventajosa por el hecho de no necesitarse elementos componentes de circuito adicionales para la compensación.

Con arreglo a un aspecto distinto de la invención, a la entrada de la línea de retardo va conectado en serie un filtro dotado de una función de sistema que es la inversa de la dispersión en una línea de retardo de BB. En un aspecto particular de esta forma de realización, el filtro viene definido por una configuración de transistor de efecto de campo con electrodo de puerta aislado, que incluye un inversor dotado de una ganancia preseleccionable para producir una señal invertida igual a la dispersión de la línea de retardo. La señal invertida se retrasa en un período de retardo de paso o etapa, y se aplica luego a la entrada de la línea de retardo analógica de BB.

En otro aspecto de la invención, se intercala un regenerador en una línea de retardo analógica de BB, para compensar la dispersión. El regenerador muestrea la señal en un paso de retardo seleccionado, multiplica la señal por una función de ponderación pre-

15.10.73.

419902



seleccionada y resta de uno o más pasos de retardo precedentes la señal resultante. La regeneración puede venir definida con ventaja por una configuración de transistor de efecto de campo y puerta aislada (IGFET). La señal es tomada o derivada por el electrodo de puerta de un IGFET cuyos electrodos de entrada-salida vayan conectados en serie con un inversor de IGFET que tenga una ganancia variable. La salida del inversor se aplica al nudo de almacenaje de la etapa o paso de retardo precedente.

10

Otros objetos, ventajas y usos de la invención se irán desprendiendo de la lectura de la siguiente descripción detallada de unas formas ilustrativas de realización de la misma, en relación con los dibujos adjuntos, en los cuales:

15

- la figura 1 es una ilustración, en esquema funcional o por bloques, de un filtro analógico adaptado que lleva incluidos unos medios de filtro de dispersión;

20

- la figura 2a ilustra gráficamente la señal existente en un determinado bitio de un filtro ideal;

25

- la figura 2b ilustra gráficamente la señal existente en una línea de retardo analógica al cabo de N pasos o etapas, teniendo cada uno de éstos una pér

15.10.73.

419902



dida de transferencia de carga igual a α ;

- la figura 2c es una ilustración gráfica de una señal que tiene por efecto anular la componente de señal de dispersión de la fig. 2b;

5 - la figura 2d es una ilustración en esquema funcional de una línea de retardo centrada en el enésimo nodo, para producir la corrección de dispersión en el orden k;

10 - la figura 3 ilustra gráficamente la salida correlacionada de un filtro ideal de 50 bitios de un código preseleccionado;

15 - la figura 4 ilustra gráficamente los efectos de la dispersión en el perfil de onda de salida de la fig. 3, para un filtro que tiene una pérdida de cargas de 1% por paso;

20 - la figura 5a ilustra, en esquema funcional, un filtro analógico adaptado de BB de 13 bitios, fabricado con arreglo a la invención con adaptación a un código de P-N de ---+++---+;

25 - la figura 5b ilustra esquemáticamente un nudo tipo con toma, del filtro representado en la fig. 5a;

25 - las figuras 6a y 6b representan gráficamente las señales de impulso y de salida correlacionada del filtro analógico adaptado de la fig. 5 en el
15.10.73.



que la dispersión no está compensada;

5 - las figuras 6c y 6d representan gráficamente las señales de impulso y de salida correlacionada del filtro analógico adaptado de la fig. 5 en el que la dispersión está compensada con arreglo al invento;

10 - la figura 7 es una ilustración en esquema funcional que representa la conexión de un filtro dotado de una salida de sistema que es la inversa de la dispersión de la línea de retardo, en serie con la línea de retardo;

- la figura 8 es un esquema teórico de un filtro adecuado para generar una salida que es la inversa de la dispersión de la línea de retardo;

15 - la figura 9 es una ilustración en esquema funcional que representa la conexión de un regenerador para dar realimentación negativa a una etapa o paso de retardo anterior, a fin de compensar la dispersión;

20 - la figura 10 es un esquema teórico de una configuración de IGFET (transistor de efecto de campo con puerta aislada) apropiada para proporcionar la realimentación negativa adecuada en la disposición de la figura 9; y

25 - la figura 11 es un esquema funcional que ilustra la realimentación negativa proporcionada a una pluralidad de pasos precedentes, para obtener una
15.10.73.

419902



corrección de compensación de orden superior.

Con referencia ahora a los dibujos, en la figura 1 se representa, en esquema funcional o por bloques, una configuración de circuitos para eliminar la distorsión en un filtro analógico adaptado. El filtro adaptado incluye un paso de muestreo S seguido de M pasos de retardo D, cada uno de los cuales retrasa la señal en un tiempo igual al período de reloj. La señal se muestrea de manera no destructiva en cada paso o etapa de retardo, se multiplica por el coeficiente de ponderación o "peso" adecuado h_k (siendo $k = 1, M$), y las señales ponderadas se suman entre sí para obtener la salida del filtro. Con arreglo a la invención, a cada bitio de la línea de retardo va conectado un filtro transversal 10, y el filtraje transversal se efectúa para eliminar la dispersión debida a ineficacia de la transferencia de cargas. Esto se efectúa mediante la construcción de un filtro 10 dotado de una respuesta de impulso que sea la inversa de la dispersión. El filtro será distinto en cada toma, por ser diferente la cantidad de dispersión. El filtro puede hacerse de modo que efectúe una corrección de cualquier orden en el parámetro α de pérdida de carga ($\alpha =$ carga perdida por paso; $\alpha = 2$ ó 3 veces la pérdida por transferencia para un CTD de dos o de tres fases, respectivamente). Ahora bien, como puede verse,

15.10.73.

419902



una corrección para el orden k requiere tomar o derivar k etapas o pasos de retardo secuenciales. Así, pues, un filtro adaptado de N bitios corregido al orden k requiere $N+k$ pasos de retardo, cada uno de ellos con tomas.

5 La salida de los N filtros transversales indicados en general con el número 10 se multiplica por las funciones de ponderación h_i , y estas salidas así ponderadas son sumadas luego por el circuito de sumación 12.

10 De preferencia, la función de filtraje transversal efectuada por el filtro 10 y la función de ponderación ejecutada por h_i se combinan para cada bitio, definiéndose así una nueva función ponderadora h'_i .

15 A título de ilustración, considérese el ejemplo de un filtro adaptado a la siguiente sucesión de 50 bitios P-N:

+--+--+--+--+--+--+--+--+--+-----+--+--+--+--+--+--+

20 La salida de un filtro ideal, cuando se le da como entrada el código adecuado, se representa en general en la fig. 3 con la gráfica 14. En cambio, si se usa un dispositivo no ideal aparece una degradación de la salida, como puede verse por referencia a la fig. 4 para un dispositivo que tiene un rendimiento de transferencia de cargas de 99,5% por transferencia, es decir, un paráme-

25
15.10.73.

419902



tro de pérdida de cargas $\alpha = 0,01$. Como se observará,
la cresta de correlación se ha degradado, descendiendo
de 50 en el caso ideal a 36,48, y la mejora alcanzable
en la relación de señal/ruido ha bajado de 50 (17 dB)
5 a 44,61 (16,5 dB).

Como antes se ha hecho notar, esta degra-
dación es consecuencia de la dispersión. El efecto de
la dispersión en la respuesta de impulsos en un paso de
retardo de una línea de retardo analógica puede apreciar
10 se más fácilmente por referencia a las figs. 2a y 2b.
En la fig. 2a se indica con el número 16 una señal re-
presentativa presente en la entrada de una línea analó-
gica de retardo. Con referencia a la fig. 2b, se indica
esta misma señal en 16', al cabo de un número de etapas
15 "n" que llevan asociado cada una un parámetro α de pér-
dida de carga. Como puede verse, la amplitud del impul-
so 16' es menor que la del 16, en la magnitud de $n\alpha$.
Además, las características de la señal se degradan por
efecto de la parte 18 de señal de dispersión en borde
20 de salida.

La dispersión ilustrada en general en la
fig. 2 puede ser eliminada en una línea de retardo ana-
lógica de CTD (dispositivo de transferencia de carga)
mediante el recurso de modificar las funciones de pon-
25 deración h_i convirtiéndolas en un nuevo coeficiente h_i'
15.10.73.



con arreglo a una relación preseleccionada. Por ejemplo, para la secuencia de filtro adaptado de P-N arriba descrita, los coeficientes de ponderación para un filtro ideal se indican en la tabla 1. También se indican los coeficientes modificados h_i' conforme a la invención.

En general, se define un nuevo juego de coeficientes de ponderación D_n . La relación existente entre estos coeficientes de ponderación D_n modificados y los coeficientes de ponderación C_n para el filtro ideal sin dispersión viene dada por la expresión siguiente:

$$D_n = \prod_{l=0}^p C_{n-l} A_l^{n-l}, \quad (1)$$

donde p es el menor de k o $n-l$, siendo k el orden de la compensación de dispersión, y n el número de pasos o etapas del filtro; y A se refiere a los valores de ponderación de los coeficientes. El valor de los términos en "A" puede calcularse de la siguiente manera: Sea $U_l(m)$ una función definida por la ecuación

$$U_l(m) = \frac{m!}{l!(m-l)!} (1-\alpha)^l \alpha^{m-l} \quad (2)$$

en la que

l es menor que m ;

α es la pérdida de carga por transferencia; y

25
5-9-74.

419902 18



ℓ es un número entero.

$U_\ell(m)$ da el valor de la señal en el ℓ (elésimo) lugar de almacenaje cuando se ha aplicado una señal única de amplitud unidad en $m-1$ períodos de reloj. Nótese que para un dispositivo ideal ($\alpha = 0$), se tiene $U_\ell(m) = \delta_{m,\ell}$. Con referencia a la fig. 2d, es posible calcular, partiendo de la $U_\ell(m)$, los coeficientes A_ℓ , para un filtro centrado en la n ésima toma, para reconstituir un impulso corregido al orden k ($n\alpha$), como se indica en lo que sigue:

$$1) A_0^n U_n(n) = 1$$

$$2) A_0^n U_n(n+1) + A_1^n U_{n+1}(n+1) = 0$$

$$3) A_0^n U_n(n+2) + A_1^n U_{n+1}(n+2) + A_2^n U_{n+2}(n+2) = 0$$

.
.
.

$$k+1) A_0^n U_n(n+k) + A_1^n U_{n+1}(n+k) + \dots + A_k^n U_{n+k}$$

$$(n+k) = 0$$

Partiendo de las ecuaciones anteriores es posible calcular $A_0^n \dots A_k^n$, despejando A_0^n en la ecuación (1) y resolviendo luego la ecuación (2) para despejar A_1^n en función de A_0^n , etc.

5-9-74.

419902



TABLA 1

	Nº de toma	$h_i(C_n)$	$h_i'(D_n)$
	1	+1	+1,01
	2	+1	+1,00
5	3	-1	-1,06
	4	-1	-1,00
	5	+1	+1,10
	6	+1	+1,00
	7	+1	+1,00
10	8	+1	+1,00
	9	-1	-1,19
	10	-1	-0,99
	11	-1	-1,06
	12	-1	-1,00
15	13	+1	+1,28
	14	+1	+0,98
	15	-1	-1,32
	16	-1	-0,97
	17	+1	+1,37
20	18	+1	+0,96
	19	-1	-1,42
	20	-1	-0,95
	21	-1	-1,00
	22	-1	-1,00
25	23	-1	-1,00

15.10.73.

419902



TABLA 1 (Continuación)

	Nº de toma	$h_i(G_n)$	$h_i'(D_n)$
	24	-1	-1,00
	25	-1	-1,00
5	26	-1	-1,00
	27	+1	+1,62
	28	-1	-1,75
	29	-1	-0,90
	30	+1	+1,70
10	31	-1	-1,85
	32	+1	+1,89
	33	+1	+0,86
	34	-1	-1,81
	35	+1	+2,00
15	36	-1	-2,04
	37	+1	+2,08
	38	-1	-2,12
	39	-1	-0,79
	40	+1	+1,94
20	41	-1	-2,25
	42	+1	+2,30
	43	-1	-2,34
	44	+1	+2,39
	45	-1	-2,43
25	46	+1	+2,48

15.10.73.

419902



TABLA 1 (Continuación)

Nº de toma	$h_i(C_n)$	$h_i'(D_n)$	
47	-1	-2,53	
48	+1	+2,58	
5	49	-1	-2,63
	50	+1	+2,68
	51	0	-1,06
	52	0	+0,22

Las características de salida para el filtro adaptado analógico de CTD dotado de coeficientes de ponderación h_i' para corregir la dispersión, en comparación con un filtro analógico que no tenga corrección de dispersión y con un filtro ideal, se indican a continuación en la tabla 2.

15

TABLA 2

	<u>Sin corregir</u>	<u>Corregido</u>	<u>Ideal</u>
Amplitud de señal	36,48	50,00	50,00
Mejora de señal/ruido	44,61	49,99	50,00

Con arreglo a la presente invención, se construyó un filtro adaptado de BB de 13 bitios para un código de Barker de 11 bitios ---+++---+ utilizando métodos usuales de fabricación. La configuración de suma se representa en general en la fig. 5a. Los pasos o etapas de retardo, indicados en general con el número 20, comprenden respectivamente unos pares de transistores

25
15.10.73.

419902

24



de transferencia en cadena (EB). Cada bitio estaba toma
do o derivado por el electrodo de puerta de un transis-
tor 22 de efecto de campo con puerta aislada (fig. 5b).
Las señales tomadas se ponderan en 24 con una función
5 preseleccionada, y las señales resultantes se sumaban
en las líneas colectoras de suma negativa y positiva,
26 y 28, por medio de un amplificador diferencial 30.
Cuando es posible predecir la pérdida de carga de trans-
ferencia, pueden incorporarse ya de proyecto al disposi-
10 tivo los "pesos" de toma para invertir la dispersión.
Cuando la toma y la suma se hacen con unos circuitos se-
guidores de entrada como en la fig. 5b, la resistencia
puede ser una resistencia de MOS (semiconductor de óxi-
do metálico) integrada, y su valor puede determinarse
15 sea por la relación de anchura a longitud, sea por la
polarización aplicada al electrodo excitador o puerta
(véase Buss, Bailey & Collins, Electronics Letters 8,
106, (1972)). Cuando la toma se hace usando el método
de electrodos divididos, como comúnmente se hace en los
20 filtros de CCD (Collins, Bailey, Gosney & Buss, Electronics
Letters 8, 328, (1972)), los "pesos" de tomas de compen-
sación se realizan situando la toma en la posición apro-
piada. Naturalmente, es posible utilizar uno u otro de
los métodos de toma con uno u otro de los tipos de dis-
25 positivo, sea el acoplado por cargas (CCD) sea el de

15.10.73.



transferencia en cadena (BBD). En el presente ejemplo, el coeficiente de ponderación se efectuó por medio de una resistencia variable exterior 32 (fig. 5b). El filtro de 13 bitios con coeficientes de ponderación exteriormente ajustables se adaptó al código de Barker de 11 bitios arriba indicado. El dispositivo dio un rendimiento de transferencia de cargas (CTE) de 98%, es decir, $\alpha = 0,04$, y la degradación del funcionamiento del circuito es la indicada en las figs. 6a y 6b. En las figs. 6c y 6d, en cambio, los coeficientes de ponderación se ajustaron para invertir de modo efectivo la dispersión antes de realizar la suma en las líneas colectoras 28 y 30 (fig. 5a).

Con referencia ahora a la fig. 7, se ilustra en ella una línea de retardo analógica 38 que tiene como función de sistema $H(s) = H'(s)e^{-st}$. Una línea de retardo ideal, esto es, sin dispersión, tiene por función de sistema $H(s) = e^{-st}$. En serie con la entrada a la línea de retardo 38 hay colocado un filtro 40. El filtro 40 está configurado para definir la función de sistema $H'^{-1}(s)$. Así, la dispersión $H(s)$ de la línea de retardo 38 se invierte y aplica a la entrada de la línea de retardo, eliminándose con ello esencialmente la dispersión.

Con referencia a la fig. 8, se ilustra es

15.10.73.

419902 18 SEP 1974



quemáticamente un circuito de transistores de efecto de campo y puerta aislada, para definir el filtro 40 de la fig. 7.

Un impulso de entrada es muestreado por la línea de retardo de BB, tomado por el condensador C_1 capaz de responder al reloj ϕ_1 . El impulso de entrada se aplica también al electrodo excitador o de puerta del transistor T_{10} . Los transistores T_1 , T_2 y T_{10} definen un amplificador inversor cuya ganancia puede ser controlada de modo selectivo mediante la variación de la alimentación V_C conectada a la puerta del transistor T_2 . Se obtiene en 42 una salida invertida, que es la inversa de la dispersión de la línea de retardo y es dejada pasar de manera discriminada por el transistor T_3 sobre el condensador C_2 . A título de ilustración se representa gráficamente en la fig. 2b una señal típica de impulso, al cabo de cierto número de transferencias producidas en una línea analógica de retardo. Como antes se ha hecho notar, el efecto de la dispersión es una componente 18 de borde de salida. La ganancia de la salida 42 del inversor se controla para que sea igual a la amplitud de la parte 18, produciéndose una señal 44 como la ilustrada en la fig. 2c. La parte 18 de borde de salida aparece con un retardo de un período, esto es, un período de reloj, tras el impulso 16. Así, como puede verse, si la señal 44 se combina con la señal 16 durante el período de re-

5-9-74.



tardo que sigue inmediatamente al impulso 16, la dispersión se anulará, aproximadamente, a la salida.

Los medios para retrasar la salida 44 del inversor en un paso de retardo vienen definidos por los transistores T_5 y T_6 y los relojes ϕ_1 y ϕ_2 asociados. La señal invertida 44 se aplica al nudo de almacenaje 46 un paso de retardo después de la señal de entrada, anulándose así de modo efectivo la dispersión de la línea de retardo. Como se apreciará, naturalmente, la señal se verá inicialmente compensada con exceso, reduciéndose progresivamente la magnitud del exceso de compensación a medida que la señal se propaga a lo largo de la línea de retardo, hasta que a la salida la dispersión anula a la señal invertida. Así, en las líneas analógicas de retardo se usa de preferencia la circuitería de compensación de dispersión de la fig. 7, y no la aplicación de filtros en que cada bitio es tomado o derivado.

Con respecto ahora a la fig. 9, se ilustra en ella una forma de realización del invento en la que hay un regenerador 50 definido en una línea analógica de retardo de BB para suministrar, a los pasos de retardo precedentes, una retroacción o realimentación negativa que es la inversa de la dispersión. El regenerador tiene por efecto muestrear la señal en el nudo de

559.74.

419902

18



almacenaje 52 asociado al paso de retardo 54, multiplicar la señal detectada por una función de ponderación χ preseleccionada hasta obtener un valor de señal que sea de la misma magnitud que la dispersión de la línea de retardo presente en un paso de retardo precedente, y restar esta señal del contenido del paso de retardo 53 precedente. Como se apreciará, naturalmente, es posible efectuar una compensación de orden superior de la dispersión aplicando para ello unas partes o porciones de señal adecuadamente ponderadas a varios de los pasos o etapas de retardo precedentes, como se ilustra en general en la fig. 11.

A manera de ilustración, una corrección de primer orden, es decir, una corrección en la que se emplea la compensación de dispersión tan sólo en el primer paso de retardo precedente de una línea de retardo de BB, puede ser realizada con una configuración de IGFET como la representada esquemáticamente en la fig. 10. La señal presente en el nudo 56 es muestreada por el electrodo de puerta del IGFET 58. Los transistores 58, 60 y 62 definen un inversor, cuya ganancia puede ser controlada de modo selectivo haciendo variar para ello la alimentación V_C de puerta del transistor 60. La ganancia del inversor define la realimentación negativa suministrada al nudo de almacenaje 64 del paso de retar

5-9-74.

419902



do precedente de la línea de retardo de BB. Para la forma de realización ilustrada, la ganancia del inversor viene definida por la relación $\gamma/(1-\gamma)$, donde γ es la dispersión, esto es, $\gamma = n\alpha$, siendo n el número de transferencias y α el tanto por ciento de carga pérdida en cada transferencia.

En otros términos, la amplitud de señal muestreada en el nudo 56 es $1-\alpha$, ya que el efecto de la dispersión es reducir la amplitud de la señal en $\gamma = n\alpha$. El circuito de la fig. 10 no restablece la señal en el nudo 52 a su valor ideal, correspondiente a una línea sin dispersión, sino que elimina el impulso de borde de salida que se ha dejado detrás, en el nudo precedente. La eliminación de este impulso de borde de salida se efectúa por medio de los transistores 58, 60 y 62 del amplificador inversor, que definen una ganancia de $\gamma/(1-\gamma)$. Esta salida va conectada al nudo 64 del paso de retardo precedente por medio del transistor 66, lo que tiene por efecto modificar en la magnitud requerida la carga almacenada en el nudo 34.

En relación con la fig. 11, se ilustra en ella, en esquema funcional o por bloques, una línea analógica de retardo en la que se efectúa una corrección de orden superior de la dispersión. La línea de retardo está definida por cierto número de pasos o etapas de re

15.10.73.

419902

18



do precedente de la línea de retardo de BB. Para la forma de realización ilustrada, la ganancia del inversor viene definida por la relación $\gamma/(1-\gamma)$, donde γ es la dispersión, esto es, $\gamma = n\alpha$, siendo n el número de transferencias y α el tanto por ciento de carga perdida en cada transferencia.

En otros términos, la amplitud de señal muestreada en el nudo 56 es $1-\alpha$, ya que el efecto de la dispersión es reducir la amplitud de la señal en $\gamma = n\alpha$. El circuito de la fig. 10 no restablece la señal en el nudo 56 (correspondiente al nodo 52 en la fig. 9) a su valor ideal, correspondiente a una línea sin dispersión, sino que elimina el impulso de borde de salida que se ha dejado detrás, en el nudo precedente. La eliminación de este impulso de borde de salida se efectúa por medio de los transistores 58, 60 y 62 del amplificador inversor, que definen una ganancia de $\gamma/(1-\gamma)$. Esta salida va conectada al nudo 64 del paso de retardo precedente por medio del transistor 66, lo que tiene por efecto modificar en la magnitud requerida la carga almacenada en el nudo 34.

En relación con la fig. 11, se ilustra en ella, en esquema funcional o por bloques, una línea analógica de retardo en la que se efectúa una corrección de orden superior de la dispersión. La línea de retardo está definida por cierto número de pasos o etapas de re

5-9-74.

419902



5 tardo 70. La señal se muestrea en el nudo 72 y es multi-
plicada por unas funciones de ponderación preselecciona-
das $-\gamma_1$, $-\gamma_2$, $-\gamma_3$ y $-\gamma_4$. Estas señales ponderadas se
aplican luego como realimentación negativa a unos nudos
de almacenaje 74, 76, 78 y 80 asociados a los respecti-
vos nudos de almacenaje precedentes. Las funciones de
ponderación $-\gamma_1$ a $-\gamma_4$ inclusive pueden estar respectiva-
mente definidas por unos circuitos tales como el ilustra-
do en la fig. 10.

10 Si bien la invención se ha descrito con
detalle en lo que antecede, en relación con unas formas
de realización ilustrativas, se entiende evidentemente
para las personas versadas en la materia que pueden ha-
cerse en ella diversos cambios sin por ello salirse del
15 ámbito ni apartarse del espíritu de la invención.

20 La presente solicitud que corresponde a
la presentada en los Estados Unidos de América, el 2
de Enero de 1973, bajo el Nº 320.347, se acoge a los
beneficios del artículo 51 del vigente Estatuto sobre
Propiedad Industrial.

REIVINDICACIONES

21
15.10.73.

Los puntos de invención propia y nueva

419902

300



que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

5
10
15
20

1ª.- Perfeccionamientos introducidos en líneas analógicas de retardo por transferencia de cargas que tienen una salida esencialmente exenta de dispersión por pérdida de transferencia de cargas, según los cuales dichas líneas comprenden: medios de entrada conectados a dicha línea de retardo para recibir una señal de entrada; unos primeros medios de circuito conectados a dichos medios de entrada para generar, en respuesta a dicha señal de entrada, una señal de salida de compensación de dispersión que tiene una amplitud igual a la inversa de la dispersión total de la citada línea de retardo; y unos segundos medios de circuito capaces de funcionar conectando la salida de dichos primeros medios de circuito al nudo de almacenaje del primer paso de retardo de la citada línea de retardo durante el período de transferencia inmediatamente sucesivo al acto de transferirse dicha señal de entrada al segundo paso de retardo de la citada línea de retardo.

25

2ª.- Perfeccionamientos de acuerdo con la reivindicación 1ª, según los cuales dichos primeros medios de circuito comprenden un inversor por transistores de efecto de campo y puerta aislada, que tiene una ganan-



419902

cia preseleccionada la cual tiene por efecto anular la dispersión al primer orden de pérdida de transferencia de cargas.

5 3ª.- Perfeccionamientos de acuerdo con la reivindicación 2ª, según los cuales dicho inversor comprende un primer transistor de efecto de campo y puerta aislada cuyo electrodo de puerta está conectado a dichos medios de entrada, cuyo electrodo de salida va conectado a la masa de circuitos y cuyo electrodo de entrada está conectado al electrodo de salida de un segundo transistor, yendo el electrodo de entrada de dicho segundo transistor conectado a unos medios de polarización a través de una impedancia de carga, estando la

10 puerta de dicho segundo transistor dispuesta para recibir una polarización preseleccionada de modo que la tensión de salida en el punto de unión entre dicha impedancia de carga y el citado segundo transistor sea esencialmente igual a dicha dispersión total de la línea de retardo al primer orden.

15 4ª.- Perfeccionamientos de acuerdo con la reivindicación 3ª, según los cuales dichos primeros medios de circuito incluyen además: un condensador de almacenaje; y un transistor de franqueo de paso que conecta el citado condensador de almacenaje y dicho punto de

20 unión entre dicho segundo transistor y la citada im-

25

24-12-75

30



419902

dancia de carga; con lo cual, en respuesta a una primera fase de reloj aplicada a dicho transistor de franqueo de paso, dicha salida de inversor se acopla al citado condensador de almacenaje al mismo tiempo que
5 dicha señal de entrada es muestreada en el condensador de muestreo de la mencionada línea analógica de retardo por dispositivos de transferencia en cadena, siendo transferida dicha señal de entrada muestreada al nudo de almacenaje del primer paso de retardo de dicha línea de retardo durante una segunda fase de reloj.
10

5ª.- Perfeccionamientos de acuerdo con la reivindicación 4ª, según los cuales dichos segundos medios de circuito van conectados al citado condensador de almacenaje y comprenden un par de transistores de efecto de campo y puerta aislada que definen un determinado
15 paso de retardo, transfiriéndose la citada señal de salida del inversor a dicho paso de retardo de los segundos medios de circuito en respuesta a la citada segunda fase de reloj, incluyendo dichos segundos medios de
20 circuito además un transistor de franqueo de paso que conecta la salida de dicho paso de retardo de los segundos medios de circuito al citado nudo de almacenaje de primer paso de retardo de la mencionada línea de retardo, en respuesta a la segunda fase de reloj inmediatamente sucesiva.
25

24-12-75

30 DIC 1975

419902

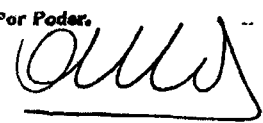
6a.- Perfeccionamientos introducidos en líneas analógicas de retardo por transferencia de cargas.

5 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veintiocho hojas escritas a máquina por una sola cara.

Madrid,
P.A.

30 DIC. 1975

Alberto de Elizaburu
Por Poder.


24-12-75
GDS/JAR.

410902

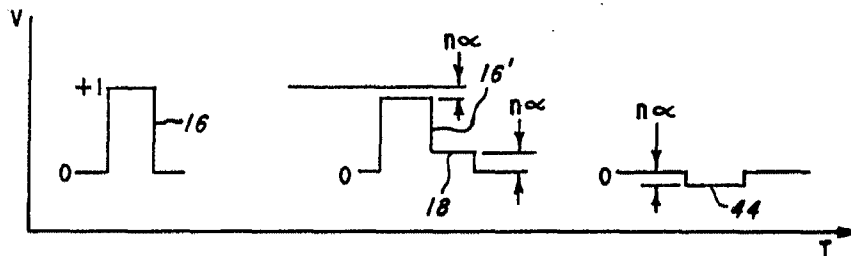
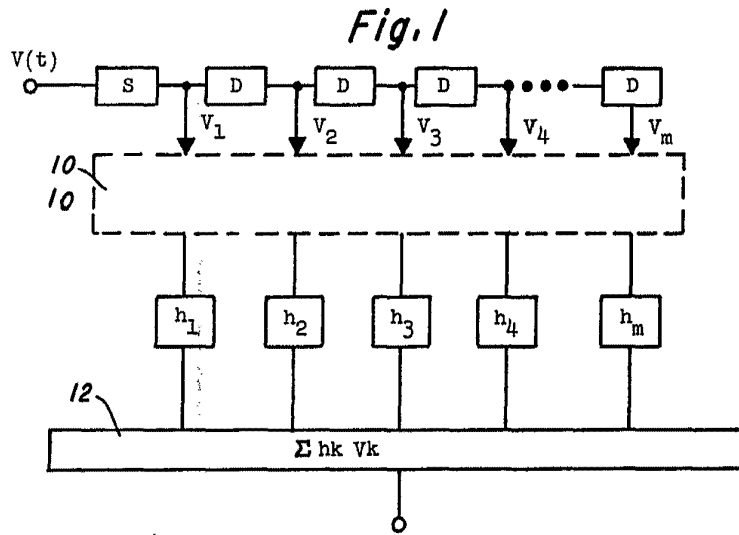
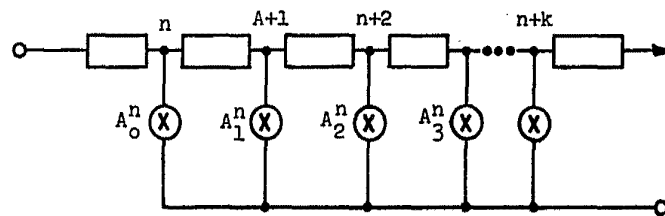


Fig. 2a

Fig. 2b

Fig. 2c



Alberto de Elizaburu

[Handwritten signature]

SPAIN

II/VI

419902

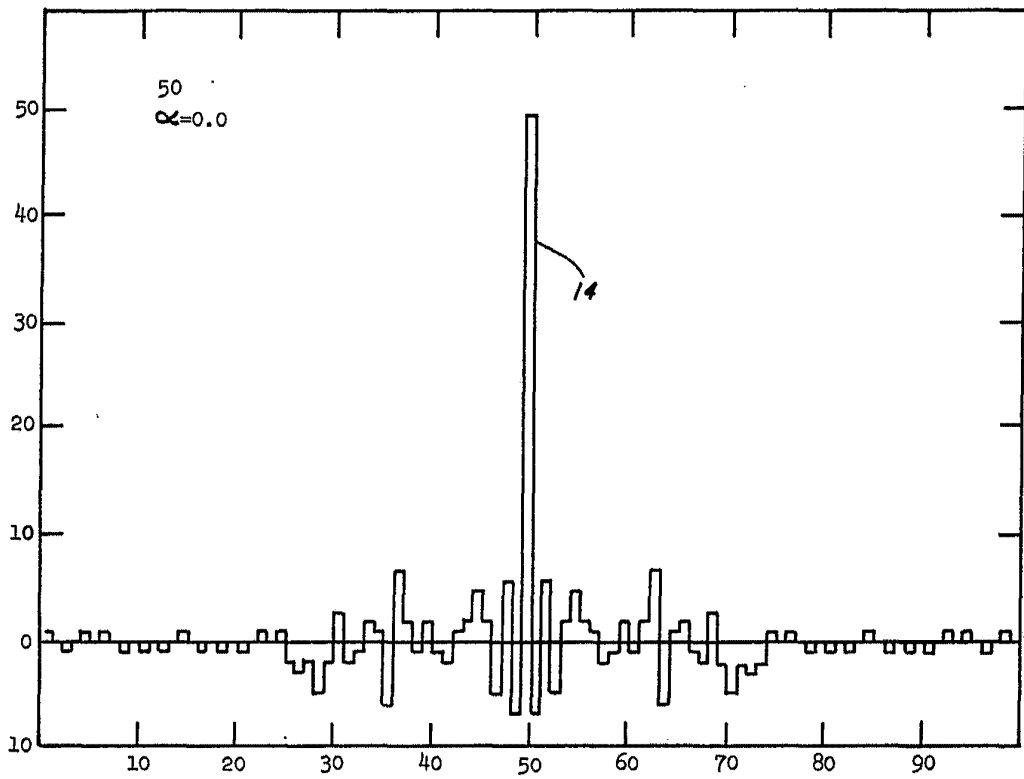


Fig. 3

[Handwritten signature]

SPAIN

III/VI

419902

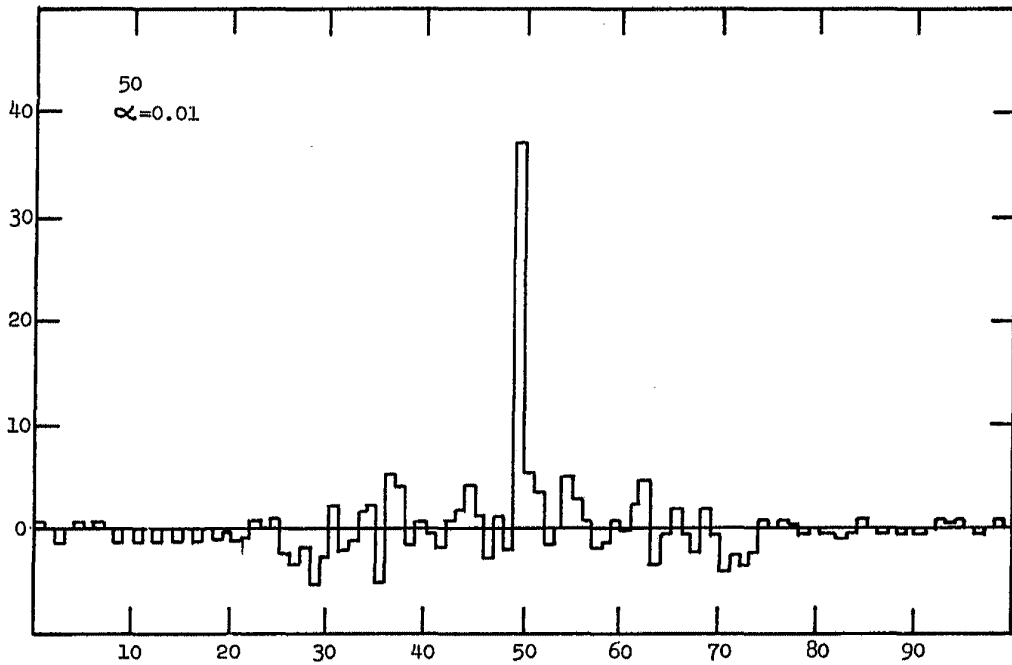


Fig. 4

[Handwritten signature]

419902

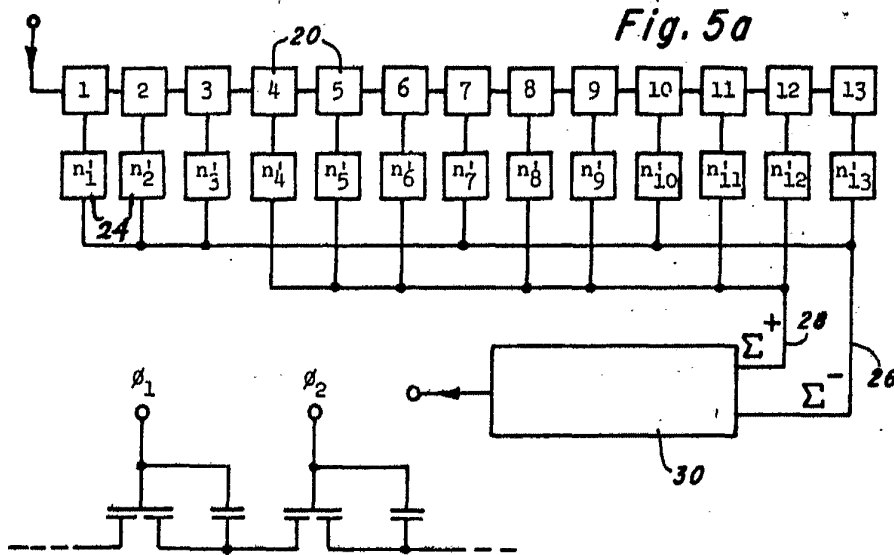


Fig. 5a

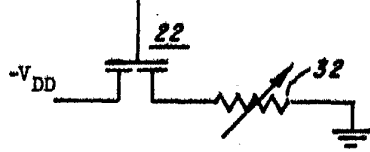


Fig. 5b



Fig. 7

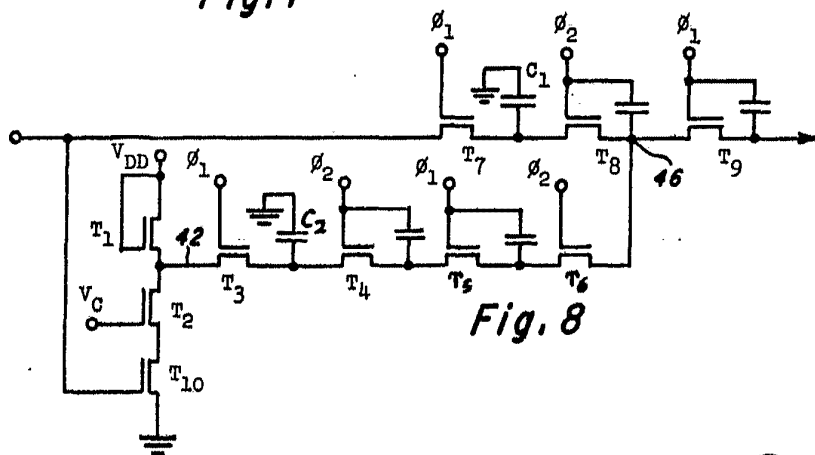


Fig. 8

Alberto de Elizaburu
Per Poder

419902

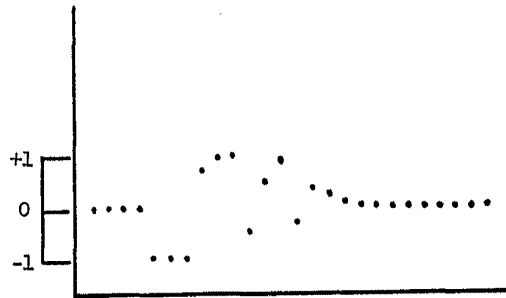
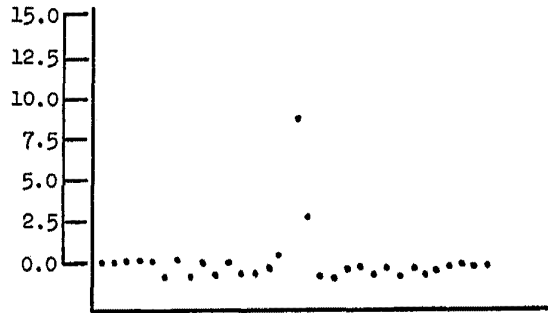


Fig. 6a



419902

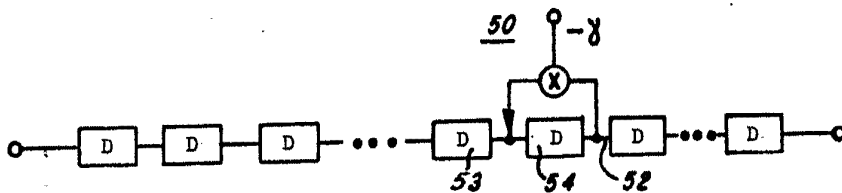


Fig. 9

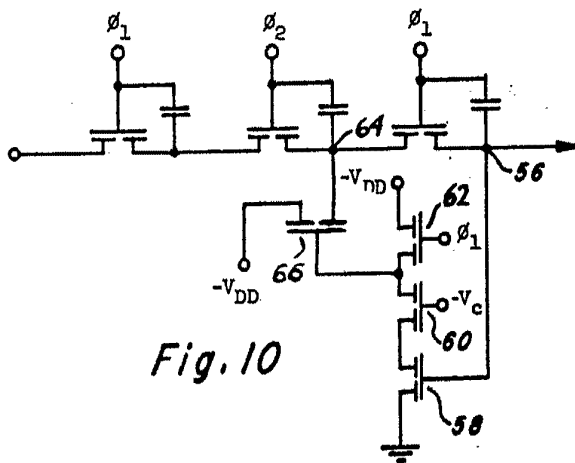


Fig. 10

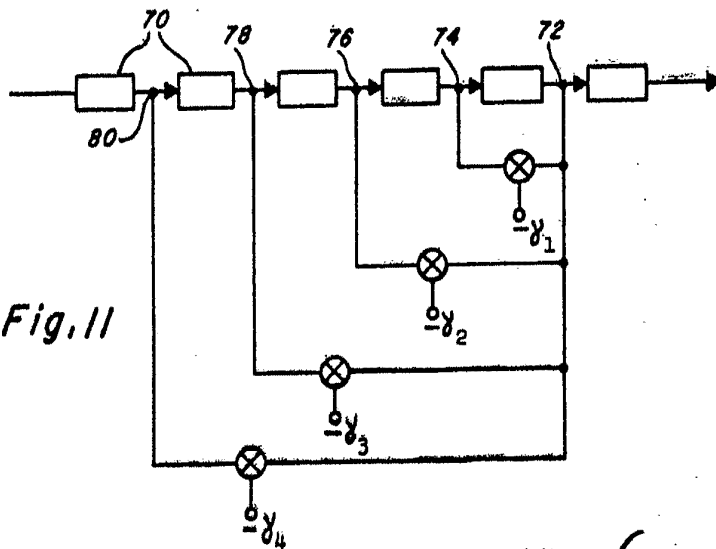


Fig. 11

Alberto de Elizaburu
Per Fodas