



419407

Int. Cl.: H04M

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN  
ESPAÑA POR: "UN SISTEMA PARA PROCESO DE DATOS", A NOMBRE  
DE STANDARD ELECTRICA, S.A., CON DOMICILIO EN MADRID, CALLE  
DE RAMIREZ DE PRADO Nº 5.

-----

El presente invento se refiere a un sistema para  
proceso de datos, que incluye una primera memoria que tiene  
un movimiento relativo cíclico respecto a los elementos de  
escritura y lectura y diversas zonas para almacenar primeros  
5 datos, una segunda memoria con varias células asociadas a di-  
chas zonas y cada una capaz de almacenar segundos datos para  
tener acceso a la zona asociada. Dicha segunda memoria puede  
almacenar primeros datos a utilizar para actualizar los pri-  
meros datos posiblemente ya almacenados en dichas zonas, y  
10 elementos lógicos para almacenar dichos segundos datos que  
corresponden a los primeros datos en dicha segunda memoria,  
para leer esos datos de la misma en un orden que corresponde  
al orden de acceso secuencial para dicha memoria cíclica y  
para realizar dicha operación de actualización.

15 Tal sistema para proceso de datos ya se conoce de

21 FEB 1958



2.

419407

la Patente Belga Nº 728.384 (H. BENMUSSA 38.1.1). Allí, la memoria cíclica estaba constituida por un tambor con varios sectores que constituían dichas zonas, las cuales se empleaban para almacenar dichos primeros datos. En este sistema conocido, las zonas de cada par de zonas de almacenaje de datos adyacentes estaban separadas por una zona vacía, prevista con el sólo objeto de hacer posible una operación de lectura o escritura a ser preparada durante el tiempo de desplazamiento de esta zona vacía bajo un elemento de lectura o escritura. Debido a la presencia de estas zonas vacías, se reduce considerablemente la capacidad de almacenaje del tambor, cuando el número de zonas de almacenaje de datos es elevada.

Un objetivo del presente invento es proporcionar un sistema para proceso de datos, del tipo mencionado anteriormente, en donde no se requieren zonas vacías entre cada par de zonas de almacenaje de datos.

Según el invento, esto se consigue porque la segunda memoria tiene una primera y una segunda porción de dichas células de las cuales están asociadas a zonas numeradas pares e impares de las zonas numeradas consecutivamente de dicha primera memoria y porque los elementos lógicos están adaptados para leer consecutivamente dichas porciones de la segunda memoria.

Las características mencionadas anteriormente y otras adicionales aparecerán más claramente de la descripción que sigue y de los dibujos que se acompañan, en los cuales:

- la Fig. 1 es un diagrama bloque de un sistema para proceso de datos según el presente invento;
- la Fig. 2 muestra un desarrollo de la superficie de registro de la memoria de tambor DROO de la Fig. 1;

419407

21

3.



- la Fig. 3 representa los datos de tarificación de entrada al macenados en una célula de la memoria intermedia de llamada CBM de la Fig. 1;
- la Fig. 4 muestra el apilado de transferencia TSOO de la Fig. 1, con más detalle;
- la Fig. 5 muestra, con más detalle, el apilador de tarjetas de sobreflujo OHOO de la Fig. 1;
- la Fig. 6 muestra la tabla de encaminamiento de la unidad de canal de datos ADT00 de la Fig. 1;
- las Figs. 7 a 9 muestran cartas de flujo de los programas a ser ejecutados por el procesador CPO de la Fig. 1.

El sistema para proceso de datos mostrado en la Fig. 1 es un centro de registro de tarifas que esta acoplado a varias centrales de telecomunicación (no mostradas), tales como centrales telefónicas, a través de  $2n$  líneas  $L0$  a  $L2n-1$ . Los abonados de estas centrales no tienen contadores de tasas individuales y, por lo tanto, todos los datos sobre tarifas de estos abonados se transmiten desde esas centrales a través de las líneas  $L0$  a  $L2n-1$  al centro de registro de tarifas en donde se reciben en las memorias intermedias de recepción  $RBO$  a  $RB2n-1$ , utilizando el Sistema de Señalización ya conocido nº 6. Este sistema de señalización se describe en el Libro Blanco, Volumen VI, parte XIV, publicado por la Unión Internacional de Telecomunicaciones, Ginebra 1968 y titulado "Especificaciones del Sistema de Señalización Nº 6".

El centro de registro de tarifas incluye dos procesadores idénticos CPO y CPl de un tipo bien conocido en esta técnica, y que no describiremos con detalle. El procesador CPO esta acoplado a una memoria común CM que almacena palabra de 32 bits a través del busbar EB00, a las unidades de canal de

479407

21

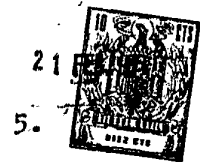
4.



datos DCUO y DCU1 a través del busbar BB01 y a las 2n memorias  
intermedias de recepción RBO a RB2n-1 a través del busbar BB02.  
Sin embargo, existen elementos puerta (no mostrados) para im-  
pedir que el procesador CPO tenga normalmente acceso a las me-  
5 morias intermedias de recepción RBn a RBn-1. Del mismo modo,  
el procesador CPl esta acoplado a la memoria común CM y a una  
memoria privada PM1 que también almacena palabras de 32 bits  
a través del busbar BB10, a las unidades de canal de datos  
DCU1 y DCUO a través del busbar BB11 y a las 2n memorias inter-  
10 medias de recepción RBO a RB2n-1 a través del busbar BB12. E-  
xisten elementos puerta (no mostrados) para impedir que el pro-  
cesador CPl tenga acceso a las memorias intermedias de recep-  
ción TBO a RBn-1.

Las unidades de canal de datos DCUO y DCU1, bien co-  
15 nocidas en esta técnica, tienen acceso a las memorias de tam-  
bor DR00, DR01 y DR11 a través de las busbars BB03 y BB13, res-  
pectivamente, siendo cada una capaz de ejecutar operaciones  
simples, tales como leer en una memoria de tambor y escribir  
en dicha memoria, después de haber recibido una instrucción  
20 apropiada desde un procesador y sin que éste tenga que inter-  
venir posteriormente. Las unidades de datos DCUO y DCU1 tie-  
nen también acceso a la memoria común CM a través de las bus-  
bars BB04 y BB14, respectivamente.

Cada una de las memorias de tambor DR00, DR01, DR10  
25 y DR11 tiene 512 pistas circulares T000 a T511 (Fig. 2), que  
están localizadas sobre la superficie de tambor en planos pa-  
raalelos a las paredes finales del tambor. Existen elementos  
de lectura y escritura asociados con cada pista. Se supone que  
él tambor esta ficticiamente subdividido en 64 zonas de re-  
30 gistro numeradas consecutivamente S00 a S63 y cada una formada



9407

por la superficie periférica de un sector del tambor delimitado por un par de planos axiales del tambor. Cada una de estas 64 zonas comprende 512 porciones de pista paralelas que tiene cada una, una longitud igual a  $1/16$  de una longitud de pista.

5 Cada pista está adaptada para almacenar 832 palabras de 32 bits, de tal manera que cada porción de pista de un sector del tambor puede almacenar  $832/64$  ó 13 palabras de 32 bits.

Cada abonado puede, por ejemplo, realizar tres tipos de llamadas, indicadas por los códigos de tarifa 06, 02 y 04 respectivamente:

- 10 - llamadas hacia los abonados del mismo área geográfica (código 06),
- llamadas hacia los abonados de un área geográfica adyacente (código 02) y
- 15 - llamadas hacia los abonados de un área geográfica no-adyacente o distante (04).

Por lo tanto existen, por cada abonado, tres contadores, indicados por S (misma área), A (área adyacente) y D (área distante). Cada uno de estos contadores esta formado por media palabra, esto es, por 16 bits, permitiendo así registrar  $2^{16}$  unidades de tarifa.

Aunque sobre cada pista pueden almacenarse 832 palabras ó 1664 medias palabras, solamente se emplean las 1650 primeras medias palabras como contadores para 550 abonados. Las 7 palabras restantes de cada pista se emplean para fines especiales, tales como observación de líneas, que no tiene nada que ver con el presente invento. Ya que existen 512 pistas, esto significa que pueden ser almacenados en la memoria de tambor DROO datos de tarifas que se refieran a  $512 \times 550 = 281.600$  abonados SUB000000 a SUB281.600. Lo mismo ocurre para la memo

419407



6.

ria de tambor DR01 que puede registrar los datos de tarifas referentes a los abonados SUB281.600 a SUB563.199. Por razones de seguridad las memorias de tambor DR10 y DR11 se emplean para almacenar exactamente los mismos datos de tarifas que las DR00 y DR01, respectivamente.

Ya que cada una de las 64 zonas del tambor S00 a S63 comprenden 512 porciones de pista y 1650 contadores se emplean por pista, se pueden disponer los contadores de tal manera que las porciones de pista de las zonas S00 a S62 comprende, cada una, 26 contadores, mientras que las de la zona S63 comprenden 12 contadores solamente. En este caso, cada una de las zonas de tambor S00 a S62 comprende  $512 \times 26 = 13,312$  contadores, mientras que la zona de tambor S63 comprende  $512 \times 12 = 6,144$  contadores solamente.

La memoria común CM (Fig. 1) incluye un hopper de datos de tarifas TDH, una memoria intermedia de llamada CBM, los stacks de transferencia TS00 y TS01, los hoppers de sobreflujo OH00 y OM01, las tablas de encaminamiento de canal de datos ADT00 y ADT01 y las tablas de cantidad de unidad de canal de datos AMT00 y AMT01. Nótese que, por razones de seguridad, las tablas de stacks de transferencia, los hoppers de sobreflujo, las tablas de encaminamiento y las tablas de cantidad, están todas duplicadas (no mostrado), y cada par de dichas unidades, en cualquier momento, almacena los mismos datos.

El hopper de datos de tarifas TDH se emplea en común por los dos procesadores CP0 y CP1, para almacenar los datos de tarifas de entrada recogidos de las memorias intermedias de recepción RBO a RBn-1 y RBn a RB2n-1, respectivamente. El hopper de datos de tarifas TDH tiene diversas células (no mostradas), cada una de las cuales se emplea para almacenar los

479407

7.



datos de tarifas que se refieren a cualquiera de los abonados SUB000000 a SUB563.199. Como se muestra en la Fig. 3, los datos de tarifas de entrada están constituidos por 10 dígitos formados por un número de abonado de 6 dígitos SN, un código de tarifa de dos dígitos TC (02, 04 ó 06 como se ha mencionado antes), y un número de dos dígitos de unidades de tarifa TU.

La memoria intermedia de llamada se emplea, solamente por el procesador CPO, para almacenar los datos de tarifas de entrada recogidos del hopper de datos de tarifas TDH. La memoria intermedia de llamada tiene diferentes células (no mostradas), cada una de las cuales se emplea para almacenar los datos de tarifas de entrada que se refieren a cualquiera de los abonados. A la memoria intermedia de llamada CBM están asociadas una o más palabras de estado de memoria intermedia de llamada CBSW, cada bit binario de estas palabras está asociado a una célula de la CBM que indica la condición/llena de la misma. Un 0 y un 1 indican la condición de célula disponible o célula llena, respectivamente.

Los staks de transferencia TS00 y TS01 están asociados a las memoria de tambor DRO0 y DRO1, respectivamente. Cada stack de transferencia, tal como el TS00 (Fig. 4), tiene 64 células C00 a C63, que están asociadas a una distinta de las 64 zonas mencionadas anteriormente y numeradas consecutivamente S00 a S63 de la memoria de tambor DRO0 a la que está asociado el stack de transferencia TS00. Estas 64 células C00 a C63 están subdivididas en dos partes P0 y P1 que comprenden las células numeradas pares e impares C00, C02, .... C62 y C01, C03, .... C63, respectivamente. Estas células se emplean para almacenar los datos de tarifas de salida, esto es, los

419407

8.

21 FEB



datos de tarifas de entrada trasladados, y más concretamente, los datos que permiten dirigir un solo contador entre todos los situados sobre cualquiera de las 512 porciones de pista de la zona a la que está asociada esta célula. Por ejemplo, la célula COO almacena los datos de tarifas de salida formados por la dirección del sector del tambor S00 número de unidades de tarifa o cantidad AMx, una dirección de pista del tambor PTx y una dirección de contador del tambor DCx, mientras que la célula CO1 almacena la dirección del sector de tambor S01, un número de unidades de tarifa o cantidad AMy, una dirección de pista del tambor DTy y una dirección de contador del tambor DCy.

De lo anterior se deduce que las células C00 a C62 se emplean para almacenar los datos de tarifas de salida que se refieren a uno de los 13.312 contadores de las zonas del tambor correspondientes S00 a S62, mientras que la célula C63 se emplea para almacenar los datos de tarifas de salida que se refieren a uno de los 6.144 contadores de la zona del tambor correspondiente S63.

Cada uno de los stacks de transferencia, tal como TSOO, tiene una palabra doble de estado del stack de transferencia asociado TSSW00 (Fig. 1). Cada bit binario de estas palabras está asociado a una célula del stack de transferencia TSOO. La condición 0 y 1 de este bit indica la condición de disponible y lleno de la célula asociada, respectivamente.

Los hoppers de sobreflujo OH00 y OH01 están asociados a los stacks de transferencia TSO0 y TS01, respectivamente. Cada uno de los hoppers de sobreflujo, tal como el OH00, tiene diferentes células C'0 a C'n que se emplean para almacenar los datos de tarifas de salida que no podrían ser almace-

419407

21 F 9.



nados en una de las células C00 a C63 del stack de transferencia TSOO. Esto ocurre cuando los datos de tarifas de salida que se refieren a dos o más contadores que pertenecen a una misma zona del tambor, deben ser registrados en este tambor  
5 dentro de un intervalo predeterminado, como explicaremos más tarde.

Por ejemplo, la célula C'0 del hopper de sobreflujo OH00, almacena los datos de tarifas de salida formados por la dirección del sector del tambor S01, la cantidad AMz, la dirección de pista del tambor DTz y la dirección del contador DCz.  
10 La cantidad AMz debe registrarse en el contador Cz(no mostrado), que pertenece a la misma zona del tambor S01 que el contador Cy, en donde debe registrarse la cantidad AMy de los datos de tarifas de salida ya almacenados en la célula C01 del stack  
15 de transferencia TSOO.

Nótese que, al contrario que las células de los stacks de transferencia, las células de cada hopper de sobreflujo no están asociadas a una zona distinta de tambor, sino que se utilizan para almacenar los datos de tarifas de salida  
20 que se refieren a un contador de cualquier zona del tambor.

La memoria privada PMO (Fig. 1) incluye una tabla de translación TTO y programas de proceso PRO, mientras que la memoria privada PM1 incluye una tabla de translación TTL y los programas de proceso PRL.

25 Las tablas de translación TTO y TTL, que son evidentes para una persona familiarizada con esta técnica, son idénticas, y pueden trasladar los datos de tarifas de entrada, mencionados antes almacenados en las células de la memoria intermedia de llamada CBM, tal como se muestra en la Fig. 3,  
30 a los datos de tarifa de salida, mencionados anteriormente,

9407

10.



que tienen una forma apropiada para tener acceso a uno de los  
tambores DROO y DRO1. Más concretamente, cada tabla de trans-  
lación hace posible la translación del número de abonado de 6  
dígitos del número de abonado de 6 dígitos SN junto con el có  
5 digo de tarifa de 2 dígitos TC, a una identidad de tambor, una  
dirección de sector del tambor tal como S00, una dirección de  
pista del tambor tal como DTx y una dirección de contador del  
tambor tal como DCx. La tabla de translación permite también  
la translación del número de 2 dígitos TU de las unidades de  
10 tarifa a un número binario, tal como AMx. Por ejemplo, cuando  
las unidades de tarifa debidas a una llamada local (código 06)  
realizada por el abonado 000007, deben registrarse en el co-  
rrespondiente contador S, en uno de los tambores DROO, DRO1,  
la translación realizada en la tabla de translación TTO da la  
15 siguiente información:

- la identidad del tambor DROO, ya que el abonado pertenece  
al grupo SUB000000 a SUB281.559 cuyas unidades de tarifas es-  
tan almacenadas en este tambor;
- la dirección del primer sector S00 del tambor DROO, ya que  
20 el contador S asociado a este abonado esta registrado con este  
primer sector del tambor (ver Fig. 2);
- la dirección de la primera pista T000 del tambor DROO, ya  
que los tres contadores S, A,D, asociados a este abonado estan  
registrados en esta primera pista;
- 25 - la dirección del contador vigésimo quinto del tambor DROO,  
ya que el anterior contador S es el vigésimo quinto de la pri-  
mera pista;
- el número de unidades de tarifa de forma binaria.

30 Cuando las unidades de tarifa debidas a una llamada  
a un área geográficamente distinta (código 04), hecha por el

419407

21  
11.



abonado con número 281.559, debe ser registrada en el correspondiente contador D de uno de los tambores DROO, DRO1, la translación realizada en la tabla de translación TTO da la siguiente información:

- 5 - la identidad del tambor DROO, ya que el abonado pertenece al grupo SUB000000 a SUB281.559;
- la dirección del último sector S63 del tambor DROO, ya que los tres contadores asociados a este abonado están registrados en este último sector del tambor;
- 10 - la dirección de la última pista T511 del tambor DROO, ya que los tres contadores asociados con este abonado están registrados en esta última pista;
- la dirección del contador número 1.650, ya que el contador D es el último contador en la pista T511;
- 15 - el número de unidades de tarifa en forma binaria.

Los dos procesadores CPO y CPI incluyen el mismo juego de programas PRO y PRL (Fig. 1) que comprenden cada uno diferentes programas de nivel de reloj y diferentes programas de nivel de base. Los programas de nivel de reloj son los que deben ejecutarse regularmente. El comienzo de una serie de tales programas se da cada 10 milisegundos por una, así llamada, interrupción de reloj. Cuando se han ejecutado los programas de nivel de reloj, comienza un programa de nivel base, el cual continúa hasta que tiene lugar una nueva interrupción de reloj, aún cuando sea interrumpido por un programa de elevada prioridad. Uno de los programas de reloj es el programa de exploración de memoria intermedia de recepción de nivel de reloj CLOP (Fig. 7), que se utiliza para controlar la exploración de las memorias intermedias receptoras y el almacenaje de los datos de tarifas de entrada recogidos en las células

419407

21  
12.



del hopper de datos de tarifas TDH. Los programas de nivel base empleados en el control del centro de registro de tarifas son el BLPO (Figs. 7, 8) y el BLPl (Figs. 8, 9) que son el programa de entrada de nivel base y el programa de actualización de nivel base, respectivamente. Estos programas de nivel base tienen la más alta prioridad, a fin de tener la seguridad de que el programa BLPO pueda ser ejecutado cada 10 milisegundos inmediatamente después de que se han ejecutados los programas, y de que pueda ser ejecutado el programa BLPl, después del BLPO, si es necesario. Esto lo aclararemos más adelante.

Aunque los procesadores CPO y CPI pueden ejecutar cualquiera de los programas de PRO y PRL, respectivamente, cuando se requiera, estos programas se distribuyen normalmente entre los dos procesadores, mediante las así llamadas, máscaras de distribución de función de programa de nivel base y programa de nivel de reloj (no mostradas) 1, tal como se describe en la patente española nº 411.963. Como se describe en ella, cada máscara esta constituida por un juego de bits binarios que estan asociados a uno de los posibles programas. Un bit 0 indica que el correspondiente programa tiene que ser ejecutado, mientras que un bit 1 indica que el programa correspondiente no tiene que ser ejecutado. Por ejemplo:

- las máscaras de distribución de la función del programa de nivel de reloj (no mostradas) que indican los programas de nivel de reloj a ser ejecutados en los procesadores CPO y CPI, indican que el programa de exploración de la memoria intermedia receptora de nivel de reloj mencionado antes CLPO, debe ser ejecutado en ambos procesadores. No existe peligro de interferencia de los procesadores CPO y CPI cuando se ejecuta este programa, ya que las señales de interrupción de nivel de

419407

13.

21



reloj que ponen en marcha estos programas, se cambian cada 5 milisegundos, una respecto de la otra;

- las máscaras de distribución de función del programa de nivel base (no mostradas) que indican que los programas de actua  
5 lización y entrada de nivel base, mencionados anteriormente, BLOP y BLPI deben ser ejecutados en el procesador CPO solamen  
te.

La unidad de canal de datos DCUO , mencionada antes, puede ejecutar un programa DCU (Fig. 9) que comprende las ope  
10 raciones de lectura y escritura en el tambor solamente. Tales operaciones pueden comenzar solamente después de haberse reci  
bido una señal de arranque desde un procesador, y cuando estas operaciones se han terminado, la unidad de canal de datos DCUO  
informa al procesador por medio de una señal de interrupción  
15 que puede interrumpir solamente un programa de nivel base dis  
tinto de los BLPO y BLPI. Para dirigir el tambor, la unidad de canal de datos requiere una dirección de pista del tambor  
y una dirección de contador del tambor, y para actualizar este contador de tambor, debe añadirse el número de unidades de ta  
20 rificación. Por lo tanto, se utiliza la unidad de canal de da  
tos mencionada anteriormente para dirigir las tablas ADT00 y ADT01 y las tablas de cantidad de unidad de canal de datos  
AMT00 y AMT01.

Las tablas de dirección de la unidad de canal de da  
25 tos ADT00 y ADT01, estan asociadas a los stacks de transferen  
cia TS00 y TS01, respectivamente. Cada una de estas tablas, tal como la ADT00 (Fig. 6), tiene 64 pares de células K00,  
K'00 a K63, K'63. Estas áreas estan asociadas, cada una de ellas, a una de las 64 células C00 a C63 del stack de trans-  
30 ferencia TS00. Las células K00 a K63 se utilizan para almace-



14. 29F

419407

nar una dirección de pista y contador. Por ejemplo, la célula K00 almacena las direcciones del contador y de la pista del tambor DTx y DCx. Las células K'00 a K'63 se utilizan para almacenar las unidades de tarificación leídas en el tambor D-  
5 .R00 y para escribir en dicho tambor, como se verá más tarde.

El funcionamiento del centro de registro de tarifas mencionado antes es el siguiente. Consideraremos solamente el procesador CPO, ya que es el único capaz de ejecutar todos los programas CLPO, BLPO y BLPI representados en las cartas  
10 de flujo (Figs. 7 a 9).

Después de tener lugar una interrupción de reloj de 10 milisegundos en el procesador CPO, éste ejecuta el programa de exploración de la memoria intermedia de recepción de nivel de reloj CLPO. (Fig. 7) almacenado en la parte PRO de la  
15 memoria privada PMO a la que el procesador tiene acceso a través de la busbar BBO0. Este programa CLPO controla la exploración de la memoria intermedia de recepción RBO a RBn-1 a través del busbar BBO2 y el almacenaje de secuencia de los datos de tarificación de entrada recogidos en las células  
20 del hopper de datos de tarificación de entrada TDH de la memoria común CM a través de las busbars BBO2 y BBO0.

Nótese que después de ocurrir una interrupción de reloj en el procesador CPO éste, del mismo modo, ejecuta un programa de nivel de reloj CLPO debido al cual los datos de  
25 tarificación de entrada de las memorias intermedias de recepción RBn a RB2n-1 se almacenan en las células de la memoria intermedia de datos de tarificación de entrada TDH.

Durante la ejecución subsiguiente del programa de entrada de nivel base BLPO también almacenado en la parte  
30 PRO de la memoria privada PMO, el procesador CPO lee, a tra-

419407

15.

21



vés del busbar BBOO, las palabras de estado CBSW asociadas a la memoria intermedia de llamada CBM a fin de determinar las células disponibles de la misma (C's en CBSW). Después de esto, los datos almacenados en el hopper de datos de tarifi-  
5 cación de entrada TDH se transfieren a las tres células de la memoria intermedia de llamada CBM de la memoria común CM. Esta operación de transferencia se continúa hasta que el TDH esta completamente vacío. Después de cada operación de transferen-  
cia se actualizan las palabras de estado CBSW.

10 El objeto de las operaciones siguientes del programa BLPO es, primero, trasladar los datos de tarificación de entrada a datos de tarificación de salida y después clasifi-  
car estos datos de salida en el stack de transferencia TS00 ó TS01, dependiendo de si estos datos de salida deban ser regis-  
15 trados en los tambores DROO, DR10 o en los DR10, DR11, respectivamente.

Primeramente se comprueba si las palabras de estado de la memoria intermedia de llamada CBSW, asociadas a la memoria intermedia de llamada CBM, contienen un 1. Tal 1 sig-  
20 nifica que, por lo menos, una célula de la CBM almacena datos de tarificación de entrada que han de trasladarse sucesivamente, clasificarse y registrarse en el tambor.

En caso negativo, se ejecuta el programa de actualización de nivel base BLP1 que será descrito después.

25 En caso positivo, el procesador CPO ejecuta una instrucción FFO de encontrar-el-primer-uno en las palabras de estado de la memoria intermedia de llamada CBSW para encontrar el primer bit 1 de estas palabras, para determinar consiguientemente la dirección de la célula del CBM a la que esta asociada este bit 1, y reponer, finalmente, este bit 1 a 0. Esta  
30

419407

16.



instrucción se describe en la patente española nº 409.420.

Por medio de esta dirección el procesador CPO encuentra la célula correspondiente del CBM, la lee y realiza la translación de los datos de tarificación de entrada leídos, utilizando la tabla de translación T10 situada en su memoria privada PMO. Los datos de tarificación de salida proporcionados después de la translación son, por ejemplo, como sigue:

Identidad del tambor Zona del tambor Pista del tambor Contador

DR00	S00	DTx	DC
del tambor	Número de unidades de tarificación		
x	AMx		

Esto significa que el número de unidades de tarificación AMx debe inscribirse en el contador DCx situado en la porción de pista DTx de la zona o sector del tambor S00 del tambor DR00.

Antes de esto, los datos de tarificación de salida se inscriben en la célula C00 del stack de transferencia TS00, asociado al tambor DR00, que corresponde al sector del tambor S00 o, si esta célula está ya llena, en una vacía del hopper de sobreflujo OH00 asociado al stack de transferencia TS00 y tambor DR00, como describiremos más adelante.

Por medio de la identidad del tambor DR00 y de la zona o sector S00, el procesador CPO encuentra el stack de transferencia TS00 asociado a este tambor DR00 y la célula C00 de este stack de transferencia que corresponde al sector del tambor S00, respectivamente.

El procesador CPO lee entonces en la palabra de estado doble TSSW00 asociada al stack de transferencia TS00, la condición del bit que esta asociado con la célula C00, a fin de averiguar si esta célula esta disponible o llena:

419407

17.21



- en el caso de que este bit sea 0, significa que la célula C00 del stack de transferencia TS00 esta disponible, y los anteriores datos de tarificación de salida S00, AMx, DTx, DCx, se almacenan en esta célula C00. El bit asociado a esta célula en la palabra de estado TSSW00 se pone a 1, para indicar que esta célula está llena;

- si este bit es 1, significa que la célula C00 del stack de transferencia TS00 esta llena, y los anteriores datos de tarificación de salida S00, AMx, DTx, DCx, se almacenan en una célula disponible del hopper de sobreflujo OH00 asociado a este stack de transferencia TS00. Este seria el caso si los datos de tarificación de salida a ser almacenados en el stack de transferencia TS00 hubieran sido,

DROO    S01    DTz    DCz    AMz

ya que la célula C01 del TS00 asociado al sector del tambor S01 esta ya ocupado por los datos de tarificación

S01    AMy    DTy    DCy

Después de haberse realizado la translación de los datos de tarificación de entrada y el subsecuente almacenaje de los datos de salida obtenidos, las palabras de estado CBSW asociadas a la memoria intermedia de llamada CBM, se comprueban nuevamente para encontrar si, por lo menos, un bit 1 se encuentra registrado en estas CBSW:

- en caso positivo, las operaciones de almacenaje y translación descritas antes del programa de entrada de nivel base BLPO se repiten para otros datos de tarificación de entrada que, en consecuencia, se almacenan en el stack de transferencia TS00 ó TS01;

- en caso negativo se comprueba si ó no esta libre la unidad de canal de datos DCUO. Si no esta libre se ejecuta otro pro-

419407

21

18.



grama de nivel base (no mostrado) y, durante los siguientes programas CLPO y BLPO, se repiten las mismas operaciones descritas anteriormente. Si esta libre, se ejecuta el programa de nivel base BLPO.

5 De lo anterior se deduce que todos los datos de tarificación de entrada almacenados en la memoria intermedia de llamada CBM están clasificados en los stacks de transferencia TS00 y TS01 y en los hoppers de sobreflujo OH00 y OH01. Ya que cada stack de transferencia está subdividido en dos partes PO y PI, todos los datos de tarificación que se refieren a sectores numerados pares de un tambor se almacenan en una primera de estas partes, mientras que todos los datos de tarificación que se refieren a sectores del tambor con numeración impar, se almacenan en una segunda de estas partes.

15 El objeto del programa de actualización de nivel base mencionado antes BLP1 es preparar, en la memoria común CM, las tablas de dirección de la unidad de canal de datos ADT00 y ADT01 y las tablas de cantidad de unidad de canal de datos AMT00 y AMT01, que facilitarán la comunicación de los datos de tarificación de salida a las unidades de canal de datos DCU0 y DCU1 empleadas para actualizar los contadores de los tambores DR00, DR01 y DR10, DR11, respectivamente.

25 El programa de actualización de nivel base BLP1, ejecutado por el procesador CPO, comienza comprobando si la palabra doble de estado TSSW00, asociada a los stacks de transferencia TS00 y TS01, contiene un bit 1. Por razones de simplicidad, solamente consideramos aquí el stack de transferencia TS00 y la palabra doble de estado asociada TSSW00.

30 En caso de que la palabra doble de estado TSSW00 contenga un bit 1, se ejecuta en la misma una instrucción en-

479407

21 FEB 1964



contrar-e-primer-uno y, mediante la posición del bit 1 encontrado se determina la dirección de la célula correspondiente en el stack de transferencia TS00. Por medio de esta dirección, el procesador CPO encamina esta célula, por ejemplo, COO ,  
5 lee los datos de tarificación de salida S00; AMx, DTx, DCx almacenados allí y almacena:  
- la pista del tambor y la dirección del contador DTx y DCx en la célula K00 de la tabla de encaminamiento ADT00 (Fig. 6) asociada a la célula CO0 del stack de transferencia TS00;  
10 - el número de unidades de tarificación AMx en una célula correspondiente (no mostrada) de una tabla de cantidad AMT00 (Fig. 1) asociada a la tabla de encaminamiento ADT00.

De lo anterior se deduce que los diferentes datos de tarificación de salida están almacenados en las tablas ADT00 y AMT00 en el mismo orden que en el stack de transferencia  
15 TS00.

Después de esto, se comprueba nuevamente la palabra doble de estado del stack de transferencia TSSW00 y las últimas operaciones descritas se repiten hasta que no se encuentra ningún 1 en esta palabra doble.  
20

En el caso de que no se encuentra ningún 1, se comprueba si el hopper de sobreflujo OH00 contiene datos de tarificación de salida.

En caso positivo, estos datos se escriben, si es posible, en las células correspondientes del stack de transferencia TS00, mientras que en caso negativo, se comprueba si existen datos almacenados en la tabla de encaminamiento ADT00. Nótese que los datos así almacenados en la TS00 serán tratados durante una siguiente ejecución del programa BLPO.  
25

En el caso de que no exista información almacenada  
30

419407

20.



en la tabla de encaminamiento ADT00, se termina el programa de actualización de nivel base, mientras que si existió información almacenada en esta tabla ADT00, el procesador CPO, a través de la busbar BB01, da una orden de lectura a las unidades del canal de datos DCU0 y DCU1 que realizan exactamente el mismo programa DCU. Por lo tanto, solamente consideraremos aquí la unidad de canal de datos DCU0.

La unidad de canal de datos DCU0, al recibir la orden de lectura desde el procesador CPO, a través de la busbar BB01, lee la célula K00 de la tabla de encaminamiento del tambor ADT00. Por medio de las direcciones del contador y pista del tambor DTx y DCx así obtenidas, el procesador CPO dirige el tambor DROO asociado a la tabla ADT00 de la manera como se describe en la patente belga ya mencionada N° 728.384 (H. BENMUSSE 38.1.1). Entonces lee el número de unidades de tarificación registradas en este contador DCx y las escribe en la célula K'00 de la ADT00. Esta operación de lectura se repite, sobre la rotación del tambor, para las otras células K01 a K63 de la tabla de encaminamiento del tambor ADT00 hasta que todas estas células han sido leídas y, como consecuencia, todos los números de las unidades de tarificación a ser actualizados se han descrito en las células correspondientes K'00 a K'63 de esta tabla ADT00. Entonces la unidad de canal de datos DCU0 generará una señal de interrupción I1 al procesador CPO, a través de la busbar BB01.

Cuando después de la recepción de la señal de interrupción I1 se interrumpe el programa en curso en el procesador CPO éste suma las unidades de tarificación almacenadas en las células K'00 a K'63 de la ADT00 y en las células correspondientes de la AMT00, y escribe los resultados en las células

419407

21.

21



K'00 a K'63 de la ADT00 que, de esta manera, contiene la información de tarificación actualizada. El procesador CPO envía entonces una orden a la unidad de canal de datos DCUO para escribir la información de tarificación almacenada en las células K'00 a K'63 de la ADT00 en el tambor asociado DROO.

De una manera análoga a como se ha descrito para la operación de lectura, la unidad de canal de datos DCUO escribe entonces la información de tarificación almacenada y actualizada en las células K'00 a K'63 de la ADT00 en los contadores del tambor DROO y genera una señal de interrupción I2 al procesador CPl.

Cuando a la recepción de la señal de interrupción I2 se interrumpe el programa en curso en el procesador CPO, éste envía una orden a la unidad de canal de datos DCUO para leer los datos que se han escrito en el tambor.

A la recepción de esta orden, la unidad de canal de datos DCUO lee los datos escritos en el tambor y los compara con los almacenados en las células de datos de la ADT00. A la detección de una avería o al final de esta operación, se envía una señal de interrupción I3 al procesador CPO. El procesador maneja entonces esta avería y termina el programa, respectivamente. Esto no se describe con más detalle ya que carece de importancia para el presente invento.

Ya que los datos almacenados en la tabla de enca-minamiento ADT00 lo están en el mismo orden que en el stack de transferencia ST00, está claro que para leer o escribir todos los contadores que corresponden a estos datos en el tambor DROO, éste tiene que realizar dos rotaciones completas. Para un tambor DROO que realiza una rotación completa cada 20 milisegundos, se ha encontrado que se requiere un intervalo de

419407 22.



tiempo de 170 milisegundos para realizar el programa DCU descrito anteriormente. Esto significa que durante este intervalo de tiempo, los stacks de transferencia ST00 y ST01 se llenan cada 10 milisegundos, siendo las tablas ADT00, ADT01, AMT00 y  
5 AMT01 solamente preparadas durante un programa de actualización de nivel base BLPO, cuando no se ejecuta el programa DCU o el programa de actualización del tambor, esto es, cada 170 milisegundos.

Como se ha descrito anteriormente, cada célula de  
10 un stack de transferencia se emplea para almacenar los datos de tarificación de entrada que se refieren a un sólo contador, entre el gran número de contadores de una zona del tambor, esto es, 13.312 para las zonas del tambor S00 a S62. Estos valores son válidos para un tráfico de una llamada por abonado y hora  
15 y se han elegido de tal manera que la probabilidad de que deban ser actualizados dos o más contadores de un mismo sector del tambor sea muy pequeña (aproximadamente cada 170 milisegundos). Como se ha mencionado anteriormente, cuando ocurre esto, los datos de tarificación que no pueden almacenarse en un stack  
20 de transferencia se almacenan en el hopper de sobreflujo asociado a este stack de transferencia.

Nótese que esto requiere relativamente mucho tiempo para seleccionar y preparar los medios de lectura y escritura asociados a una pista del tambor, a fin de poder leer un  
25 contador o escribir datos en él. En el caso presente, sin embargo, esto no ofrece dificultades, ya que debido a la clasificación en el ADT00 y AMT00, dos contadores a ser leídos en el tambor no solamente pertenecen a zonas con numeración impar (par) diferente, sino que también a zonas del tambor que  
30 están separadas por una zona numerada par (impar), de la que

79 0707

23.21



no debe leerse información. En el caso menos favorable, en don  
 de debe accederse al primer contador de una zona par (impar)  
 inmediatamente después de haberse tenido acceso al último con  
 tador de una zona impar (par), por lo menos, el tiempo de paso  
 5 de la zona del tambor intermedia en frente de los elementos de  
 lectura y escritura, permanece disponible para seleccionar y  
 preparar los elementos de lectura y escritura de la pista en  
 la que esta registrado este primer contador. Para la velocidad  
 de tambor dada anteriormente, este tiempo es igual a  $20/64$  mi  
 10 lisegundos, lo que es más que suficiente.

Como se ha mencionado anteriormente, cada contador  
 del tambor esta preparado para contar  $2^{16}$ . Esta cifra es nece  
 saria, ya que los contenidos de los tambores se extraen y alma  
 cenan en cintas después de largos periodos de tiempo solamente,  
 15 por ejemplo, cada dos meses, para el tráfico dado anteriormen  
 te.

Ha de quedar entendido que la anterior descripción  
 de una forma determinada del invento se hace a modo de ejemplo,  
 y no debe considerarse como limitación de su alcance.

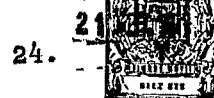
20 Este invento corresponde a una solicitud de paten  
 te formulada en Holanda el día 6 de Octubre de 1972, señalada  
 con el N° 7213589, y se acoge, por tanto, a los beneficios que  
 otorgan los convenios internacionales vigentes.

----- NOTA -----

25 Los puntos de invención propia y nueva que se pre  
 sentan para que sean objeto de esta patente por veinte años  
 son los siguientes:

- 1.- Un sistema para proceso de datos que incluye  
 una primera memoria con un movimiento relativo cíclico a los  
 30 elementos de lectura y escritura, y con diversas zonas capaces

419407



de almacenar primeros datos. Una segunda memoria con diversas células asociadas a dichas zonas y pudiendo almacenar cada una segundos datos para tener acceso a la zona asociada. La segunda memoria puede también almacenar primeros datos que se emplean para actualizar los primeros datos que, posiblemente, estén ya almacenados en dichas zonas. También incluye elementos lógicos que pueden almacenar los segundos datos y los correspondientes primeros datos, en la segunda memoria. Estos elementos lógicos extraen los datos de las memorias en el orden correspondiente a su acceso secuencial por la memoria cíclica, y realizan la operación de actualización. Caracterizado este sistema porque dicha segunda memoria (TS00) tiene una primera (P0) y una segunda (P1) porción de dichas células (C00, C02, ... C63, C01, C03, ... C63) que están asociadas a zonas pares e impares (S00, S02, ... S62, S01, S03, ... S63) de las zonas numeradas consecutivamente (S00 a S63) de la primera memoria (DROO). Dichos elementos lógicos (CPO, DCUO) están también adaptados para leer consecutivamente dichas porciones de la segunda memoria (TS00).

20 2.- Un sistema para proceso de datos, según el punto 1, caracterizado porque, cada una de dichas zonas (S00-S63) de la primera memoria (DROO) comprende diferentes segundas células, cada una de las cuales puede almacenar primeros datos (AMX) y, cada una de las primeras células (C00 a C63) de la segunda memoria (TS00) puede almacenar segundos datos (S00, DTX, DCX) que se refieren a una sola de las segundas células de la zona a la que esta asociada esta primera célula.

3.- Un sistema para proceso de datos, según el punto 2, caracterizado porque, incluye un generador de tiempo regulares por dichos elementos lógicos (CPO, DCUO) para ser al-

30



macenados como primeros y segundos datos en la segunda memoria (TS00) y ser empleados posteriormente para dar acceso y actualizar las segundas células de la primera memoria (DROO). El número de segundas células en cada una de las zonas (S00 a S63) de dicha primera memoria (DROO) es tal que la probabilidad de que dos células que pertenecen a una misma zona deban ser actualizadas, es muy pequeña.

4.- Un sistema para proceso de datos, según los puntos 1, 2 y 3, caracterizado porque, cada una de dichas primeras células (C00 a C63) de la segunda memoria (TS00) se emplea también para almacenar nuevos primeros datos asociados a los segundos datos almacenados en la misma.

5.- Un sistema para proceso de datos, según los puntos 3 y 4, caracterizado porque incluye, además, una tercera memoria (OH00) con diversas terceras células (C'O a C'M) en donde los elementos lógicos (CPO, DCUO) almacenan nuevamente primeros datos que no pueden ser almacenados en la segunda memoria (DROO), debido a que no existen células (C00-C63) vacías disponibles en la misma.

6.- Un sistema para proceso de datos, según el punto 2, caracterizado porque las segundas células de la primera memoria (DROO) están dispuestas en pistas continuas y, cada uno de los segundos datos incluye una dirección de zona, una dirección de pista y una dirección de célula. Cada pista tiene unos elementos asociados de lectura y escritura.

7.- Un sistema para proceso de datos, según el punto 3, caracterizado porque el generador mencionado anteriormente (LO-LN-1, RBO-RBN-1) proporciona los datos de tasa de llamadas de entrada de diversos abonados de, por lo menos, una central de telecomunicación. Cada uno de estos datos comprende,

419407

26.



por lo menos, la identidad del abonado (SN), un código de tasación (TC) que indica el tipo de llamada y un número (TU) de unidades de tasación.

5 8.- Un sistema para proceso de datos, según el punto 7, caracterizado porque, cada una de las segundas células de la primera memoria (DROO) almacena un contador de unidades de tasación (S, A ó D). El número de contadores de tasación existentes por abonado es igual al número de tipos de llamadas.

10 9.- Un sistema para proceso de datos, según el punto 7, caracterizado porque los elementos lógicos (CPO DCUO) pueden realizar la translación de cada uno de los datos de tasación de entradas (SN, TC, TU) en datos de tasación de salida, constituidos por dichos primeros (AMX) y segundos (S00, DTX, DCX) datos.

15 10.- Un sistema para proceso de datos, según el punto 5, caracterizado porque los elementos lógicos (CPO, DCUO) incluyen un procesador (CPO) que tiene acceso a una cuarta memoria (PMO, CM) que incluye dichas segunda (TS00) y tercera (OH00) memorias.

20 11.- Un sistema para proceso de datos, según el punto 10, caracterizado porque los elementos lógicos (CPO, DCUO) incluyen, además, una unidad de proceso auxiliar (DCUO) para realizar las operaciones de lectura y escritura en la primera memoria bajo el control del procesador (CPO) y que tiene  
25 acceso a la cuarta memoria (PMO, CM).

12.- Un sistema para proceso de datos.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

419407

27.

21



Esta memoria consta de 27 hojas escritas por una sola cara.

Madrid,

21 FEB. 1974

*Eugenio Barroso*  
EUGENIO BARROSO  
Secretario General



*MB*