

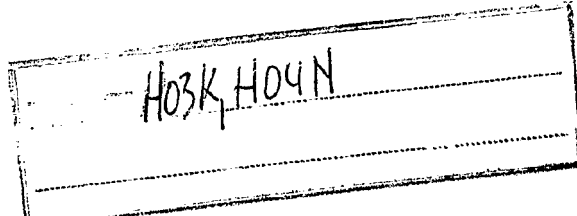
418979

18



P.- 55.567

File: SO 47053



MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION en ESPAÑA

por VEINTE años

A nombre de SONY CORPORATION

entidad japonesa

establecida en 7-35 Kitashinagawa, 6-Chome, Shinagawa-ku,
Tokyo, Japón.

por: "UN DISPOSITIVO DE CIRCUITO DE CONMUTACION"

(Clase Internacional H04n)

13-11-73

- 1 -



La presente invención se refiere al campo de los circuitos de conmutación o interrupción por transistores, que tienen un consumo mínimo de energía y una fuga mínima de señal cuando se quiere que el camino de paso o circuito de señal que lo recorre esté abierto. En particular, la invención se refiere a un circuito de crominancia perfeccionado, para receptor de televisión en colores, controlado por una señal de anulación o supresión de color, para dejar que las señales de frecuencia de crominancia pasen tan sólo en ausencia de la señal supresora de color.

Los circuitos de conmutación o interrupción por transistores (que aquí se denominarán en general, en lo sucesivo, de "conmutación"), para controlar el paso de corriente de señal, se vienen haciendo hasta ahora de varias formas. En una de estas formas se conecta un amplificador diferencial de manera que uno de sus transistores es un amplificador intercalado en el camino de la señal, y el otro de sus transistores se halla conectado a la señal de conmutación. El primer transistor amplifica la señal de entrada cuando el segundo transistor no está conduciendo, pero deja de conducir cuando el segundo transistor es conductivo. Hay otro paso amplificador conectado al primer transistor, para recibir la señal de éste cuando el segundo transistor está sin conducir.



Ahora bien, cuando el segundo transistor es conductivo, es todavía posible que parte de la señal de entrada escape, por capacidad parásita, sin pasar por el primer transistor. Como el segundo paso es todavía
5 conductivo, puede amplificar esta corriente de fuga de señal y afectar de modo adverso al funcionamiento de otros circuitos. Además, el segundo paso es siempre conductivo y por lo menos uno de los transistores dispuestos en conexión diferencial está siempre conduciendo,
10 de manera que existe en todo momento un consumo sustancial de energía. Esto es indeseable en el caso de los circuitos integrados y, por lo tanto, este tipo de circuito de conmutación no resulta adecuado para tales circuitos.

15 En otra forma de circuito de la técnica ya conocida hay un transistor de conmutación entre los terminales de entrada de base-emisor de un primer paso amplificador. Cuando el transistor de conmutación no está conduciendo, el paso de entrada puede amplificar
20 normalmente. Cuando el transistor de conmutación es conductivo, no sólo hace que el paso de entrada no conduzca, sino que forma un camino de baja impedancia a masa para la corriente de señal que, de no ser así, escaparía a través de la capacidad parásita evitando el paso
25 de entrada. Un segundo paso amplificador conectado a la



5 salida del primer paso amplificador sigue conduciendo aun cuando el primer paso amplificador se haga no con ductivo y, por lo tanto, el consumo de energía es demasiado grande. Sin embargo, este circuito sí que posee la ventaja, sobre el circuito primeramente mencionado, de reducir la corriente de fuga de señal.

10 En otra forma más de circuito de la técnica ya conocida se incluye un transistor de conmutación cuyo circuito de emisor-colector va conectado en el circuito de emisor del transistor de amplificación final de la señal. Al dejar de conducir este transistor de conmutación, deja también de conducir el transistor amplificador de señal que normalmente llevaría la mayor parte de la corriente. Así, en la condición en la que no esté desempeñando su papel de amplificar la señal aplicada, este circuito tiene una disipación de energía relativamente baja, pero puede haber todavía una fuga indeseable de señal en torno al transistor amplificador de señal cuando no está conduciendo.

20 Conforme a la presente invención, la señal que se va a conmutar está aplicada a un primer dispositivo amplificador a base de semiconductor, que puede ser un transistor. El circuito de salida del primer dispositivo amplificador de semiconductor va conectado a un segundo dispositivo amplificador de semiconductor,



que amplifica aún más la señal de salida del primer dispositivo amplificador. En ambos casos, los dispositivos amplificadores de semiconductor pueden ser transistores.

5 En serie con el circuito de salida del primer dispositivo amplificador hay un dispositivo semiconductor de conmutación, que puede también ser un transistor, y que está controlado por una señal de conmutación que puede tener dos niveles: uno designado como nivel de ABIERTO, y el otro como nivel de CERRADO. 10 La designación de estos dos niveles proviene del hecho de que, cuando la señal de conmutación está al nivel de CERRADO, la señal de información pasa por los dispositivos amplificadores como lo haría a través de un interruptor cerrado. En cambio, cuando la tensión de 15 conmutación está al nivel de ABIERTO, la señal de información no puede pasar a través de los dispositivos amplificadores, sino que queda cortada o bloqueada como lo sería por un interruptor abierto. Cuando la tensión de conmutación aplicada al dispositivo de conmutación alcanza el nivel de ABIERTO después de haber estado al nivel de CERRADO, el circuito de salida del dispositivo de conmutación se hace no conductivo. Esto tiene por efecto desconectar de su fuente de tensión de 20 trabajo el circuito de salida del primer dispositivo 25



amplificador y, por lo tanto, hacer que éste deje de conducir. Si bien un efecto como éste podría obtenerse, en el caso de un dispositivo amplificador de transistor, mediante el recurso de conectar el circuito de salida del dispositivo de conmutación, sea al lado de emisor, sea al de colector, del circuito de salida de emisor-colector, esta invención requiere que el dispositivo de conmutación esté en el lado de colector. En términos más generales, cuando el dispositivo amplificador de semiconductor tenga un circuito de salida, del cual uno de sus extremos sea común o esté conectado al circuito de entrada de ese transistor, el circuito de salida del dispositivo de conmutación debe estar conectado al otro extremo del circuito de salida del dispositivo amplificador.

En serie con el circuito de salida del dispositivo amplificador, y en el mismo extremo de éste que el circuito de salida del dispositivo de conmutación, hay conectada en serie una impedancia de carga para el primer dispositivo amplificador de semiconductor. En este circuito serie, la impedancia de carga puede estar conectada entre los circuitos de salida del dispositivo amplificador y del dispositivo de conmutación, o bien el circuito de salida del dispositivo de conmutación puede estar conectado entre la



impedancia de carga y el dispositivo amplificador.

Un electrodo de entrada de un segundo dispositivo amplificador de semiconductor está conectado a un punto del circuito serie comprendido entre el circuito de salida del primer dispositivo amplifi-
5 cador y la impedancia de carga. Como consecuencia, cuando el primer dispositivo amplificador y el dispositivo de conmutación se hagan no conductivos en respuesta a una tensión de conmutación que tenga el nivel de ABIERTO, el segundo dispositivo amplificador
10 deja asimismo de conducir. Esto reduce la disipación del circuito cuando éste se halla en la condición de ABIERTO, y reduce también sustancialmente la transmisión de corriente de fuga de señal, ya que toda corriente de fuga tendría que abrirse camino por medio
15 de las capacidades parásitas existentes en torno a dos dispositivos amplificadores no conductivos, en lugar de uno solo.

En otra forma de realización, el circuito puede mejorarse todavía más mediante el recurso
20 de añadir otro dispositivo amplificador de semiconductor en conexión "cascodo" entre el primer dispositivo amplificador de semiconductor y la conexión al electrodo de entrada del segundo dispositivo amplifi-
25 cador de semiconductor. Mediante el recurso de conec-



tar un electrodo de control del tercer dispositivo am-
plificador de semiconductor a una fuente de la tensión
de conmutación, de manera que el tercer dispositivo am-
plificador esté controlado por la señal de conmutación,
5 el tercer dispositivo amplificador puede hacerse no con-
ductivo en unión de los dispositivos amplificadores pri-
mero y segundo. Este circuito da una mayor ganancia -
cuando todos los dispositivos amplificadores están con-
duciendo y el circuito se halla en la condición de CE-
10 RRADO, y reduce aún más la corriente de fuga cuando el
circuito está en la condición de ABIERTO, en la cual
los dispositivos amplificadores estarían en su totali-
dad sin conducir.

En otra forma más de realización del in-
15 vento hay dos dispositivos semiconductores más, en co-
nexión diferencial uno respecto al otro, conectados co-
mo impedancia de carga al mismo extremo del circuito
de salida del primer dispositivo amplificador. Uno de
estos dos dispositivos semiconductores adicionales tie-
20 ne un electrodo de entrada conectado a una fuente de
polarización variable, a modo de control de volumen,
y tiene su circuito de salida conectado en serie en-
tre el circuito de salida del primer dispositivo am-
plificador y la impedancia de carga. El otro disposi-
25 tivo semiconductor, conectado diferencialmente, tiene



su circuito de salida conectado en serie entre el
circuito de salida del primer dispositivo amplifi-
cador y el terminal de alimentación de energía por
medio del cual se suministra al circuito la corrien-
te de funcionamiento. El segundo dispositivo ampli-
5 ficador de semiconductor tiene su electrodo de entra-
da conectado a un punto que está en el circuito se-
rie, entre el circuito de salida del primer disposi-
tivo semiconductor adicional y la impedancia de car-
10 ga. Al ponerse la tensión de conmutación en el nivel
de ABIERTO, ello es causa de que este circuito serie
esté sin conducir, haciendo que dejen de conducir el
dispositivo de conmutación y, por lo tanto, el primer
dispositivo amplificador adicional y el segundo dispo-
15 sitivo amplificador. El otro dispositivo semiconductor,
conectado diferencialmente, se pone a conducir y vir-
tualmente cortocircuita el circuito de salida del pri-
mer dispositivo semiconductor, respecto al terminal
de alimentación de energía.

20 En los dibujos adjuntos:

- la figura 1 es un esquema funcional o
por bloques de un receptor de televisión, e ilustra
el ambiente de circuitos en el que se usa la presen-
te invención;

25 - las figuras 2 a 4 inclusive son unos



esquemas de principio de diversas formas de ejecución de circuitos ya conocidos; y

5 - las figuras 5 a 7 inclusive son unos esquemas de principio de diversas formas de realización del presente invento.

El circuito de televisión ilustrado en la fig. 1 incluye una antena 1 para recibir señales de televisión y un sintonizador 2 para seleccionar el canal que se va a visualizar o contemplar. La salida del sintonizador 2 está conectada a un amplificador 3 de frecuencia intermedia, que suministra señales a un detector de video 4. Una salida del detector de video va conectada al amplificador de video en un canal de luminancia 5, y a unos amplificadores sucesivos 6 y 7 de crominancia. Otra salida del circuito 4 detector de video está conectada a un circuito 8 de señales de desviación y sincronismo, que suministra señales a los terminales X e Y de una bobina de desviación. El circuito 8 de sincronismo y desviación suministra también señales de activación o franqueo de paso a un circuito 9 separador de la señal de sincronización de color. El circuito separador recibe señales de crominancia y de sincronización de color, del primer amplificador de crominancia 6. La señal de sincronización de color que pasa, procedente del circuito separador 9 está aplica-

10
15
20
25



da a un circuito de oscilación 10 de señal de sincronización de color, que transforma los trenes intermitentes de sincronización de color en una señal más continua, de la misma frecuencia. La salida de dicho
5 circuito de oscilación 10 de señal de sincronización de color va conectada a un detector 11 de sincronización de color que, a su vez, suministra señales a un amplificador 12 de corriente continua. La salida del amplificador 12 de corriente continua está conectada
10 a un circuito 13 de control automático de color, que va conectado al amplificador de crominancia 6 para controlar la ganancia del amplificador de crominancia.

La salida del amplificador 12 de corriente continua está también conectada a un generador 14 de señal de supresión de color, cuyo objeto
15 es el de generar una señal K que tiene dos niveles. El nivel de base o inferior de la señal K representa la tensión de salida cuando el sintonizador 2 está
20 sintonizado a una señal de color, de intensidad suficiente para dar una reproducción de color adecuada. El nivel superior de la señal K representa el nivel de la tensión en este punto del circuito cuando el sintonizador 2 está sintonizado a una señal que,
25 o es de blanco y negro, o es una señal de color tan



débil que no sería posible reproducirla adecuadamente en color. Así, pues, la señal K no es un impulso en el sentido usual del término, sino una representación de dos niveles de tensión o voltaje. La salida del circuito de supresión de color puede permanecer, y usualmente así lo hará, en uno u otro nivel mientras el receptor esté sintonizado a una estación concreta y específica, y dicha estación transmita un determinado tipo de señales, sea de color, sea de blanco y negro.

5
10 El circuito de oscilación 10 de sincronismo de color suministra también señales a un oscilador local 15 que suministra la portadora para desmodular las señales de crominancia. La señal de salida del oscilador 15 está conectada a un desmodulador de color 15 16, que desmodula las señales de crominancia y suministra las señales desmoduladas a un circuito de matriz 17, donde se combinan con las señales de luminancia procedentes del canal 5 de luminancia, dando las señales de rojo, verde y azul requeridas para modular la intensidad de los haces electrónicos en un tubo de imagen 18 de televisión.

20 La presente invención trata de circuitos contenidos en el segundo amplificador de crominancia 7. Los terminales 21 y 22 son unos terminales de entrada a este amplificador para recibir, respectivamente, 25



la señal de crominancia que viene del amplificador 6 y la señal de supresión de color que viene del generador 14 de señales de supresión de color. La salida del segundo amplificador de crominancia 7 está conectada, por medio de un par de terminales 23 y 24, a un circuito sintonizado acoplado que tiene unos terminales de salida 25 y 26 conectados al desmodulador de color 16.

Una de las formas de circuito de la técnica ya conocida, que se usa para el segundo amplificador 7 de crominancia, es la representada en la fig. 2. En este circuito, la señal de crominancia C está aplicada al terminal de entrada 21, y la señal K de supresión de color se aplica al terminal 22 de entrada de señal de conmutación. La señal C no se limita a ser justamente una señal de crominancia, sino que puede considerarse más generalmente como una señal de información, a diferencia de la señal K. Esta última puede denominarse señal de conmutación.

El terminal de entrada 21 está conectado a la base de un primer dispositivo amplificador Q_1 a base de semiconductor. En este circuito, el dispositivo semiconductor Q_1 es un transistor NPN, y va conectado en un circuito amplificador diferencial con un segundo dispositivo amplificador a base de semiconductor,



en forma de transistor Q_2 . La base del transistor Q_2 va conectada al terminal 22 de entrada de señal de conmutación. Los emisores de los dos transistores Q_1 y Q_2 están conectados a masa a través de una resistencia R_1 de emisor común. El colector del transistor Q_2 va directamente conectado a un terminal positivo 27 de alimentación, y el colector del transistor Q_1 va conectado por medio de una resistencia de carga R_2 al mismo terminal de alimentación 27. El colector del transistor Q_1 está también conectado a la base de un tercer dispositivo semiconductor amplificador en forma de transistor Q_3 . El emisor del transistor Q_3 va conectado a masa por medio de una resistencia de polarización R_3 , y el colector del transistor Q_3 está conectado a uno de los terminales del circuito de acoplamiento, concretamente al primario de un transformador T_1 . Los arrollamientos primario y secundario del transformador están sintonizados por medio de unos condensadores C_1 y C_2 . El otro terminal 23 del primario va directamente conectado al terminal de alimentación 27.

Mientras se esté recibiendo una señal de color de una intensidad suficiente, la señal de conmutación aplicada al terminal 22 tendrá un valor inferior al nivel de corte o cese de conducción del transistor



Q_2 . Como consecuencia, el transistor Q_1 conduce y amplifica la señal de información, y la aplica al segundo paso amplificador de transistor Q_3 .

Ahora bien, cuando la señal recibida es una señal monocroma (de blanco y negro) y por lo tanto no tiene señales de sincronismo de color, la señal de conmutación K aplicada al terminal 22 tiene un valor más positivo, suficiente para hacer que el transistor Q_2 conduzca lo bastante para hacer que el transistor Q_1 deje de conducir. En ese caso, la señal de información aplicada al terminal de entrada 21 queda bloqueada y, teóricamente, no pasa por el transistor Q_1 para ser amplificada por el transistor Q_3 . Esta condición puede denominarse condición de ABIERTO, y el nivel de tensión de la señal de conmutación K que hace que el circuito alcance la condición de ABIERTO puede considerarse como nivel de ABIERTO. En este caso, un nivel de conmutación que esté por bajo del nivel de ABIERTO puede denominarse nivel de CERRADO para los transistores NPN. Como se indica en la fig. 2, el nivel de ABIERTO sería más positivo que el nivel de CERRADO, pero para los transistores PNP sería cierto lo recíproco. Asimismo, es conveniente que los circuitos que suministran la señal de conmutación K al terminal 22 de entrada de la señal de conmutación sean capaces de generar una se



72

ñal de conmutación de una amplitud tal que exista una clara diferencia entre el nivel de ABIERTO y el nivel de CERRADO.

5 Cuando el transistor Q_2 esté conduciendo y el transistor Q_1 no lo esté, es todavía posible, infortunadamente, que las señales de información aplicadas al terminal 21 se abran camino, evitando el transistor Q_1 , hasta la base del transistor Q_3 . Dicho camino es el indicado por la capacidad parásita C_{bc_1} , que
10 se representa conectando el electrodo de entrada de base del transistor Q_1 al electrodo de salida de colector de ese mismo transistor. Como el transistor Q_3 es también un transistor NPN, su polarización de base será aún más alta cuando el transistor Q_1 no sea conductivo
15 que cuando sea conductivo. Así, pues, el transistor Q_3 es capaz de amplificar las señales de fuga que pasen, a través de la capacidad parásita, desde el terminal de entrada 21 a la base del transistor Q_3 , aun cuando al circuito 7 haya que considerarlo en la condición
20 de ABIERTO. Además, el transistor Q_3 disipa energía en la condición de ABIERTO, y esta energía contribuye a calentar los elementos de circuito. Así, este circuito no resulta adecuado para su construcción como parte de un circuito integrado.

25 En la fig. 3 se ilustra otro circuito



de la técnica ya conocida, en el cual el terminal 21 de entrada de señal de información está conectado, por medio de una resistencia R_4 , a la base de un primer transistor amplificador Q_4 . Este transistor tiene una impedancia de carga en forma de resistencia R_5 , y va conectado a un segundo paso amplificador que comprende un transistor Q_6 . Este último tiene en su circuito de emisor una resistencia de polarización R_6 . La conmutación del circuito 7 de la fig. 3 entre las condiciones de ABIERTO y CERRADO se consigue por medio de un transistor de conmutación Q_5 conectado directamente en paralelo con los terminales de entrada de base-emisor del transistor Q_4 . La base del transistor de conmutación Q_5 está conectada al terminal de entrada 22 de la señal de conmutación.

Quando se está recibiendo una señal de televisión en color de la intensidad suficiente, el nivel de tensión en el terminal 22 de entrada de la señal de conmutación está por debajo del nivel de cese de conducción del transistor Q_5 . Por lo tanto, el transistor Q_5 no conduce, y la señal aplicada al terminal 21 de entrada de la señal de información es amplificada por los dos pasos amplificadores y aplicada al circuito sintonizado de salida.

Quando se está recibiendo una señal de

19 NOV.



televisión monocroma o una señal de televisión en color de intensidad insuficiente, la señal de conmutación K se aplica al terminal de entrada 22 y tiene un valor lo bastante alto para hacer que el transistor de conmutación Q_5 se ponga a conducir. Esto hace que la tensión en la base del transistor amplificador Q_4 caiga por bajo del nivel conductivo, lo que reduce sensiblemente la amplitud de la señal aplicada a la base del segundo amplificador de transistor Q_6 . Lo mismo que en el circuito de la fig. 2, sería posible que parte de la señal aplicada al terminal de entrada 21 hallase un camino de fuga en forma de capacidad parásita C_{bc_4} desde la base del transistor Q_4 al colector de ese mismo transistor. Ahora bien, la resistencia R_4 y el circuito de emisor-colector del transistor de conmutación Q_5 conductivo constituyen un divisor de tensión que reduce aún más la amplitud de la señal de información en la base del transistor Q_4 . Como consecuencia, es muy poca la señal que escapa a través de la capacidad parásita hasta el transistor Q_6 . No obstante, este último es conductivo, aun en el supuesto estado de ABIERTO del circuito 7 y, por tanto, este circuito tampoco es adecuado para su construcción en forma de circuito integrado.

25

La fig. 4 ilustra otro circuito de la



técnica ya conocida, que tiene una disposición de conmutación diferente. El terminal 21 de entrada de la señal de información está conectado a la base de un transistor amplificador Q_7 , el cual tiene una resistencia R_7 conectada a su emisor. La base de un transistor Q_8 está conectada al terminal 22 de entrada de la señal de conmutación, y hay una resistencia de carga R_8 conectada desde el colector del transistor Q_8 al terminal 27 de alimentación. El colector del transistor Q_8 está también conectado a la base de un transistor Q_9 que constituye el segundo paso del circuito de conmutación. El circuito de emisor-colector del transistor Q_9 está conectado en serie entre la resistencia R_7 y masa. El transformador sintonizado de salida T_1 va conectado a los terminales de salida 23 y 24 del circuito.

Durante el funcionamiento del circuito de la fig. 4, cuando el nivel de tensión aplicado al terminal 22 de entrada de la señal de conmutación está al nivel de CERRADO, el transistor Q_8 no conduce, y el transistor Q_9 es conductivo. Esto permite que el transistor amplificador Q_7 conduzca también, y amplifique la señal de información C aplicada al terminal de entrada 21.

Al aumentar hasta el nivel de ABIERTO el nivel de la tensión aplicada al terminal 22 de entrada de la señal de conmutación, el transistor Q_8 se pone a

19 10



entrada de información está conectado al circuito de
entrada de un dispositivo semiconductor amplificador
 Q_{10} . En esta forma de realización, el dispositivo se
miconductor amplificador es un transistor NPN. La re
5 sistencia de carga R_9 está conectada en serie con el
circuito de salida de emisor-colector del transistor
 Q_{10} . El transistor Q_{10} está conectado como amplifica-
dor con emisor a masa. Esto significa que el emisor,
común tanto al circuito de entrada de base-emisor del
10 transistor como al circuito de salida de emisor-colec-
tor del transistor, está conectado a la masa y la re-
sistencia de carga va conectada al colector. Un semi-
conductor de señal de conmutación, en forma de transis-
tor Q_{11} de tipo NPN, tiene su electrodo de entrada de
15 base conectado al terminal 22 de entrada de la señal
de conmutación. El circuito de salida de emisor-colec-
tor del transistor Q_{11} va conectado entre la masa y una
resistencia de carga R_{10} , cuyo otro extremo está conec-
tado al terminal de alimentación 27. El colector del
20 transistor Q_{11} va también conectado a la base del dis-
positivo semiconductor principal de conmutación, repre-
sentado aquí en forma de transistor Q_{12} de tipo NPN.
El circuito de salida de emisor-colector del transis-
tor Q_{12} está conectado en serie entre el terminal de
25 alimentación 27 y la resistencia de carga R_9 .



El electrodo de entrada de base de un segundo dispositivo semiconductor amplificador, en forma de otro transistor NPN, designado Q_{13} , está conectado a un punto del circuito serie que incluye la resistencia de carga R_9 y el circuito de salida de emisor-colector del transistor Q_{10} , y de hecho, la base del transistor Q_{13} está directamente conectada al colector del transistor Q_{10} . Entre el emisor del transistor Q_{13} y el terminal de masa de la alimentación va conectada una resistencia R_{11} . El colector del segundo transistor amplificador Q_{13} está conectado, por medio del terminal de salida 24, al transformador sintonizado T_1 .

En el funcionamiento del circuito de la fig. 5, cuando la tensión aplicada al terminal 22 de entrada de la señal de conmutación está al nivel de CERRADO, el transistor de conmutación Q_{11} no conduce y, por lo tanto, el segundo transistor de conmutación Q_{12} conduce. Esto permite que pase la corriente de funcionamiento por la resistencia de carga R_9 y por el circuito de salida de emisor-colector del transistor Q_{10} . La señal de información C , aplicada al terminal 21 de entrada de la señal de información, es amplificada sucesivamente por los transistores Q_{10} y Q_{13} y aplicada al transformador T_1 .

Aun cuando la impedancia del circuito de salida de emisor-colector del transistor de conmutación Q_{12} puede seguir afectada por las variaciones de la tensión de funcionamiento aplicada al terminal 27, el hecho de conectarse el transistor Q_{12} en el lado de colector del transistor amplificador Q_{10} ofrece la ventaja de que la resistencia de carga R_9 puede hacerse lo bastante grande para que tales fluctuaciones no tengan efecto alguno en la amplificación de la señal de información.

Cuando la tensión de conmutación K aplicada al terminal 22 de entrada de señal de conmutación cambia del nivel de CERRADO al nivel de ABIERTO, el transistor Q_{11} se pone a conducir, y reduce la tensión en la base del transistor de conmutación Q_{12} hasta el punto, también, de que este último no pueda ya conducir. Como consecuencia, el transistor Q_{12} queda efectivamente separado del terminal de alimentación 27, y deja de conducir. Al mismo tiempo, el transistor Q_{13} deja también de conducir, debido al desplazamiento o cambio del nivel de polarización de su base. Como ninguno de los transistores amplificadores Q_{10} y Q_{13} está conduciendo, toda corriente de fuga de señal que llegase al terminal de salida 24, procedente del terminal de entrada 21, tendría que pasar por



dos capacidades parásitas $C_{bc_{10}}$ y $C_{bc_{13}}$, cada una de las cuales reduciría la amplitud de dicha corriente de fuga. Además, cuando la tensión aplicada al terminal 22 de entrada de la señal de conmutación está al nivel de ABIERTO, el único transistor del circuito 7 que está conduciendo es el transistor Q_{11} . Así, el calor disipado por el circuito en la condición de ABIERTO es muy pequeño, lo cual es un factor conveniente si se quiere incluir el circuito en un circuito integrado.

La fig. 6 ilustra otra forma de realización del presente invento, que presenta ciertas ventajas sobre la del circuito representado en la fig. 5. Los elementos componentes de la fig. 6 son en su mayoría los mismos de la fig. 5, y sirven para fines similares. Entre los componentes adicionales se incluye un dispositivo adicional amplificador de semiconductor, en forma de transistor Q_{14} de tipo NPN, que tiene su circuito de emisor-colector conectado en serie con el circuito de salida de emisor-colector del transistor Q_{10} y la resistencia de carga R_9 . La base del transistor Q_{14} está conectada, por medio de la resistencia R_{12} , al punto de unión de la resistencia 10 con la base del transistor Q_{12} . Entre la base del transistor Q_{14} y el terminal de masa de la alimentación hay co-



nectado un circuito unidireccionalmente conductivo,
en forma de un par de diodos D_1 y D_2 . El punto de
unión entre el colector del transistor Q_{14} y la re-
sistencia de carga R_9 va directamente conectado a la
5 base de otro dispositivo semiconductor amplificador
en forma de transistor NPN designado Q_{15} . Este tran-
sistor está conectado como seguidor de emisor, y tie-
ne una resistencia R_{13} entre el emisor del transistor
 Q_{15} y el terminal de masa. La base del transistor am-
10 plificador Q_{13} está directamente conectada al emisor
del transistor Q_{15} seguidor de emisor.

En el funcionamiento del circuito de la
fig. 6, el transistor Q_{14} amplifica aún más la señal
de información aplicada al terminal de entrada 21. El
15 transistor Q_{14} está conectado en "cascodo" con respec-
to al transistor Q_{10} . El transistor Q_{15} no hace sino
modificar la impedancia y el nivel de tensión de la
señal aplicada al transistor amplificador Q_{13} .

La resistencia R_{12} y los diodos D_1 y
20 D_2 tienen por objeto funcionar como circuito estabili-
zado de polarización de base para los transistores Q_{12}
y Q_{14} cuando estos transistores conducen, es decir, du-
rante la condición de CERRADO del circuito. La caída
de tensión en los dos diodos D_1 y D_2 es de la magnitud
25 adecuada para suministrar la polarización apropiada pa



del circuito que sigue conduciendo cuando el circuito se halla en su condición de ABIERTO es el transistor Q_{11} , hay muy poca disipación de calor en la condición de ABIERTO, y el circuito resulta muy adecuado para su
5 incorporación a un circuito integrado.

Una familia tipo de parámetros para el circuito de la fig. 6 es la siguiente:

	R_9	1,5 kilohmios
10	R_{10}	6,2 kilohmios
	R_{11}	100 ohmios
	R_{12}	3,9 kilohmios
	R_{13}	1,5 kilohmios
	C_1	150 pF
15	C_2	39 pF
	V_{cc}	12 voltios

La fig. 7 ilustra otra forma de realización del presente invento. Este circuito tiene también
20 cierto número de componentes iguales a los de la fig. 5, y sólo se describirán los componentes nuevos. Hay dos dispositivos amplificadores de semiconductor adicionales, representados aquí como transistores Q_{16} y Q_{17} de tipo NPN, conectados diferencialmente al colector del transistor amplificador Q_{10} . En este caso, el
25



transistor Q_{16} está de manera muy semejante al transistor Q_{14} en "cascodo" de la fig. 6, y su circuito de emisor-colector se halla conectado en serie con y entre el circuito de emisor-colector del transistor Q_{10} y la resistencia R_9 de carga de colector. La base del transistor Q_{16} está conectada al cursor de un potenciómetro VR_1 , y este potenciómetro se halla conectado a los terminales de la alimentación, de manera que a los extremos del mismo se aplica la tensión V_{cc} de alimentación. En serie con la resistencia R_{10} hay conectada una resistencia R_{14} que con aquella actúa de divisor de tensión, determinando la tensión de polarización a aplicar a la base del transistor de conmutación Q_{12} . Entre el terminal 27 y la masa, que constituyen los terminales de alimentación, está conectado otro divisor de tensión que comprende las resistencias R_{16} y R_{17} , y el punto medio de este divisor de tensión está conectado a la base del transistor Q_{17} de manera que, cuando el transistor Q_{16} no conduzca, el transistor Q_{17} estará conduciendo, y viceversa. El circuito de salida de emisor-colector del transistor Q_{17} está directamente conectado entre el colector del transistor Q_{10} y el terminal de alimentación 27.

En el funcionamiento del circuito de la fig. 7, cuando la tensión aplicada al terminal de en-



trada 22 está al nivel de CERRADO, el transistor de
conmutación Q_{11} no está conduciendo, y el transistor
de conmutación Q_{12} es conductivo. La conductividad
del transistor Q_{16} depende del punto de ajuste del
5 potenciómetro VR_1 de manera que este potenciómetro
actúa como mando de ganancia para el circuito. Este
funcionamiento como mando o control de ganancia sir-
ve de control de la saturación de color cuando el cir-
cuito 7 de la fig. 7 se utiliza en un receptor de te-
10 levisión en colores. En virtud del funcionamiento di-
ferencial de los transistores Q_{16} y Q_{17} , el transis-
tor Q_{17} no es conductivo durante la condición de CE-
RRADO del circuito.

Quando la señal de conmutación K apli-
15 cada al terminal 22 de entrada de señal de conmutación
cambia del nivel de CERRADO al nivel de ABIERTO, el
transistor de conmutación Q_{11} cortocircuita la resis-
tencia R_{14} y rebaja la tensión en la base del transis-
tor Q_{12} hasta el punto en que este transistor no pue-
20 de ya conducir. Como consecuencia, no puede pasar co-
rriente por el transistor Q_{16} pero, en virtud del
funcionamiento diferencial, puede circular corriente
por el circuito de emisor-colector del transistor Q_{17} .
Como la base del transistor Q_{13} está conectada al pun-
25 to de unión entre el colector del transistor Q_{16} y la



resistencia de carga R_9 , el transistor Q_{13} deja también de conducir en este momento.

5 La señal de información C aplicada al terminal 21 de entrada de señal de información durante la condición de ABIERTO del circuito puede pasar por el transistor Q_{10} , pero la ganancia del transistor, medida en su colector, será sensiblemente cero, ya que su colector está virtualmente cortocircuitado respecto al terminal 27 de alimentación, por el
10 transistor Q_{17} que está conduciendo. Esto reduce al mínimo la amplitud de toda señal de información presente en el colector del transistor Q_{10} . El transistor Q_{16} no está conduciendo, y por eso es relativamente poca la corriente de señal que podría abrirse un
15 camino de fuga al otro lado del transistor Q_{16} . Toda corriente de fuga de este género tendría aún que encontrar otro camino de fuga, de un lado al otro del transistor Q_{13} , que tampoco está conduciendo, para poder llegar al terminal de salida 24. Así, pues, este
20 circuito, lo mismo que el de la fig. 6, proporciona una excelente separación del terminal 21 de señal de entrada, respecto del terminal 24 de señal de salida.

25 Como ambos transistores Q_{10} y Q_{17} están conduciendo durante la condición de ABIERTO del



circuito, hay poca más disipación de calor durante esta condición de ABIERTO que en el caso del circuito de la fig. 6. En cambio, la ventaja del control de ganancia hace que este circuito de la fig. 7 sea preferible al de la fig. 6 para ciertos fines.

Una familia tipo de valores de parámetros para el circuito de la fig. 7 es la siguiente:

	R_9	3 kilohmios
10	R_{10}	1,2 kilohmios
	R_{11}	3 kilohmios
	R_{14}	11 kilohmios
	R_{15}	620 ohmios
	R_{16}	8,2 kilohmios
15	R_{17}	3,6 kilohmios
	VR_1	10 kilohmios
	C_1	150 pF
	C_2	39 pF
20	V_{cc}	12 voltios

La presente solicitud que corresponde a la presentada en Japón, el 22 de Septiembre de 1972, bajo el número 110349/72, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.



REIVINDICACIONES

Los puntos de invención propia y nueva, que se presentan para que sean objeto de la presente solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

1^a.- Un dispositivo de circuito de conmutación que comprende: unos medios de terminales de entrada de información; unos medios de terminales de salida de información; unos medios de camino de paso de señales de información que conectan dichos medios de terminales de entrada a dichos medios de terminales de salida y comprenden un primer dispositivo amplificador de semiconductor que comprende un circuito de entrada conectado a dichos medios de terminales de entrada de información, y un circuito de salida conectado por uno de sus extremos a dicho circuito de entrada y controlado por la citada señal de información aplicada a dicho circuito de entrada, una impedancia de carga de salida conectada en un circuito serie con dicho circuito de salida, en el otro extremo de éste respecto del extremo primeramente citado, y un segundo dispositivo amplificador de semiconductor que comprende un electrodo de entrada conectado a dicho circuito serie

Ar,

19 NOV



entre el citado circuito de salida y dicha impedancia de carga; unos medios de terminales de entrada de señales de conmutación, para recibir una señal de conmutación capaz de cambiar de un nivel a otro, entre un nivel de ABIERTO y un nivel de CERRADO; y unos medios de conmutación conectados a los citados medios de terminales de entrada de señales de conmutación y a dichos medios de camino de paso de señales de información, para bloquear el paso de la citada señal de información a lo largo de los mismos cuando dicha señal de conmutación esté al citado nivel de ABIERTO, pero no cuando dicha señal de conmutación esté al mencionado nivel de CERRADO, comprendiendo dichos medios de conmutación un dispositivo semiconductor de conmutación que comprende un electrodo de entrada y un circuito de salida controlado por éste, y unos medios de circuito que conectan dichos medios de terminales de entrada de señales de conmutación al citado electrodo de entrada de dicho dispositivo semiconductor de conmutación para controlar el circuito de salida de dicho dispositivo semiconductor de conmutación de modo que no conduzca cuando dicha señal de conmutación esté al mencionado nivel de ABIERTO y conduzca cuando dicha señal de conmutación esté al citado nivel de CERRADO; caracterizado por el hecho de que el circuito de salida

13-11-73

19 NOV 1973



da de dicho dispositivo semiconductor de conmutación está conectado en serie con dicha impedancia de carga de salida, en el citado otro o segundo extremo de dicho circuito de salida del mencionado primer dispositivo amplificador de semiconductor, permitiendo que tanto el primero como el segundo de los citados dispositivos amplificadores de semiconductor conduzcan tan sólo cuando esté conduciendo dicho dispositivo semiconductor de conmutación.

10 2ª.- El dispositivo de la reivindicación 1ª, caracterizado por el hecho de que dicha impedancia de carga está conectada en serie entre los respectivos circuitos de salida de dicho primer dispositivo amplificador de semiconductor y de dicho dispositivo semiconductor de conmutación.

15 3ª.- El dispositivo de la reivindicación 1ª, caracterizado por el hecho de que unos terminales de alimentación primero y segundo están conectados a una fuente de alimentación de corriente continua, estando el citado circuito de salida de dicho dispositivo semiconductor de conmutación, dicha impedancia de carga y el citado circuito de salida de dicho primer dispositivo amplificador de semiconductor conectados en serie entre los citados terminales de alimentación, estando el extremo primeramente mencionado de dicho cir-



5 cuito de salida del citado primer dispositivo amplifi-
cador de semiconductor conectado a dicho segundo termi-
nal de alimentación, comprendiendo dichos medios de cir-
cuito un segundo dispositivo semiconductor de conmuta-
ción que incluye un electrodo de entrada conectado a
dichos medios de terminales de entrada de señales de
conmutación y un circuito de salida controlado por di-
cha señal de conmutación, de modo que constituye un ca-
mino de paso de baja impedancia entre el citado electro-
do de entrada de dicho dispositivo semiconductor de con-
mutación primeramente mencionado y el citado segundo
terminal de alimentación cuando dicha señal de conmuta-
ción alcanza el citado nivel de ABIERTO.

15 4a.- El dispositivo de la reivindicación
3a, caracterizado por un tercer dispositivo semiconduc-
tor amplificador conectado en "cascodo" entre dicho cir-
cuito de salida del citado primer dispositivo amplifica-
dor de semiconductor y dicho electrodo de entrada del
citado segundo dispositivo amplificador de semiconduc-
tor; y por unos medios independientes o separados que
conectan dicho tercer dispositivo semiconductor ampli-
ficador a los citados medios de terminales de entrada
de señales de conmutación, haciendo que dicho tercer
dispositivo semiconductor amplificador deje de condu-
cir.

73



5 5ª.- El dispositivo de la reivindicación
4ª, caracterizado por el hecho de que dicho tercer dis-
positivo semiconductor amplificador comprende una impe-
dancia que acopla dicho electrodo de entrada del ter-
cer dispositivo semiconductor amplificador al citado
electrodo de entrada de dicho dispositivo semiconduc-
tor de conmutación primeramente citado; y unos medios
unidireccionalmente conductivos, conectados en serie
entre el citado electrodo de dicho tercer dispositivo
10 semiconductor amplificador y dicho segundo terminal de
alimentación.

15 6ª.- El dispositivo de la reivindicación
3ª, caracterizado por un tercer dispositivo semiconduc-
tor amplificador que comprende un electrodo de entrada,
y un circuito de salida conectado en serie entre dicho
circuito de salida del citado primer dispositivo ampli-
ficador de semiconductor y dicha impedancia de carga,
unos medios de polarización regulable conectados al
electrodo de entrada de dicho tercer dispositivo semi-
conductor amplificador para controlar la ganancia de
20 las señales de información que pasan por él, y un cuar-
to dispositivo semiconductor amplificador polarizado
de modo que sea normalmente conductivo y que compren-
de un circuito de salida conectado en serie entre el
25 citado circuito de salida de dicho primer dispositi-

Handwritten mark



vo semiconductor amplificador y el citado primer terminal de alimentación, constituyendo dichos dispositivos semiconductores amplificadores tercero y cuarto un amplificador diferencial.

5 7ª.- El dispositivo de la reivindicación 1ª, caracterizado por el hecho de que dichos dispositivos semiconductores amplificadores son unos transistores del mismo tipo de conductividad.

10 8ª.- El dispositivo de la reivindicación 7ª, caracterizado por el hecho de que dicho dispositivo semiconductor de conmutación es un transistor del mismo tipo de conductividad que los citados dispositivos semiconductores amplificadores.

15 9ª.- Un dispositivo de circuito de conmutación.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

20 Esta Memoria consta de treinta y siete hojas escritas a máquina por una sola cara.

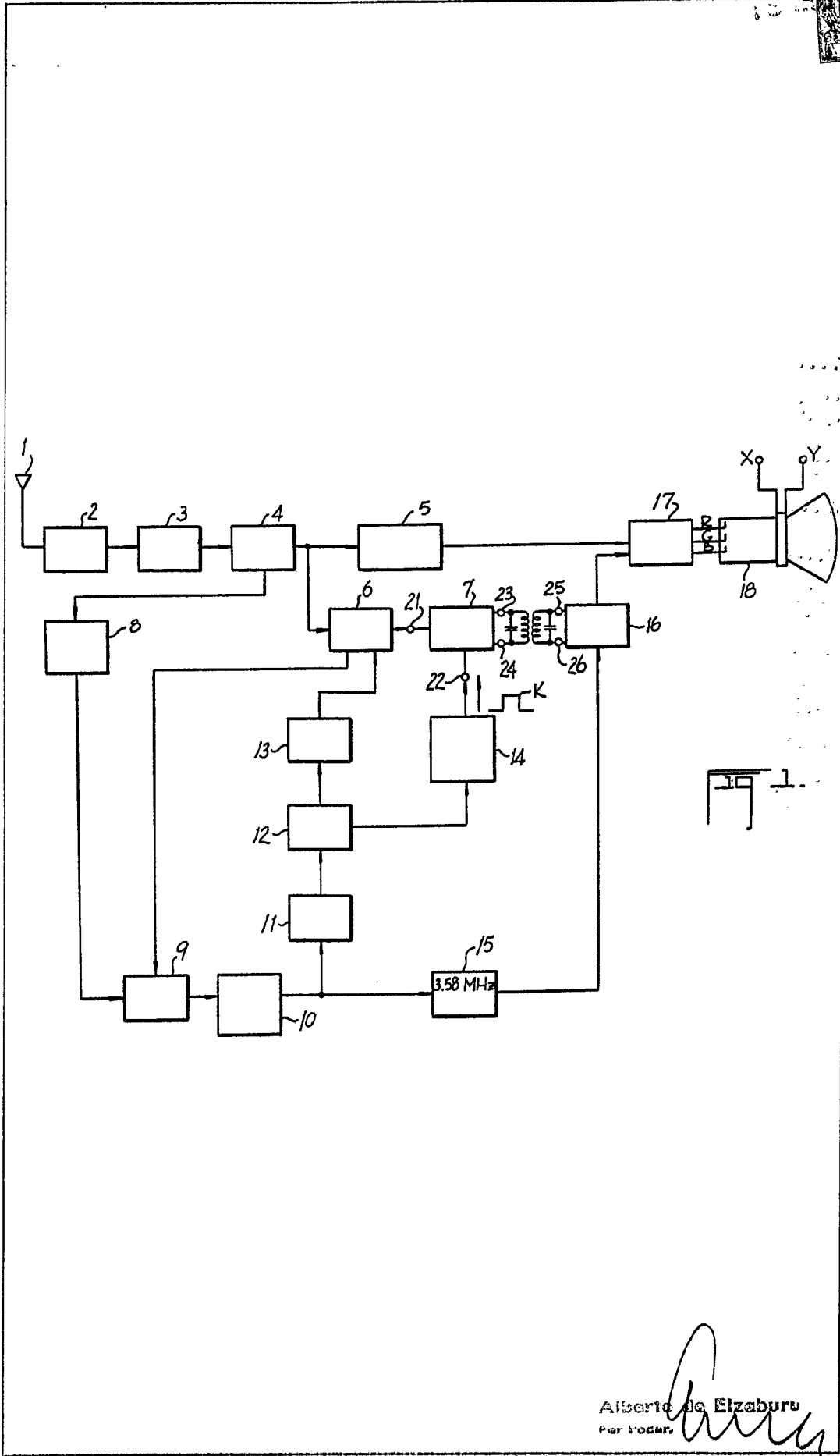
Madrid, 19 Nov. 1973

P.A.

Alberto de Eizaburu
Por Puesto.

13-11-73 *my*

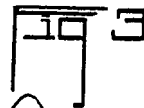
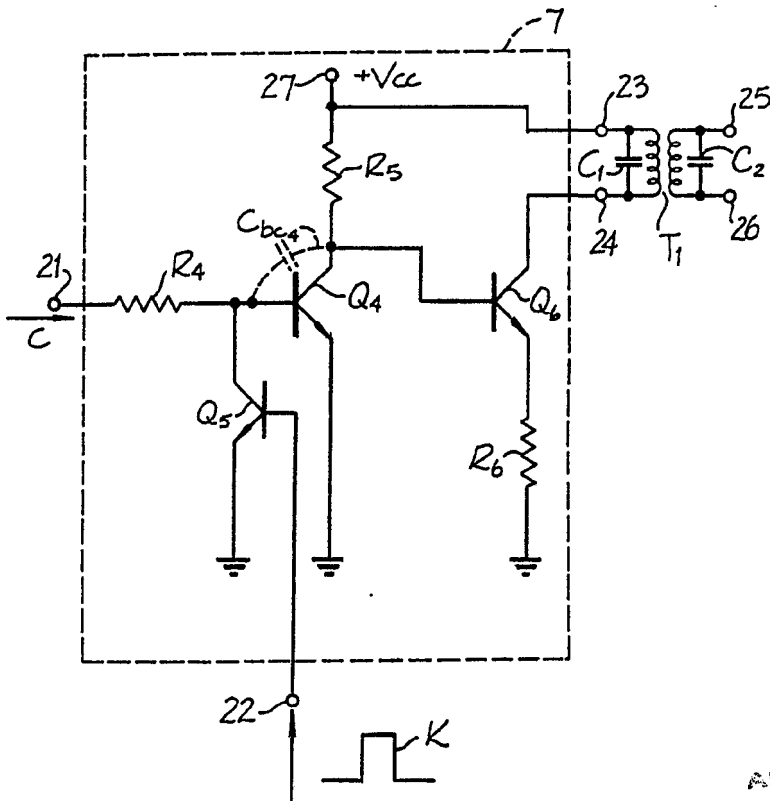
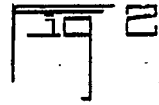
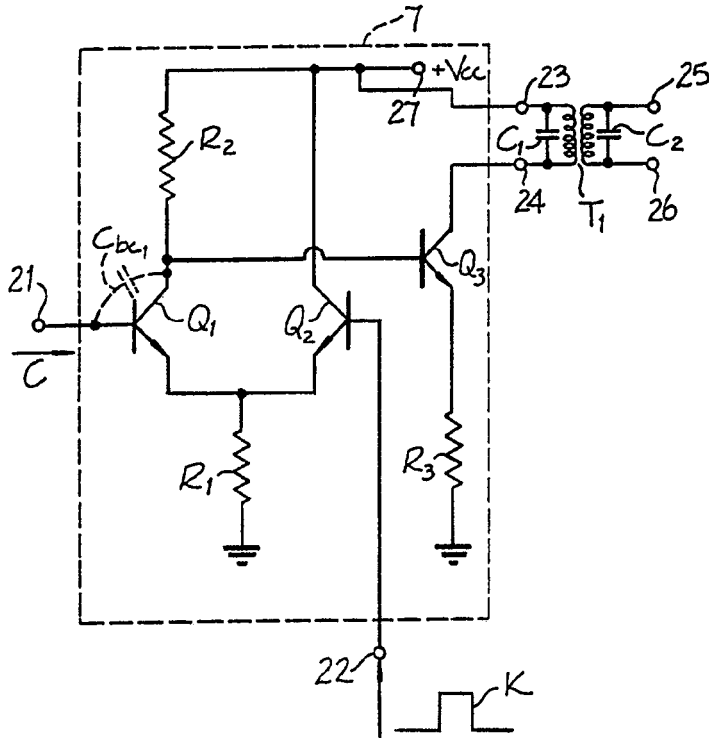
FBG.



Alberto de Elzeburu
Per IODMP.



1963



Alberto de Azavedo
Per Fedon

19 NOV. 1971

