

4 1 8 4 8 5



418485

P.- 55.243

FI 9-72-050

Int. Cl. H05K

MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION por VEINTE años

A nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION

entidad norteamericana

establecida en Armonk N.Y. 10504, Estados Unidos de  
América

por: "DISPOSICION DE ESTRUCTURA DE CIRCUITO INTEGRADO  
DE AISLAMIENTO DE MULTIPLES CAPAS"

(Clase Internacional H05k)

418485



Principios Básicos del Invento

El presente invento se refiere a estructuras de circuito integrado semiconductoras monolíticas de tipo planar que pueden ser pastillas maestras y está dirigido, particularmente, a estructuras de circuito integrado que tienen más de una capa de material aislante sobre la superficie planar con aberturas de paso en la capa superior a través de las cuales se establece contacto con un trazado de metalización sobre la capa inferior.

10 Los circuitos integrados semiconductores de técnica planar, comprenden en general una pluralidad de dispositivos activos y pasivos formados en la superficie planar de un miembro semiconductor que puede ser convencionalmente un substrato semiconductor que soporta una  
15 capa epitaxial que contiene la superficie planar. Puesto que todas las uniones P-N en los circuitos integrados se extienden desde la superficie planar, esta superficie planar está cubierta totalmente por una primera capa de material aislante, tal como dióxido de silicio con el  
20 fin de evitar la exposición de las uniones P-N al ambiente y para aislar eléctricamente los dispositivos activos y pasivos de una capa de metalización de interconexión formada sobre la superficie superior de esta primera capa. Este trazado de metalización interconecta los dispositivos en el circuito y distribuye a puntos selecciona-



418485

dos en el circuito una pluralidad de niveles de tensión, respectivamente, procedentes de una pluralidad de fuentes de alimentación de tensión. Este trazado de metalización está conectado a regiones adecuadas de dispositivo en el  
5 circuito integrado por medio de contactos eléctricos, que pasan a través de aberturas en la primera capa aislante. En la Patente Norteamericana 3.539.876 se exponen circuitos integrados del tipo descrito y métodos adecuados para fabricación de los mismos.

10 En una gran mayoría de circuitos integrados, es necesario adicionalmente tener una segunda capa de material aislante sobre la primera capa. En los circuitos integrados más simples, esta capa es utilizada principalmente para cubrir y proteger el trazado de metalización.  
15 En circuitos integrados más complejos que tienen un gran número de dispositivos por unidad de superficie o una mayor densidad de dispositivos, es frecuentemente necesario un segundo trazado de metalización sobre la superficie de la segunda capa aislante debido al área insuficiente  
20 sobre la primera capa aislante para un trazado de metalización que sea capaz de establecer todas las interconexiones requeridas. Adicionalmente, el segundo trazado de metalización sobre la segunda capa es utilizado para puntos de cruce de metalización. Las estructuras de  
25 circuito integrado que tienen trazados de metalización sobre

418485



la primera y segunda capas son conocidas como circuitos integrados de metalurgia de niveles múltiples.

Tanto en las estructuras de circuito integrado más simples en donde la segunda capa aislante es utilizada principalmente para protección, como en los circuitos integrados más densos en donde la segunda capa soporta un segundo trazado de metalización, se requieren aberturas de paso a través de la segunda capa. En los circuitos integrados más simples, tales aberturas de paso son utilizadas principalmente para el fin de proporcionar contactos externos al trazado de metalización sobre la primera capa. En los circuitos más complejos con trazados de metalización de niveles múltiples, se requiere un gran número de aberturas de paso con el fin de interconectar nudos de circuito en el trazado de metalización de la primera capa con nudos correspondientes sobre el trazado de metalización del segundo nivel.

Las aberturas de paso a través de la segunda capa aislante son formadas convencionalmente por ataque químico. El proceso de ataque químico puede ser cualquier técnica convencional de ataque por pulverización catódica en RF. Preferiblemente, el ataque se realiza mediante ataque químico convencional del material aislante, tal como dióxido de silicio, del modo descrito en la Patente Norteamericana 3.539.876 que implica la definición de

418485



aberturas de paso que han de obtenerse por ataque químico mediante enmascaramiento fotolitográfico normalizado utilizando una capa adecuada de resina fotoresistente y atacándola entonces con un agente de ataque adecuado,  
5 por ejemplo, FH en solución tamponada.

Puesto que ha sido una práctica convencional utilizar el mismo material para la primera y segunda capas aislantes, el problema de "sobreataque" ha sido un problema importante en la técnica. En el ataque químico, el  
10 agente de ataque utilizado en la formación de aberturas de paso en la segunda capa aislante atacará también a la primera capa aislante. Esto ocurre incluso si los materiales de las dos capas aislantes no son exactamente el mismo material. Por ejemplo, muchos de los agentes  
15 de ataque de "vidrio" convencionales atacarán también en mayor o menor grado otros materiales aislantes que también están comprendidos en la categoría de "vidrios". Por supuesto, si el agente de ataque ataca a través de la primera capa por debajo de algunas de las aberturas  
20 de paso, se producirán cortocircuitos indeseables entre la metalización de la primera capa y la superficie de substrato semiconductor. Con la miniaturización creciente de los circuitos integrados, las capas aislantes se están haciendo más delgadas y está resultando cada vez  
25 más difícil regular los tiempos de ataque y velocidades



418485

de ataque de modo que sea solamente atacada la segunda  
capa aislante o capa aislante superior en la formación  
de aberturas de paso mientras que la capa primera o ca-  
pa inferior permanezca intacta. Aún con ataque por pul-  
5 verización catódica, en donde la velocidad de ataque es  
controlada más fácilmente, queda la posibilidad de que  
se produzca ataque a través de la primera capa aislante  
por debajo de las aberturas de paso. Con ataque químico,  
donde las velocidades de ataque son más difíciles de con-  
10 trolar, la posibilidad de perforación por ataque de la  
primera capa aislante, es muy importante.

La técnica anterior ha considerado muchas posibles  
soluciones al problema de tal perforación por ataque de  
la primera capa aislante. Una de las soluciones implica  
15 la utilización para la primera capa aislante de un mate-  
rial que tiene una resistencia mucho mayor al agente de  
ataque que la segunda capa que está siendo atacada. Por  
ejemplo, en los casos en que la segunda capa es dióxido  
de silicio, una capa inferior de nitruro de silicio pre-  
20 sentará una resistencia aumentada a muchos agentes de  
ataque para el dióxido de silicio. Uno de los problemas  
relacionados con la utilización de nitruro de silicio  
es que su adhesión a substratos semiconductores tales  
como el silicio es menos que totalmente satisfactoria.  
25 Consecuentemente, cuando es utilizado nitruro de silicio

418485



bajo la segunda capa aislante como barrera para el agente de ataque, ha de ser utilizada una capa adicional de dióxido de silicio entre el nitruro de silicio y el substrato. En los casos en que se requiere un compuesto de

5 nitruro de silicio-dióxido de silicio para la primera capa aislante debido a otros requerimientos de circuito integrado tales, como la pasivación, la utilización de tal compuesto como primera capa proporciona una excelente solución al problema de sobreataque en la formación

10 de aberturas de paso. Sin embargo, en los casos en que la naturaleza del circuito integrado es tal que no se requiere tal capa para pasivación o por otras razones, la utilización de una capa adicional de nitruro de silicio meramente como barrera de ataque requiere la utilización

15 de una capa adicional junto con la alineación asociada y operaciones de tratamiento.

Otra solución que ha sido utilizada en la técnica para evitar la perforación por ataque de la primera capa, en la formación de aberturas de paso, está representada

20 en las figuras 1 y 1A. En estas estructuras, en las áreas situadas inmediatamente por debajo de las aberturas de paso en la segunda capa, la metalización subyacente tiene dimensiones ampliadas para formar un ensanche o zona metálica directamente por debajo de las aberturas de

25 paso. Con tal disposición, incluso si hay algún desalineamiento

418485



miento de las aberturas de paso con respecto a la metalización subyacente, el ensanche tiene tales dimensiones aumentadas que la metalización será totalmente coextensiva incluso con una abertura de paso desalineada y, por  
5 consiguiente, ninguna porción de la primera capa subyacente a la abertura de paso estará expuesta al medio de ataque que está formando la abertura. Puesto que el metal subyacente es resistente al medio de ataque, la primera capa estaría protegida y no habría perforación por  
10 ataque. En las figuras 1 y 1A tenemos la primera capa 10 aislante y la segunda capa 11 aislante compuesta de dióxido de silicio, el trazado 13 de metalización con el ensanche 14 aumentado directamente por debajo de la  
15 abertura 15 de paso. Aún cuando este enfoque del problema de evitar la perforación por ataque es relativamente satisfactoria con circuitos integrados menos densos, en el caso de los circuitos integrados más complejos que  
20 tienen muchísimos dispositivos en un área relativamente pequeña y, consiguientemente, un trazado de metalización muy denso sobre la primera capa, la utilización de ensanches metálicos protectores de dimensiones aumentadas por debajo de las aberturas de paso ocupa un espacio real valioso que restringe la densidad de metalización del trazado sobre la primera capa.

25

418485



Resumen del Invento

Consiguientemente, un objeto principal del presente invento es crear un circuito integrado semiconductor planar que tiene una pluralidad de capas aislantes y aberturas de paso, que está libre de los efectos de la perforación por ataque en la capa aislante inferior como resultado de la formación de aberturas de paso en la capa aislante superior.

Otro objeto del presente invento es crear una estructura de pastilla de circuito integrado planar con una pluralidad de capas aislantes sustancialmente del mismo material y aberturas de paso a través de una capa superior, que está sustancialmente libre de los efectos de la perforación por ataque en la capa inferior.

Un objeto adicional del presente invento es crear una estructura de circuito integrado semiconductor planar que satisface los anteriores objetos sin limitar la densidad de trazado de metalización por debajo de la capa en la cual son formadas las aberturas de paso.

Aún un objeto adicional del presente invento es crear una estructura de pastilla de circuito integrado en la cual se han reducido a un mínimo los efectos del desalineamiento de las aberturas de paso en la capa superior aislante con respecto al trazado de metalización sobre la capa aislante inferior al tiempo que se hace má-

418485



xima la densidad de cableado en dicho trazado de metalización.

El presente invento resuelve el problema del sobreataque a través de la primera capa aislante o capa aislante inferior mediante un enfoque que no supone la utilización de ninguna capa "barrera" adicional de agente de ataque o de ensanches de metalización de dimensiones aumentadas. En vez de ello, crea una estructura y método en donde no se intenta evitar o limitar tal sobreataque.

El presente invento crea una estructura de circuito integrado semiconductor planar que comprende una superficie planar desde la cual se extiende una pluralidad de regiones de diferentes tipos de concentraciones de impurezas determinadoras de conductividad en el interior de la pastilla para formar los dispositivos activos y pasivos del circuito, una primera capa de material aislante que cubre tal superficie, una pluralidad de contactos eléctricos que se extienden a través de aberturas en dicha capa aislante respectivamente hasta las regiones situadas en el substrato, un trazado de metalización formado sobre dicha primera capa aislante conectado a los contactos, una segunda capa de material aislante que cubre a la primera capa, teniendo dicha segunda capa una pluralidad de aberturas de paso que se extienden a tra-



418485

vés de ella, y una pluralidad de contactos eléctricos metálicos para el trazado de metalización formados en estas aberturas de paso. Estas aberturas de paso están dispuestas singularmente de modo que la mayoría y, preferi-  
5 blemente, sustancialmente todas las aberturas de paso están dispuestas por encima de regiones de superficie que tienen tales tipos de impurezas y concentraciones que formarían contactos de barrera Schottky con los metales dispuestos en las aberturas de paso si los metales hubie-  
10 sen de hacer contacto con las regiones como resultado de la perforación por ataque de la primera capa aislante.

Mediante tal disposición de las aberturas de paso, los resultados del sobreataque a través de la primera  
15 capa pueden ser ignorados sustancialmente por cuanto cualquier tipo de contactos de barrera Schottky actuarían como contactos rectificadores para evitar cualquier cortocircuito entre la metalización y el substrato subyacente.

20 De acuerdo con otro aspecto del presente invento, se crea una estructura en la cual es normal el ataque de paso en la primera capa aislante bajo las aberturas de paso porque las aberturas de paso tienen dimensiones horizontales mayores que la metalización situada bajo  
25 las aberturas de paso.

418485



Los precedentes y otros objetos, características y ventajas del invento quedarán puestas de manifiesto por la siguiente descripción más particular y realizaciones preferidas del invento como se ilustran en los dibujos que se acompañan.

Breve Descripción de los Dibujos

La figura 1 es una vista ilustrativa en planta de una porción de una superficie planar de una pastilla de circuito integrado que ilustra la utilización de la técnica anterior de ensanches de metalización como recurso para evitar la perforación por ataque.

La figura 1A es un corte transversal diagramático a lo largo de la línea 1A, 1A de la figura 1.

La figura 2 es una vista diagramática en corte transversal de un circuito integrado de una porción de una pastilla de circuito integrado de acuerdo con el presente invento.

La figura 3 es una vista diagramática en planta de una porción de una superficie de una pastilla que ilustra otra realización del presente invento.

La figura 3A es una vista diagramática en corte transversal tomado a lo largo de la línea 3A, 3A de la Figura 3.

Descripción de las Realizaciones Preferidas

Como se ha mencionado anteriormente, la figura 1

418485



y la figura 1A ilustran un recurso normalizado utilizado en la técnica anterior para evitar la perforación por ataque sobre la primera capa. La estructura comprende un substrato 16 que tiene regiones 17 y 18 de dispositivo  
5 adecuadas difundidas en él. Hay una primera capa 10 aislante sobre la superficie del sustrato semiconductor. Hay un trazado 13 de metalización formado sobre la superficie de la primera capa aislante. Entre el trazado de metalización dispuesto sobre la primera capa y las  
10 regiones en el substrato, hay contactos que pasan a través de aberturas en la capa 10 que no están representadas. Con el fin de impedir que cualquier cortocircuito entre la metalización 19 en la segunda capa 11 aislante penetre a través de la primera capa 10 aislante para hacer  
15 contacto con la superficie del substrato 16 semiconductor, una porción de la metalización directamente bajo la abertura 15 de paso está ampliada en un ensanche o zona 14 que tiene un tamaño suficiente para asegurar que incluso si hay una desalineación de la abertura 15 de paso,  
20 la porción inferior de la abertura de paso estará totalmente bloqueada por el ensanche 14. Puesto que el metal dispuesto en el ensanche 14 es resistente al agente de ataque químico utilizado para las aberturas de paso, no existe posibilidad de sobreataque a través de la capa 10  
25 aislante puesto que la capa 10 aislante no estará expues-



418485

ta a la abertura de paso durante el ataque químico de la abertura de paso. En la ilustración de la figura 1A, el substrato 16 es de silicio y las capas 10 y 11 aislante son de dióxido de silicio.

5 La estructura de la técnica anterior de las figuras 1 y 1A es muy eficaz para impedir la perforación por ataque de la primera capa aislante. Sin embargo, debido a las dimensiones aumentadas del ensanche 14 metálico, la densidad de cableado sobre el trazado 13 de metalización  
10 ción dispuesto sobre la primera capa aislante no puede ser alta porque los ensanches 14 de dimensiones aumentadas ocupan bastante "terreno propio" particularmente en estructuras que tienen muchas aberturas de paso.

En la figura 2 está representada una realización  
15 del presente invento. La estructura de la figura 2 es bastante similar en sus aspectos generales a la estructura de circuito integrado descrita en la Patente Norteamericana 3.539.876 y puede ser fabricada convenientemente de acuerdo con el proceso expuesto en dicha patente.  
20 La estructura comprende un substrato 20 de tipo P- que tiene formada sobre él una capa 21 epitaxial de tipo N. Están formados en la capa epitaxial dispositivos activos y pasivos preferiblemente por difusión y están aislados entre sí por regiones 22 de aislamiento de tipo P+. Un  
25 transistor típico comprende una región 23 de emisor, una



418485

región 24 de base y una región 25 de subcolector. Resistencias típicas en los circuitos son las resistencias R1 que comprenden una región 26 de tipo P con un par de contactos, 27 y 28, con la misma. R2 es otra resistencia  
5 típica que comprende una región 29 de tipo N+ aislada por la región 30 de tipo P con un par de contactos 31 y 32 a la región 29.

Se forma una primera capa 33 aislante de dióxido de silicio sobre la superficie 34 planar del circuito  
10 integrado. Se forma sobre la superficie de la capa 33 aislante un trazado 35 de metalización en primer nivel. El trazado 35 de metalización que está conectado a las diversas regiones en los dispositivos activos y pasivos del substrato a través de contactos 36 sirve para inter-  
15 conectar estas regiones. Se forma sobre la capa 33 una segunda capa 37 aislante de dióxido de silicio. Una pluralidad de aberturas de paso atraviesan la capa 37. Los contactos 39 de aberturas de paso en estas aberturas de paso se extienden hasta establecer contacto con diversos  
20 puntos situados en el trazado 35 de metalización por debajo de las aberturas de paso.

Las aberturas 38 de paso se forman por ataque químico de la capa 37 aislante utilizando las técnicas convencionales de ataque fotolitográfico descritas en la  
25 patente Número 3.539.876. En otras palabras, después que

418485



se ha formado el trazado de metalización sobre la primera capa 33 aislante, se aplica la segunda capa 37 aislante. Esta segunda capa de dióxido de silicio puede ser aplicada utilizando las técnicas de pulverización catódica descritas en la Patente Norteamericana 3.539.876. Pueden entonces formarse las aberturas 38 de paso por ataque químico utilizando técnicas de enmascaramiento fotolitográfico adecuadas y un agente de ataque tal como el FH en solución tamponada. Como se representa en la figura 2, las aberturas 38 de paso están dispuestas de modo tal que cada una de ellas está situada totalmente sobre la región 21 epitaxial de tipo N. La región 21 epitaxial tiene una concentración de impureza con un valor  $C_0$  máximo de  $10^{18}/\text{cm}^3$  y una concentración de impureza preferiblemente del orden de  $5 \times 10^{16}/\text{cm}^3$ .

El metal utilizado para los contactos 39 de aberturas de paso debe ser uno que sea capaz de formar un contacto de barrera Schottky con la capa epitaxial 21. Para la presente realización, pueden ser utilizados metales tales como siliciuro de platino o aluminio. Sin embargo, es bien conocida para los expertos en la técnica una amplia variedad de metales adecuados para formar tales contactos de barrera Schottky. Se incluyen metales tales como platino, paladio, cromo, molibdeno, o níquel, entre otros. El segundo trazado 40 de metalización se forma en-



418485

tonces sobre la superficie de la capa 37 aislante. El  
segundo trazado de metalización está conectado a diversos  
nudos en el primer trazado de metalización a través de  
contactos 39 de abertura de paso. Con la disposición de  
5 las aberturas de paso como se ha descrito, si alguna de  
las aberturas de paso está desalineada con respecto al  
trazado de metalización subyacente como en el caso del  
punto 41, hay una excelente posibilidad de que cuando se  
ataque la abertura de paso el agente de ataque atacará  
10 en exceso a través de la primera capa para hacer un con-  
tacto 42 con la superficie de la capa 21 epitaxial. Es-  
te contacto será, sin embargo, un contacto de barrera  
Schottky que actuará como contacto rectificador evitan-  
do cortocircuitos entre los trazados de metalización y  
15 el substrato. Con el fin de asegurar esta acción recti-  
ficadora del contacto de barrera Schottky, el nivel de  
potencial aplicado al metal que se extiende en contacto  
con la superficie y el aplicado a la superficie deben  
ser tales que exista una diferencia de potencial aplica-  
20 da a través del contacto de barrera Schottky suficiente  
para polarizar en sentido inverso el contacto. Con el  
circuito integrado representado, esta polarización inver-  
sa se consigue fácilmente; es una práctica convencional  
en el circuito representado mantener la capa epitaxial  
25 de tipo N a un nivel  $+V$  de potencial positivo, durante



# 418485

el funcionamiento del circuito. Entonces, si el trazado de metalización en contacto con las aberturas de paso se mantiene otro nivel  $-V$  de funcionamiento normalizado, se asegurará la polarización inversa adecuada de cualquier contacto de barrera Schottky que pueda presentarse. En la figura 2, los niveles de potencial  $+V$  y  $-V$  se han representado como aplicados diagramáticamente. En el funcionamiento del circuito real, estos niveles se aplicarán mediante distribución de la fuente de alimentación realizada a través del trazado de metalización y contactos adecuados con el sustrato.

En las figuras 3 y 3A está representado otro aspecto del presente invento. Con la estructura representada en la figura 2, cuando se produce un desalineamiento, como en el punto 41, el contacto 39 en la abertura de paso no hará totalmente contacto con la totalidad del área de superficie del trazado de metalización subyacente. De este modo, habrá solamente un contacto parcial. Con circuitos integrados menos complejos, tal contacto parcial será usualmente suficiente por cuanto cualquiera que sea la resistencia de contacto aumentada que resulte de este contacto parcial no tendrá efecto sobre los parámetros de funcionamiento del circuito. Sin embargo, en circuitos integrados más complejos de densidad creciente, un contacto parcial tal como el de la figura 2 pue-



418485

de introducir un elemento de resistencia que afecte de modo adverso al funcionamiento de la disposición de circuitos. En tales circunstancias, el recurso representado en las figuras 3 y 3A sirve para asegurar que se establece un contacto total con el trazado 50 de metalización subyacente mediante el contacto 51 de abertura de paso formado en la abertura 52 de paso. La abertura 52 de paso tiene una dimensión d horizontal mayor que la de la formación 50 metálica. De este modo, cuando se forma una abertura 51 de paso mediante ataque químico a través de la capa 53 de dióxido de silicio, habrá un sobreataque que dará como resultado una abertura 54 a través de la capa 55 inferior de dióxido de silicio en las regiones de las aberturas de paso que no tienen metal 50 por debajo de ellas. Esto dará lugar a un contacto 56 de barrera Schottky que tiene las características anteriormente descritas con respecto a la figura 2, entre el metal 57 del contacto de abertura de paso y la región 58 epitaxial de tipo N. Puesto que, como se ha descrito anteriormente, estos contactos de barrera Schottky sirven para evitar cualquier cortocircuito entre la formación metálica y el substrato, la formación metálica permanece aún eléctricamente aislada del substrato por el contacto rectificador. Sin embargo, puesto que la formación 50 metálica está completamente cubierta por la formación 57 metálica



418485

de contacto, el resultado es un contacto total en vez de parcial.

Aunque se han descrito en las realizaciones preferidas contactos de barrera Schottky formados con un substrato de tipo N, se reconocerá por los expertos en la técnica que los principios del presente invento pueden también ser aplicados con un substrato de tipo P que tenga un valor  $C_0$  máximo de  $10^{18}/\text{cm}^3$  meramente utilizando metales adecuados que formen contactos de barrera Schottky con tales substratos. Estos metales incluyen aluminio, oro, cobre y níquel.

Aún cuando el invento ha sido mostrado particularmente y descrito con referencia a realizaciones preferidas del mismo, se entenderá por los expertos en la técnica que pueden realizarse los precedentes o otros cambios en la forma y detalles del mismo sin apartarse de la esencia y campo de aplicación del invento.

La presente solicitud, que corresponde a la presentada en Estados Unidos de América, el 18 de Octubre de 1972, bajo el N° 298.729, se acoge a los beneficios del Artículo 51 del vigente Estatuto sobre Propiedad Industrial.

418485



-6 27 1973

REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

1ª.- Disposición de estructura de circuito integrado de aislamiento de múltiples capas que comprende: una pastilla semiconductor con una superficie planar desde la cual se extiende una pluralidad de regiones de diferentes tipos y concentración de impurezas determinadoras de conductividad en el interior de la pastilla para formar los dispositivos activos y pasivos del circuito, una primera capa de material aislante que cubre dicha superficie, una pluralidad de contactos eléctricos que se extienden a través de aberturas en dicha primera capa aislante hasta dichas regiones, un trazado de metalización formado sobre dicha primera capa aislante conectado a dichos contactos, una segunda capa de material aislante que cubre dicha primera capa, teniendo dicha segunda capa una pluralidad de aberturas de paso que se extienden a través de la misma, y una pluralidad de contactos eléctricos metálicos con dicho trazado de metalización formados en dichas aberturas de paso, caracterizada porque, con el fin de evitar conexiones de baja resis-

28.9.73  
H.M.C.

418485



tencia no deseables entre el trazado de metalización y dichas regiones de superficie, la mayoría de las aberturas de paso en dicha segunda capa están dispuestas por encima de regiones de superficie que tienen tales tipos  
5 de impureza y concentraciones que formarían contactos de barrera Schottky con el tipo de metal de los contactos formados en la abertura de paso.

2ª.- Una disposición de acuerdo con la reivindicación 1ª, caracterizada porque dichas aberturas de paso  
10 tienen una dimensión horizontal mayor que la dimensión horizontal del trazado de metalización situado directamente por debajo de dichas aberturas.

3ª.- Una disposición de acuerdo con la reivindicación 1ª, caracterizada porque las regiones de superficie por encima de las cuales están dispuestas dichas  
15 aberturas de paso tienen una impureza  $C_0$  máxima de  $10^{18}/\text{cm}^3$ .

4ª.- Una disposición de acuerdo con la reivindicación 3ª, caracterizada porque las regiones por encima  
20 de las cuales están dispuestas dichas aberturas de paso son regiones de tipo N.

5ª.- Una disposición de acuerdo con la reivindicación 4ª, caracterizada porque dicha superficie planar es la superficie de una capa epitaxial de tipo N, y las  
25 regiones de tipo N por encima de las cuales están dispues-

28.9.73  
H.M.C.

418485



tas las aberturas de paso son porciones de dicha capa epitaxial.

6ª.- Disposición de estructura de circuito integrado de aislamiento de múltiples capas.

5 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veintitrés hojas escritas a máquina por una sola cara.

Madrid, 26 9 1973

P.A.

Oscar de Eizaburu  
Por Orden *[Signature]*

*[Signature]*  
28.9.83  
H.M.C.



418485 -6

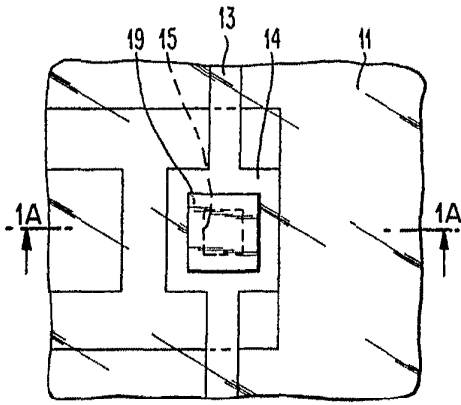


FIG. 1

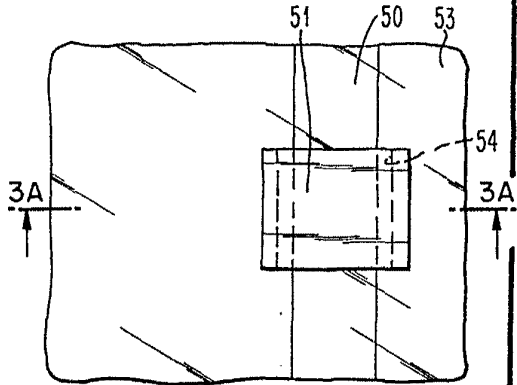


FIG. 3

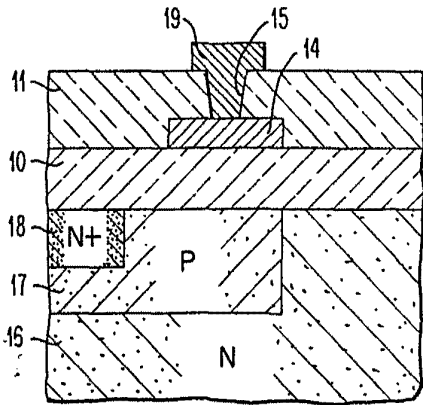


FIG. 1A

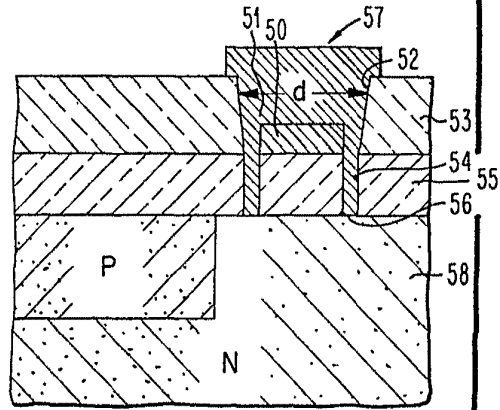


FIG. 3A

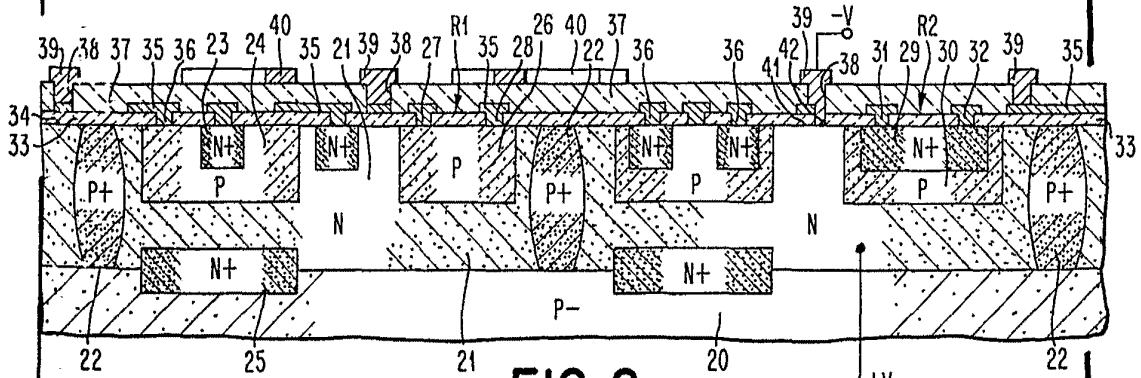


FIG. 2

Oscar W. Elzoburu  
For Inventor