

417610

P.- 55.009

PHN 5579

Spain

VD/EV

Div.



MEMORIA DESCRIPTIVA

Int. Cl. HOLL

para solicitar PATENTE DE INVENCION por 20 años

a nombre de N.V. PHILIPS'GLOEILAMPENFABRIEKEN

entidad holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UN METODO DE FABRICACION DE UN DISPOSITIVO
SEMICONDUCTOR"

(Clase Internacional HOLL)



La invención se refiere a un método de fabricación de un dispositivo semiconductor, en particular de un circuito integrado monolítico, que comprende un cuerpo de sustrato semiconductor monocristalino que tiene al menos una capa semiconductor dispuesta en una de las caras de aquél, estando dispuesta localmente en dicha capa el menos una zona de aislamiento. De acuerdo con una realización conocida, una tal capa semiconductor se dispone epitaxialmente sobre un cuerpo de sustrato semiconductor monocristalino, en el cual dicha capa epitaxial puede tener un tipo de conductividad opuesto al del cuerpo de sustrato. Por medio de zonas de aislamiento, la capa epitaxial puede estar dividida en islas yuxtapuestas aisladas mutuamente. De acuerdo con un método conocido, dichas zonas de aislamiento están constituidas por un material semiconductor de un tipo de conductividad opuesto al del material semiconductor dispuesto epitaxialmente. Tales zonas de aislamiento se pueden formar de una manera convencional difundiendo localmente hacia el interior una impureza adecuada desde la superficie de la capa epitaxial. Al mismo tiempo, una impureza del mismo tipo, que se difundió localmente con anterioridad en la superficie del sustrato, se puede difundir hacia la capa epitaxial desde el sustrato. En tal isla, se pueden disponer una o más zonas, por ejemplo por difusión, para formar un elemento de circuito semiconductor, por ejemplo un transistor, un diodo, una resistencia o un condensador. El material propiamente dicho de la capa

5
10
15
20
25
10.7.73



epitaxial que queda después de dicha formación puede formar un componente del elemento de circuito, pero en principio puede servir también como un aislamiento de un elemento de circuito incorporado en la isla. Frente a la
5 ventaja de que tales zonas de aislamiento se pueden formar de acuerdo con métodos planares convencionales y de que se pueden cubrir de una manera usual con una capa de óxido a través de la cual se pueden hacer pasar conductores metálicos, por ejemplo para interconexiones de elementos
10 de circuito en diversas islas, se presenta el inconveniente de que tal zona de aislamiento tiene una alta concentración de impurificación en particular en la superficie, como resultado de lo cual la unión p-n formada con una zona de isla adyacente tiene un voltaje de perforación
15 comparativamente bajo y una elevada capacidad. Las zonas de un tipo de conductividad opuesto al del material dispuesto epitaxialmente, existentes en la isla, deberían estar separadas también de la zona de aislamiento por una zona intermedia del tipo del material dispuesto epitaxialmente,
20 por ejemplo, del propio material epitaxial. Tal separación requiere más espacio en la superficie. Cuando dicha zona intermedia tiene una baja concentración de impurificación, por ejemplo, tal como se acostumbra a menudo para la impurificación en el material original dispuesto epitaxialmente,
25 existe la posibilidad de que se formen canales de in-

10.7.73



versión en la superficie, los cuales producen una conexión en cortocircuito entre la zona de aislamiento y una zona presente en la isla. Con objeto de impedir tal inversión, se puede aumentar la concentración de impurificación en la superficie por difusión, pero en este caso, o bien se forman uniones p-n más agudas, las cuales tienen, de acuerdo con ello, un voltaje de perforación más bajo y una mayor capacidad, o bien se requiere más espacio con el fin de obtener una cierta distancia entre dicha región altamente impurificada y la zona de aislamiento.

En tales dispositivos semiconductores constituidos por silicio, se ha propuesto ya la fabricación de tales zonas de aislamiento a base de óxido de silicio. Este óxido, que debería empotrarse en el silicio a una profundidad comparativamente grande, se obtiene por oxidación local del silicio durante la cual se protege el silicio adyacente de una manera adecuada, por ejemplo, utilizando una capa de nitruro de silicio.

En este método, se forma dióxido de silicio que ocupa un volumen mayor que el silicio original que se convirtió. Como resultado de esto, se puede formar una superficie irregular, ya que el dióxido de silicio sobresale por encima del silicio adyacente. Dichas partes de óxido que sobresalen por encima del silicio se pueden separar por ataque químico, si se desea, por medio de un método de at-

10.7.73



que químico controlado. Se ha propuesto, sin embargo, atacar químicamente de modo localizado el silicio antes de la oxidación local, de tal manera que se formen surcos o ranuras. Cuando se lleva a cabo el procedimiento de oxidación profunda en el área de dichos surcos, dichos surcos se pueden rellenar exactamente como resultado del aumento en volumen asociado con la conversión del silicio en óxido de silicio. No sólo se puede obtener una superficie aproximadamente plana, sino que el óxido resultante está también empotrado a una mayor profundidad.

Aunque el empleo de zonas de aislamiento constituidas por material aislante que se forma por conversión de material semiconductor presenta ventajas particulares con respecto a las zonas de aislamiento que están constituidas por zonas de difusión del tipo de conductividad opuesto, por ejemplo, evitando los inconvenientes arriba descritos de las zonas de aislamiento de semiconductor conocidas, un menor acoplamiento capacitivo y la posibilidad de mayor ahorro de espacio, ya que en este caso las uniones laterales p-n se pueden extender a las zonas de aislamiento, se ha encontrado que se pueden producir efectos o fenómenos secundarios los cuales están asociados con la formación de la zona de aislamiento, pudiendo influir dichos fenómenos secundarios desfavorablemente en las propiedades eléctricas del dispositivo semiconductor. En el material semiconductor que

10.7.73



se convierte parcialmente, pueden estar presentes impurezas, por ejemplo, que sirven como impurificación para el material presente junto a la zona de aislamiento, o además, impurezas que no se pueden controlar o son difíciles de eliminar. En general, la solubilidad de tal impureza en el material convertido será diferente de la solubilidad en el material semiconductor propiamente dicho. Además, durante la conversión, se pueden utilizar temperaturas a las cuales se puede producir una difusión de tales impurezas. Puede ocurrir que ciertas impurezas presentes durante la conversión sean expulsadas total o parcialmente y emigren al material semiconductor no convertido adyacente. Debido a una acumulación que aumenta constantemente durante el avance del límite entre el material de aislamiento formado y el material semiconductor, puede producirse en el material semiconductor una concentración aumentada de tales impurezas cerca de dicho límite, como resultado de lo cual, por ejemplo, se puede invertir el tipo de conductividad. Existe el riesgo de que, como resultado de esto, se obtenga una conexión en cortocircuito entre dos regiones situadas en cualquier lado de la zona de aislamiento. Alternativamente, es posible que una cierta impureza presente en el material semiconductor, manifieste preferencia con respecto al material convertido. Cuando se utiliza una temperatura, bien sea durante la formación de la zona de aislamiento o des-

25
10.7.73



pués de ello, a la cual se pueda difundir dicha impureza, tal impureza necesitará difundirse a dicha zona de aislamiento a partir del material semiconductor adyacente. Por extracción de tal impureza, por ejemplo, si ésta determinaba el tipo de conductividad del material semiconductor adyacente, el tipo de conductividad se puede invertir de nuevo, por ejemplo, en aquél en el que predominan las impurezas residuales del tipo de conductividad opuesto. Cuando están presentes dos impurezas que se comportan de modo diferente a este respecto y que, además de ello, tienen tipos de conductividad opuestos, se puede producir un efecto acumulativo. Además, cerca del límite de la zona de aislamiento, la conductividad extrínseca se puede reducir de tal manera que, por ejemplo, como resultado de centros de carga en la forma de iones en el material aislante, se produzca de nuevo una inversión.

Uno de los objetos de la presente invención es reducir o eliminar el efecto perturbador de los fenómenos arriba mencionados.

De acuerdo con la invención, un dispositivo semiconductor, en particular un circuito integrado monolítico, que comprende un cuerpo de sustrato semiconductor monocristalino que tiene al menos una capa semiconductor dispuesta sobre el mismo, y en el cual está dispuesta localmente al menos una zona de aislamiento que consiste en

10.7.73



menos parcialmente en una capa de aislamiento constituida por material aislante empotrada desde la superficie de la capa de semiconductor, se caracteriza porque dicha capa de aislamiento empotrada está contigua al menos de modo localizado, a una capa de aislamiento enterrada de un material aislante presente de modo localizado en la superficie del substrato.

Tal construcción es particularmente ventajosa si la capa de aislamiento empotrada está constituida por un material aislante que se forma por conversión del material semiconductor de la capa o capas semiconductor(a)s proporcionada(s).

For lo que se refiere a las profundidades de empotramiento, se utilizan preferiblemente profundidades mayores de $0,5 \mu$, preferiblemente al menos de 1μ . Como la capa de aislamiento empotrada en su cara inferior está contigua a una capa de aislamiento enterrada, una zona continua, en caso de que exista, de un tipo de conductividad, formada a lo largo del borde de la capa de aislamiento por acumulación y/o extracción de impurezas, se divide en dos zonas presentes a cada lado de la capa de aislamiento empotrada y separadas una de otra por material aislante.

Debe tenerse presente también que es posible en principio que las impurezas acumuladas pudieran ser absorbidas por la capa enterrada. En sí mismo, esto no es necesario

25
10.7.73



mente un inconveniente. Después de un calentamiento poste-
rior prolongado, por ejemplo en etapas adicionales en la
fabricación del dispositivo semiconductor después de pro-
porcionar la capa de aislamiento empotrada, sin embargo,
5 tal impureza absorbida por la capa enterrada podría difun-
dirse hasta el material semiconductor subyacente. Por consi-
guiente, es deseable utilizar para la capa enterrada un
material que tenga sólo una escasa tendencia a absorber di-
cha impureza. Para dicha finalidad se considerará en par-
10 particular una capa de aislamiento enterrada que está consti-
tuida, el menos en parte, por la misma materia prima que la
capa de aislamiento empotrada. Si la capa de aislamiento em-
potrada tiene un efecto de extracción sobre una cierta impu-
reza presente, por ejemplo, óxido de silicio sobre boro
15 presente como impurificación en el silicio, la capa de ais-
lamiento empotrada puede en principio impurificarse sufi-
cientemente con dicha impureza para propósitos de compen-
sación. Si la capa de aislamiento empotrada se ha obtenido
20 por conversión del material semiconductor, el material se-
miconductor a convertir puede impurificarse previamente en
una proporción suficiente con dicha impureza en aquella área.
No obstante, depende de la configuración del dispositivo
semiconductor a fabricar el que sea permisible tal forma de
impurificación.

Es posible, en particular durante tratamientos

25
10.7.73



térmicos ulteriores, que el efecto de extracción se extienda
el material situado bajo la capa de aislamiento enterrada
por extracción a través de dicha capa de aislamiento ente-
rrada. Este puede ser el caso, en particular si la capa
5 de aislamiento enterrada está constituida por la misma ma-
teria prima como capa de aislamiento empotrada. De acuerdo
con una realización preferida, se puede utilizar en tal ca-
so una capa de aislamiento enterrada que contiene dicha im-
pureza susceptible de ser extraída.

10 En el método previamente propuesto, en el que se
utilizó como zonas de aislamiento una capa de aislamiento
empotrada de un material aislante formada por conversión
del material semiconductor, constituía una desventaja el he-
cho de que el espesor de la capa de aislamiento estaba res-
15 tringido porque la reacción de conversión para producir la
zona de aislamiento se hacía cada vez más lenta a medida
que aumentaba el grosor de la capa de aislamiento, y por
consiguiente la distancia desde el material semiconductor
adyacente a la superficie de la capa de aislamiento a par-
20 tir de la cual se puede disponer de los reactivos para la
conversión del material semiconductor, se hacía mayor. Co-
mo resultado de esto, se impusieron también limitaciones
en lo que se refiere al espesor de las zonas a proporcio-
nar para el elemento de circuito semiconductor o los ele-
25 mentos de circuito semiconductor a proporcionar. En el

10.7.73



funcionamiento de tales elementos de circuito, hubieron de tenerse en cuenta voltajes de perforación comparativamente bajos de las uniones p-n y efectos de perforación eléctrica. La presente invención proporciona la posibilidad de utilizar zonas de aislamiento que están constituidas por material aislante de un espesor mayor. Por ejemplo, la capa de aislamiento enterrada se puede empotrar en el sustrato y puede estar constituida también por material aislante formado por conversión del material sustrato semiconductor. Asimismo, en el caso en que se pueda estar seguro de que no se producirán fenómenos de difusión o de acumulación molestos durante la formación de la capa empotrada de material aislante, la medida mencionada en último lugar supone, por tanto, una ventaja importante sobre el método previamente propuesto de una sola capa empotrada de material aislante. Cuando el sustrato propiamente dicho está constituido por un cuerpo semiconductor y una capa de semiconductor depositada sobre el mismo, es posible hacer que la capa de aislamiento empotrada subyacente alcance de nuevo una capa de aislamiento enterrada. Esta capa puede estar constituida, a su vez, por una capa de aislamiento empotrada o bien puede estar dispuesta sobre tal capa. Resultará evidente que, de esta manera, se pueden utilizar zonas de aislamiento que contienen cierto número de capas empotradas de material aislante presentes unas sobre otras.

5

10

15

20

25

10.7.73



Como resultado de esto, se hace posible el empleo de estructuras que se extienden a mayor profundidad para elementos de circuito semiconductores, y un mayor número de zonas de conductividades diferentes o de tipos diferentes de conductividad.

5

Debe observarse que en ciertas circunstancias, durante la deposición del material semiconductor sobre el sustrato, en las cuales dicha deposición sobre el material semiconductor monocristalino del sustrato se produce epitaxialmente, dicha deposición sobre la capa de aislamiento enterrada será en general policristalina. En principio, este material policristalino se puede convertir completamente. En general, se hará esto cuando la presencia de dicho material policristalino sea desfavorable. En muchos casos, no obstante, es permisible la presencia local de material policristalino. En la configuración descrita, tal región de material semiconductor policristalino restante está limitada en general por material de aislamiento en su cara inferior y, lateralmente, al menos por una de sus caras. Es también posible aprovechar ventajosamente las diferencias de propiedades entre el material semiconductor policristalino y el monocristalino. Se ha encontrado, por ejemplo, que en muchos casos una cierta impureza se difunde más rápidamente en material semiconductor policristalino que en material semiconductor mono-

10

15

20

25

10.7.73



cristalino.

5 Cuando la capa de semiconductor que se dispone sobre el cuerpo de substrato semiconductor monocristalino está constituida por silicio, la capa de aislamiento em-
potrada en dicha capa está constituida preferiblemente por óxido de silicio. En tal caso, la capa enterrada con-
10 siste también preferiblemente por óxido de silicio. Cuando el material semiconductor monocristalino del cuerpo de substrato consiste también de silicio, la capa de óxido de silicio enterrada se puede obtener de manera conocida por oxidación térmica, pero puede estar constituida tam-
15 bién por óxido de silicio depositado sobre el cuerpo semiconductor. El óxido de silicio de la capa enterrada puede estar presente en el substrato de silicio y puede estar empotrado. Otro material excelentemente apropiado para la capa enterrada es el nitruro de silicio. El nitruro de silicio es resistente a la oxidación, y enmascara el sub-
trato contra la difusión o hacia el interior la extracción de impurezas, mejor aún que el óxido de silicio. Además
20 de ello, no reacciona sustancialmente con el silicio que se deposita sobre la capa enterrada. En principio, sin embargo, son posibles una diversidad de materiales para la capa aislante enterrada, por ejemplo, óxidos mixtos que pueden estar presentes en una o más fases, constitui-
25 das por ejemplo por óxido de silicio y otros óxidos. Otra

10.7.73



posibilidad es el empleo de óxido de aluminio.

Además, es posible en principio disponer sobre o en el interior de la capa de aislamiento enterrada un material conductor que pueda resistir las altas temperaturas utilizadas para proporcionar la capa de semiconductor y proporcionar la capa de aislamiento empotrada. En principio, podrían considerarse materiales tales como wolframio, molibdeno, tántalo o platino. De esta manera, se pueden incluir pistas conductoras, las cuales están limitadas por material de aislamiento, tanto por sus caras superior e inferior como lateralmente.

De acuerdo con otra realización preferida, se pueden utilizar conductores o resistencias empotrados o enterrados del material semiconductor propiamente dicho que apoyan con su cara inferior sobre el material de aislamiento enterrado y están limitados por ambos lados por material de aislamiento empotrado que se encuentra contiguo al material de aislamiento enterrado. El material semiconductor de tales conductores será en general policristalino. Estos materiales pueden hacerse suficientemente conductores por impurificación. Disponiendo también material aislante en las caras superiores de tal conductor empotrado o incluso enterrado de material semiconductor, se pueden utilizar en principio conductores cruzados que, con la excepción de los puntos de conexión, estén separados por material aislante no sólo unos de otros sino también del resto del

10.7.73



material semiconductor. Cuando se utiliza una concentración de impurificación sustancialmente nula o escasa en las pistas enterradas o empotradas de material semiconductor policristalino, se pueden obtener también resistencias.

5 Además debe tenerse presente que, además de capas empotradas de material aislante contiguas a capas enterradas de material aislante, se pueden utilizar también capas de material aislante empotradas localmente que no estén contiguas a material aislante enterrado. Esto es ventajoso en particular cuando deba producirse una conexión conductora entre regiones situadas en cualquier cara de la capa de aislamiento empotrada debajo de dicha capa de aislamiento. Si es deseable, se puede utilizar ventajosamente impurificación como resultado del efecto de acumulación de dicha conexión conductora en dicha área, si bien en otros lugares esto se ve contrarrestado debido a la presencia de una capa de aislamiento enterrada. De esta manera, una zona de contacto colector puede conectarse conductivamente a una región colector profunda en la otra cara de una capa empotrada de material aislante, en cuyo caso se puede utilizar una unión colector base plana que está contigua al material aislante empotrado lateralmente o en toda su circunferencia.

25 Cuando se utiliza un cierto número de capas de aislamiento situadas unas sobre otras, por ejemplo, en una

10.7.73



5 zone de aislamiento entre dos islas de un circuito integrado, tal capa de aislamiento que, por ejemplo, pueda estar en forma de una banda, estar empotrada o incluso enterrada, puede estar interrumpida localmente a fin de producir de este modo una conexión conductora de un material semiconductor entre dos regiones situadas en cualquier lado de la zona de aislamiento. Puesto que está presente una capa de aislamiento enterrada bajo dicha conexión conductora, el material de dicha conexión conductora será en general policristalino. Para una conexión conductora satisfactoria, el material de tal conexión conductora estará en general fuertemente impurificado, y preferiblemente tendrá el mismo tipo de conductividad que las regiones que conecta juntamente.

10

15 La invención se refiere a un método para fabricar un dispositivo semiconductor según lo que antecede. Este método se caracteriza porque el cuerpo del substrato semiconductor se dispone localmente con una capa de aislamiento de material aislante presente en su superficie, después de lo cual se dispone sobre la superficie del substrato al menos una capa de semiconductor, tanto encima como al lado de dicha capa de aislamiento, de tal modo que la capa de aislamiento está enterrada en el semiconductor, y las zonas de la capa o capas proporcionadas de material semiconductor que están dispuestas sobre la capa de aisla-

20

25

10.7.73



miento enterrada se convierten luego en material aislante al mismo tiempo que se utiliza una plantilla de enmascaramiento que protege contra la conversión, llevándose a cabo dicha conversión hasta una profundidad tal que la capa de aislamiento formada en la capa o capas provistas de material semiconductor queden empotradas en la capa de aislamiento enterrada. De acuerdo con una realización preferida, la capa o conjunto de capas de material semiconductor, antes de la conversión de las zonas, se separan localmente en una parte de su espesor de tal manera que de este modo se forme una superficie accidental que, después de la conversión local, se suaviza al menos en parte por la variación de volumen asociada con la conversión. Preferiblemente se dispone una capa de silicio y, con objeto de formar las zonas de aislamiento en la misma, dicho silicio se oxida localmente. De acuerdo con una realización preferida, la capa de aislamiento enterrada se forma por la conversión local del material semiconductor del sustrato. Utilizando una plantilla de enmascaramiento contra la conversión, dicha capa de aislamiento enterrada se puede empotrar en el cuerpo del sustrato. En este caso también, por ejemplo, cuando la conversión lleve consigo un aumento de volumen, se puede separar localmente una proporción tan grande de material semiconductor del sustrato por un tratamiento de ataque químico local, que después del procedimiento de conversión el nivel

10.7.73



de la capa de óxido enterrada corresponda aproximadamente al nivel del material semiconductor del cuerpo de sustrato presente en la superficie. De esta manera, se puede obtener una zona de aislamiento que está constituida por material semiconductor convertido, que puede tener aproximadamente un espesor doble del de una capa empotrada única de material aislante. De acuerdo con una realización preferida, el cuerpo de sustrato se puede formar previamente depositando una capa semiconductor sobre un cuerpo semiconductor. Antes de la provisión de la capa semiconductor mencionada en último lugar, el cuerpo semiconductor se provee preferiblemente de una capa de material aislante presente localmente en la superficie de dicho cuerpo y, después de proveer la capa semiconductor para formar el sustrato, se provee preferiblemente la capa de aislamiento enterrada de tal manera que se una al menos localmente al material aislante presente en la superficie del cuerpo.

Debe observarse que la invención no está restringida a circuitos integrados. Capas de aislamiento empotradas sobre capas de aislamiento enterradas se pueden utilizar también ventajosamente en dispositivos semiconductores separados. En particular, en dispositivos semiconductores que están destinados a ser utilizados a altas frecuencias, se puede utilizar ventajosamente el límite lateral de material aislante, por ejemplo, para reducir las capacitancias parásitas.

10.7.73



tas y para obtener uniones, por ejemplo, uniones p-n, las cuales son prácticamente planas en toda su superficie.

5 Con objeto de que la invención pueda llevarse a la práctica con facilidad, se describirá ahora con mayor detalle, por vía de ejemplo, con referencia a los dibujos que se adjunten que son vistas diagramáticas en corte trans-
versal de partes de realizaciones posibles de dispositivos semiconductores de acuerdo con la invención o etapas en la fabricación de éstos.

10 Las Figuras 1-8 son etapas sucesivas en la fabricación de un dispositivo semiconductor que comprende al menos un diodo y transistores n-p-n.

La Figura 8 muestra el dispositivo semiconductor así fabricado.

15 Las Figuras 9-19 muestran etapas sucesivas en la fabricación de un dispositivo semiconductor que comprende al menos un transistor, al menos una resistencia de material semiconductor y tiras de conexión conductora satisfactorias de un material semiconductor presente bajo el nivel de la
20 superficie del semiconductor.

La Figura 19 muestra el dispositivo semiconductor así fabricado.

25 La Figura 20 muestra un dispositivo semiconductor que tiene los denominados transistores "invertidos" que tienen un emisor común.

10.7.73



La Figura 21 muestra un dispositivo semiconductor que comprende un transistor n-p-n y un transistor p-n-p, cuyos colectores están conectados entre sí por debajo del nivel de la superficie del semiconductor a fin de ser fácilmente conductores.

5

La fabricación de una realización de un dispositivo semiconductor de acuerdo con la invención se describirá a continuación con referencia a las Figuras 1 a 8, las cuales son vistas en corte transversal de un detalle de tal dispositivo en diversas etapas de su fabricación. El material de partida es un cuerpo semiconductor constituido por silicio monocristalino de tipo p que tiene una resistividad de 1 ohm.cm (véase la Figura 1). Tal cuerpo de silicio 1 en forma de disco se puede obtener de manera normal por división de un monocristal de forma de varilla de manera conocida en rebanadas y reduciendo dichas rebanadas, si se desea, al espesor deseado, por ejemplo, 150μ , por tratamientos conocidos de eliminación de material. Por una cara, la superficie del cuerpo de silicio se provee con una capa de aislamiento 2, cuya parte inferior puede estar constituida por óxido de silicio impurificado con boro, y cuya parte superior puede estar constituida por óxido de silicio no impurificado, pudiendo tener dicha capa un espesor global de $0,5\mu$ y estar dispuesta por deposición a temperatura baja, por ejemplo, por reacción de SiH_4 con oxígeno. El boro se puede añadir en forma de hidru-

10

15

20

25

10.7.73



ro de boro.

Se disponen por ataque químico ventanas 3 en la capa de aislamiento 2 por medio de un método de fotoincisión convencional. De este modo, la capa de aislamiento restante obtiene la forma de una red cuyas ventanas 3 constituyen las mallas. La etapa resultante se muestra diagramáticamente en la Figura 1. El cuerpo de silicio se somete luego a un tratamiento de difusión convencional con arsénico, sirviendo la capa de aislamiento 2 como máscara. La etapa resultante se muestra diagramáticamente en la Figura 2. Una difusión de arsénico comparativamente poco profunda ha tenido lugar en las ventanas, formándose las capas conductoras de tipo n 5, 6, 7 y 8. Simultáneamente con la difusión de arsénico, se difunde boro en el interior del silicio subyacente desde la capa de aislamiento 2 de tal manera que en dicha área se forme una zona conductora 4 de tipo p altamente impurificada, la cual está contigua al material conductor de tipo p del cuerpo y forma una separación lateral de las regiones conductoras 5, 6, 7 y 8 de tipo n . El cuerpo semiconductor así tratado sirve ahora como sustrato para proporcionar una capa semiconductor de silicio. El silicio se puede depositar, por ejemplo, a partir de una mezcla gaseosa de SiH_4 e hidrógeno, a la que se ha añadido un poco de PH_3 . El espesor de la capa proporcionada 10 es aproximadamente de $2,5 \mu$ (véase la Figura 3). Desde la superficie del semicon-

10.7.73



ductor en las ventanas 3, el silicio se desarrolla epitaxialmente y forma regiones conductoras 12, 13, 14 y 15 de tipo n. Análogamente se deposita silicio sobre la capa de aislamiento 2, pero en una forma policristalina. Como resultado de esto, la capa 10 está constituida por una red de material policristalino 11 que separa lateralmente las regiones monocristalinas 12, 13, 14 y 15 unas de otras. La capa 2 forma ahora una capa de aislamiento enterrada en el cuerpo del semiconductor resultante. La capa 10 tiene dispuesta en su superficie una capa 16 de nitruro de silicio, de 0,15 μ de espesor, por ejemplo, obtenida por deposición a partir de una mezcla gaseosa que contiene hidruro de silicio y amoníaco. Si se desea, se puede proporcionar previamente una capa delgada de óxido debajo del nitruro de silicio. Se disponen por etaque químico ventanas en la capa de nitruro de silicio por medio de métodos conocidos de fotoincisión, de entre los cuales, las ventanas 20, 22 y 24 están dispuestas encima del material policristalino 11. Dichas ventanas constituyen también, en conjunto, una red. Las ventanas 21 y 23, respectivamente, están dispuestas adicionalmente de modo localizado sobre las regiones monocristalinas 13 y 14, teniendo cada ventana la forma de una banda que se une en cada lado a la red de ventanas que está dispuesto sobre el material policristalino 11. La etapa resultante se muestra en la Figura 3.

10.7.73



El silicio se somete luego a un tratamiento de ataque químico, sirviendo la capa de nitruro de silicio 16, como máscara. Los surcos 25, 26, 27, 28 y 29, respectivamente, son atacados químicamente en el área de las ventanas 20, 21, 22, 23 y 24, respectivamente. Se continúa el procedimiento de ataque químico hasta que se ha obtenido una profundidad de 1μ en la capa de silicio 10 depositado. La etapa resultante se muestra en la Figura 4.

Se producen luego capas de aislamiento empotradas utilizando una oxidación profunda en el área de los surcos, utilizándose ahora la capa 16 de nitruro de silicio como enmascaramiento local del silicio subyacente contra el tratamiento oxidante. Como el silicio se convierte en óxido, tiene lugar un aumento de volumen, de tal modo que, cuando aumenta la profundidad como resultado del procedimiento de oxidación, el surco propiamente dicho se llenará gradualmente por el óxido de silicio formado. Como resultado de esto, se forman las capas de óxido 30, 31, 32, 33 y 34, respectivamente, que tienen profundidades superiores a 2μ (véase la Figura 5), en el área de los surcos 25, 26, 27, 28 y 29, respectivamente. Tal oxidación intensa se obtiene, por ejemplo, por calentamiento del cuerpo de silicio durante 32 horas a 900°C en vapor de agua a la presión atmosférica. Las capas de óxido 30, 32 y 34 se unen a la capa de óxido enterrada 2 por sus lados inferiores. Las capas de

10.7.73



5 óxido empotradas 31 y 33 se prolongan hacia abajo hasta
las capas de silicio de tipo n enterradas 6 y 7, respecti-
vamente, las cuales, entretanto, pueden haberse expansio-
nado en la capa de silicio 10, desde el sustrato por di-
fusión adicional de arsénico. Junto a las capas de óxido
empotradas 32 y 34, se han mantenido las partes 42 y 44
de la zona de silicio policristalino 11. Las regiones epi-
taxiales de tipo n 13 y 14 de baja resistencia óhmica se
han dividido en las regiones 36, 37 y 38, 39, respectiva-
10 mente por la formación de las capas de aislamiento empo-
tradas, 31 y 33, respectivamente. La etapa resultante se mues-
tre en la Figura 5.

15 Durante las operaciones realizadas para obtener
la etapa mostrada en la Figura 5, pueden ocurrir los si-
guientes fenómenos secundarios. Durante la provisión de
la capa semiconductor 10, el silicio policristalino 11 se
puede impurificar con boro procedente de la capa de aisla-
miento enterrada 2 (compárese con la Figura 3). Como se
sabe, las impurezas se pueden difundir en general en el
20 silicio policristalino con mucha mayor rapidez que en el
silicio monocristalino. El boro podría difundirse posible-
mente hasta una altura considerable, quizás incluso hasta
la cara superior de la capa 11. Como resultado de esto, la
capa 11 puede contener tanto el arsénico donante como el
25 boro aceptor. En la formación de las capas de óxido empo-

10.7.73



tradas 30, 32 y 34 por conversión del silicio policristalino, se pueden producir los siguientes fenómenos. El óxido que se está formando tiene tendencia a rechazar el donante al silicio adyacente y extraer el boro del silicio adyacente. Como resultado de esto, por ejemplo, la concentración de boro en las partes policristalinas restantes 42 y 44 puede disminuir nuevamente, en tanto que la concentración de donante en las mismas aumentará nuevamente. Las capas de óxido empotradas 31 y 33 que se forman en el silicio conductor de tipo n pueden causar, durante su formación, una concentración de donante ligeramente aumentada en el borde. El silicio de resistencia óhmica comparativamente alta que se vuelve a formar no contiene tanto material donante, aunque dicha concentración aumentada de donante sea considerable. Solamente cuando la formación de óxido penetra hasta tal profundidad que se convierte material de las capas enterradas 6 y 7 de tipo n más intensamente impurificadas, puede producirse un aumento de la concentración de donante en el material semiconductor contiguo en la cara inferior debido al efecto de acumulación descrito. Como resultado de esto, queda una conexión conductora de tipo n debajo de las capas 31 y 33 entre las regiones 36, 37 y 38, 39, respectivamente, a través de las capas enterradas 6 y 7, respectivamente. Esta conexión se puede utilizar ventajosamente en la construcción ulterior del dispositivo semicon-

5

10

15

20

25

10.7.73



ductor a fabricar.

5 Como las capas de óxido empotradas 30, 32 y 34
están contiguas a la capa de aislamiento enterrada 2, no se
puede producir una conexión conductora de tipo n que esta-
blezca cortocircuito entre las regiones conductoras de tipo
n situadas en cualquier cara de las últimas capas de aisla-
miento empotradas, por medio de una zona conductora de tipo n
formada frente a la cara inferior de dichas capas de aisla-
10 miento empotradas. Cuando se utiliza una capa de aisla-
miento enterrada de óxido de silicio puro, podría producirse una
conexión en cortocircuito entre las capas de tipo n enterra-
das 5, 6, 7 u 8 posiblemente por extracción de boro desde el
material del sustrato, en particular en el período durante
15 el cual las capas de óxido empotradas 30, 32 ó 34 en forma-
ción están ya en contacto con la capa enterrada 2 ó por in-
versión por la carga de óxido presente en la capa enterrada
2. La presencia de boro en la capa enterrada 2 impide ahora
tal formación de canal porque forma una zona 4 de tipo p
muy impurificada por debajo del óxido enterrado. Además de
20 ello, el efecto de extracción de boro de las capas de óxido
empotradas en formación 30, 32 y 34 no tendrá efectos aprecia-
bles en el material semiconductor del sustrato, ya que la
capa de óxido enterrada 2 está presente como fuente para di-
cha extracción.

25
10.7.73

La estructura resultante que se muestra en la Figu-



5 ra 5 esté constituida por un substrato semiconductor 1 de tipo p que tiene dispuestas sobre él islas de material de tipo n las cuales están separadas unas de otras por una red de zonas de aislamiento que, desde la superficie al material substrato 1 están constituidas por una capa de aislamiento empotrada 30, 32, 34, obtenida por conversión del material semiconductor, en este caso por oxidación del silicio, y sobre ella una capa de aislamiento enterrada 2 contigua a la cara inferior y constituida en este caso por óxido de silicio que
 10 contiene boro, y la zona 4 de tipo p contigua, muy impurificada.

Debe tenerse presente que en lugar de óxido de silicio impurificado con boro, denominado también vidrio de boreto, para la capa de aislamiento enterrada, se puede utilizar también ventajosamente nitruro de silicio. Este capa
 15 puede servir también como máscara para la difusión de arsénico a fin de formar las zonas de tipo n enterradas 5, 6, 7 y 8. Tal capa de nitruro de silicio enterrada no permite el paso del boro. La zona de aislamiento enterrada que se forma
 20 30, 32 y 34 no puede, por consiguiente, producir un efecto de extracción sobre el material substrato presente bajo el nitruro de silicio. Se puede omitir también la zona 4 de tipo p muy impurificada, ya que tal capa de nitruro de silicio implica generalmente muchas condiciones de superficie, como
 25 resultado de las cuales se contrarresta la formación de cana-

10.7.73



les de inversión conductores. Como consecuencia de la omisión de la zona 4 de tipo p muy impurificada, las uniones p-n entre el material de tipo p situado debajo de la capa de aislamiento enterrada 2 y las capas de tipo n enterradas adyacentes 5, 6, 7 y 8 se hacen menos pendientes, con lo que se obtiene un mayor voltaje de perforación.

Además, debe observarse que después de proporcionar la capa semiconductor 10, la localización de la capa de aislamiento enterrada 2 se puede ver con toda claridad, de tal manera que la fotomáscara utilizada para formar las ventanas 20, 21, 22, 23 y 24 en la capa de nitruro de silicio 16 se puede alinear fácilmente en la plantilla de la capa de aislamiento enterrada 2 (compárese con la Figura 3).

Se pueden formar ahora dispositivos semiconductores en las islas resultantes que están aislados unos de otros, por ejemplo, transistores n-p-n en las regiones 13 y 15, y un diodo en la región 14. Para este propósito, la capa de nitruro de silicio 16 se separa por medio de un método de ataque químico conocido per se de las regiones 12, 36, 38 y 15, pero se mantiene en las regiones 37 y 39 (véase la Figura 6). Se difunde boro hacia el interior desde la superficie de dichas regiones, formándose regiones conductoras de tipo p 56, 57, 58 y 59, las cuales están limitadas lateralmente por material aislante y por su cara inferior están contiguas con una unión p-n sustancialmente plana, al material de tipo n subyacente



que se dispuso originalmente de modo epitaxial durante la
formación de la capa 10. Las zonas 57 y 59 sirven para
formar las zonas base de los transistores. La zona 58 de
tipo p y la zona 38 de tipo n forman los electrodos del
5 diodo. Una película de óxido formada posiblemente sobre
las zonas de tipo p 56, 57, 58 y 59 se separa por ataque
químico, y se proporciona en dicha área una película de
óxido de nueva aportación 57, 52, 53 y 54, por ejemplo,
por medio de una reacción de oxidación conocida durante
10 la cual se forma una capa delgada de óxido de, por ejemplo,
0,5 μ . La capa de nitruro restante 16 sirve como máscara
para proteger las regiones 37, 42 y 39, 44. La etapa resul-
tante se muestra en la Figura 6. Debe observarse que se
utiliza preferiblemente una máscara de nitruro de silicio,
15 que se eliminará después, por procedimientos de difusión
si las temperaturas utilizadas durante el procedimiento
de difusión no son demasiado altas, por ejemplo, si perma-
necen por debajo de 1100°C, ya que el nitruro de silicio
que se calienta a 1100°C como mínimo se puede disolver con
20 menor facilidad. Sin embargo, es posible separar el nitru-
ro de silicio totalmente para el tratamiento de difusión
con el fin de formar las zonas 56, 57, 58 y 59 y utilizar
localmente una máscara de difusión de, por ejemplo, óxido
de silicio.

25 La máscara de las partes 37, 42 y 39, 44 se se-

10.7.73



5
10
15
20
25

para de manera conocida y se forman ventanas 60 y 61, respectivamente, de modo conocido en las capas de óxido 52 y 54. Se difunde luego fósforo para formar los emisores 62 y 65 de tipo n en las zonas base 57 y 59, respectivamente, y para formar regiones 63 y 64 de tipo n muy impurificadas en las regiones 37 y 39. Las regiones policristalinas 42 y 44 se impurifican también intensamente con fósforo en todo su espesor, como resultado de la mayor velocidad de difusión del fósforo en el material policristalino. Durante el tratamiento de difusión, se pueden formar capas delgadas de vidrio de fosfato sobre las partes no enmascaradas. La etapa resultante se muestra en la Figura 7. El vidrio de fosfato delgado formado posiblemente sobre la superficie de silicio se puede separar de manera conocida con un líquido de ataque químico apropiado, mientras se mantienen los recubrimientos de óxido, 51, 52, 53 y 54. Después de ello se graban por ataque químico ventanas para el contacto de las regiones base 57 y 59 con el electrodo 58, por medio de métodos de fotoincisión conocidos. Se disponen después capas de contacto metálicas de manera conocida, a saber: una capa emisora de contacto 66, una capa de contacto base 67, una capa colectora de contacto 68, una capa de contacto anódico 69, una capa de contacto catódico 70, una capa de contacto base 71 y una capa emisora de contacto 72. El dispositivo semiconductor resultante se muestra en la Figura 8.

10.7.73



El dispositivo semiconductor que muestra en la Figura 8 comprende, en estas condiciones, un transistor $n-p-n$ que tiene una zona base 57 en la cual está dispuesta una zona emisora 62, estando contigua la zona base a una zona colectora 36. Esta zona colectora 36, que consta de un material epitaxial de resistencia óhmica comparativamente alta, está contigua una capa enterrada 6 de tipo n y fácilmente conductora que, por una parte, reduce la resistencia lateral en el colector y, adicionalmente, establece contacto por debajo de la capa de óxido empotrada 31, con la región 37 de tipo n , en la cual está dispuesta, en su cara superior, la zona 63 de conexión de tipo n de resistencia óhmica baja. De esta manera, la región colectora 36 está conectada eléctricamente al contacto colector 68. El material de resistencia óhmica comparativamente alta de la región 37 que puede producir una resistencia en serie de colector está presente entre la zona 63 de contacto de baja resistencia óhmica y la capa enterrada 6. Dado que, sin embargo, ha tenido lugar una difusión profunda del fósforo en la región policristalina 42, como resultado de lo cual toda esta región ha pasado a ser de tipo n y de baja resistencia óhmica, se ha formado una conexión de baja resistencia entre el contacto 68 y la capa enterrada 6. La unión base-colector entre la región 36 y la zona base 57 es esencialmente plana y carece por completo de aristas vivas que podrían significar una disminución del

25
10.7.73



5 voltaje de perforación base-colector. Debe observarse que solamente una parte del transistor constituido por el emisor 65, la base 59 y la región colectora 15 se muestra en la Figura 8, pero resultará evidente que este transistor puede tener una construcción igual a la del transistor descrito antes que tiene un emisor 62, una base 57 y una región colectora 36.

10 De una manera análoga a la conexión de la región colectora 36 con el contacto colector 68, se forma la conexión eléctrica entre el cátodo 38 y el contacto de ánodo 70, a saber, a través de la capa enterrada 7, la región 44 de tipo n impurificada con fósforo policristalino, y la zona 64 muy impurificada.

15 Las capas de óxido empotradas se pueden utilizar ventajosamente como sustrato de bandas de metal conductor conectadas a los contactos. Como resultado del espesor de dichas capas de aislamiento empotradas, la distancia entre dichas bandas conductoras del patrón conductor y la zona semiconductoras subyacente es grande, y por tanto los acoplamientos capacitivos mutuos son bajos. Si, por ejemplo, las capas de aislamiento empotradas forman una red de bandas de dichas capas, las bandas metálicas de conexión se pueden extender ventajosamente en la dirección longitudinal de dichas bandas.

25 A continuación, se describirá la fabricación de
10.7.73



otra realización del dispositivo semiconductor de acuerdo con la invención, con referencia a las Figuras 9 a 19. El material de partida es un cuerpo semiconductor 101 en forma de placa, monocristelino y de tipo p, sobre el cual está dispuesta una máscara 102 de nitruro de silicio en una de sus caras (Figura 9). La capa de enmascaramiento 102 de nitruro de silicio puede tener la forma de una red provista de ventanas en las que se expone la superficie semiconductor. Por difusión de arsénico hacia el interior, se forman localmente zonas de tipo n, por ejemplo la zona 103. La etapa resultante se muestra en la Figura 9.

Una capa 105 constituida por silicio de tipo n de alta resistencia se deposita luego de manera conocida. El espesor de la capa es de 2μ . Se obtienen desarrollos epitaxiales en el área en la que se expone la superficie semiconductor del cuerpo 101, formándose zonas policristalinas 106 y 108 sobre la máscara 102 de nitruro de silicio. Las zonas 103 de tipo n formadas en el cuerpo 101 constituyen una capa enterrada de tipo n fácilmente conductora en la cara inferior de las regiones epitaxiales monocristalinas 107 de tipo n y de alta resistencia óhmica. La capa 105 de silicio de tipo n se cubre luego con una capa 110 de nitruro de silicio. Se disponen ventanas en dicha capa de nitruro de silicio en el área de las partes policristalinas. Estas ventanas se extienden en la dirección longitu-

10.7.73



dinal de las bandas policristalinas y pueden formar por sí mismas una red.

5 Una parte de la máscara de nitruro Si_3N_4 , se puede mantener, sin embargo, sobre el material policristalino. Se dispone una ventana 113 sobre la banda policristalina 108 en la cual, sin embargo, una parte periférica de la zona policristalina 108 junto a la región monocristalina 107 permanece cubierta con la capa de nitruro de silicio en una anchura de 5μ . Sobre la región policristalina 106 se disponen ventanas 111 y 112 entre las cuales se mantiene una banda de nitruro de silicio Si_3N_4 . La etapa resultante se muestra en la Figure 10.

15 En las ventanas 111, 112 y 113, se somete el silicio a un tratamiento de ataque químico, sirviendo como máscara la capa de nitruro de silicio Si_3N_4 . De esta manera se producen por ataque químico surcos 115, 116 y 117 a través de las ventanas 111, 112 y 113, respectivamente. Se continúa el procedimiento de ataque químico hasta que los surcos han alcanzado una profundidad de aproximadamente la mitad del espesor de la capa de silicio 105 proporcionada. La etapa resultante se muestra en la Figura 11.

25 Se somete luego el cuerpo a un tratamiento de oxidación para formar capas de aislamiento empotradas, sirviendo el nitruro de silicio Si_3N_4 como máscara de oxidación.
10.7.73



dación para este tratamiento. Para dicho propósito se some-
te el cuerpo a un tratamiento de oxidación con vapor de agua
semejante al descrito arriba con referencia a las Figuras
1 a 8. La temperatura utilizada es, por ejemplo, 1000°C,
5 y la duración del tratamiento es aproximadamente 16 horas.
En el área de los surcos 115, 116 y 117, el silicio con-
tiguuo se convierte en una profundidad tal que el óxido for-
mado está contiguo a la capa de nitruro enterrada 102. Co-
mo resultado del aumento de volumen asociado con la conver-
10 sión, los surcos 115, 116 y 117 se llenan por completo con
óxido de silicio. De esta manera, en el área de las venta-
nas 111, 112 y 113 en la capa de nitruro de silicio 110, se
forman capas de aislamiento empotradas de óxido de silicio
120, 121 y 122, respectivamente, que, por su cara inferior,
15 están contiguas a la capa de aislamiento enterrada 102.
De la banda policristalina original 106, queda una parte
123 que está limitada lateralmente por las capas de aisla-
miento empotradas 120 y 121, y está limitada por sus caras
superior e inferior por las capas de nitruro de silicio 110
20 y 102, respectivamente. Una región 124 de la parte policris-
talina 108 se mantiene entre la capa de aislamiento empo-
trada 122 y la parte 107 dispuesta epitaxialmente de la ca-
pa 105. Por su cara inferior, esta región está limitada por
la capa de aislamiento enterrada 102 de nitruro de silicio.

25 La parte de la capa de nitruro de silicio 110 que

10.7.73



esté presente en la región policristalina 124 y en una banda contigua de la región 107 de tipo n monocristalina se separa, y después se difunde hacia el interior fósforo de manera conocida para formar una capa 125 de tipo n muy impurificada en la región epitaxial 107, a saber, con arreglo a una banda en el borde a lo largo de la región policristalina 124. El fósforo se difundirá también en la región policristalina 124, pero a una mayor profundidad que en la capa 125, ya que el fósforo se difunde con mayor rapidez en el silicio policristalino que en el silicio monocristalino. Se separan luego partes adicionales de la capa de nitruro de silicio 110, manteniéndose la banda en la región policristalina 123 y una banda en la región monocristalina 107 presente junto a la posición en la que se formó la zona 125 por difusión hacia el interior de fósforo. La etapa resultante se muestra en la Figura 13. Sirve como sustrato para la provisión de una segunda capa semiconductoras como se describirá más adelante.

Se deposita silicio de tipo p sobre el sustrato de manera conocida, tal que se obtenga una deposición epitaxial en la superficie expuesta de las partes monocristalinas de la capa 105. De esta manera se obtiene una capa semiconductoras de tipo p que tiene partes monocristalinas, por ejemplo 132 y 134, y partes policristalinas, por ejemplo 131, 133 y 135. La parte policristalina 131 se forma

10.7.73



sobre la capa de aislamiento 120 a partir de óxido de silicio empotrado, la parte de la capa 110 de nitruro de silicio que está presente sobre la región policristalina 123 y sobre la capa de aislamiento 121 constituida por óxido de silicio empotrado. Se forma una región monocristalina 132 que tiene una resistividad de 0,5 ohm.cm sobre la parte de la superficie no recubierta de la capa 107 monocristalina de tipo n , en la que este material tiene alta resistencia óhmica. Esta parte de superficie está presente entre la capa de aislamiento empotrada 121 y la parte restante de la capa de nitruro de silicio 110 que queda sobre la superficie de la región 107. Sobre la parte últimamente mencionada de la capa de nitruro de silicio 110 se forma una región 133 de silicio policristalino. Una parte de silicio epitaxial 134 se deposita sobre la zona 125 de tipo n , monocristalina y muy impurificada. Por difusión posible de fósforo en el material depositado epitaxialmente, la zona de tipo n muy impurificada puede haberse expandido en la parte 134 de tipo p depositada epitaxialmente. Se forma una región policristalina 135 sobre la región policristalina 124 del sustrato y sobre la capa de óxido 122 empotrada en el sustrato.

A continuación, se deposita una capa de nitruro de silicio 136 sobre la capa de silicio 130 y se utiliza de nuevo como una máscara para la formación de capas de aisla-

25
10.7.73



16

miento empotradas. Para este fin, se graban por ataque químico ventanas en la capa de nitruro de silicio 136, las cuales ventanas pueden formar mutuamente una red. Se proporcionan así ventanas 140 y 142 en forma de banda a lo largo del borde de la región policristalina 131 y por encima de una zona periférica de las partes monocristalinas adyacentes de la capa 130. La ventana 142 está presente por encima de una zona periférica de la región 132. Se proporciona una ventana 141 en forma de banda aproximadamente directamente encima de la región enterrada policristalina 123. Se proporciona una ventana 143 en forma de banda encima de la región policristalina 133, formando un borde de la ventana aproximadamente la prolongación de la unión de la región policristalina 133 con la región monocristalina 132. Además, se crea una ventana 144 encima de la región policristalina 135 a cierta distancia del límite entre la región policristalina 135 y la región monocristalina 134. La etapa resultante se muestra en la Figura 14.

Se forman o graban luego por ataque químico surcos en el silicio de la capa 130 a través de la ventana dispuesta en la capa de nitruro de silicio 136. El tratamiento de ataque químico se continúa hasta que se ha eliminado apreciablemente más de la mitad del espesor de la capa 130. De esta manera se forman los surcos 150, 151, 152, 153 y 154 en las ventanas 140, 141, 142, 143 y 144, respectivamente. La

10.7.73



etapa resultante se muestra en la Figura 15.

Se lleva a cabo después un tratamiento de oxidación más profunda, sirviendo el nitruro de silicio 136 como máscara y llenándose los surcos proporcionados también con el óxido de silicio formado. De esta manera, se forman las capas de aislamiento empotradas 155, 156, 157, 158 y 159, respectivamente, de óxido de silicio en el área de las ventanas 140, 141, 142, 143 y 144, respectivamente. La etapa resultante se muestra en la Figura 16. La capa de aislamiento empotrada 155 está contigua a la capa de aislamiento enterrada 120, que está empotrada en el sustrato. La capa de aislamiento empotrada 156 está contigua a la capa de nitruro de silicio 110 enterrada que está presente sobre el sustrato. La capa de aislamiento empotrada 157 está contigua a la capa de aislamiento enterrada 121 que está empotrada en el sustrato. La parte policristalina 131 de la capa de silicio 130 está dividida, como consecuencia de lo anterior, en dos bandas policristalinas 161 y 162 que están rodeadas por material de aislamiento lateralmente y por su cara del fondo. Se continúa el procedimiento de oxidación hasta que las capas 155 y 157 de aislamiento empotradas formadas junto a las capas de aislamiento enterradas 120 y 121 han penetrado ligeramente en la primera capa 105 de silicio dispuesta. La capa de aislamiento formada 158 está contigua por su cara inferior a la capa de nitru-

10.7.73



ro enterrada 110. De la región policristalina 133 se mantie-
ne una región 163 que está separada de la región monocris-
talina 132 por la capa de aislamiento empotrada 158. La ca-
pa de aislamiento empotrada 159 está contigua por su cara
inferior a la capa de aislamiento enterrada 122 que origi-
nalmente se empotró en el substrato. De la región policris-
talina 135 queda una región 165 que está contigua lateral-
mente a la capa de aislamiento empotrada 159 y a la región
de tipo p monocristalina 134 y que está contigua por su ca-
ra inferior a la región policristalina 124 de la capa de
silicio 105.

A partir de la etapa alcanzada en este momento,
que se muestra en la figura 16, se puede obtener el disposi-
tivo semiconductor a fabricar por procedimientos adicionales
de difusión local y proporcionando contactos. Las regiones
132 y 107 se tratan ulteriormente para darles la estructu-
ra de un transistor n-p-n. La región 107 de tipo n, se uti-
liza para la formación del colector, y la región 132 de ti-
po p se utiliza para la formación de la base.

En primer lugar se proporciona una zona de tipo
p de baja resistencia óhmica que rodea el emisor a fabricar
después. La capa de nitruro de silicio 136 se separa por
completo y se proporciona una capa de enmascaramiento de
nueva aportación 137, por ejemplo de óxido de silicio, en
el área en que el silicio emerge en la superficie. Se sepa-

25
10.7.73



ra una parte periférica de la parte de la capa de enmascaramiento 137 que cubre la región 132, de tal manera que se expone una zona periférica de la superficie de la región 132 que está presente junto a las capas de aislamiento empotradas 157 y 158. Se da a esta zona periférica un ensanchamiento local, por ejemplo, contiguo a la capa de aislamiento empotrada 157 con el fin de poder proporcionar un contacto de base en el área. Además, se separa la capa de enmascaramiento 137 de las zonas policristalinas 161 y 162. Se difunde luego boro hacia el interior de manera conocida excepto donde está presente la máscara 137. Como resultado de esto, se forma una zona estrecha 166 presente en la superficie a lo largo del borde de la región 132, zona que está constituida por silicio de tipo p de baja resistencia óhmica. Dicha zona tiene una parte ensanchada 167 para proporcionar después un contacto. El boro se difunde simultáneamente en las zonas policristalinas 161 y 162, las cuales, como resultado de la gran velocidad de difusión del boro en el silicio policristalino, pasan a ser de tipo p de baja resistencia óhmica en todo su espesor. La etapa resultante se muestra en la Figure 17.

La capa de enmascaramiento 137 se separa ahora por completo, después de lo cual se forma una capa de óxido de silicio 170, en las partes de silicio expuestas, por ejemplo, por medio de un procedimiento de oxidación conven-

10.7.73



5 cional mediante una mezcla gaseosa constituida por vapor
de agua y nitrógeno. Esta capa de óxido tiene un espesor,
por ejemplo, de $0,3 \mu$. Mediante un método convencional de
fotocincisión, la capa de óxido 170 se separa totalmente de
las regiones de silicio presentes entre las capas de aisla-
miento empotradas 158 y 159. Al mismo tiempo, se dispone
una ventana 171 en la parte de la capa de óxido presente
en la región 132, la cual ventana que ha permanecido late-
ralmente a una pequeña distancia de la zona periférica 166
de tipo p, altamente impurificada. Se difunde luego fósforo
hacia el interior de la manera usual, sirviendo como máscara
la capa de óxido de silicio restante 170. En la región
132 se forma un emisor 173 de tipo p. Al mismo tiempo, en
la región 134 se forma una región 174 de tipo n de baja
15 resistencia óhmica presente en la superficie. El fósforo
se difunde simultáneamente en las regiones policristalinas
expuestas 163 y 165. Como resultado de la mayor velocidad
de difusión del fósforo en el silicio policristalino, di-
chas regiones se impurifican con fósforo en toda su profun-
20 didad con una concentración relativamente alta. En caso de
que en la región monocristalina 134 la difusión del fósforo
desde la superficie y la difusión del fósforo desde la
capa enterrada 125 sean insuficientes para hacer que la re-
gión 134 sea enteramente de tipo n, como resultado de lo
25 cual quedaría una zona delgada de tipo p, se obtendría exac-

10.7.73



tamente del mismo modo una conexión suficientemente conductora entre las regiones 174 y 125 a través de las regiones policristalinas 163 y 165, nuevamente impurificadas. La etapa resultante se muestra en la Figura 18. Durante la difusión del fósforo, se puede formar una capa delgada de vidrio de fosfato 174 en las partes libres de la superficie.

En la capa de óxido de silicio 170 se produce por ataque químico una ventana que proporciona acceso al ensanchamiento 167 de la zona periférica 166 altamente impurificada de la región base 132. Además, por medio de un breve tratamiento de ataque químico utilizando un agente que pueda disolver en particular la capa 175 de vidrio de fosfato, la ventana 171 del emisor se puede abrir y puede quedar expuesta la superficie de las zonas 163, 174 y 165 de tipo n.

Por deposición de vapor, por ejemplo de aluminio, se pueden proporcionar después contactos metálicos adecuados a saber: un contacto emisor 180 sobre el emisor 173, un contacto de base 181 sobre el contacto de base 167 altamente impurificado, y un contacto colector 182 sobre la superficie libre de las regiones de tipo n policristalinas 163 y 165 y sobre la región de tipo n monocristalina 174, altamente impurificada. Este contacto colector se conecta, a través de dichas regiones 174, 163 y 165, con la capa enterrada 125 de tipo n altamente impurificada, situada en la parte más alta, la cual está en contacto a su vez, posible-

25
10.7.73



mente a través de una zona delgada de tipo n epitaxial res-
tante pero, en el caso de una difusión suficiente, posible-
mente también de manera directa, con la capa enterrada 103
de tipo n situada en la parte más baja, lo cual asegura
5 una menor resistencia en serie del colector con la parte
de la región colectora 107 que está contigua a la región
base 132. Se proporcionan también bandas metálicas para in-
terconexiones, en caso de ser necesarias, con otras partes
del dispositivo semiconductor o a conexiones situadas en
10 cualquier otro punto. Por ejemplo, el contacto de colector
182 se puede conectar a través de una banda de conexión 184
que se hace pasar, por ejemplo, sobre la capa de aislamien-
to empotrada 159. El contacto base 181, por ejemplo, puede
proporcionarse con una banda de conexión 183.

15 El dispositivo semiconductor restante se muestra
en la Figura 19. Esta figura muestra un transistor n-p-n
que está limitado lateralmente por zonas de aislamiento con-
tiguas al material 101 de tipo p que, de manera conocida,
aisla el transistor por su cara inferior por medio de la
unión p-n entre el material 101 de tipo p y el material de
20 tipo n de la capa enterrada 103. Las zonas de aislamiento
que aíslan lateralmente el transistor n-p-n se componen
de las capas de aislamiento 157 y 159 constituidas por óxi-
do de silicio obtenido por conversión de silicio y empotra-
das en la capa superior de silicio 130, las capas de aisla-

25
10.7.73



miento enterradas 121 y 122, respectivamente, constituidas por óxido de silicio obtenido por conversión de silicio y empotradas en la capa de silicio inferior 105, y la capa contigua de nitruro de silicio 102. Entre la región 132 de tipo p y la región 107 de tipo n está presente una unión plana colector-base que está limitada por una de sus caras por la capa de aislamiento empotrada 157 y, por la otra cara, por la capa de nitruro de silicio enterrada 110. La capa de aislamiento empotrada 158 y la capa contigua de nitruro de silicio enterrada 110, constituyen un aislamiento lateral que está compuesto totalmente por material de aislamiento, entre la zona de contacto de colector dirigida en dirección ascendente, y la región base. Como la región base 132 está rodeada por material de aislamiento también lateralmente, a saber, por las capas de aislamiento empotradas 157 y 158, es permisible proporcionar la zona 166 y 167 de baja resistencia óhmica que rodea el emisor 173 a lo largo del borde de la región base. Si se desea, el contacto base 181 se puede extender a otras partes de la zona periférica 166 de baja resistencia óhmica si es posible a lo largo de la totalidad de dicha zona, siendo permisible que dicho contacto se expanda en parte sobre la capa de aislamiento empotrada adyacente. Como resultado del espesor de dicha capa de aislamiento, tal expansión no produce un aumento importante de la capacitancia parási-

10.7.73



ta, mientras que se obtiene la ventaja de una disminución de la resistencia en serie de la base.

5 Le banda policristalina enterrada 123, está rodeada por completo por material aislante tanto por su cara superior y su cara inferior como lateralmente. Como resultado de la baja impurificación de dicho material policristalino, dicha banda 123 se puede utilizar como resistencia. Puede conectarse localmente, por ejemplo, por interrupción lateral, local de una de las capas de aislamiento
10 enterradas 120 ó 121 o mediante una conexión hacia arriba, si es deseable por medio de una banda conductora hasta la superficie, de una manera correspondiente a la de la conexión de la capa policristalina empotrada 124 a través de la capa policristalina 165 hasta el contacto metálico 182. Las regiones policristalinas empotradas 161 y 162 están también
15 rodeadas lateralmente en su totalidad por material de aislamiento y por sus caras superior e inferior. Son regiones de tipo p comparativamente muy impurificadas y se pueden utilizar como conexiones conductoras. Como dichas regiones
20 están además empotradas en el cuerpo semiconductor, se pueden obtener cables o conductores cruzados sin proporcionar un nivel suplementario por encima de la pestilla. Por ejemplo, la banda conductora 183 puede cruzar los conductores 161 y 162 y permanecer, no obstante, aproximadamente al
25 mismo nivel que las restantes bandas conductores metálicas.

10.7.73



La Figura 20 muestra en forma de diagrama y a modo de ejemplo una parte de un dispositivo semiconductor de acuerdo con la invención que comprende varios transistores n-p-n que tienen un emisor común. Cuando tales transistores se incorporan transversalmente de manera conocida en un cuerpo semiconductor, se forman usualmente los colectores en las partes más profundas, formándose los emisores en la superficie y las bases intercaladas entre ellos. Junto con la parte del transistor real con las zonas emisora, base y colectora presentes una sobre otra, se utilizan regiones de contacto para base y colector que emergen en la superficie para proporcionar contactos, constituyendo dichas regiones una conexión eléctrica entre los contactos y la región real de base y colector, respectivamente. Las regiones emisoras presentes en la superficie están rodeadas lateralmente por las bases asociadas. Para disposiciones de circuitos que comprenden un cierto número de transistores semejantes que tienen un emisor común dichas regiones de emisor separadas deberían acoplarse unas con otras por cables metálicos por medio de bandas metálicas convencionales dispuestas sobre el aislamiento. Como resultado de esto, el circuito integrado se hace complicado en lo que respecta el modelo de conducción utilizado y son incluso necesarios en ocasiones cables cruzados. Con objeto de simplificar la instalación de cables, se puede utilizar una estructura

5

10

15

20

25

10.7.73



5 tura invertida en la cual el emisor está dispuesto de man-
ra más profunda en el cuerpo del semiconductor, y el colec-
tor está dispuesto en la superficie. El emisor común puede
tener entonces la forma de una capa enterrada fácilmente
conductora, encima de la cual se disponen las bases separa-
das y los colectores. Dado que, en tales estructuras plana-
res, las regiones base estaban rodeadas enteramente por el
emisor común mientras que los colectores estaban dispues-
tos en las regiones base, la unión base-colector de cada
10 transistor era pequeña en comparación con la unión base-emisor,
que era menos favorable para un factor de amplifica-
ción satisfactorio. Por medio de capas de aislamiento empo-
tradas, en particular cuando las mismas están contiguas a
capas de aislamiento enterradas, es posible obtener una es-
15 tructura mejorada de cierto número de transistores semejan-
tes que tenga un emisor común y enterrado. Esto se explica-
rá con referencia a la Figura 20.

20 El número de referencia 200 en la Figura 20 re-
presenta un cuerpo de substrato que está constituido por
silicio de tipo p monocristalino que tiene una resistivi-
dad de 2-5 ohm.cm. Sobre este cuerpo se dispone una mázca-
ra de nitruro de silicio 201 de manera conocida, en una ven-
tana de la cual se proporciona una zona 202 de tipo n al-
tamente impurificada por difusión hacia el interior de ar-
sénico. Sobre esto se proporciona de manera conocida, un
25

10.7.73



18

5

10

15

20

25

10.7.73

patrón de óxido constituido por óxido de silicio que contiene boro, como resultado de lo cual se forma un patrón de óxido en forma de una rejilla o malla de bandas 203, 204, 205 y 206 sobre la capa 202 de tipo n altamente impurificada. Se proporciona después, de modo conocido, una capa de silicio de tipo p y de alta resistencia óhmica, que tiene un espesor de $0,5 \mu$. El silicio depositado de la capa 207 sobre el silicio expuesto del cuerpo de sustrato monocristalino, es epitaxial y, sobre las capas de aislamiento ahora enterradas de nitruro de silicio y óxido de silicio que contiene boro, el depósito es policristalino. La resistividad del silicio de tipo p monocristalino es $0,5 \text{ ohm.cm}$. De esta manera, se forman regiones monocristalinas 213, 214, 215, 216 y 217 que están separadas unas de otras. Las regiones 214 y 216 están destinadas para las bases de los transistores a fabricar, formando la capa enterrada 202 de tipo n de las mismas el emisor común. Se difunde fósforo hacia el interior en las regiones 213, 215 y 217. Se deposita luego una capa 220 de silicio de tipo n de alta resistencia óhmica, siendo epitaxial el depósito sobre las partes monocristalinas de la capa 207 previamente proporcionada, y siendo policristalino el depósito sobre las partes policristalinas de la capa 207. El espesor de la capa 220 es $1,5 \mu$. Se proporciona luego un patrón de óxido empotrado en las dos capas 220 y 207 de la manera



16

antes descrita por medio de una máscara de nitruro de silicio, surcos producidos por ataque químico, y una oxidación profunda. Se obtienen las capas de aislamiento empotradas 240, 241, 242, 243, 244 y 245, que están contiguas por sus
5 careas inferiores a las capas de aislamiento enterradas 201, 203, 204, 205, 206 y 207, respectivamente.

Las regiones de tipo n formadas por difusión de fósforo después de la deposición de la capa 207 han formado las capas enterradas altamente impurificadas 221, 222
10 y 223 en el silicio depositado epitaxialmente. El fósforo se ha difundido también en las regiones policristalinas adyacentes. Dichas capas de aislamiento empotradas han dividido las capas de silicio proporcionadas 207 y 220 en
15 islas de silicio. Una primera isla está constituida por las zonas 208 y 213, las cuales son partes de la capa 207 proporcionada, y las zonas 225 y 231, las cuales son partes de la capa 220 proporcionada. Una segunda isla está
20 constituida por las zonas 214 y 209, que son partes de la capa 207, y las zonas 232 y 226 que son partes de la capa 220. Una tercera isla está constituida de las zonas 215 y 210 que son partes de la capa 207, y las partes 233 y 227 que son partes de la capa 220. Una cuarta isla está constituida por las zonas 216 y 211 que son partes de la capa
25 207, y las zonas 234 y 228 que son partes de la capa 220. Una quinta isla está constituida por las zonas 217 y 212,

10.7.73



que son partes de la capa 207, y las zonas 236 y 229 que son partes de la capa 220.

Después se separa la máscara de nitruro de silicio y, por medio de máscaras convencionales de óxido, se difunde entonces primeramente boro de modo local en la zona 226 y una parte contigua 250 de la zona 232, y en la zona 228 y una parte contigua 251 de la zona 234. Por último, se difunde fósforo en las zonas 225, 231, 233, 227, 257 y 229 y, adicionalmente, en una parte 258 de la zona 232 y en una parte de la zona 234.

El cuerpo semiconductor ha adquirido, en este momento, la configuración mostrada en la Figura 20. En dos islas se han obtenido configuraciones de transistor en las cuales la capa de tipo n enterrada 202 forma un emisor común. Las regiones de tipo p provistas epitaxialmente, 214 y 216, forman las bases. Como la impurificación de arsénico en la capa enterrada 202 tiene un coeficiente de difusión pequeño, las regiones 214 y 216 de tipo p de resistencia óhmica comparativamente alta que forman partes de la capa 207 proporcionada, se impurifican de nuevo sólo parcialmente por difusión desde la capa 202 durante los tratamientos térmicos para la formación del dispositivo semiconductor. La expansión de la capa 202 enterrada de tipo n en las partes 214 y 216 dispuestas epitaxialmente, es aproximadamente $0,2 \mu$. Las zonas de tipo p restantes



que tienen espesores de aproximadamente $0,3/\mu$. constituyen las bases de los dos transistores. Las partes 232 y 234 de tipo n dispuestas epitaxialmente constituyen los colectores de los transistores.

5 Les dos islas en las que están dispuestas las estructuras de transistor comprenden dos zonas policristalinas 209 y 211, respectivamente, de la capa delgada 207, y 226 respectivamente y 228, de la capa 220. Estas zonas están provistas sobre la capa de aislamiento enterrada 204 y 206, respectivamente, de óxido de silicio que contiene boro. La región 209 y 211, respectivamente, está constituida por silicio policristalino de tipo p, debido también a que se ha difundido boro desde la capa de aislamiento enterrada 204 y 206, respectivamente, en la zona policristalina 209 y 211, respectivamente. Las zonas policristalinas 226 y 228 son de tipo n y muy impurificadas, como resultado del último tratamiento de difusión con boro desde la superficie de la capa 220. El boro puede contribuir también a aumentar la concentración de aceptor en las zonas 209 y 211. El boro puede haberse difundido adicionalmente desde las zonas policristalinas 226 y 228 e las regiones adyacentes 232 y 234 de tipo n, respectivamente, formándose a partir de silicio de tipo p las zonas 252 y 253, respectivamente.

25 Durante la difusión de fósforo en la capa 220,
10.7.73



se han formado las zonas 258 y 259 de tipo n, muy impurificadas, en las partes epitaxiales 232 y 234 de tipo n, respectivamente. Estas zonas están separadas por material de tipo n de alta resistencia óhmica de las zonas dispuestas epitaxialmente 232 y 234, respectivamente, de las zonas de superficie de tipo p altamente impurificadas 250 y 251, respectivamente. Las regiones 258 y 259 sirven como zonas de contacto de colector.

5

Las capas enterradas de tipo n de baja resistencia óhmica 221, 222 y 223, que están impurificadas con el fósforo de difusión comparativamente rápida, se han expandido hasta el emisor enterrado 202, de tal modo que las regiones 213, 215 y 217 estén constituidas enteramente por material de tipo n comparativamente muy impurificado. De modo correspondiente, las regiones policristalinas 208, 210 y 212 están altamente impurificadas con fósforo. Como resultado de la difusión del fósforo en la capa 220, se forman las zonas altamente impurificadas 255, 256 y 257 en las regiones monocristalinas 231, 233 y 235. Como resultado de las mayores velocidades de difusión en el material policristalino, las zonas policristalinas 225, 227 y 229 están muy impurificadas con fósforo en todo su espesor.

10

15

20

Se disponen contactos óhmicos, a saber contactos óhmicos 260, 261 y 262 para las zonas altamente impurificadas 255 y 225, 256 y 227, y 257 y 229, respectivamente. Estos constituyen tres contactos emisores que están conectados de una manera fácilmente conductora al emisor común 202 a través de zonas de tipo n altamente impurificadas,

25

10.7.73



a saber, a través de las zonas 255, 225, 208 y 226, a través de las zonas 256, 227, 210 y 222, y a través de las zonas 257, 229, 212 y 223, respectivamente.

5 Los contactos 263 y 264 constituyen los contactos base de los dos transistores. Los contactos 263 y 264 están conectados de una manera fácilmente conductora a las zonas base 214 y 216 de tipo p, respectivamente, a través de las zonas de tipo p altamente impurificadas 250, 226, 252 y 209, y a través de las zonas de tipo p altamente impurificadas 251, 228, 253 y 211, respectivamente.

10 Las capas metálicas 265 y 266 están separadas lateralmente por las capas de óxido de silicio 270 y 271 de los contactos base 263 y 264, respectivamente. Estos contactos colectores 265 y 266 constituyen contactos óhmicos satisfactorios para las regiones de contacto de tipo n altamente impurificadas 258 y 259, respectivamente, de las regiones colectoras 232 y 234.

15 El emisor 202 forma uniones planas con las bases 214 y 216, estando presentes dichas uniones 280 y 281, respectivamente, sustancialmente en toda su superficie, a una corta distancia frente a las uniones base-colector 282 y 283, respectivamente. Los contactos emisores tienen conexiones pasantes con la capa emisora enterrada 202 que están separadas lateralmente de las configuraciones de transistor por zonas de material aislante.

25
10.7.73



Las capacitancias base-colector en esta construcción se pueden reducir más incluso utilizando capas de óxido empotradas adicionales, dispuestas también si se desea sobre una capa delgada y enterrada de aislamiento, las cuales capas empotradas de aislamiento estén empotradas en todo el espesor de la capa 220 o, si se desea, en una parte de dicho espesor, y separen lateralmente las zonas de contacto base de las regiones de colector. Como resultado de esto, es posible aún obtener una unión colector-base sustancialmente plana con una capacidad mínima, limitada por material aislante a lo largo de toda su circunferencia.

Debe tenerse presente que el uso de dos o más capas de aislamiento empotradas una sobre otra permite el empleo de una región colectora más gruesa, lo cual puede ser deseable para obtener altos voltajes inversos a través de la unión base-colector.

En la construcción resultante, las uniones emisor-base son solo ligeramente mayores que la parte localizada en frente de ellas, de la unión base-colector, como resultado de lo cual se pueden obtener factores razonables de amplificación de corriente de los transistores.

La Figura 21 muestra un dispositivo semiconductor que tiene un transistor n-p-n y un transistor p-n-p, cuyos colectores están conectados uno con otro de modo conductivo. Como las dos regiones colectoras están constituidas en



este caso por material semiconductor de tipos de conducti-
vidad diferentes, un contacto directo entre dichos colecto-
res formaría una unión de rectificación. Cuando se procede
de acuerdo con métodos de integración convencionales, las
5 zonas colectoras de contacto presentes en la superficie po-
drían interconectarse por medio de un conductor de conexión
metálico que pasase sobre una capa de aislamiento. Cuando
se utilizan capas de aislamiento empotradas y enterradas
de acuerdo con la presente invención, es también posible
10 enterrar conductores metálicos. Estos pueden interconectar
zonas localizadas más profundas, en particular zonas de ti-
pos de conductividad diferentes.

El dispositivo semiconductor que se muestra par-
cialmente en la Figura 21 está construido sobre un cuerpo
15 semiconductor monocristalino 500 de silicio de tipo n, de
alta resistencia óhmica. Por oxidación y ataque químico con
ayuda de máscaras, de la manera usual, se disponen sobre
aquél capas de óxido convencionales 502 y 504 comparativa-
mente delgadas. Una capa de aislamiento 503, constituida
20 por nitruro de silicio, se dispone adicionalmente en forma
de una banda. Un conductor metálico 505, por ejemplo de
wolframio o molibdeno, se dispone de manera conocida sobre
dicha capa de nitruro de silicio. Entre el nitruro de sili-
cio y el metal, se puede disponer, si se desea, una capa
25 delgada de óxido de silicio. Puesto que al menos una zona

10.7.73



periférica de la superficie superior de la capa de aislamiento 503 queda exenta del metal proporcionado, no existe cortocircuito directo alguno entre la capa metálica y el material 500 de tipo p del cuerpo de silicio. La capa metálica 505 se cubre nuevamente con una banda aislante 506, por ejemplo constituida análogamente por nitruro de silicio, que tiene debajo de ella, si se desea, una capa delgada de óxido de silicio. Sobre la cara superior de la capa metálica 505, dos partes de la superficie que están separadas una de otra han quedado libres del material de aislamiento de la capa 506. Adicionalmente, se provee una zona 501 de tipo p en una parte de la superficie del cuerpo 500 entre las capas de aislamiento 502 y 503 por difusión de boro.

Sobre ésta se dispone una capa de silicio 510 del tipo p, por ejemplo, que tiene un espesor de 2μ , tal que se deposite silicio policristalino sobre las superficies con material de aislamiento o metal y se deposite silicio epitaxial sobre la superficie de silicio monocristalino libre. Se ha formado una parte policristalina 513 sobre la capa de óxido 504. Sobre la parte de la superficie de silicio presente entre la capa de óxido 504 y el nitruro de silicio 503 se ha formado epitaxialmente una región de tipo p monocristalina 511, durante la deposición. Dicha región está constituida por material de tipo p que tiene una resistividad de 0,5 ohm.cm. Sobre la capa de óxido 502 se

10.7.73



ha formado una región policristalina 516. Una parte de silicio epitaxial 512 constituida por silicio de tipo p de alta resistencia óhmica se ha formado sobre la parte de la superficie del cuerpo de silicio presente entre la capa de nitruro de silicio 503 y la capa de óxido 502. La capa de tipo p de baja resistencia óhmica 501 enterrada se ha expandido por difusión en la parte 512. Una parte de silicio policristalino se ha depositado sobre las superficies libres de la capa de nitruro de silicio 503, la capa metálica 505, y la capa de nitruro de silicio 506.

Una red constituida por capes de aislamiento empotradas se dispone de nuevo en la capa 510, la cual red se ha obtenido produciendo surcos por ataque químico local, y por oxidación intensa del silicio. Por ejemplo, una capa empotrada de aislamiento 517 está empotrada en la capa 510, estendo contigua dicha capa 517 por su cara inferior a la capa de nitruro de silicio 506 dispuesta sobre el metal. La región de silicio policristalino en la cual está empotrada la capa de aislamiento 517, se divide en dos partes, estendo contigua la parte policristalina 514 de aquélla a la parte epitaxial 511 de la capa 510, y estendo contigua la parte policristalina 515 de aquélla a la parte epitaxial 512 de la capa 510.

Por medio de métodos de difusión planar, convencionales las zonas policristalinas 513, 515 y 516 se impu-



rifican intensamente con boro, mientras que se difunde fósforo hacia el interior en la parte policristalina 514 y en la parte epitaxial monocristalina contigua 511, con la excepción de una parte de la superficie contigua a la región policristalina 513. Como resultado de la diferencia en velocidades de difusión del fósforo, la región policristalina 514 ha pasado a ser en su totalidad de tipo n de baja resistencia óhmica, mientras que en la superficie de la región monocristalina 511 de tipo p se ha formado una zona 518 de tipo n altamente impurificada.

La zona de tipo n altamente impurificada y policristalina 514 se conecta ahora de una manera fácilmente conductora a la zona 515 de tipo p policristalina y altamente impurificada a través de la capa metálica enterrada 505.

Se dispone una capa de nitruro de silicio 519 sobre las regiones policristalinas 514 y 515 y la capa de aislamiento empotrada 517, situada en posición intermedia. Se dispone a continuación sobre el conjunto una capa 525 de silicio de tipo n de alta resistencia óhmica. Las partes de dicha capa que están dispuestas sobre material de aislamiento y sobre material policristalino se hacen policristalinas, mientras que las partes que están dispuestas sobre silicio monocristalino se han depositado epitaxialmente sobre dicho silicio monocristalino. Por ejemplo, so-

10.7.73



bre la parte monocristalina 511 de la capa 510 se ha formado la región 526 de tipo n de alta resistencia óhmica, monocristalina y epitaxial, y sobre la parte monocristalina 512 de la capa 510 se ha formado la región monocristalina 527 de silicio de tipo n de alta resistencia óhmica. La zona 518 se ha expandido por difusión tanto en la región 511 como en la región 526, y constituye una capa enterrada de tipo n altamente impurificada.

De la manera arriba mencionada, proporcionando surcos y por oxidación profunda, se han formado capas de aislamiento empotradas de óxido de silicio en la capa de silicio 525, fundamentalmente conforme a un patrón de tipo red. La capa de aislamiento empotrada 529 está contigua por su cara inferior a la zona de silicio policristalino de tipo p altamente impurificada 510 y a una capa de aislamiento enterrada empotrada en la capa de silicio 510 (no representada), la cual está contigua por su cara inferior a la capa de aislamiento enterrada 504. La zona policristalina enterrada 513 forma una conexión conductora que atraviesa una interrupción de dicha capa de aislamiento enterrada empotrada en la capa de silicio 510. De una manera correspondiente, la zona de tipo p altamente impurificada y policristalina 516 puede tener la forma de un conducto a través de una capa de aislamiento enterrada (no representada), empotrada en la capa de óxido de silicio 510 y con-

25
10.7.73



tiguo a la capa delgada de óxido enterrada 502 por su cara inferior. La capa de aislamiento 532 empotrada en la capa de silicio 523 está contigua por su cara inferior a dicha capa enterrada empotrada en la capa 510 y la zona policristalina 516. En la parte policristalina formada sobre la capa de nitruro de silicio 519, se forman dos capas de aislamiento empotradas 530 y 531, de las cuales la capa 530 está contigua lateralmente a la parte dispuesta epitaxialmente 526 y la capa de aislamiento empotrada 531 está contigua lateralmente a la parte monocristalina 527 de la capa 525. Entre las capas de aislamiento empotradas 530 y 531 se ha conservado una zona policristalina de tipo n y de alta resistencia óhmica 528, que se expande entre dichas dos capas enterradas 530 y 531 en forma de una parte alargada que se puede utilizar como resistencia.

Se han formado zonas altamente impurificadas localmente a partir de la superficie de la capa 525, a saber, las zonas de tipo n altamente impurificadas 533 y 534 en una parte de la superficie de la región de tipo n dispuesta epitaxialmente 526, estando contigua dicha parte de la superficie a la capa de aislamiento empotrada 530, respectivamente en una parte de la superficie de la región 527 de tipo n epitaxial, estando contigua dicha parte de la superficie a la capa de aislamiento empotrada 532. Además, una zona de tipo p altamente impurificada 535 que, con un



cierto espacio intermedio, está separada de la zona de tipo n altamente impurificada 534, se ha formado por difusión de boro hacia el interior en una parte de la superficie de la región dispuesta epitaxialmente 527. Una capa de nitruro de silicio 536 está dispuesta sobre la zona 528 de silicio policristalino y sobre las capas de aislamiento empotradas 530 y 531.

Una capa 540 de silicio de tipo p se ha depositado sobre la capa 525. En los lugares en que este silicio se deposita sobre material de aislamiento, el depósito es policristalino. En los lugares en que la deposición tuvo lugar sobre silicio monocristalino, se formaron partes monocristalinas epitaxialmente sobre el substrato. La zona de tipo p altamente impurificada 535 y las zonas de tipo n altamente impurificadas 533 y 534 pueden haberse expandido por difusión de boro y fósforo, respectivamente, en el silicio de la capa 540.

Disponiendo surcos de la manera arriba descrita y por oxidación profunda en el área de dichos surcos mientras que se utilizaba una máscara adecuada, por ejemplo nitruro de silicio, se formó una red de capas de aislamiento de óxido de silicio empotrado en la capa de silicio 540. La capa de aislamiento empotrada 541 está contigua por su cara inferior a la capa de aislamiento 529 empotrada en la capa de silicio 525. La capa de aislamiento 542 empotrada

25
10.7.73



en la capa 540 se extiende justamente hasta por debajo del límite entre la capa 525 y la capa 540. Está dispuesta en la parte monocristalina de la capa 540 desarrollada epitaxialmente sobre la región 526 y, por su cara inferior, llega hasta cerca del borde de la zona 533, ahora enterrada, que está fuertemente impurificada con fósforo. La capa de aislamiento empotrada 542 divide la región monocristalina dispuesta epitaxialmente sobre la parte monocristalina 526 de la capa 525 en dos partes, de las cuales, una parte 550 de material de tipo p de alta resistencia óhmica que tiene una unión plana está contigua al material de tipo n de alta resistencia óhmica de la región 526, y la parte 551 de material de tipo p de alta resistencia óhmica está contigua por su cara inferior a la capa enterrada 533 de material de tipo n altamente impurificado. La parte monocristalina 551 de la capa de silicio 540, cuya parte 551 está contigua por una de sus caras a la capa de aislamiento empotrada 542, está contigua por su otra cara a la capa de aislamiento empotrada 543, la cual está contigua por su cara inferior a un borde de la capa de nitruro de silicio 536. La capa de aislamiento empotrada 544 está contigua por su cara inferior a una parte central de la capa de nitruro de silicio enterrada 536. Como resultado de esto, el silicio policristalino depositado sobre la capa de nitruro de silicio está dividido en una región 554 que está limitada

25
10.7.73



por cualquier lado por capas de aislamiento empotradas 543 y 544, y una región 555 que está contigua al material monocristalino depositado sobre la región monocristalina 527 de la capa de silicio 525. La capa de aislamiento empotrada 545 está dispuesta en dicha parte monocristalina de la capa 540 depositada epitaxialmente sobre la parte monocristalina 527. Dicha capa está empotrada justamente hasta por debajo del límite entre las capas de silicio 525 y 540 y está contigua por su cara inferior al borde de la capa 535 de tipo p altamente impurificada, ahora enterrada, y al borde de la capa 534 de tipo n, altamente impurificada y ahora enterrada. Adicionalmente, está contigua por su cara inferior al material de tipo p de alta resistencia óhmica de la región 527 presente entre dichas capas enterradas. La capa de aislamiento empotrada 545 divide la parte monocristalina de la capa 540 desarrollada epitaxialmente sobre la región monocristalina 527 en dos partes, de las cuales, la parte 552 está contigua lateralmente a la zona policristalina 555 y está contigua por su cara inferior a la capa enterrada 535 de tipo p de baja resistencia óhmica, estando contigua la parte 553 de aquéllas por su cara inferior a la capa 534 de tipo n, enterrada y de baja resistencia óhmica. La capa de aislamiento 546 está empotrada en la parte policristalina de la capa de silicio 540, la cual está depositada sobre la capa 532 de aislamiento,

10.7.73



ahora enterrada, empotrada en la capa de silicio 525. La
capa de aislamiento empotrada 546 está contigua por su
cara inferior a dicha capa de aislamiento enterrada 532.
Una zona 556 de silicio policristalino presente encima de
5 una parte periférica de la capa de aislamiento enterrada
532, está presente entre la capa de aislamiento empotrada
546 y la parte monocristalina 553 de la capa de silicio
540.

10 Por difusión local hacia el interior de fósforo
y boro de acuerdo con métodos planares conocidos, se for-
man localmente zonas altamente impurificadas de tipo n y
de tipo p, respectivamente, en la capa de silicio 540. Por
difusión hacia el interior de fósforo, la zona policrista-
lina 556 se impurifica altamente con fósforo en todo su es-
15 pesor. Por difusión a través de la superficie de la región
533, se forma una zona 564 de tipo n altamente impurifica-
da que está contigua lateralmente por una de sus caras a
la capa 545 de aislamiento empotrada, y por la otra cara
está contigua el silicio policristalino de la zona 556, el
20 cual está, de modo análogo, fuertemente impurificado con
fósforo. Es posible continuar la difusión hasta que el si-
licio de tipo p de alta resistencia óhmica de la región
553 se ha impurificado de nuevo totalmente por la difusión
ascendente de fósforo desde la capa enterrada 534 y la di-
25 fusión descendente de fósforo desde la capa 564. Es posi-

10.7.73

ble, sin embargo, que quede una zona de tipo p del material original de la región 553, y que la parte policristalina 556 asegure una conexión fácilmente conductora entre la zona 564 y la parte enterrada 534.

5 Tal zona 563 fuertemente impurificada con fósforo se forma por difusión hacia el interior de fósforo a través de la superficie de la parte monocristalina 551 de la capa 540. En este caso, también se puede impurificar de nuevo totalmente el material de tipo p de la región 551
10 por difusión descendente de fósforo a partir de la capa 563 y difusión ascendente de fósforo desde la capa 533. Sin embargo, en caso de que quede una zona delgada de material de tipo p, como se muestra en forma diagramática en la Figura 23, se puede asegurar mejor que entre la parte
15 monocristalina 551 de la capa 540 y la capa de aislamiento empotrada 543 queda una zona de silicio policristalino sobre una parte periférica de la capa de nitruro de silicio 536. Durante la difusión de fósforo para formar la capa 536, ésta se puede impurificar con fósforo en todo su espesor. De esta manera, se puede asegurar que se
20 obtiene un buen contacto óhmico entre la zona 563 de tipo n y la capa 533 enterrada de tipo n. Esta capa 533 puede haberse expandido en dirección descendente hasta la capa 518 enterrada de tipo n presente debajo de aquélla, de tal manera que la capa 518 últimamente mencionada ten-

25
10.7.73



ga una conexión fácilmente conductora con la superficie de la capa 540 para proporcionar un contacto.

5 Por difusión de fósforo hacia el interior en una parte de la superficie de la región 550 contigua a la capa de aislamiento empotrada 542, se forma la zona 562 de tipo n altamente impurificada, la cual forma una unión p-n con el material de tipo p de alta resistencia óhmica de la región 550.

10 Por difusión de boro hacia el interior a través de la superficie de la parte monocristalina 552, se forma una zona 561 superficial de tipo p altamente impurificada que puede separarse posiblemente de la capa 535 de tipo p enterrada por una capa delgada de material de tipo p de alta resistencia óhmica. Por la difusión simultánea de boro en la zona policristalina 555 que llega a impurificarse fuertemente con boro en todo su espesor, se asegura una conexión fácilmente conductora entre la capa enterrada 535 y la zona de la superficie 561.

15 El boro se puede difundir también en la zona policristalina 554 para formar una banda conductora que esté limitada totalmente por material de aislamiento lateralmente y por su cara inferior, y que puede servir como conductor empotrado en el cuerpo semiconductor. La zona 554 se puede cubrir adicionalmente por su cara superior con una capa de aislamiento 558, por ejemplo de óxido de sili-

25
10.7.73



cio. La zona 554 se puede proteger también por medio de una máscara contra la difusión de boro, como resultado de lo cual el material mantiene su resistividad comparativamente alta y la zona 554 puede utilizarse, si se desea, como resistencia.

En una zona periférica de la superficie de la parte monocristalina 550 de la capa de silicio 540, la cual zona periférica está contigua a la capa de aislamiento empotrada 541, se difunde también boro para formar una zona 560 de tipo n altamente impurificada que queda a una pequeña distancia de la zona 562 de tipo n altamente impurificada.

La configuración resultante comprende un transistor p-n-p que comprende la capa enterrada 535 como emisor, el material de tipo n de alta resistencia óhmica de la región 527 como base, y la región 512 de tipo p presente por debajo como colector. Un contacto emisor óhmico 573 está provisto en la superficie de la zona policristalina 555 y la zona 561 de tipo n altamente impurificada. A través de estas zonas, el contacto emisor 573 está conectado con la capa emisora enterrada 535 de un modo fácilmente conductor. El contacto base 574 está dispuesto sobre la zona 564 de tipo n altamente impurificada y la zona policristalina 556. El contacto base 574 está conectado con la región base 527 de una manera fácilmente conductora a través de la

10.7.73



zona 564, la zona policristalina 556 y la capa enterrada 534, de tipo n y altamente impurificada. La región base 527 está separada de la región colectora 512 de alta resistencia óhmica por una unión $p-n$ enteramente plana. La capa enterrada 501 de tipo p de baja resistencia óhmica sirve para reducir la resistencia en serie del colector.

5

10

15

20

A través del conductor enterrado 516 de silicio de tipo p , policristalino y de baja resistencia óhmica, el colector se puede conectar a otros elementos de circuito. Por lo demás, el transistor $p-n-p$ está presente en una isla que está contigua al cuerpo 500 de tipo n por su cara inferior con una unión $p-n$. Por uno de sus lados, la isla está limitada por una zona de aislamiento que está interrumpida sólo localmente por la conexión de colector conductora 516, pero que por lo demás está constituida enteramente por material de aislamiento formado por la capa delgada de óxido 502, la capa de aislamiento (no representada) empotrada en la capa 510 hasta la capa de aislamiento 502, como resultado de lo cual se forma el conductor 516, el aislamiento enterrado 532 empotrado en la capa 525, y la capa de aislamiento 546 empotrada en la capa 540.

25

10.7.73

La configuración comprende, además, un transistor $n-p-n$. El emisor del mismo está formado por la zona 562 de tipo n altamente impurificada; la base está formada por la región de tipo n de alta resistencia óhmica de la parte 550 situada debajo del emisor, y -



el colector está formado por la parte 526 de tipo n de alta resistencia óhmica de la capa 525 presente debajo de aquél. Un contacto emisor 571 está provisto sobre la zona de emisor de tipo n altamente impurificada 562. Un contacto base 570 está dispuesto sobre la zona periférica de tipo n altamente impurificada 560, a través de cuya zona dicho contacto está conectado con la base 550 de una manera fácilmente conductora. Una capa de aislamiento de óxido de silicio 557 está provista entre los contactos 570 y 571. Esta capa de óxido 557 cubre los lugares en que la unión entre la zona 560 de tipo p de baja resistencia óhmica y el material de tipo n de alta resistencia óhmica de la región 550 y la unión p-n entre la zona 562 de tipo n de baja resistencia óhmica y el material de tipo p de alta resistencia óhmica de la región 550 emergen en la superficie. El contacto de colector 572 está provisto en la zona de tipo n altamente impurificada 563. A través de dicha zona 563 altamente impurificada, una región de tipo n altamente impurificada, policristalina, posiblemente adyacente, y la capa enterrada 533 altamente impurificada, el contacto de colector 572 está conectado de una manera fácilmente conductora con la capa enterrada 518 de tipo n altamente impurificada, lo cual sirve para reducir la resistencia en serie del colector. La capa de aislamiento empotrada 542 asegura adicionalmente un buen aislamiento entre las

10.7.73



zonas 563 y 533 de tipo p altamente impurificadas por un lado, y la base 550 y el emisor 562 por otro lado.

5 El transistor n-p-n está aislado del cuerpo 500 de tipo n por medio de la zona 511 de tipo p de alta resistencia óhmica, a través de una unión n-p y p-n. Si se desea, se puede conferir a la zona 511 un voltaje de polarización en la dirección inversa mediante un canal de conexión 513 de silicio policristalino, por medio de la cual la zona 511 se puede conectar a elementos de circuito situados en
10 otras islas o, por ejemplo, a través de un recorrido conductor ascendente y un contacto presente en la superficie hasta una fuente de voltaje externa. Por una de sus caras, la isla que contiene el transistor n-p-n está limitada por una zona de aislamiento, como resultado de lo cual solamente se puede atravesar la conexión 513 hasta la zona 511,
15 pero que por lo demás esté constituida enteramente por material aislante, a saber, un material que esté constituido por la capa de aislamiento empotrada 541, la capa de aislamiento enterrada 529 empotrada en la capa 525, una capa de aislamiento enterrada empotrada en la capa de silicio
20 510, a través de la cual se hace pasar el conductor policristalino 513, y la capa de aislamiento enterrada, delgada, 504. Realmente, el transistor n-p-n está aislado suficientemente por sus lados por las capas de aislamiento 541 y 529, puesto que la capa de aislamiento 529 esté contigua
25

10.7.73



ya a la zona aislante 511 de tipo p, presente bajo el transistor n-p-n.

5 El colector 526 de tipo n del transistor n-p-n está conectado ahora conductivamente al colector 512 de tipo p del transistor p-n-p a través de una conexión totalmente enterrada. Esta se extiende a través de la capa 518 de tipo n fácilmente conductora, la zona 514 de tipo n, policristalina y enterrada, el conductor metálico enterrado 505, la zona 515 de tipo p policristalina enterrada, y
10 la capa 501 de tipo p, enterrada, fácilmente conductora. Por lo demás, las islas que contienen el transistor n-p-n y el transistor p-n-p, respectivamente, están aisladas unas de otras, a saber, por medio de una zona de aislamiento compuesta en la que estén encajadas las bandas 554 y 528
15 de silicio policristalino rodeado por material de aislamiento, que se pueden utilizar bien sea en una forma escasamente impurificada como resistencias, o en una forma muy impurificada como conductores de conexión empotrados o enterrados. La zona de aislamiento de que se trata está constituida como sigue: las capas de aislamiento 543 empotradas en
20 la capa 540 y contiguas a la isla que contiene el transistor n-p-n y 544 que está contigua a la isla que contiene el transistor p-n-p, la capa de nitruro de silicio 536, las capas de aislamiento 530 empotradas en la capa de silicio
25 525 y contiguas a la isla que contiene el transistor n-p-n,
10.7.73



y 531 que está contigua a la isla que contiene el transistor p-n-p, la capa de nitruro de silicio 519, la capa de aislamiento enterrada 517, empotrada en la capa de silicio 510, la capa de nitruro 506 y la capa de nitruro 503, haciéndose pasar la capa de metal enterrada 505 entre las últimas capas de aislamiento citadas. La zona 528 enterrada en forma de banda de silicio policristalino que sirve, por ejemplo, como resistencia, está aislada lateralmente de las islas antes mencionadas por las capas de aislamiento enterradas 530 y 531 empotradas en la capa de silicio 525, y está limitada por sus caras superior e inferior por las capas de nitruro de silicio enterradas 536 y 519, respectivamente. La zona empotrada en forma de tira 554 de silicio policristalino que sirve como conductor de conexión, está separada lateralmente de las islas antes mencionadas por las capas de aislamiento 543 y 544, mientras que dicha zona 554 está separada también enteramente por material aislante de la resistencia enterrada 528.

Se pueden hacer pasar conductores metálicos para conectar los diversos contactos por encima de las capas de aislamiento enterradas, como resultado de lo cual existe solamente un pequeño acoplamiento capacitivo a las zonas más próximas de material semiconductor. El conductor metálico enterrado 505 está limitado por material de aislamiento parcialmente por su cara superior, y totalmente

10.7.73



por su cara inferior. Las capas de aislamiento 503 y 506 pueden estar constituidas también por un material diferente, por ejemplo, óxido de aluminio.

5 Le descripción que antecede de las Figuras no es, por supuesto, limitativa de la invención. Las realizaciones descritas se pueden variar de diversas maneras sin desviarse del alcance de esta invención. Sirven también para ilustrar que, de acuerdo con el principio de la invención, se pueden dar nuevas posibilidades. Además, ilustran que el nuevo método descrito es particularmente apropiado para adaptación en los métodos planares existentes para dispositivos semiconductores, en particular para circuitos integrados.

10 En esta realización, es también posible aplicar el conductor metálico enterrado 505 en frente de la cara inferior de la capa de nitruro de silicio 519. La zona 501 de tipo p enterrada se puede extender además, por ejemplo hasta la capa 525, por difusión ulterior de boro. Se puede formar también tal capa de tipo p enterrada a partir de una zona proporcionada impurificada con boro, situada en la superficie del cuerpo 500 por una difusión ascendente de boro en la región 511 hasta la capa 518 de tipo n enterrada. Esta capa enterrada de tipo p aísla el transistor n-p-n situado encima del sustrato. Las capas de aislamiento enterradas 502, 503 y 504 se pueden utilizar como más-

25
10.7.73



cara de difusión para dicha capa enterrada de tipo p y la capa enterrada 501 de tipo p.

5 La presente solicitud, que corresponde a la presentada en Holanda, el 22 de Mayo de 1971, bajo el Nº - 7107039, se acoge a los beneficios del Artículo 51 del vigente Estatuto sobre Propiedad Industrial.

10 REIVINDICACIONES

15 Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

20 1ª.- Un método de fabricación de un dispositivo semiconductor caracterizado porque un cuerpo de substrato semiconductor se dispone localmente con una capa de aislamiento de material aislante presente en su superficie, después de lo cual se dispone al menos una capa semiconductor sobre la superficie del substrato tanto sobre dicha capa de aislamiento como al lado de ella, de tal modo que la capa de aislamiento está enterrada en el semiconductor, y porque zonas de la capa o capas dispuestas de material semiconductor, que se proporcionan sobre la capa de aisla-

25
10.7.73

ME



miento enterrada se convierten en material aislante al mismo tiempo que se utiliza un patrón o plantilla de enmascaramiento protector contra la conversión, llevándose a cabo dicha conversión tan a fondo que la capa de aislamiento formada en la capa o capas dispuestas de material semiconductor se empotre hasta la capa de aislamiento enterrada.

5

2ª.- Un método de acuerdo con la reivindicación 1ª, caracterizado porque, antes de la conversión de las zonas, la capa o conjunto de capas de material semiconductor se separan localmente en una parte de su espesor de tal manera que se forma una superficie accidentada que, después de la conversión local, se suaviza al menos en parte por el cambio de volumen asociado con la conversión.

10

3ª.- Un método de acuerdo con la reivindicación 1ª ó 2ª, caracterizado porque la capa o capas provistas está o están constituidas por silicio, y la conversión se produce por oxidación a fondo.

15

4ª.- Un método de acuerdo con las reivindicaciones 2ª y 3ª, caracterizado porque, antes de la conversión, se crean surcos en la capa o conjunto de capas de silicio dispuestas en el área de las zonas a convertir.

20

5ª.- Un método de acuerdo con la reivindicación 4ª, caracterizado porque la máscara para la conversión de las zonas se utiliza también como una máscara resistente al ataque químico para la producción de los surcos.

25

10.7.73

MGE



6ª.- Un método de acuerdo con cualquiera de las reivindicaciones 3ª a 5ª, caracterizado porque la máscara para la localización de la conversión está constituida por nitruro de silicio.

5 7ª.- Un método de acuerdo con la reivindicación 1ª caracterizado porque se utiliza un cuerpo de substrato semiconductor de silicio, y porque la capa de aislamiento enterrada se obtiene al menos en parte por oxidación del silicio.

10 8ª.- Un método de acuerdo con la reivindicación 7ª, caracterizado porque la oxidación se lleva a cabo tan profunda, mientras que se utiliza una máscara protectora contra la oxidación, que la capa de aislamiento resultante a enterrar queda empotrada en el cuerpo de substrato semiconductor.

15 9ª.- Un método de acuerdo con al menos una de las reivindicaciones anteriores, caracterizado porque la capa de aislamiento enterrada se forma al menos en parte por disposición de una capa de nitruro de silicio, y porque la capa o capas semiconductoras se disponen sobre el cuerpo de substrato con la capa de nitruro de silicio presente en su superficie.

20 10ª.- Un método de acuerdo con la reivindicación 9ª, caracterizado porque la capa de nitruro de silicio se dispone sobre la capa de óxido de silicio previamente em-

25

10.7.73

mfe



potrada.

5 11ª.- Un método de acuerdo con cualquiera de las reivindicaciones 1ª a 6ª, caracterizado porque la capa de aislamiento enterrada se obtiene el menos en parte por deposición de óxido de silicio.

12ª.- Un método de acuerdo con al menos una de las reivindicaciones 7ª, 8ª y 11ª, caracterizado porque se añade una impureza de boro al óxido de silicio.

10 13ª.- Un método de acuerdo con cualquiera de las reivindicaciones 1ª a 12ª, caracterizado porque durante la conversión por oxidación de las zonas de material semiconductor constituidas por silicio, se absorbe boro en el óxido formado.

15 14ª.- Un método de acuerdo con la reivindicación 13ª, caracterizado porque las zonas de la capa o capas semiconductoras dispuestas, que se van a convertir se impurifican previamente con boro.

20 15ª.- Un método de acuerdo con la reivindicación 13ª, caracterizado porque la oxidación se produce el menos temporalmente en una atmósfera que contiene un compuesto de boro.

25 16ª.- Un método de acuerdo con la reivindicación 13ª, caracterizado porque se proporciona localmente una capa de óxido de boro o vidrio de borato.

10.7.73 17ª.- Un método de acuerdo con cualquiera de las

mE



reivindicaciones 1ª a 16ª, en el que durante la disposición de la capa o capas de semiconductor el material semiconductor se deposita sobre el material aislante en una forma policristalina y se deposita epitaxialmente sobre el material semiconductor monocristalino en una forma monocristalina, caracterizado porque durante la conversión de las zonas de la capa o capas de semiconductor dispuestas, una parte del material policristalino se protege contra la conversión.

10 18ª.- Un método de acuerdo con la reivindicación 17ª, caracterizado porque simultáneamente a la formación de una zona difundida en la capa dispuesta sobre sólo una parte de su espesor, al menos una parte del material policristalino mantenido se impurifica en todo el espesor de la capa.

15 19ª.- Un método de acuerdo con cualquiera de las reivindicaciones anteriores 10ª a 18ª, caracterizado porque se dispone una máscara de difusión en la superficie del cuerpo de sustrato semiconductor y se forman zonas de un material semiconductor altamente impurificado por difusión de una o más impurezas adecuadas, mientras que se utiliza dicha máscara de difusión, después de lo cual se mantiene al menos una parte de dicha máscara de difusión que constituye la capa de aislamiento enterrada o una parte de la capa de aislamiento enterrada.

25
10.7.73

ME



20ª.- Un método de acuerdo con la reivindicación 19ª, caracterizado porque la máscara de difusión está constituida al menos en parte por óxido de silicio y una impureza que se difunde en el material semiconductor subyacente para formar una zona de interrupción de tipo canal.

5

21ª.- Un método de acuerdo con la reivindicación 19ª ó 20ª, caracterizado porque la máscara de difusión este constituida al menos en parte por nitruro de silicio.

22ª.- Un método de fabricación de un dispositivo semiconductor.

10

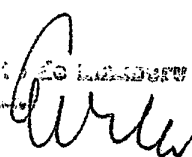
Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Este Memoria consta de ochenta hojas escritas a máquina por una sola cara.

15

Madrid, 10.7.73

P.A.

JOSE LUIS GARCIA
 Por medio de


10.7.73
 AMP

ME

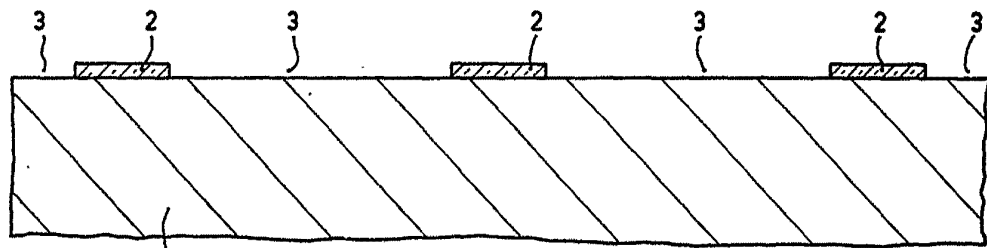


Fig. 1

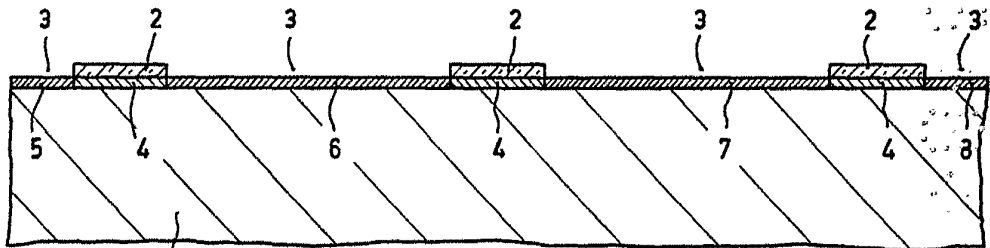


Fig. 2

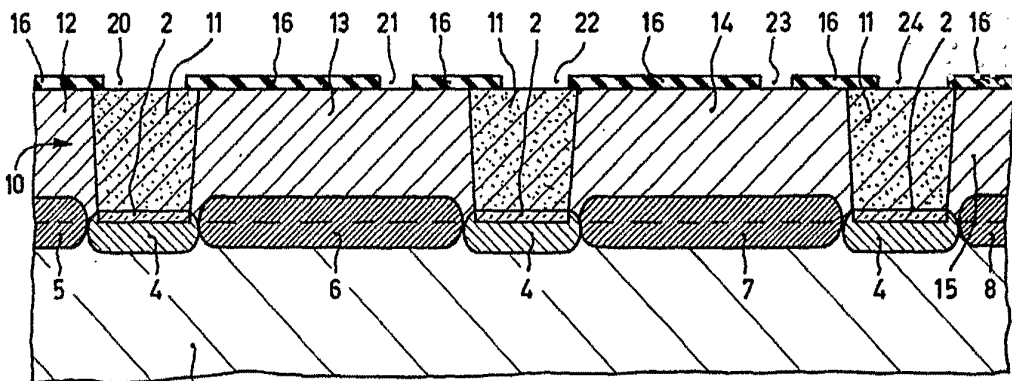


Fig. 3

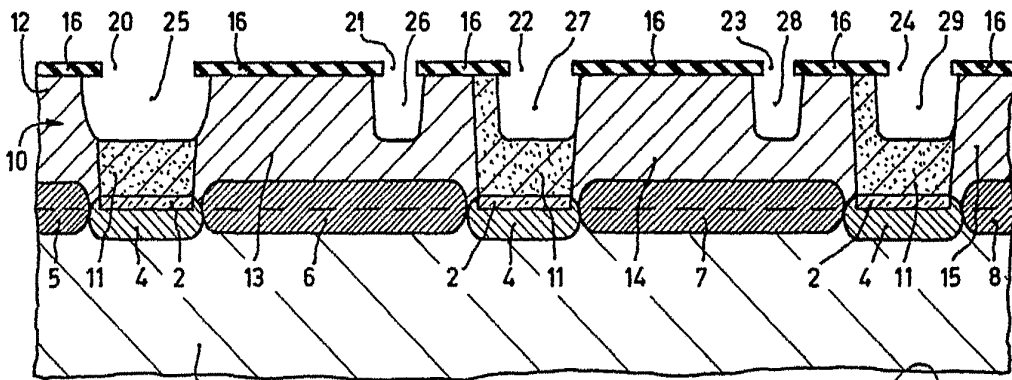


Fig. 4

Handwritten signature or scribble in the bottom right corner.

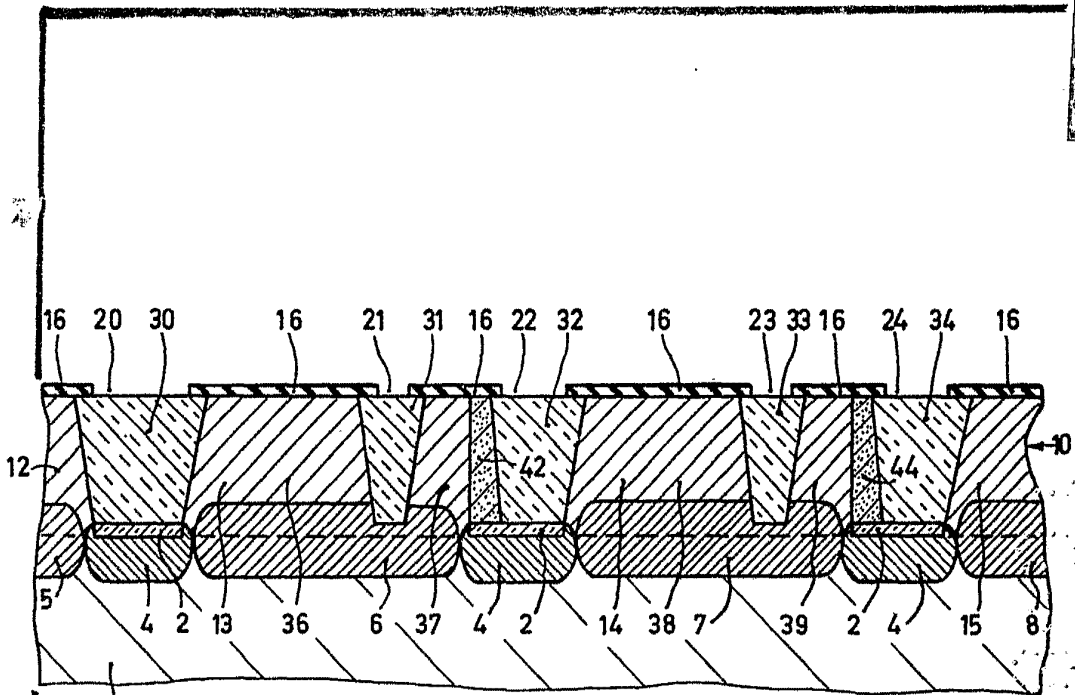


Fig.5

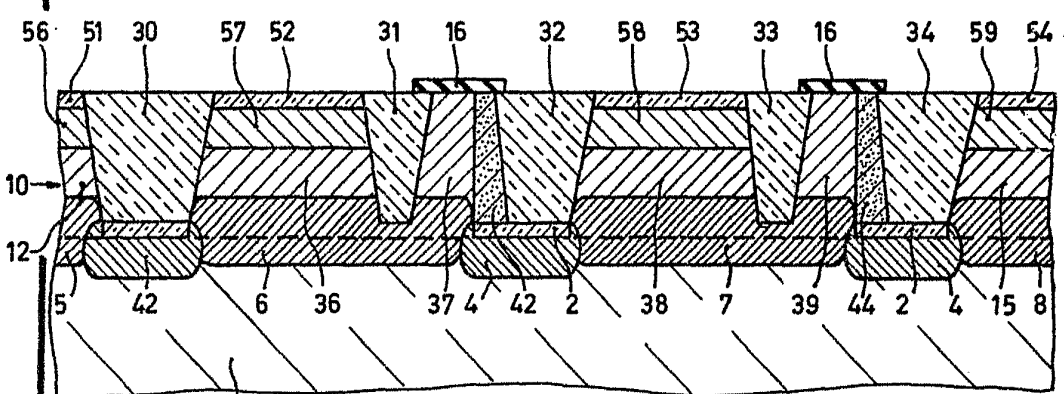


Fig.6

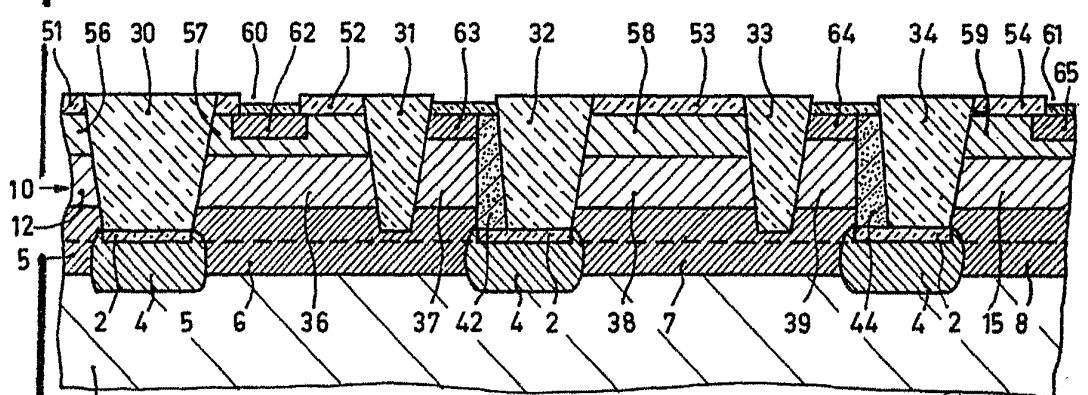


Fig.7

Handwritten signature or mark.

Handwritten scribble

Fig. 11

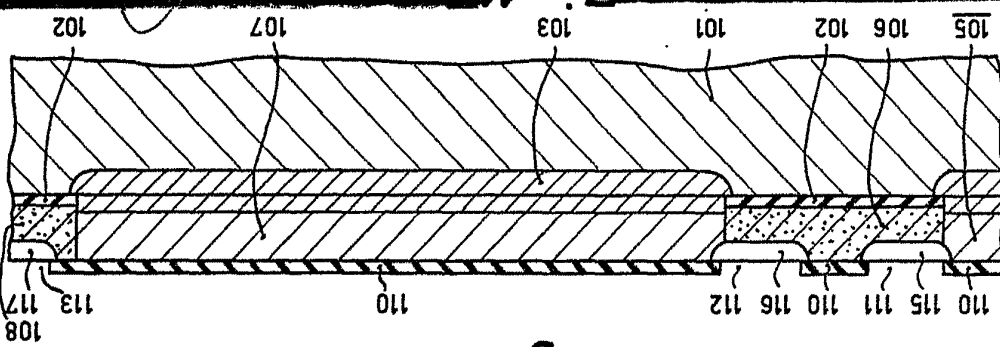


Fig. 10

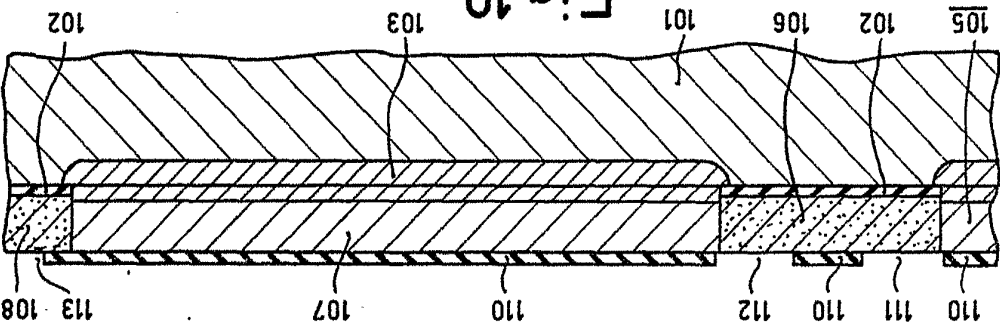


Fig. 9

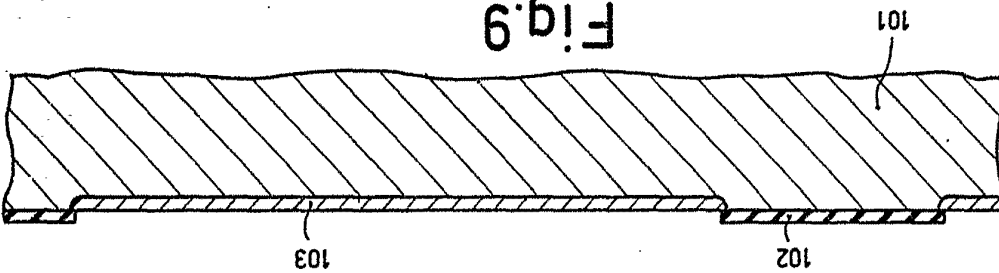
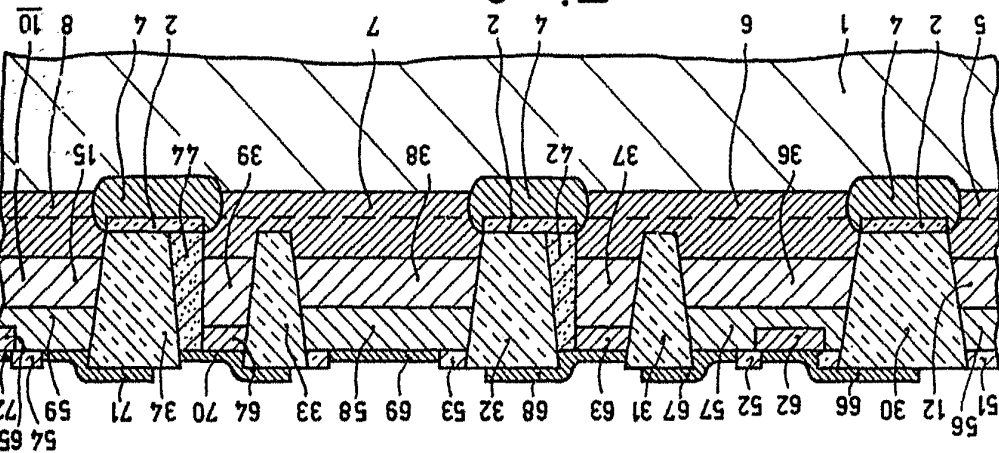


Fig. 8



155099

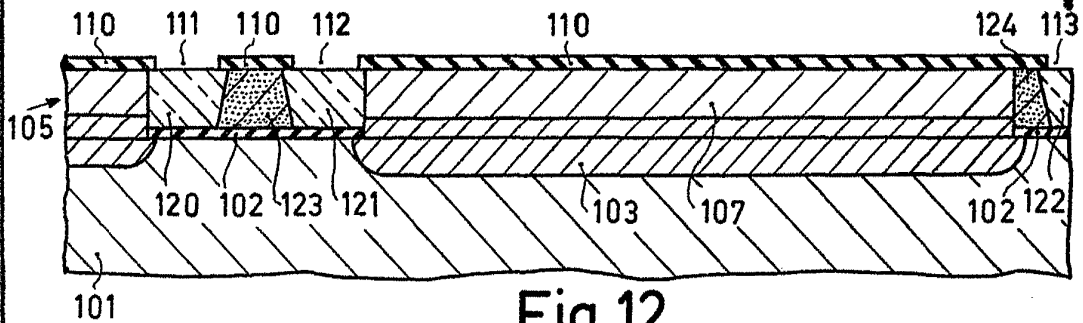


Fig. 12

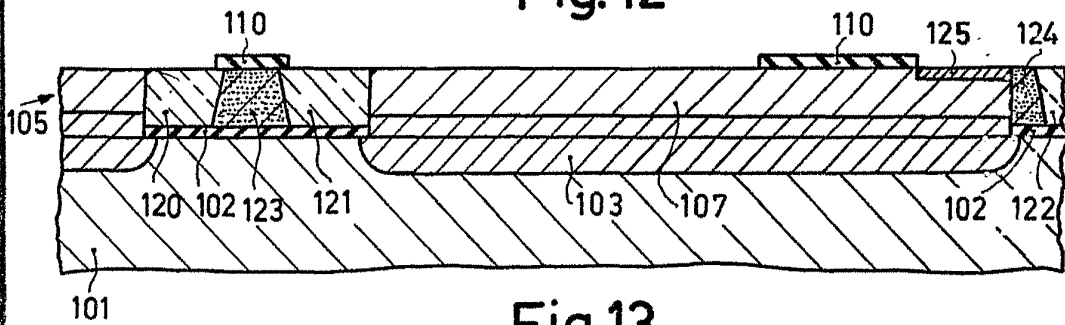


Fig. 13

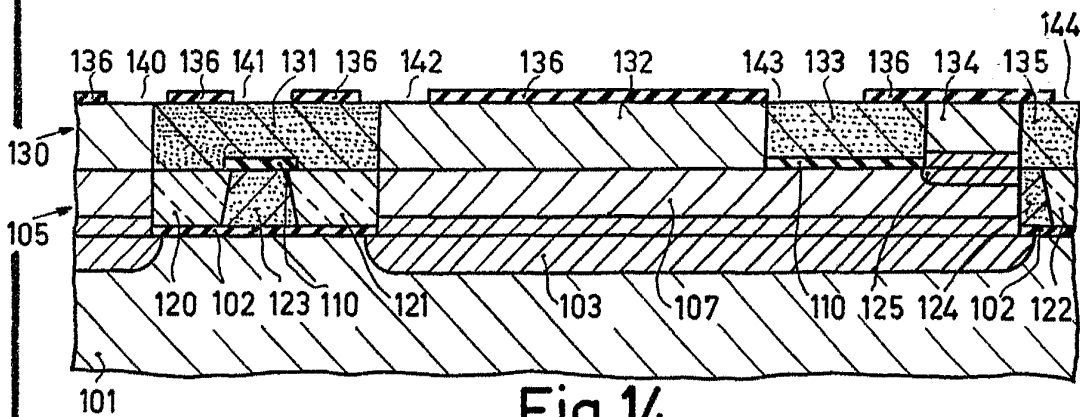


Fig. 14

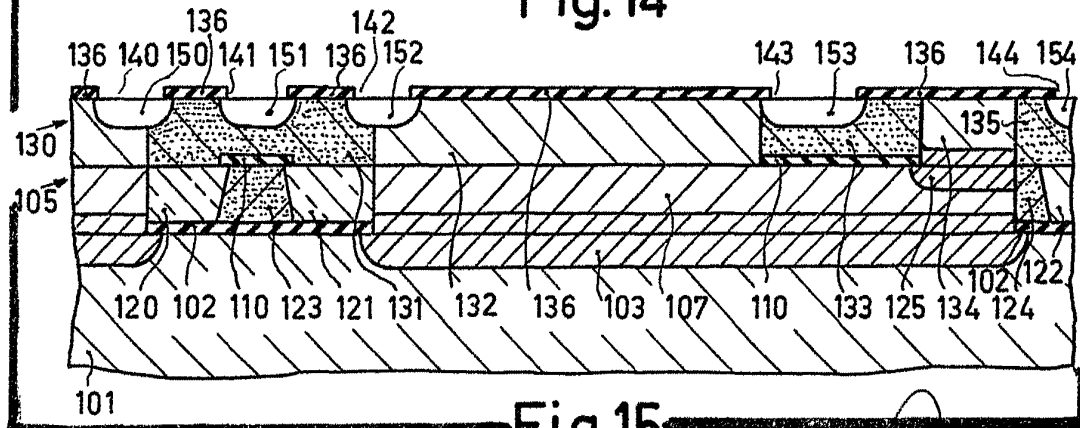


Fig. 15

Handwritten signature or mark.

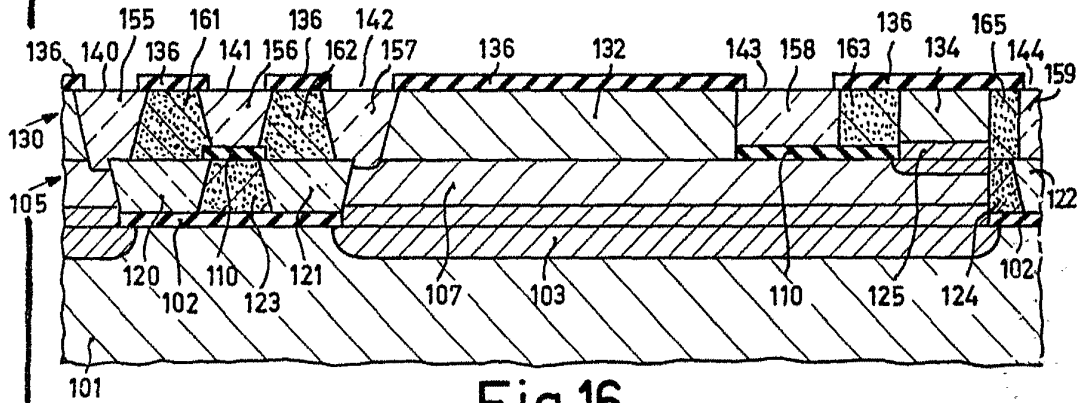


Fig.16

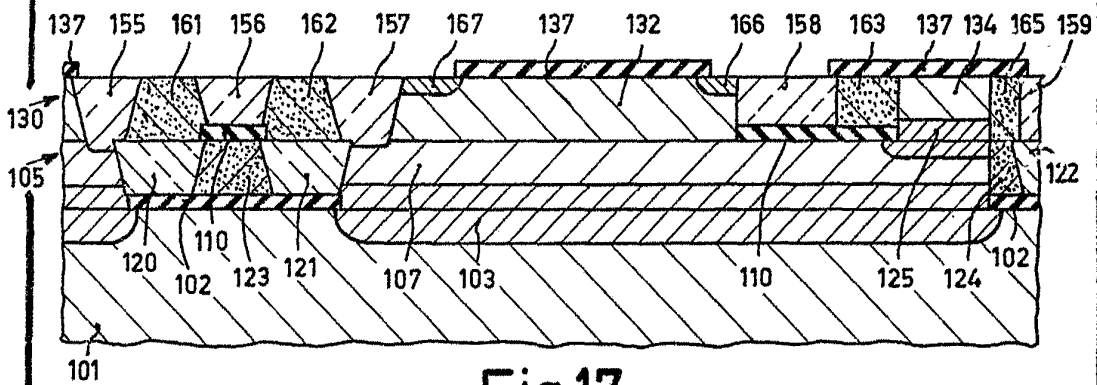


Fig.17

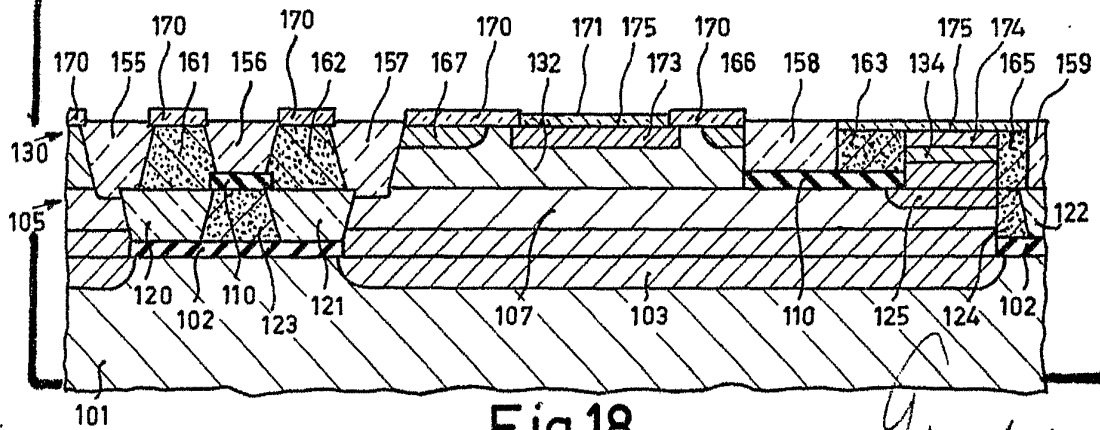


Fig.18

W. W. Allen

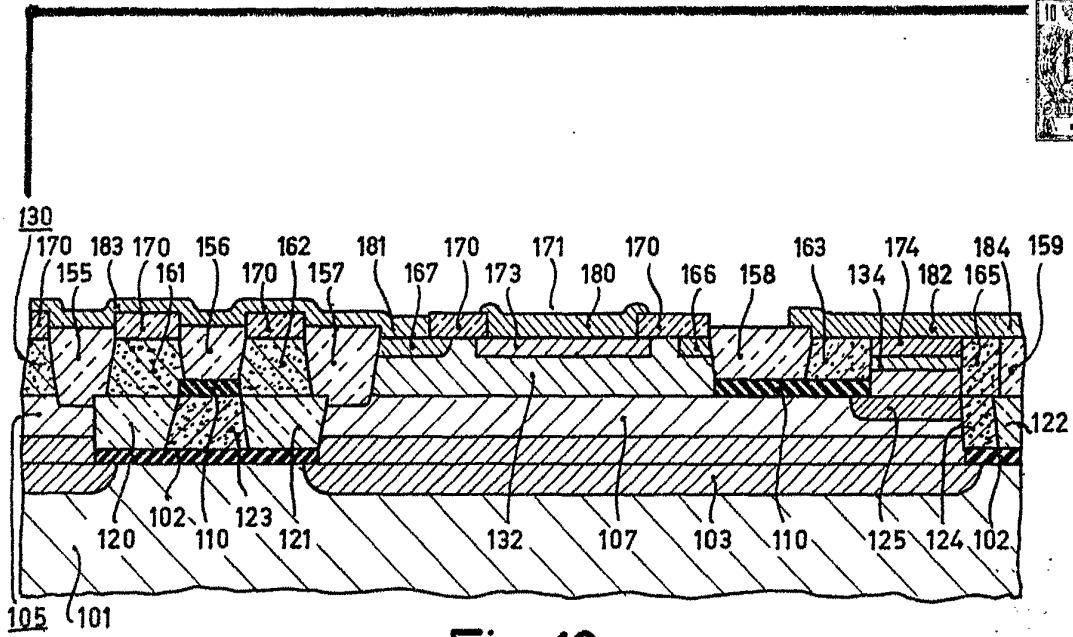


Fig.19

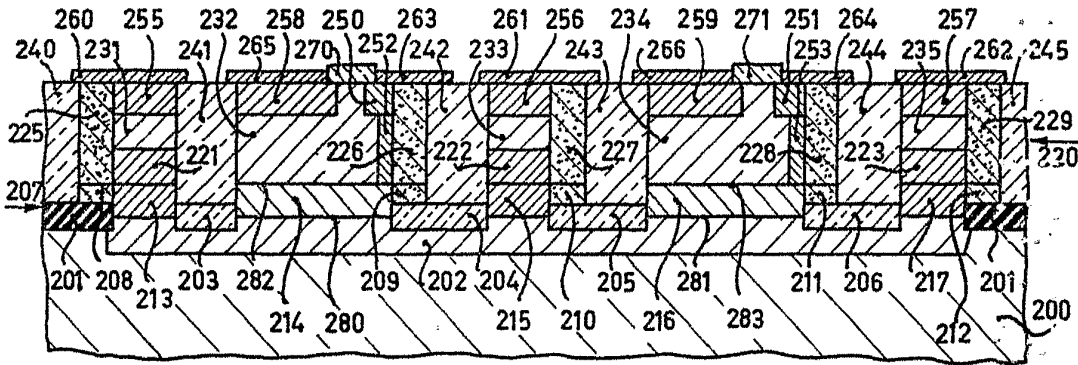


Fig.20

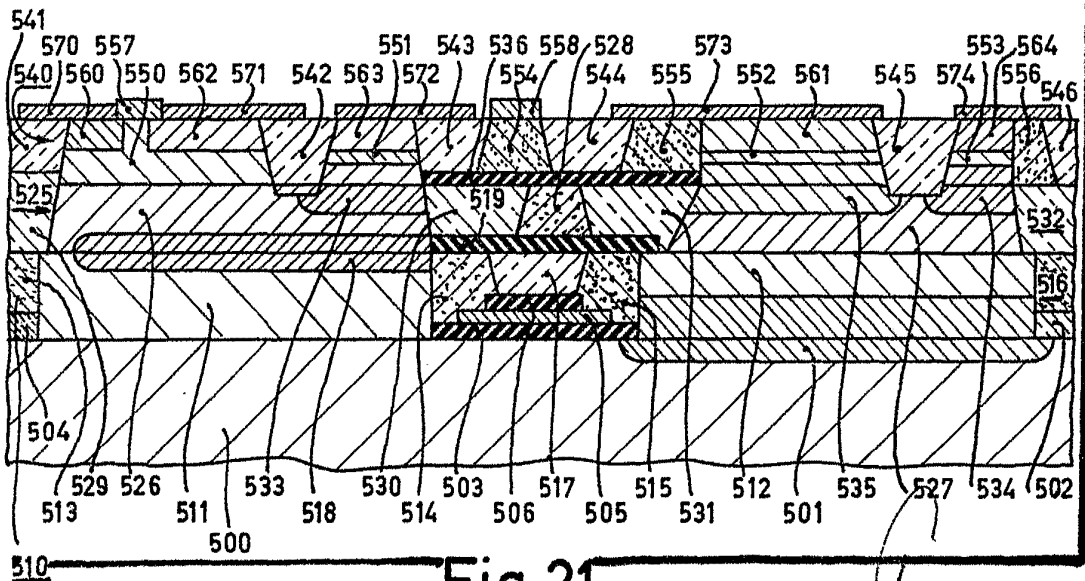


Fig.21

Handwritten signature or mark.