



417400

P.- 54.969

IBM Docket RA9-72-013

*F.C. 12 - XII - 75*

Int. Cl.: <u>        G06F        </u>

MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION en ESPAÑA por 20 años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION

entidad norteamericana

establecida en Armonk N.Y. 10504, Estados Unidos de América

por: "UN SISTEMA DE TECLADO"

(Clase Internacional G06f)

417400



ANTECEDENTES DEL INVENTO

5 Este invento se refiere en general a sistemas de codificación de señales por teclado y más en particular a dispositivos de comunicación de datos digitales en los cuales la salida deseada del teclado son permutaciones codificadas de bitios de datos digitales.

10

TECNICA ANTERIOR

15 Aunque con anterioridad a este invento se han construido numerosos dispositivos de teclados de datos digitales, todos ellos han adolecido de uno o más inconvenientes. Por ejemplo, en un cierto número de dispositivos anteriores de este tipo se han utilizado interruptores de tecla eléctricos que están sujetos a todos los inconvenientes que llevan asociados los contactos eléctricos y los dispositivos actuadores mecánicos. El rebote de los contactos, las picaduras, la corrosión, el rozamiento y el desgaste de las partes mecánicas, molestos fallos intermitentes y las dificultades para las operaciones de reparación o sustitución son defectos que han caracterizado a este tipo de dispositivos.

20

25

17.9.73

417400'



Además, las funciones de teclado normales, tales como la de enclavamiento de tecla, traslado, y arrastre de teclas (evitación de salidas erróneas originadas por pulsación casi simultánea de múltiples teclas) se han obtenido anteriormente mediante sistemas de conexión y transmisiones articuladas mecánicas tradicionales, que son lentas, inflexibles y una fuente de continuos fallos en potencia.

Adicionalmente, aunque con los dispositivos anteriores se han logrado un cierto éxito en la generación de los códigos digitales deseados, los mismos han sido poco apropiados, debido a su diseño mecánico relativamente inflexible, para adaptación a una diversidad de formatos y esquemas de codificación sin laboriosas operaciones de modificación del cableado y otras costosas técnicas de cambio.

Se han construido teclados electrónicos específicos alrededor de diversos tipos de transductores de teclas electrónicos, pero todos son relativamente complicados y costosos, y/o requieren complicados generadores de formas de onda de señal y perceptores para pulsar los diversos transductores.

Adicionalmente, aunque en los teclados anteriores se ha utilizado un aparato de exploración para aplicar señales a una disposición de matriz de

417400



transductores, el aparato así usado no ha proporcionado una función de codificación simultánea empleada para obtener un código de salida para identificar el punto que se activa en la matriz.

5                   Análogamente, aunque anteriormente se ha conseguido en un grado limitado el arrastre de teclas, ello no se ha logrado para un número de teclas deseablemente mayor, tal como de tres o más teclas, pues los dispositivos mecánicos y eléctricos usados han  
10 sido incapaces de desempeñar esa función ampliada.

#### OBJETOS DEL INVENTO

15                   A la vista de las anteriores y de otras dificultades de la técnica anterior, es un objeto de este invento aumentar la fiabilidad y reducir los trabajos de mantenimiento en un sistema mejorado de entrada de datos por teclado.

20                   Es también un objeto de este invento proporcionar mayor flexibilidad para el cambio de formatos y esquemas de códigos en un sistema mejorado de codificación por teclado.

25                   Es otro objeto del presente invento mejorar los sistemas de manipulación por teclado capacitivos, adaptando para ello una configuración de matriz

417400



que tiene amplificadores de percepción compartidos a transductores capacitivos.

5 Es también un objeto de este invento proporcionar funciones de arrastre de teclas de un modo mejorado y simplificado.

Es otro objeto de este invento mejorar la técnica de generación de código usada en un sistema de datos codificados.

10

RESUMEN DEL INVENTO

15

20

Los anteriores y otros objetos de este invento se logran estableciendo la dirección de cada tecla en una matriz de teclas capacitiva, aplicando señales de excitación eléctrica digitales a cada una de tales teclas, y percibiendo si existe una señal de salida de tal tecla usando un amplificador de percibir mejorado, el cual es el objeto de una Solicitud americana en tramitación, Número de Serie 203.390. Se utiliza un explorador para establecer la dirección de cada tecla con una señal de excitación, para conmutar discriminadamente amplificadores de percepción apropiados y, en una realización, para dar salida a un código de dirección para cada tecla accionada.

417400



BREVE DESCRIPCION DE LOS DIBUJOS

5 La Fig. 1 es un diagrama esquemático funcional del sistema genérico del objeto del invento e ilustra en forma de bloques la disposición y la relación mutua entre los diversos elementos principales que comprende el teclado.

10 La Fig. 2A ilustra en forma de gráfico el concepto de umbral de percepción de señal básico utilizado en el invento.

15 La Fig. 2B ilustra los efectos de las perturbaciones de ruidos y eléctricas en el esquema de percepción de la Fig. 2A e indica el modo en que se superan estos problemas mediante una técnica de percepción de doble impulso.

20 La Fig. 2C ilustra el concepto de utilización de un nivel de percepción de umbral variable para impulsos alternos y está destinada a complementar las Figs. 3A y 3B.

La Fig. 2D ilustra un circuito para proporcionar un nivel de umbral variable tal como se usa en el invento.

25 La Fig. 2E ilustra un circuito de percepción de doble impulso como el que se utiliza en el invento.

417400



5 La Fig. 3A ilustra en forma gráfica el modo en que la ausencia de medios para detectar una verdadera liberación de tecla y diferenciarla de las fluctuaciones de ruidos y eléctricas puede conducir a percepción errónea por la técnica de doble impulso de la Fig. 2B.

10 La Fig. 3B ilustra una curva típica de variación de la capacitancia para un transductor de tecla capacitivo durante un ciclo de pulsación o depresión y suelta. Ilustra además los efectos de la fluctuación de la señal y la técnica de umbral variable para superar estos efectos.

15 La Fig. 4 ilustra los amplificadores de percepción y la conmutación o paso discriminados que se utiliza en el invento para proporcionar una entrada al circuito de comprobación de doble impulso de la Fig. 2E y es el amplificador de detección principal utilizado.

20 La Fig. 5 ilustra, en forma esquemática, el esquema de autoestablecimiento de direcciones básico para uso de un dispositivo de memoria de lectura solamente (ROS) como un generador de direcciones para explorar la matriz de teclas.

25 La Fig. 6A ilustra el ciclo de generación de direcciones básico producido por el aparato de la

417 400



Fig. 5.

La Fig. 6B ilustra una modificación del ciclo de generación básico de la Fig. 6A.

5 La Fig. 6C ilustra otra modificación del ciclo de generación básico de la Fig. 6A.

La Fig. 7 ilustra en forma esquemática el circuito usado para proporcionar N pasos de arrastre de teclas.

10 Las Figs. 8A a 8G ilustran los diversos pasos en el funcionamiento del aparato de la Fig. 7.

DESCRIPCION

15 Con referencia a la Fig. 1, se considerarán en sus líneas generales el sistema de conjunto y el funcionamiento del presente teclado, y, puesto que más adelante se estudiarán varias realizaciones del invento y dado que son posibles muchas variaciones del mismo, se prescindirá en estas consideraciones generales de muchos detalles relativos a los componentes específicos incorporados en la Fig. 1, que se describirán más detenidamente cuando se proceda a las descripciones de las realizaciones específicas que se incluirán más adelante.

25 Con referencia ahora a la Fig. 1, se ha ilustrado en la esquina superior izquierda una matriz

417400



l de teclas capacitiva. La electrónica del presente sistema está basada en un transductor de tecla que actúa modificando la magnitud del acoplamiento capacitivo entre dos placas coplanarias mediante el movimiento de una placa de acoplamiento en un plano paralelo a las dos placas coplanarias. En funcionamiento, una de las placas coplanarias está provista de una fuente de impulsos digitales, mientras que la otra está conectada a un amplificador de integración de corriente de baja impedancia especial para detectar la presencia de una señal, la cual puede ser acoplada selectivamente de una a otra de las placas coplanarias, debido a la acción del transductor de tecla. El transductor de tecla específico que aquí se considera figura descrito y estudiado detenidamente en la Solicitud americana pendiente de tramitación Número de Serie 183.583, la cual, para los fines de la descripción completa de un transductor adecuado para uso en este invento, debe considerarse como formando parte de la presente Memoria Descriptiva. Análogamente, el amplificador 2 de integración de corriente de baja impedancia, mencionado en lo que antecede, es el objeto de otra Solicitud americana Número de Serie 203.390 la cual para fines de descripción detallada del diseño y construcción de tal amplificador,

17.9.73

417400



debe considerarse como formando parte de la presente Memoria Descriptiva.

5 Es por supuesto evidente que podrían utilizarse interruptores eléctricos corrientes o cualquiera de entre una diversidad de dispositivos de conmutación eléctricos y/o electrónicos, en vez de los transductores de tecla capacitivos que se estudian como útiles para una realización de este invento.

10 Podrían citarse numerosísimos ejemplos de tales interruptores alternativos y transductores de tecla, pero se prefieren aquellos que tienen una larga vida de servicio, son de pequeño tamaño y mecánicamente sencillos. Los interruptores semiconductores denominados de "efecto de Hall", los interruptores de diafragma elástico, los interruptores de láminas magnéticas y otros muchos tipos son adecuados para  
15 aplicación a la matriz de teclas como acopladores o actuadores de punto de cruce. Cualquier transductor capaz de proporcionar un camino para la transmisión  
20 de una señal perceptible desde el reloj al amplificador de percibir bastará, en general.

25 En este sistema, sin embargo, se utilizan transductores capacitivos por su bajo perfil y pequeño tamaño físico, en combinación con su facilidad de fabricación y de montaje. Las plaquitas capacitivas

417400



5 coplanarias se forman, en la práctica, usando técnicas de circuito impreso normales sobre una placa de circuito aislante. Las plaquitas así formadas se recubren luego con una capa protectora y eléctrica-  
10 mente aislante, y a continuación se coloca la placa capacitiva de acoplamiento, la cual está incorporada en un transductor de tecla capacitivo descrito en la Solicitud americana Número de Serie 183.583, en proximidad física sobre el área de la placa de circuito ocupada por un par dado de plaquitas capacitivas.  
15 No se requiere otra conexión eléctrica entre el transductor y las plaquitas capacitivas. Todas las señales de entrada y salida de las diversas plaquitas capacitivas pueden ser manipuladas en la placa de circuito sin que haya cableado unido a los transductores de tecla. Para disminuir todavía más la complejidad, las diversas plaquitas de tecla capacitivas están dispuestas en una configuración de matriz, con  
20 varias plaquitas capacitivas de entrada conectadas en columnas, por ejemplo, estando las plaquitas capacitivas de salida conectadas, por ejemplo, en filas, de modo que la actuación de un transductor de tecla de acoplamiento capacitivo dado acoplará una señal desde una columna dada a una fila dada. Es evidente que se  
25 puede alterar a voluntad la designación particular de

417400



conexiones de columna y fila, sin que ello afecte al funcionamiento deseado.

5           En la práctica, los transductores de tecla capacitivos están dispuestos de modo que una señal es acoplada normalmente desde cada columna a cada fila por cada transductor de tecla el cual, al actuar, rompe el acoplamiento y produce la pérdida de una señal de salida. Esto se traduce en un modo de detección más fácil y hace posible simplificar el circuito de percepción y la lógica. Es evidente, por supuesto, que ya sea la presencia o ya sea la ausencia de acoplamiento entre dos plaquitas capacitivas cualesquiera dadas, puede tomarse como un acontecimiento significativo, representativo de una actuación de la tecla situada en ese punto de cruce particular. Es simplemente cuestión de elección en diseño de ingeniería determinar si se elige usar la presencia o usar la ausencia de la señal. Como se ha indicado, la elección en este caso ha sido la de detectar la ausencia de señal en un punto de cruce dado como representativa de la pulsación o depresión de la tecla, y el transductor de tecla descrito en la Solicitud americana Número de Serie 183.583 funciona de este modo, de manera que al pulsar la tecla se aparta rápidamente la placa de acoplamiento capacitiva de las dos pla

10

15

20

25

17.9.73

417 400



cas capacitivas coplanarias y se reduce con ello grandemente el nivel de la señal que es acoplada entre ellas.

5 El uso de una configuración de matriz pa  
ra las placas capacitivas en una placa de circuito  
hace posible que sean compartidas las líneas de ex-  
citación y de percepción por más de una tecla. Esta  
matriz puede describirse, en general, por el número  
de teclas en un teclado, igual a  $N$ , el cual es a su  
10 vez igual a  $X \times Y$ , donde  $X$  es el número arbitrario  
de columnas de la matriz e  $Y$  es el número arbitrario  
de filas de una matriz, definiendo cada tecla una  
intersección dada entre una fila y una columna. En  
una configuración típica para un teclado de 64 teclas,  
15 se pueden prever 16 columnas o líneas de excitación  
con cuatro líneas de percepción y amplificadores pa-  
ra percibir el acoplamiento o el desacoplamiento de  
una señal desde cualquiera de las líneas de excitación  
a las líneas de percepción. En tal realización cada  
20 línea de excitación iría a cuatro teclas separadas  
en las intersecciones de las cuatro filas y cada am-  
plificador detectaría la presencia o la ausencia de  
una señal que apareciese en una fila y estaría por  
tanto sirviendo a 16 intersecciones o teclas separa-  
25 das, de las cuales solamente una sería pulsada por

17.9.73

417400



una línea de excitación en cualquier momento dado.  
El circuito y el aparato para producir este modo de  
funcionamiento se estudiarán con mayor detalle en  
lo que sigue, pero de momento puede comprenderse que  
5 aplicando selectivamente impulsos a una línea de ex-  
citación dada y conmutando o dando paso discriminada-  
mente un amplificador apropiado para percibir la pre-  
sencia o la ausencia de una señal en su fila, se hace  
posible muestrear cada tecla en una disposición de ex-  
10 ploración.

En una realización que se describirá con  
mayor detalle en lo que sigue, cada transductor de  
tecla tiene una dirección binaria arbitraria que es  
única. Las señales de impulso de excitación y de con-  
15 mutación o paso discriminados del amplificador vienen  
de un explorador, el cual funciona como un generador  
de direcciones binarias. Una parte de cada dirección  
binaria procedente del generador es descodificada pa-  
ra proporcionar señales para conectar una fuente de  
20 impulsos de reloj a una línea de excitación dada, y  
otra parte de dirección binaria es descodificada para  
proporcionar señales para conmutar o dar paso discrimi-  
nadamente un amplificador específico para detectar  
la presencia o la ausencia de señales en esa fila,  
25 las cuales serían producidas si se pulsase una tecla  
dada situada en la línea de excitación. Si el actua-

417400



dor de tecla es del tipo normalmente abierto, entonces la presencia de una señal de salida detectada por un amplificador dado indicaría que la tecla había sido pulsada. La recíproca sería cierta para un actuador normalmente cerrado. La información así derivada en cuanto a la pulsación o a la no pulsación de una tecla se usa después para controlar el explorador, generar datos de salida, señales de estrobo (percepción), y las restantes funciones lógicas que se estudiarán en lo que sigue.

Continuando ahora con una breve descripción de los elementos ilustrados en la Fig. 1, la lógica y el aparato que se estudiarán a continuación requieren una fuente de señales o impulsos de sincronización para la coordinación de varias funciones de control. Estas señales vienen en forma de impulsos de voltaje eléctrico producidos o derivados de un oscilador básico o multivibrador que opera a las frecuencias deseadas en el reloj 3. La fuente original de impulsos de sincronización para el reloj 3 puede ser o bien procedentes de un oscilador dentro del reloj en el teclado, o bien del sistema que se usa, el cual tiene un enlace en 4. La frecuencia de los impulsos de control producidos por el reloj 3 determina la cadencia a la cual son exploradas las diversas teclas

417400



5 en la matriz capacitiva l. Si se interrumpen los impulsos de control, entonces, de hecho, la lógica se congela o se bloquea en ese punto. Así, la interrupción de los impulsos de control puede usarse para ya sea bloquear eléctricamente el teclado o ya sea mantener un símbolo de dato en posición, proporcionando así, de hecho, almacenamiento en memoria intermedia para un símbolo. Se usa el reloj para generar una serie de impulsos que no se solapan, que están  
10 desplazados sucesiva y reiterativamente en el tiempo. Esto se hace usando la frecuencia de reloj básica y realizando un recuento decreciente con varias etapas de circuitos de báscula. Los impulsos de sincronización se generan descodificando el estado de las básculas. El número de impulsos de sincronización requeridos por la lógica determina el tamaño de la serie de recuento decreciente. La frecuencia básica utilizada en una realización del invento es de 200 Kc/s producida por un multivibrador y subdividida en señales de reloj de periodo de tiempo más largo mediante la operación de recuento y descodificación descrita, para dar otras señales de reloj que tienen frecuencias típicas de 50 Kc/s, 25 Kc/s e inferiores. En una realización se necesitan 32 impulsos de reloj  
25 para un ciclo completo de generación de código, de-

417400



tección y salida para una tecla, como se estudiará con mayor detalle en lo que sigue.

Los impulsos procedentes del reloj 3 son aplicados a controles de explorador en el bloque 5, los cuales determinan la conmutación discriminada y el incremento del explorador en el bloque 6. El explorador proporciona una serie de direcciones binarias, las cuales pueden ser generadas en al menos dos formas diferentes, como se estudiará más adelante. Su función principal es proporcionar direcciones binarias a descodificar para excitar las diversas columnas y para percibir las diversas filas, aunque también puede usarse para generar una dirección de datos binaria al mismo tiempo. Puentes y controles de bifurcación en el bloque 7 determinan cuales de las direcciones serán generadas y en qué secuencia por el generador de direcciones 6. Se puede cambiar la personalidad del teclado mediante puentes que se añaden en el control 7 de bifurcación de modo que, por ejemplo, si una secuencia de direcciones dadas fuera de 1, 2, 3, 4, sin haber presentes puentes de bifurcación, los puentes podrán proporcionar una secuencia de 1, 2, 3, 6, de modo que la dirección de la cuarta tecla generada y explorada tendría asociada normalmente una dirección de 4, pero que sería cambiada a 6 al añadir los

417400



puentes. Las direcciones se cambian en el generador de direcciones añadiendo para ello un número binario a la dirección de la tecla que se designe bajo el control de bifurcación. El número binario a añadir es el indicado por el puente. Para el ejemplo que se acaba de describir, la cuarta tecla en la secuencia de direcciones está bajo control de bifurcación y el número de bifurcación a añadir es 2. Esta capacidad de bifurcación permite efectuar cambios en la secuencia en la cual se producen las direcciones en el generador de direcciones, lo cual permitiría, por ejemplo, el muestreo más frecuente de teclas específicas muy usadas, o bien un cambio de datos asociados con la tecla dada en el caso en que la dirección binaria generada en el generador de direcciones 6 se pulse para la doble finalidad de proporcionar la descodificación de excitación y de percepción así como para representar una dirección binaria única o un símbolo de datos para la tecla específica así identificada.

A modo de aclaración: una dirección binaria de 8 bitios procedente del generador de direcciones 6 se presumirá que es un código indicativo de

417400



la identidad de una tecla particular a la cual se da-  
rá salida al sistema que se use, en una realización  
del invento, si se pulsa realmente esa tecla especí-  
fica. La misma dirección binaria así proporcionada  
5 se utiliza también para proporcionar las señales de  
control de excitación y de percepción. Los bitios de  
alto orden son descodificados para proporcionar con-  
mutación discriminada para los amplificadores en los  
amplificadores con conmutación discriminada 2, y los  
10 bitios de bajo orden se descodifican para proporcio-  
nar conmutación discriminada para la señal de excita-  
ción aplicada por el excitador 8. Por estos medios se  
eliminan los contadores separados o los exploradores  
separados para las filas y columnas en la matriz ca-  
15 pacitiva 1 como lo es un codificador separado, en una  
realización del invento, para codificar la identidad  
de una tecla con datos para salida. El descodificador  
9 de percibir opera sobre los bitios de alto orden en  
la dirección generada en el generador de direcciones  
20 6 para conmutar discriminadamente uno de la plurali-  
dad de amplificadores en el bloque 2 para percibir si  
aparecen señales en una fila dada en la matriz de te-  
clas capacitiva 1. Así, para una dirección dada sola-  
mente será activada una línea de excitación en el des-  
25 codificador de excitación 8, para aplicar impulsos

417400



5 procedentes del reloj 3 a una columna dada en la ma-  
triz capacitiva 1 y solamente sería activado un am-  
plificador en el grupo de amplificadores con conmu-  
tación discriminada 2 para percibir la presencia de  
10 señales (o la ausencia de las mismas) en una fila da-  
da de la matriz capacitiva 1, identificando así de mo-  
do único un solo punto de cruce, el cual puede o no  
haber sido accionado en ese momento en el tiempo, en  
el cual se explora la tecla específica así designa-  
da.

15 Suponiendo que se explora una tecla da-  
da y que ocurre que está pulsada, el impulso proceden-  
te del reloj 3 aplicado por la línea de excitación apro-  
piada desde el descodificador de excitación 8 acopla-  
rá a través de una de las plaquitas de tecla capacitivas  
en proporción a la magnitud de acoplamiento capa-  
citivo que exista que, a su vez, es función de que la  
tecla actuadora capacitiva esté, o no, pulsada. Los  
amplificadores que se han ilustrado en la Fig. 4 y que  
20 se estudian con mayor detalle en lo que sigue son de  
dos pasos. El primer paso de los amplificadores 2 re-  
produce el impulso de excitación en proporción a la  
magnitud del acoplamiento que exista en la intersec-  
ción de la fila y la columna. El segundo paso del am-  
plificador se utiliza para proporcionar una salida a  
25

417400



5           comparar contra un umbral dado para determinar si el  
          impulso así producido es, o no, válido según caiga  
          por encima o por debajo de un punto de corte dado pa-  
          ra el cual se separan los impulsos percibidos del rui-  
10           do en el sistema. Como se estudiará más adelante, se  
          puede obtener una cierta cantidad física de histéresis  
          variando ese nivel de umbral de percepción en el  
          segundo paso de los amplificadores 2, por ejemplo con  
          mutando una polarización diferente a la entrada de  
15           ese paso, lo cual permite que la lógica electrónica  
          proporcione protección contra el rebote de los con-  
          tactos y otras variaciones en el circuito y en la se-  
          ñal.

15                       Suponiendo que la tecla estaba pulsada  
          y que se haya reconocido un impulso como válido por  
          estar por encima del umbral de aceptación, la señal  
          digital, la cual es esencialmente la reconstrucción  
          de los impulsos de reloj procedentes del reloj 3, es  
          enviada a los controles de estrobo (percepción) y de  
20           doble impulso 10. Como se estudiará con mayor detalle  
          en lo que sigue, se usa el control de doble impulso  
          para protección contra ruido. A cada tecla son envia-  
          dos dos impulsos desfasados en el tiempo desde el re-  
          loj 3 y la salida del amplificador digital 2 es alma-  
25           cenada por cada impulso potencialmente válido reci-  
          bido y el impulso almacenado es comparado contra el

417400



impulso sucesivo. Si los niveles de impulso son iguales, se consideran válidos. Ello indica que la tecla está abierta o bien, dependiendo del sistema lógico usado, que está cerrada. Si los impulsos no son iguales, se ignoran los resultados pues han sido producidos por ruido u otra perturbación en la línea, por

5

inexactitud de la percepción o por otras causas.

Suponiendo que los impulsos procedentes de una tecla dada sean válidos por determinarlo así

10

los controles de estrobo(percepción)y de doble impulso 10, se hace llegar una indicación a las memorias intermedias de arrastre de teclas y a los controles 11, con lo cual se almacenan las direcciones de las teclas como pulsaciones válidas de teclas que han sido

15

detectadas, de modo que puede determinarse si la información de pulsación de tecla para esa tecla particular ha sido ya enviada fuera del sistema. Se efectúa una búsqueda en la memoria intermedia de arrastre de teclas y segmento de control 11 cada vez que se

20

detecta una depresión o pulsación válida de tecla y cada vez que se reclama la dirección de una tecla. Si no se ha pulsado una tecla, se compara su dirección, procedente del generador de direcciones 6, con el contenido de la memoria intermedia 11. Si se encuentra

25

su dirección en la memoria intermedia en ese momento

417400'



se extrae de la memoria intermedia. Si la tecla está  
pulsada y su dirección, procedente del generador de  
direcciones 6, no se encuentra en la memoria inter-  
media 11, se entra entonces la dirección en la memo-  
5 ria intermedia y se envía la información o la direc-  
ción a los controles de estrobo para salida del sis-  
tema. Esto dará por resultado que sea enviado al sis-  
tema un impulso de estrobo (percepción) para dar sali-  
da a la dirección identificada o para codificar la  
10 dirección con datos específicos para salida, como se  
estudiará. Si la tecla está pulsada y se encuentra la  
dirección en el almacén intermedio, ello indica que  
los datos correspondientes a esa tecla han sido ya  
enviados y no ocurre nada. Con esto se tiene que no  
15 se producirá el envío múltiple de direcciones para  
una tecla dada como resultado de una pulsación única  
de una tecla a menos que controles específicos "typa-  
matic" (de repetición de tecla), que se estudiarán  
más adelante, actúen y den salida a múltiples indica-  
20 ciones para esa tecla. El número de pasos de almace-  
namiento intermedio en las memorias intermedias de  
arrastre de teclas y controles 11 determina la exten-  
sión del arrastre de teclas que proporciona el siste-  
ma. El arrastre de teclas puede definirse como la fun-  
25 ción de evitación de interferencia en los datos de sa-

417400



lida cuando se pulsa una segunda tecla después de haber sido pulsada una primera tecla que se sigue manteniendo pulsada cuando se pulsa la segunda. Si se prevén tres pasos de almacenamiento intermedio, entonces el teclado tendría una capacidad de arrastre de teclas de cuatro, de modo que podrían pulsarse y mantenerse pulsadas hasta cuatro teclas y los datos correspondientes a esas teclas serían correctamente leídos solamente una vez por cada tecla, como se estudiará con mayor detalle en lo que sigue.

Antes de enviar una señal de estrobo desde el bloque 10, el codificador de datos 12 codificará un símbolo de datos asociado con la dirección de tecla específica que viene del generador de direcciones 6, a menos que se desee, como se indica mediante los cables representados en líneas de trazos en la Fig. 1, dar salida a la dirección generada como un símbolo de datos en sí misma. El símbolo de datos, ya sea generado por el codificador de datos 12 o ya venga sin modificar del generador de direcciones 6, es hecho salir al sistema que lo usa a través del enlace 4. El enlace 4 consiste en excitadores de conmutación discriminada y de nivel de voltaje apropiados, para servir lo que se desee para la lógica o el sistema que se use. El enlace consiste típi-

417400'



5 camente en líneas para los bitios de datos y en una línea de estrobo que indica cuando los bitios de datos son verdaderos. La línea de estrobo (percepción) será elevada una vez por cada pulsación de tecla de una tecla de datos. Líneas especiales, tales como la de Traslado o la de Reposición, forman parte del enlace, así como los voltajes y la tierra requeridos por el teclado.

10 El descodificador de percibir 9, el cual descodifica los bitios de orden más alto en la dirección generada por el generador 6 para la conmutación discriminada de los amplificadores 2, se usa también para detectar la presencia de un bitio especial en la dirección binaria procedente del generador 6 que  
15 se usa para indicar teclas de función especial, tales como las teclas de repetición que dan una salida repetida si se mantienen pulsadas durante un periodo de tiempo suficiente. Otro ejemplo de una tecla de función especial sería una tecla de traslado. Los  
20 controles de función y traslado en el bloque 13 toman nota del hecho de que haya sido pulsada una tecla de función especial de un tipo específico, tal como una tecla de traslado, para poner el codificador de datos 12 en su modo de mayúsculas para dar salida a datos  
25 para un símbolo en mayúsculas. La línea de traslado

417400



que va desde los controles de función y traslado 13  
al codificador de datos 12 es bloqueada en esa con-  
dición y mantenida así durante un periodo completo de  
exploración (el tiempo de generación de una dirección)  
5 de modo que será activada la mayúscula en caso de que  
se pulse la tecla y sea detectada como pulsada váli-  
damente, de modo que cuando aparezca la señal de es-  
trobo en el código de símbolos en mayúsculas se le  
dará salida. Una aplicación típica incluiría además  
10 una tecla de cierre de traslado, en cuyo caso la lí-  
nea de traslado permanecería activada hasta ser re-  
puesta por pulsación o liberación de una tecla de  
cierre de traslado. Otras líneas de funciones espe-  
ciales, tales como la tecla de repetición o una tecla  
15 de reposición, se mantienen activadas solamente en  
tanto se mantenga pulsada la tecla.

Los controles de tecla de repetición en  
el bloque 14 proporcionan impulsos de estrobo repeti-  
dos si se detecta una pulsación de tecla válida para  
20 teclas seleccionadas que cuentan con un bitio espe-  
cial en sus direcciones cuando las mismas se mantie-  
nen pulsadas durante un intervalo de tiempo mínimo de-  
terminado por el circuito dentro del bloque 14. La  
identificación de estas teclas por el bitio especial  
25 en sus direcciones la proporciona el descodificador

417400



de direcciones 9, el cual está conectado al bloque 14 para señalar que ha sido detectada una tecla especial. Las temporizaciones de reloj procedentes del reloj 3 proporcionan tanto el intervalo de retardo como las  
5 señales de estrobo repetidas, como se indica mediante la interconexión entre los bloques 10, 14 y 3.

Con esto se completa la descripción básica del sistema general ilustrado en la Fig. 1. Puesto que el funcionamiento básico de este sistema se  
10 produce como resultado de códigos de direcciones binarias, la lógica utilizada puede ser o bien de circuitos de transistores TTL (lógica transistor-transistor) o VTL (lógica válvula-transistor), o bien puede materializarse usando la tecnología de integración  
15 en gran escala o de gran capacidad de bits que actualmente existe. Refiriéndonos brevemente a la Fig. 1, las funciones de los bloques 6, 7, 12 y 9 pueden todas materializarse en una memoria de almacenamiento de lectura solamente binaria normal, como se estudiará con mayor detalle en lo que sigue. Las ventajas  
20 de esta materialización son un aumento de funciones y flexibilidad para personalizar cada función para cada tecla. Análogamente, aunque en la breve descripción anterior se ha contemplado una plena materialización  
25 de funciones, es posible eliminar muchas de las carac-

417400



5 terísticas previstas en caso de que el usuario no las  
necesite o no las desee. Los puentes de bifurcación  
y los controles 7 pueden ser eliminados haciendo  
que el generador de direcciones 6 sea un contador bi-  
nario corriente para proporcionar direcciones binarias  
individuales ordenadamente. Análogamente, se pueden  
eliminar los N almacenes intermedios de arrastre de  
teclas y los controles 11 y se puede interconectar  
el generador de direcciones 6 con los controles 10  
10 de estrobo y de doble impulso de modo que pueda ser  
detenido cuando se detecte una depresión de tecla vá-  
lida. También se puede eliminar los controles de fun-  
ción y traslado y de tecla de repetición 13 y 14 si  
no se necesitan y se puede quitar el segmento i2 de  
15 codificación de datos en caso de que la dirección  
binaria procedente del contador se use en el gene-  
rador de direcciones 6 como código de salida. En tal  
caso, el orden en que las diversas teclas estén conec-  
tadas a las líneas de amplificador de percepción y  
20 excitación en la matriz 1 determinarían el que se-  
ría código de exploración (dirección binaria) para  
una tecla dada de modo que, mediante cableado selec-  
tivo, la personalización del código de un teclado da-  
do puede ser llevada al nivel de cuadro de circui-  
25 to.

417400



Empezando ahora con una descripción más detallada de algunas de las funciones principales de los bloques ilustrados en la Fig. 1, se reclama la atención hacia las Figs. 2A a 2E con relación a la construcción de los amplificadores con conmutación discriminada 2 y a los controles 10 de estrobo y de doble impulso.

Como anteriormente se ha mencionado, se utiliza un esquema de detección de doble impulso y umbral variable en las realizaciones de este invento para eliminar la susceptibilidad del sistema al ruido inyectado y a las variaciones del acoplamiento y la sensibilidad para un sistema de amplificador de detección de umbral de capacidad variable de impulso digital. En general, un sistema de detección que dependa de la cantidad de acoplo capacitivo de un impulso digital a través de un condensador variable como entrada a un amplificador de detección de umbral ofrece ventajas de sencillez y de bajo coste, particularmente en aplicaciones tales como la detección de teclas para teclados. En la Fig. 2A se ilustra el concepto básico de este esquema en una aplicación típica en la cual la cantidad de acoplo capacitivo varía para cada transductor dentro de la matriz capacitiva. Como se ha ilustrado en la Fig. 2A, con la

417400



5 cantidad de capacitancia C ilustrada en el eje de or-  
denadas, cuando la cantidad de acoplamiento capacitivo  
es suficientemente grande, los impulsos de voltaje  
acoplados a través del condensador y reconstruidos  
10 por los amplificadores como se ha estudiado en la So-  
licitud americana Número de Serie 203.390 excederían  
de un umbral de voltaje especificado. En ese punto,  
la electrónica usada puede detectar el suceso como un  
"cierre de tecla" (cuando se usan teclas de los tipos  
15 que actúan normalmente abiertas), o bien puede detec-  
tar la ausencia de esa señal por quedar por debajo  
del umbral como un "cierre de tecla" cuando se usan  
actuadores del tipo normalmente cerrado, como se es-  
tudia en la Solicitud americana Número de Serie  
183.583.

20 Cuando se usa este tipo de enfoque, sin  
embargo, existen exposiciones y sensibilidades al  
ruido, como se ha ilustrado en la Fig. 2B, que serían  
detectadas como si existiese un acoplamiento normal,  
dando así una falsa salida a la lógica. Esto puede re-  
mediarse utilizando un esquema de supresión de ruido  
de doble impulso, con el cual se superan las dudas  
que pudieran producirse por ruido inyectado, varia-  
25 ciones de acoplamiento y variaciones de sensibilidad  
en los amplificadores, como se ha ilustrado esquemáti-

417 400



camente en la Fig. 2B.

En la Fig. 2C se ilustran juegos de impulsos apareados o dobles A y B utilizados en esta técnica de percepción. La lógica que se estudiará en lo que sigue almacena el estado de un impulso admitido como válido producido cuando se detecta el impulso A y luego compara ese nivel almacenado con el impulso B cuando se detecta éste. La comparación da por resultado inmunidad al ruido ya que, en general, el ruido y las variaciones externas se producen aislada-  
mente y no en impulsos apareados. Si los dos impulsos percibidos son iguales se da por supuesto que los resultados de la pulsación de tecla son los de una pulsación de tecla válida. Si los impulsos no son similares, tal como cuando uno de ellos es causado por una cresta de ruido que es un solo impulso sin otro impulso frente al cual poder comparar, se ignoran los resultados. Este esquema opera satisfactoriamente en tanto que la distancia entre impulsos de señal válida sea mayor que la duración de cualquier cresta de ruido y cualesquiera que sean los efectos de saturación que una cresta pueda producir sobre el amplificador, y la cadencia de repetición de impulsos válidos sea mayor que la frecuencia con que se producen las crestas de ruido inyectadas. En tales condicio-

417400



5 nes, se puede garantizar la inmunidad a las crestas  
de ruido inyectadas. En la práctica, el tipo más co-  
rriente de cresta de ruido puede ser o bien una des-  
carga electrostática o bien una señal de corriente  
10 alterna inducida de 60 Kc/s. Se ha comprobado que es  
ventajoso usar una cadencia de repetición de impul-  
sos A y B de 0,1 Mc/s, como la que proporciona el re-  
loj básico 3, ya que con esto se contrarrestan eficaz-  
mente los tipos más corrientes de ruido inyectado. No  
obstante, podrían elegirse cadencias de repetición y  
de duración de impulsos adecuadas, que se adaptaran  
a un ambiente específico en el cual se miden primera-  
mente las características del ruido inyectado.

15 Otro problema potencial inherente a los  
esquemas de detección de umbral digitales radica en  
la variación que puede producirse como resultado de  
ligeras variaciones en los actuadores o transductores  
específicos y en el circuito de percepción. Estas va-  
riaciones se han ilustrado en la Fig. 2C como varia-  
20 ciones de acoplamiento o sensibilidad y son causadas  
por el actuador de una tecla dada que no varía de ca-  
pacitancia de una forma suficientemente lineal, o  
bien por variaciones en la alimentación de energía  
eléctrica y en los componentes. Cuando las diversas  
25 bandas de variación se solapan como se ha ilustrado

417400



5 en la Fig. 2C es posible obtener falsas salidas al aproximarse el valor del acoplamiento a la región de umbral. Este problema puede evitarse proporcionando una capacitación de umbral variable en el amplificador de percepción ilustrado en la Fig. 2D. El efecto se ha ilustrado en la Fig. 2C, en la cual se ha representado la cantidad de variación de umbral del amplificador mayor que las variaciones de acoplamiento y sensibilidad, de modo que se puedan eliminar las falsas salidas.

10

En la Fig. 2D se ilustra el circuito para producir el umbral variable que opera como sigue: el amplificador 15, el cual es del tipo estudiado en la Solicitud americana Número de Serie 203.390, proporciona una reconstrucción de la señal de reloj de entrada de impulso negativo original, la cual es proporcional a la cantidad de acoplamiento que existe entre la línea de entrada y la línea de salida en la matriz 1, tal como viene determinada por una tecla de acoplamiento capacitivo individual tal como la estudiada en la Solicitud americana Número de Serie 183.583. Este impulso amplificado es acoplado a la base del transistor 16. Suponiendo que la línea 17 de umbral sea negativa (para establecer un nivel frente al cual se compare un impulso de excitación negativo),

15

20

25

417400



5 el transistor 18 será puesto fuera de conducción y la polarización del transistor 16 vendrá determinada por las resistencias R1, R2 y R3, las cuales pueden elegirse para que se adapten al tipo específico de condiciones de funcionamiento del transistor 16. Este nivel de polarización requiere un impulso de una cierta magnitud negativa desde la salida del amplificador 15, a fin de poner fuera de conducción al transistor 16 y dar una señal de salida positiva en la línea 19. El voltaje de salida específico desde el amplificador 15 para el cual ocurre esto es el primer umbral del circuito, como se ha ilustrado en la Fig. 2C.

15 Si la línea 17 de umbral pasa a positiva, como lo hace una vez por cada operación de percepción, el transistor 18 conducirá y la polarización del transistor 16 será determinada por las resistencias R1, R2, R3 y R4. Esta polarización estará más próxima al nivel de corte (negativo) del transistor 16, de modo que se requiere un impulso de menor magnitud procedente del amplificador 15 para poner fuera de conducción al transistor 16 y obtener una salida positiva en la línea 19. Por consiguiente, se aumenta la sensibilidad del circuito elevando el nivel que aparece en la línea 17 de umbral, lo cual da por resul-

417400



5 tado la disminución del nivel de umbral al umbral 2  
ilustrado en la Fig. 2C, con el consiguiente resulta-  
do anteriormente descrito. Se eleva el umbral en la  
línea 17 aplicando para ello un voltaje derivado del  
reloj 3 por el control 10 de estrobo o percepción.

10 El circuito de validación para determi-  
nar si los impulsos a los que da paso el circuito de  
umbral variable que se acaba de describir son, de he-  
cho, impulsos de señal válida, se ha ilustrado en la  
Fig. 2E. Las señales que vienen por la línea 19 des-  
de el amplificador de umbral variable en la Fig. 2D  
se aplican, juntamente con impulsos de reloj de capa-  
citación en el tiempo del impulso A y en el tiempo del  
impulso B a puertas Y 20 y 21. Los tiempos de los im-  
pulsos A y B y las señales de capacitación aplicadas  
15 a las puerta Y 20 y 21 son suministrados por líneas  
no ilustradas procedentes del reloj básico 3. Si una  
u otra de las puertas Y 20 ó 21 recibe una señal por  
la línea 19 juntamente con una señal de temporización  
de reloj procedente del reloj 3, producirá un nivel  
20 de salida desde la puerta Y hasta que sea repuesta por  
una señal por la línea 24 procedente del reloj 3, la  
cual es proporcionada después de cada impulso B. Las  
salidas desde los enganches 22 y 23 son combinadas  
25 según una combinación O Exclusiva en la puerta O Ex-



417400

clusiva 25, donde ya sea la presencia de ambos blo-  
 queos que están establecidos o ya sea la de ambos no  
 estando establecidos, se considera una "buena entra-  
 da", lo que significa que una tecla ha sido pulsada  
 5 válidamente o ha sido válidamente no pulsada. El en-  
 ganche 26 de salida retiene el resultado de la com-  
 paración en la puerta O Exclusiva 25 hasta justamen-  
 te antes del siguiente tiempo de impulso A, cuando el  
 bloqueo es cancelado por una señal C procedente del  
 10 reloj 3.

Volviendo ahora a la Fig. 2C, se ha ilus-  
 trado en ella la utilización de las técnicas de um-  
 bral variable y de supresión de ruido por doble im-  
 pulso, en combinación una con otra. El nivel de umbral  
 15 inicial se mantiene alto hasta que se detectan dos im-  
 pulsos (A y B) que están por encima del umbral. Desde  
 ese momento en adelante se mantiene el umbral alto  
 para el impulso A pero bajo para el impulso B, y no  
 tiene lugar acción alguna a menos que ambas salidas  
 20 de impulsos estén por encima de sus umbrales. Esto  
 significa que al tener lugar una liberación verdadera  
 del actuador de tecla, la capacitancia de acoplamien-  
 to debe disminuir en al menos una cierta cantidad es-  
 pecífica, a fin de que sea detectada una liberación  
 25 verdadera de la tecla a continuación de ser detectada



una pulsación verdadera por el esquema de comprobación por doble impulso indicado en lo que antecede. Esto proporciona un efecto de histéresis eléctrica, el cual separa los puntos de "cierre" y "apertura" del interruptor de acoplamiento capacitivo, lo cual puede considerarse análogo a una histéresis mecánica en el mecanismo actuador del propio acoplamiento.

Como ejemplo de la aplicación de los anteriores esquemas de percepción de umbral variable y de doble impulso, consideremos las Figs. 3A y 3B: La Fig. 3A ilustra en un gráfico de salida de voltaje en función del tiempo la salida del amplificador de percepción con y sin la característica de umbral variable en el esquema de percepción y utilizando el esquema de detección de doble impulso al mismo tiempo. En la Fig. 3A se ha representado en líneas de trazos una salida de voltaje hipotética, la cual podría ser producida por el circuito de verificación de doble impulso de la Fig. 2E. En la Fig. 3B se ilustra en forma muy exagerada un gráfico de la capacitancia variable en función del tiempo durante un ciclo típico de pulsación de tecla y liberación de tecla. Sobre la Fig. 3B se han superpuesto los niveles de umbral variable T1 y T2. La Fig. 3A está alineada encima de las partes apropiadas de la Fig. 3B, para poner de manifiesto el efecto de

417400



la percepción del nivel de acoplamiento (o voltaje) producido por la traza de la capacitancia variable durante la pulsación de la tecla y la liberación de la tecla en la Fig. 3B. Como puede verse, al pulsar la tecla sube una curva de acoplamiento capacitivo de una forma casi lineal hasta un punto, luego se invierte ligeramente, debido a las fluctuaciones en el circuito o a otras causas antes de continuar su movimiento hacia arriba lineal en general, hasta su máximo valor de acoplamiento, La curva baja luego siguiendo una traza esencialmente inversa a su traza hacia arriba, hasta que llega a un acoplamiento virtualmente nulo. Existen dos puntos dentro de esta curva típica de pulsación y liberación en los cuales, debido a ligeras variaciones en el mecanismo actuador capacitivo, a fluctuaciones en la alimentación de energía eléctrica y a variaciones en los componentes de percepción, puede tener lugar la percepción de más de una pulsación de tecla usando la técnica de comprobación por doble impulso. Cuando la capacitancia que aumenta cruza el umbral 1 (punto A) y se aplican dos impulsos procedentes del reloj 3, se dará una señal de pulsación de tecla válida como la ilustrada en el punto A de la Fig. 3A. No obstante, si el acoplamiento de capacitancia baja ligeramente, como en el punto

417400



B en la Fig. 3B, el circuito no detectaría acoplamiento suficiente y lo interpretaría como una liberación de la tecla. Los impulsos dobles no serán iguales y disminuirá la salida del amplificador, como en la Fig. 3A en el punto B, solamente para elevarse de nuevo en el punto C cuando el acoplamiento sube de nuevo por encima del umbral 1, como se ha ilustrado en la Fig. 3B. Esta ligera variación en la curva de acoplamiento capacitivo producida por las variaciones en los actuadores y componentes del circuito de percepción, puede también conducir a una percepción incorrecta durante la liberación de la tecla, como se ha ilustrado en los puntos D, E y F en las Figuras. El resultado es que sin la característica de umbral variable podrían ser producidas por el amplificador hasta tres señales de salida de pulsación de tecla, usando el esquema de comprobación por doble impulso, incluso aunque solamente se produzca una sola pulsación de tecla y liberación de tecla. Como se ha ilustrado en la Fig. 3B, mediante la adición del umbral inferior T2 al impulso B descrito en lo que antecede, una vez que ha sido percibida una depresión válida en la rutina de comprobación por doble impulso, no será detectada una liberación verdadera de la tecla hasta que el circuito de percepción de-

417400



ja de encontrar el umbral T2 que debe ser satisfecho en el punto F.

5 En resumen, por consiguiente, se usa la técnica de comprobación por doble impulso para descubrir pulsaciones de tecla válidas y se acopla con la técnica de umbral variable para determinar cuando se ha producido una liberación de tecla válida a pesar de las variaciones en las señales que pueden ser producidas y percibidas en los amplificadores. Debe comprenderse que la curva de capacitancia en función  
10 del tiempo en la Fig. 3B ha sido representada en una forma muy exagerada con relación a sus variaciones y a los diversos niveles de umbral ilustrados, a fin de esclarecer este punto, mientras que las variaciones reales experimentadas en funcionamiento pueden  
15 ser de duración mucho menor y más difíciles de definir, las figuras ilustran la teoría general en que está basado el funcionamiento de estos circuitos.

20 Pasando ahora a la Fig. 4, se han ilustrado con mayor detalle los amplificadores 2 de percepción de integración de baja impedancia con conmutación o paso discriminado, juntamente con el circuito de conmutación discriminada y con un diagrama lógico estilizado para los detalles de variación del umbral de la  
25 Fig. 2D. Lo que hay de común entre partes de la Fig. 4

417400



y de la Fig. 2D se ha indicado con numeración común para los componentes, habiéndose ilustrado en la Fig. 4 los dos pasos de amplificación que incluye el amplificador 15 de la Fig. 2D representado en ésta en su versión estilizada. El circuito de variación de umbral de la Fig. 2D se ha ilustrado en forma esquemática lógica de bloques en la Fig. 4, donde se han representado las señales de puerta de amplificador positiva y de reposición de amplificador negativa procedentes del reloj 3 como aplicadas a puertas Y de salida final, para permitir que la señal final del amplificador de detección tenga salida por la línea 19 para entrada al circuito de comprobación por doble impulso de la Fig. 2E.

En general, el amplificador 15 de la Fig. 4 sigue los principios de la Solicitud americana Número de Serie 203.390 en cuanto es un amplificador de corriente de integración de baja impedancia, pero se ha incluido un segundo paso de amplificación para convertir las señales de salida de voltaje del primer paso del amplificador a niveles de corriente suficientes para que sean útiles. Como se ha ilustrado en las entradas de los primeros pasos de amplificador, la puerta Y 27 de colector abierto recibe la salida de los bitios de alto orden 0 y 1 desde el gene-

17.9.73

417400



5 rador de direcciones 6 en la Fig. 1. La propiedad de la puerta Y 27 de colector abierto es tal que la entrada a cada paso de amplificador es puesta a masa a menos que se cumplan las condiciones del bitio 0 y del bitio 1, como se ha indicado en la Fig. 4.

10 La colocación de la conmutación o paso discriminados para los amplificadores en sus entradas sirve para la doble finalidad de reducir el número de conexiones de clavija requeridas y reduce además grandemente el número de componentes dado que no se requieren circuitos de umbral variable y de conmutación discriminada independientes para cada amplificador por separado sino que pueden ser compartidos en común por todos los amplificadores, como se ha ilustrado en la Fig. 4. Se ha ilustrado una fila separada de la matriz capacitiva 1 conectada a la entrada del amplificador de cada fila (designadas arbitrariamente en la Fig. 4 como filas 1 a 4).

20 Hasta aquí, en esta Memoria Descriptiva se ha centrado la cuestión en torno a la percepción de impulsos que han sido suministrados a la fila o columna apropiada de una matriz de teclas capacitiva y se ha supuesto que se estudiarían con mayor detalle algunos medios para aplicación de esos impulsos y señales de conmutación discriminada. Volviendo ahora a

25

417400



la Fig. 1, el descodificador de excitación y el descodificador de percepción, 8 y 9 respectivamente, atienden al desempeño de las funciones antes mencionadas de conmutación discriminada de los amplificadores y de aplicación de impulsos desde el reloj 3 a la columna apropiada en la matriz de teclas capacitiva. Estos descodificadores 8 y 9 pueden adoptar la forma de los bien conocidos circuitos descodificadores de diodos, los cuales convierten una entrada binaria por una pluralidad de conductores en una sola salida por uno de entre varios conductores. Tales dispositivos son bien conocidos en la técnica e incluyen, como equivalentes, circuitos de conmutación discriminada lógicos Y y O para proporcionar el mismo resultado en cuanto el número binario o una parte del mismo es descodificado desde una entrada por múltiples líneas para proporcionar una entrada por una sola línea identificada singularmente. El descodificador de percepción 9 desempeña la función adicional, además de efectuar la conmutación discriminada del amplificador 2, de descodificar bitios especiales en el código de dirección que viene del generador de direcciones 6, los cuales identifican las teclas de función y de traslado y los controles especiales o de tecla de repetición a los que anteriormente se ha hecho alusión en la descripción general de

17.9.73

- 43 -



417400

la Memoria Descriptiva. El funcionamiento del descodificador de excitación 8 y del descodificador de percepción 9, y la construcción de los mismos son iguales que los de otros descodificadores típicos de binario a una sola salida, y no se estudiarán aquí con mayor detalle. El funcionamiento de estos descodificadores depende, por supuesto, de la recepción de una dirección binaria generada desde el generador de direcciones 6, el cual es controlado por el control 5 de generador de direcciones y modificado por los controles 7 de bifurcación y puente. La finalidad del estudio que sigue es esclarecer y analizar la construcción y el funcionamiento de estos últimos elementos.

El generador de direcciones 6 puede ser, como se ha indicado en lo que antecede, un simple contador binario que se incrementa un bitio cada vez mediante señales procedentes del reloj 3 para proporcionar un número binario único o dirección en su salida. Esta dirección binaria puede ser descodificada en descodificadores de excitación y de percepción 8 y 9 para proporcionar las señales de excitación y de conmutación discriminada para la matriz capacitiva y se puede usar la propia dirección binaria única como la salida de datos para las teclas así identificadas. Este enfoque, sin embargo, requiere un cuidadoso cableado



417400

a mano de filas y columnas específicas para conexión a las salidas de descodificador deseadas y, por supuesto, es necesaria una considerable modificación del cableado para cambiar la "personalidad" del teclado en el cual la pulsación de una tecla dada puede 5 originar una salida de código diferente, (es decir, que se puede usar un código de dirección diferente para identificar la tecla, en vez del que normalmente se usa). Otras dificultades que plantea el uso del 10 contador binario corriente y la operación de descodificación radica en la falta de flexibilidad del sistema para ser adaptado para proporcionar otros modos de funcionamiento para controles y teclas de función especiales.

15                   Se puede construir una realización algo más complicada de un generador de direcciones que es sumamente flexible en cuanto a su control y a su capacidad de bifurcación y puenteo basada en el uso de un dispositivo de almacén de lectura solamente, tal 20 como el que se conoce corrientemente en la actualidad. Estos dispositivos consisten generalmente en una memoria transistorizada de circuito integrado que se fabrica para almacenar datos en los puntos particulares en la memoria y que no puede cambiarse después. Tales 25 dispositivos están basados, en general, en una de las

17.9.73

417400



5 tecnologías de transistores que ahora son normales, tal como la de transistores de efecto de campo, y pueden adquirirse en una diversidad de capacidades de bitios de una serie de fabricantes. La memoria de lectura solamente (ROS) particular utilizada en una re-  
lización de este invento, el método para utilizarlo como un generador de direcciones y de proporcionar los controles de bifurcación y puenteo se estudiarán a continuación con algún detalle.

10 Una limitación inherente al generador de direcciones contador binario directo es que solamente genera direcciones específicas en una secuencia u orden fijo. Esto significa que, en el caso de teclas en una matriz en un teclado, las cuales pueden estar  
15 dispuestas físicamente en un orden específico para facilitar la escritura o entrada de datos, o bien habrán de conectarse cables especiales a posiciones sucesivas en el descodificador de direcciones a fin de alcanzar teclas que no estén en orden en la matriz, o bien de-  
20 berá desarrollarse algún tipo de esquema o de orden de generación permutado para tener acceso a teclas en el patrón deseado cuyas direcciones serán sin embargo es-  
tablecidas por orden sucesivo por el generador de di-  
25 acceso por lo menos una vez durante un cierto período

17.9.73

417400



mínimo de tiempo durante el cual se explora todo el teclado, pero a algunas de esas teclas debe tenerse acceso primero a fin de obtener control para tener acceso a cualesquiera teclas siguientes. Un ejemplo  
5 de este tipo de funcionamiento sería el de la tecla de traslado o el de la tecla de repetir. Debe conocerse el estado de la tecla de traslado para poder proporcionar datos correctos para cualquier pulsación de tecla en orden sucesivo. Una operación con la tecla de repetir exige que se interrogue primeramente  
10 el estado de la tecla de repetir de modo que se puedan temporizar las pulsaciones de teclas en orden sucesivo para salidas de impulsos. La facilidad de ejecución suele imponer una reposición común para los  
15 estados de las teclas de control (de repetir y de traslado) y efectuar la reposición si la tecla sigue todavía pulsada.

Además, en ciertas ocasiones se deben cambiar los datos asociados con las teclas a fin de  
20 adaptar el sistema que se use que está conectado en la interfase del teclado, es decir que puede haber necesidad de convertir el código de símbolos de salida de EBCDIC a ASCII o de uno u otro de estos al binario, o se puede tener que cambiar por completo la codificación para muchos símbolos. Un simple contador binario  
25

417400



que dé salida simplemente a una dirección binaria no  
satisface esas necesidades fácilmente sin el uso de  
unos medios de almacén separado al que se puedan re-  
clamar direcciones que pueda utilizar la dirección  
5 binaria para acceso a posiciones del almacén y sali-  
da de los datos deseados. Tales soluciones se han  
utilizado en la técnica anterior, pero una importan-  
te limitación de esa solución es que los medios de  
almacén o memoria específicos a los que se reclaman  
10 las direcciones mediante el código binario son de por  
sí un artículo caro que ha de ser cambiado, recargado  
o sustituido por completo si se produce algún cambio  
en el código de símbolos de salida que no sea el que  
está asociado con una dirección específica binaria o  
15 bien, alternativamente, el dispositivo de memoria de-  
be ser de un tamaño suficientemente grande para alma-  
cenar todos los posibles códigos de salida que puedan  
desearse. Estas dos alternativas son actualmente des-  
favorables desde el punto de vista económico y care-  
cen además de flexibilidad para la utilización de un  
20 dispositivo de memoria de lectura (ROS) solamente co-  
mo generador de direcciones en lugar del contador bi-  
nario usual o de medios similares.

Se puede usar una ROS (memoria de lectu-  
25 ra solamente) en un modo de auto-acceso de direcciones,

17.9.73

417400



en el cual se utiliza la salida de la ROS para tener acceso a otra posición en la ROS. Tal auto-acceso de direcciones de la ROS puede ser interrumpida por una técnica de bifurcación provisional a otra posición dentro de la ROS. El método para lograr la ejecución de estas funciones y para aplicarlas al generador de direcciones 6 es como sigue: Con referencia a la Fig. 5, se ha ilustrado en ella el diagrama de circulación básico de una ROS con auto-acceso de direcciones. Los componentes principales de este subsistema son el reloj 3, el cual es un segmento del reloj principal 3 de la Fig. 1, que proporciona impulsos de sincronización básicos. Adicionalmente, hay un control de direcciones 5, el cual se utiliza bajo el control de una señal de bifurcación para seleccionar barras colectoras de datos alternativas de la ROS 28. Se utiliza un grupo 29 de registro de entrada para mantener la dirección de entrada estable durante un cierto tiempo hasta que se pueda tener acceso a esa dirección dentro de la ROS 28. El registro de salida 30 retiene los datos de salida estables hasta que puedan ser utilizados como se describirá.

En cuanto al reloj 3, el requisito general es que el reloj debe proporcionar para esta realización al menos dos impulsos individuales y no coinci-

417400



5 dentes durante su ciclo. Para este fin se utiliza un  
multivibrador corriente con bloqueos y conmutación o  
paso discriminados apropiados. De los dos impulsos  
proporcionados por el reloj 3, se usa el impulso 1  
para conmutar discriminadamente la salida del control  
de dirección 5 al registro de entrada 29. Se utiliza  
el segundo impulso del reloj 3 para conmutar discrimi-  
nadamente la salida de la ROS 28 al registro de sa-  
lida 30. Cada impulso debe tener lugar al menos una  
10 vez durante un ciclo de "trabajo" definido para la  
ROS 28. Este ciclo de trabajo y el funcionamiento de  
la ROS se aclararán en lo que sigue.

15 El control de direcciones 5 desempeña la  
función de descifrar, a partir de un estímulo o códi-  
go previsto, si se desea la salida de la barra colec-  
tora de realimentación de direcciones 31 ó de la ba-  
rra colectora de control de datos 32. La sustitución  
de la barra colectora de control de datos 32, ya sea  
en parte o ya sea en su totalidad, para la barra co-  
20 lectora de realimentación de direcciones 31 se utili-  
za durante un ciclo de interrumpir para la operación  
de auto-acceso de direcciones normal de la ROS, como  
se describirá.

25 Se usa el registro de entrada 29 para al-  
macenar, durante el primer impulso del reloj 3 la sali-

417400



da del control de direcciones 5, cualquiera que sea en ese momento, y para mantenerla estable durante el ciclo de acceso a la ROS.

5 El registro de salida 30 se carga durante el impulso 2 del reloj 3 y permanece estable para muestrear el sistema usuario externo como dato de salida final.

10 En general, son admisibles variaciones en la utilización de la ejecución lógica normal de la ROS de auto-acceso de direcciones, sin desviarse de los principios básicos que aquí se sustentan. Por ejemplo, no se produciría diferencia real alguna en el efecto resultante al ejecutar el registro de salida en forma de dispositivos sensibles de borde (circuitos de báscula) en vez de utilizar un registro de almacenamiento, ni por eliminar los registros de entrada y enviar la dirección de entrada directamente. Análogamente, podrían usarse dispositivos sensibles de borde en vez del registro de entrada 29 para permitir la eliminación del registro de salida. Podría eliminarse el propio control de direcciones 5 si no se considerase la sustitución de direcciones como una alternativa deseable. En tal caso, el registro de salida 30 podría ser conectado directamente al registro de entrada para proporcionar la dirección de entrada para

15

20

25

17.9.73

- 51 -

417400



el siguiente ciclo de funcionamiento de la ROS. La ejecución indicada en lo que antecede usando dispositivos sensibles de borde en vez de registros podría también usarse habiendo eliminado el control de direcciones 5.

5 El principio general de funcionamiento de una ROS de auto-acceso de direcciones en una realización de teclado, es como sigue: para los fines de este estudio, se utiliza una ROS de 128 baterías de 10 20 bitios, pero el tamaño de la ROS no queda limitado a esas dimensiones particulares y se podría utilizar, o aparear, etc., tamaño particular disponible si el tamaño de que se dispone no fuese suficiente. Para el tamaño de batería de 20 bitios de la presente ROS, se 15 supone que los 20 bitios de almacenamiento en una batería se utilizarán como sigue: los bitios del 0 al 6 representan, en código binario, la dirección de una tecla específica de un teclado a la cual se ha de tener acceso. Los bitios 7 a 15 representan los bitios 20 de datos a los que se da salida como asociados con esa tecla específica definida por los bitios 0 a 6; los bitios 16 a 19 son bitios de control para definir funciones especiales como se estudiará. Se supone además que el número de teclas a las que se ha de tener acceso 25 es un valor normal igual a 64. No obstante, este no



417400

es un factor limitador, y el funcionamiento del sistema es idéntico para un teclado de mayor tamaño, requiriéndose solamente aumentar el tamaño de la ROS.

5 En el momento en que se aplica inicialmente energía eléctrica al sistema, alguna dirección, que será la primera dirección de una tecla a la que se ha de tener acceso, debe ser almacenada en un registro 29. No tiene especial importancia cual de las direcciones se use para este fin, pero la misma define el punto de partida en el ciclo de generación de direcciones y datos y se supone para los fines de este estudio que la dirección inicial es 0, (que los bits 0 a 6 son todos 0). Esta dirección será presentada al registro de entrada 29 desde el control de direcciones 5. A la llegada del primer impulso 1 desde el reloj 3, esa dirección 0 es llevada al registro de entrada 29, el cual hace que se tenga acceso a la posición 0 de la ROS 28, a través de un circuito de decodificar de acceso apropiado el cual no se ha ilustrado para mayor claridad, pero que está previsto en el dispositivo de almacén para lectura solamente. A la llegada del impulso 2 desde el reloj 3, el contenido de información (en este caso, una nueva dirección) de aquella parte de la ROS definida por la dirección 25 0, es llevada al registro de salida 30. Cualquier di-



417400

rección de tecla del 1 al 63 podría estar asociada con la posición de dirección 0 de la ROS, que se acaba de definir, y su dirección serían los datos asociados con la posición 0 en la ROS. Esta dirección de tecla sería llevada al registro de salida 30 juntamente con los bitios de datos y los bitios de control asociados con esa dirección. El circuito que se use, en este caso los descodificadores de excitación y de direcciones 8 y 9, utiliza los primeros bitios (0 a 6) que aparecen en el registro de salida 30 para conmutar discriminadamente impulsos de excitación desde el reloj 3 hasta una columna específica en la matriz de teclas 1, y para conmutar discriminadamente un amplificador particular para una fila dentro de los amplificadores 2 para hacer pasar señales a su través. Se obtiene así acceso a la tecla particular así definida y, si se pulsa ésta, se producirá la actividad apropiada descrita en lo que antecede, cuando se trató de la operación de percepción de impulsos, la cual conducirá a la salida de la parte de bitios de datos del material ahora almacenado en el registro 30. Este es el final de un ciclo llamado de "trabajo" y se ha ilustrado gráficamente en la Fig. 6A.

En cualquier momento durante el ciclo de trabajo representado en la Fig. 6A el impulso número

417400



l procedente del reloj 3 puede ser aplicado para entrar la dirección de tecla que entonces aparece en el control de direcciones 5 en el registro de entrada 29, el cual tendrá entonces acceso a la posición así definida en la ROS 28. Al final del ciclo de trabajo, definido inicialmente por la ocurrencia del impulso 1, se proporciona el impulso 2 para leer el contenido de información de la ROS que aparece en la posición a la que se ha obtenido acceso en el registro de salida 30. Como anteriormente se ha indicado, cualquier nueva dirección de tecla a que anteriormente no se tenía acceso puede ser almacenada en esa posición en la ROS, para lectura en el registro 30, terminando así el ciclo particular de trabajo para la ROS. El siguiente ciclo de trabajo empieza al producirse el siguiente impulso 1 y termina con el siguiente impulso 2. La misma secuencia cíclica de acontecimientos continúa hasta que se ha tenido acceso a cada tecla una vez, en cualquier orden particular en que las direcciones de las teclas hayan sido almacenadas dentro del almacén de lectura solamente. La última tecla a la que se tiene acceso durante una exploración de la ROS tendría asociada con la misma la dirección 0, la cual fue utilizada para iniciar la exploración, y esa dirección 0 aparecería en el control de direcciones 5 sobre la ba-

17.9.73

- 55 -

417400



5 rra colectora de realimentación de direcciones 31,  
en el desarrollo normal de la función de auto-acceso  
de direcciones de la ROS, para ser almacenada en el  
control de direcciones para entrada al siguiente im-  
pulso 1 en el registro de entrada 29, cuando se ini-  
cie una nueva exploración. Se cierra así un ciclo com-  
pleto de exploración. Puede verse que el orden en el  
cual son generadas las direcciones es fijado por el  
orden en el cual son almacenadas en la ROS, pero que  
10 no es necesario que sigan cualquier secuencia numéri-  
ca estrictamente, tal como con un contador binario.  
En ocasiones, sin embargo, es necesario interrumpir  
incluso ese flujo cíclico de generación de direccio-  
nes para utilizar datos de entrada alternativos para  
15 tener acceso a otra parte de la ROS.

Como se dijo anteriormente, se hace ne-  
cesario de vez en cuando modificar los datos asocia-  
dos con una tecla particular. Esta operación particu-  
lar se efectúa mediante el control de direcciones 5,  
20 utilizando para ello uno de los bitios de control 16  
a 19 asociados con la tecla y almacenados en la ROS,  
juntamente con los bitios de datos normalmente usados  
para esa tecla. Esos bitios de control especiales pue-  
den ser usados para identificar teclas de datos alter-  
25 nativas. Cuando ese bitio especial es encontrado por

417400



5 el control de direcciones 5, la parte de bitio de da-  
tos en la barra colectora de control de datos 32 es  
llevada a la salida del control de direcciones 5 en  
vez de la información de realimentación de direccio-  
5 nes que aparece en la barra colectora de realimenta-  
ción de direcciones 31. Esta sustitución de datos de  
direcciones en el control de direcciones 5 se elige  
arbitrariamente para que sea un número mayor que 64,  
de modo que se pueda tener acceso a la mitad superior  
10 de la ROS de 128 baterías que no fue utilizada con la  
hipótesis de disposición de teclado de 64 teclas ori-  
ginal. En efecto, la aparición de uno de los bitios  
de control especiales se utiliza para tener acceso  
a toda una nueva sección de la ROS, en la cual hay  
15 almacenados nuevos datos, como se define en la ROS  
tal como se construye originalmente. En ese punto  
son también generados un impulso 1 y un impulso 2  
adicionales, de modo que los nuevos datos a los que  
así se tiene acceso pueden ser llevados al registro  
20 de salida 30. Estos nuevos datos que aparecen en el  
registro de salida 30 contienen la dirección de tecla  
para la siguiente tecla y los bitios de control de da-  
tos para la siguiente tecla, que normalmente habrían  
estado en la dirección de la tecla original antes de  
25 la sustitución de direcciones en el control de direc-

17.9.73

- 57 -

417400



5 ciones 5, pero los bitios de datos específicos son nuevos. A continuación del impulso 2 aparece la dirección de tecla para la siguiente posición de la ROS en la barra colectora de realimentación de direcciones 31  
5 al control de direcciones 5. La dirección de tecla que así se obtiene para el siguiente ciclo de acceso puede ser la misma que la que se habría obtenido en la antigua posición de dirección de tecla, (a la cual se habría tenido acceso si no hubiese sido por la sustitución de direcciones) y permite un retorno al circuito de generación definido en lo que antecede cuando se proporcionan el impulso 1 y el impulso 2 siguiente. Por consiguiente, la aparición de un bitio de datos particular en los bitios de control para una  
10 tecla a la que se ha tenido acceso en la parte inferior de la ROS, puede utilizarse para modificar la dirección de otra parte en la mitad superior de la ROS y proporcionar datos diferentes para esa tecla, sin desviarse del ciclo ordinario de generación de direcciones para las restantes teclas.  
15  
20

Se ha comprobado que podrían obtenerse otros datos alternativos para la tecla particular en la cual se haya encontrado el bitio de control, mediante estímulo externo al control de direcciones 5 como  
25 se ha indicado por la bifurcación 33 en la Fig. 5. Cuan

417400

2:



do se encuentra el bitio de control especial y se sustituye la salida en la barra colectora de datos 32 por la salida de la barra colectora de realimentación de direcciones 31, todos los bitios, excepto el de bajo orden, son sustituidos y el bitio de bajo orden es proporcionado en una condición de actividad o inactividad, dependiendo del estímulo 33 de bifurcación ilustrado en la Fig. 5. Si está presente el estímulo de bifurcación, entonces el bitio de dirección para la posición de bajo orden es activo y la dirección "bifurcado a" es modificada por ese solo bitio, el cual es establecido por el nivel que aparece en la bifurcación 33 en la Fig. 5. Si esa bifurcación está en un nivel inactivo, entonces la dirección de "bifurcado a" será la que está contenida en el campo de datos (menos el bitio de bajo orden) y producirá la generación, a través del acceso de esa dirección en la ROS, de un conjunto particular de bitios en la parte de bitios de control de datos en el registro de salida 30. Un nivel activo en la bifurcación hará que el campo de datos sea modificado por un bitio, se tendrá acceso a una nueva dirección en la ROS, y se obtendrá un nuevo conjunto de bitios de datos. Después de cada operación de bifurcación, la parte de dirección de tecla para el siguiente ciclo es la misma que habría sido para la bifurca-

417400



5 ción, ya que la nueva parte de dirección proporcionada es la misma que la que habría sido almacenada en la antigua dirección a la cual se habría tenido acceso y se vuelve por tanto al ciclo básico. La bifurcación hacia fuera desde el ciclo de generación básico no queda limitada al número de ocurrencias, pero está limitada por el tamaño de la ROS que se use. No es necesario un retorno inmediato al ciclo de generación básico, dado que, al cambiar la dirección de tecla a la que se da salida desde el almacén de lectura solamente en la dirección "bifurcado-a", podría entrarse en un segundo ciclo con una pauta aleatoria diferente de direcciones de teclas y datos. Esto podría continuar, limitado únicamente por el tamaño máximo de la ROS disponible, hasta que se emprendiese un retorno de bifurcación final al ciclo de generación primario. La bifurcación a más de una de dos posiciones diferentes puede efectuarse proporcionando más estímulos de bifurcación externos (y suprimiendo 10 más bitios de bajo orden para uso por estímulos externos) al control de direcciones 5 y sustituyendo éstos por los bitios de datos apropiados en la sección de control de direcciones, para permitir una bifurcación a una de N posiciones.

15 20 25 Las ventajas básicas del esquema de gene-

417400



5 ración de auto-acceso de direcciones que antecede, ba-  
sado en el uso de una ROS, son que con el mismo se eli-  
mina la necesidad de tener una lógica especial para  
explorar el almacén de lectura solamente, tal como un  
10 generador de direcciones binario, que ofrece la posi-  
bilidad de manejar un cierto número de conjuntos de  
códigos utilizando para ello las mismas posiciones de  
código para aquellos que son comunes a varios conjun-  
tos de códigos y bifurcando para aquellos que son di-  
15 ferentes, y que permite un orden de muestreo predeter-  
minado para las teclas que es independiente de cualquier  
secuencia o recuento binario fijo, con un mínimo de  
equipo físico.

15 La Fig. 6B ilustra el modo en que se ob-  
tienen los datos alternativos de una tecla como se ha  
estudiado en lo que antecede, estando los bitios de  
la barra colectora de datos cargados en el registro de  
entrada debido a que el bitio de control se encuentra  
20 en condición de activo seguido por el bitio de bifur-  
cación que se encuentra establecido en la posición de  
bitio de bajo orden estudiada. En la Fig. 6C se ilus-  
tra el modo en que se puede entrar en un segundo ciclo,  
como se ha estudiado en lo que antecede.

25 Con referencia a las Figs. 6A, 6B y 6C,  
se ha representado la siguiente secuencia de aconteci-

417400



mientos. Los impulsos 1 y 2 controlan la conmutación discriminada entre posiciones de entrada y salida de la ROS. Se ha representado la información de dirección particular junto al encabezamiento "Control de Direcciones" y también se ha relacionado la realimentación, o salida, sobre la barra colectora de realimentación de direcciones 31. El contenido del registro de entrada, controlado por el bitio de control y el bitio de bifurcación, varía como se ha ilustrado en las Figs. 6A-6C. Se observará que la salida en la barra colectora de datos puede variarse como se ha estudiado en lo que antecede, y en las Figs. 6B y 6C se ilustran estos efectos. Los espacios en blanco en la fila de "Barra Colectora de Datos" de las Figs. 6B y 6C reflejan el hecho de que, de ordinario, estos datos varían con cada nueva tecla, pero es pertinente únicamente, para estas figuras, cuando se están usando el bitio de control y el control de bifurcación. Por consiguiente, esa fila se deja en blanco, para mayor facilidad de su lectura, excepto cuando se está usando el contenido del campo de datos asociado con cada nueva dirección, como se ha descrito.

Como se ha ilustrado en la Fig. 6B, la aparición del bitio de control especial sobre la barra colectora de realimentación de direcciones 31 al

417400



control de direcciones 5 hace que el control de di-  
recciones 5 cargue la salida que aparece sobre la  
barra colectora de control de datos en el registro de  
5 entrada 29, en vez de la que aparece sobre la barra  
colectora de realimentación de direcciones 31. Esta  
enviará la función de auto-acceso de direcciones de  
la ROS fuera del ciclo de generación de direcciones  
normal, a una nueva dirección en otra parte de la  
ROS: es esencialmente un paso de definición de la  
10 dirección para un nuevo registro. En el nuevo segmen-  
to de la ROS así identificado, los datos serán leídos  
como se ha ilustrado en la Fig. 6B para utilización  
por el sistema que se use. En el caso de que para la  
tecla específica pulsada que produjo ese resultado se  
15 desea asociar datos diferentes a los que se encuentran  
en el ciclo primario normal o a los que se encuentran  
en la nueva dirección a la cual se ha bifurcado cuan-  
do se encontró en condición de actividad al bitio de  
control, se puede modificar la dirección de "bifurca-  
20 do a" mediante estímulos externos por la línea de bi-  
furcación 33 en la Fig. 5. Esto producirá el efecto,  
como se ha ilustrado en la Fig. 6B, de enviar la direc-  
ción de la ROS a una nueva parte fuera del ciclo de ge-  
neración primario, como se ha ilustrado, cuando tanto  
25 el bitio de control como el bitio de bifurcación están

17.9.73

- 63 -

417400



5 en condición de actividad, en la Fig. 6B. La aparición  
del bitio de control en condición de actividad sin que  
el bitio de bifurcación esté también en condición de  
actividad, enviará la ROS a un bucle secundario, pa-  
ra recoger los datos que haya en el mismo cualesquie-  
ra que sean, mientras que la aparición de un bitio de  
bifurcación en condición de actividad al mismo tiempo  
que se encuentra el bitio de control hará que el con-  
tenido de la barra colectora de datos sea introducido  
10 en el control de direcciones y, desde allí, en el re-  
gistro de entrada, donde será incrementado por una  
cantidad binaria determinada por el bitio de bifurca-  
ción al estar en condición de actividad. En el ejemplo  
ilustrado en la Fig. 6B, el contenido de la barra co-  
15 lectora de datos es 68, pero se incrementa a 69 cuando  
se introduce en el registro de entrada. Por consiguien-  
te, en vez de tener acceso a la posición 68 de direc-  
ción en el bucle secundario de generación en la mitad  
superior del almacén de lectura solamente donde se al-  
macenan datos alternativos respecto a aquellos a los  
20 cuales se había tenido acceso en la mitad inferior de  
la ROS, se obtiene acceso a una posición de almacena-  
miento adyacente 69 mediante la pulsación de la tecla  
cuando el bitio de bifurcación está en condición de ac-  
25 tividad. A continuación se expondrá un ejemplo del uso

417400



a que corrientemente se presta esta flexibilidad, para esclarecer el razonamiento que respalda estas exigencias de obtención de tal flexibilidad.

5 En ocasiones, los teclados tienen diversos tamaños debido a la adición de teclas o de funciones especiales, es decir, tienen un teclado básico de 66 teclas y luego se añaden 12 teclas de función de programa para control del sistema en ciertos ambientes, creándose un teclado de 78 teclas. Puesto que  
10 las teclas básicas (66) son idénticas, se puede usar la misma ROS, y es únicamente necesario explorar 66 teclas en el teclado de 66 teclas. En el teclado de 78 teclas se entra en el bucle secundario para las 12 teclas adicionales (puesto que el bitio de bifurcación  
15 está en condición de actividad) y luego se sale al final de cada barrido de las 66 teclas básicas.

Como se ha ilustrado en la Fig. 6C, no es necesario retornar al bucle primario de generación de direcciones una vez que se ha entrado en un bucle  
20 secundario, ya que el contenido de la realimentación de direcciones puede ser cargado en esas posiciones superiores de almacenamiento en la ROS para proporcionar la misma secuencia de generación que podría encontrarse en el bucle primario -esto sirve, en otras palabras,  
25 como una extensión del bucle primario y podría ser de



417400

5 aplicación cuando se desee programar una ROS con  
almacenamiento fijo para ya sea un teclado de 66 te-  
clas o ya sea un teclado de 78 teclas. Si fuera ese  
el caso, sería únicamente necesario construir una ROS  
normalizada y poner en condición de actividad el bi-  
tío de control en una posición de dirección, tal co-  
mo la posición de dirección de 66 teclas, para bifur-  
car a una posición más alta en la memoria para llegar  
a las direcciones para las teclas 67 a 78 y proporci-  
10 nar luego un bucle de vuelta al principio del bucle  
primario. Con esto concluye el estudio del bloque 5  
de controles de generador de direcciones de la Fig. 1,  
del propio generador de direcciones 6, y de los contro-  
les de bifurcación y puente 7. A continuación se aco-  
15 meterá un estudio del sistema singular previsto para  
lograr un posible arrastre de N teclas.

Volviendo ahora a la Fig. 1 y a la breve  
descripción de los controles y memorias intermedias  
para arrastre de N teclas a que se aludía en lo que  
20 antecede en esta Memoria Descriptiva, se efectuará un  
estudio más detallado de la sección 11 de control y me-  
moría intermedia para arrastre de N teclas. La expre-  
sión "arrastre de teclas" es bien conocida en la técni-  
ca de los teclados y se refiere al fenómeno que frecuen-  
25 temente tiene lugar al intervenir operadores humanos,



417400

los cuales pulsar una segunda o una tercera tecla antes de haber liberado la primera y/o la segunda teclas pulsadas. Esto da lugar a una fuente de confusiones y errores en potencia en los teclados de salida de datos y requiere ya sea un enclavamiento mecánico o algún tipo de complicado circuito de bloqueo que impida la salida de datos cuando hay pulsadas más de una tecla, como es bien sabido en la técnica anterior. En el presente invento, sin embargo, se pueden pulsar varias teclas y mantenerlas pulsadas por orden, y los códigos irán teniendo salida en el orden en el cual fueron pulsadas las teclas, sin interferencia ni confusión de los datos. Además, una función del aparato de arrastre de N teclas descrito es evitar las salidas múltiples de datos de la misma tecla cuando se mantiene ésta pulsada. La excepción a esto es la que corresponde a la naturaleza de una tecla de repetición, la cual, cuando se mantiene pulsada durante más de un intervalo de tiempo mínimo, dará salida a múltiples códigos. Estas teclas se identifican por un bitio especial en la parte de control de sus códigos de dirección el cual es detectado por el descodificador de percibir 9, que señala al control 14 de tecla de repetición para que supere a la memoria intermedia 11 de arrastre de N teclas y haga que se produzca la salida

17.9.73

417400



da de señales de estrobo (percepción) desde el control 10 de estrobo y doble impulso, a pesar del hecho de que la memoria intermedia contiene ya la dirección de la tecla.

5                    La finalidad de las memorias intermedias que se van a describir a continuación es recordar que ha sido pulsada una tecla durante el mismo periodo de exploración que actualmente esté en curso, de modo que solamente sea enviada una salida de código única por  
10 cada pulsación de tecla al sistema usuario, a través del enlace 4. El método de materializar estas memorias intermedias se ha seleccionado de la tecnología de semiconductores de integración en gran escala. El método de utilización de las memorias intermedias saca  
15 partido del concepto de comprobación por redundancia longitudinal, el cual proporciona almacenamiento de la dirección de la tecla que ha sido pulsada y proporciona además controles para los medios de almacenamiento. Pasando a la Fig. 7, se han ilustrado en ella los  
20 medios de memoria básicos para materializar los almacenes intermedios de arrastre de N teclas. También se requiere una fuente de señales de reloj, y éstas se obtienen del reloj básico 3 ilustrado en la Fig. 1. Los medios de memoria ilustrados en la Fig. 7 consisten en  
25 una serie de registros de memoria de una batería de bi-

417400



5           tios conectados, cada uno de los cuales es suficiente-  
mente grande para almacenar los bitios asociados con  
la dirección de una tecla dada. Se han previsto regis-  
tros suficientes para que el número "N" en la descrip-  
ción del arrastre de N teclas sea tan alto como se de-  
see. Típicamente se proporcionan tres o cuatro pasos  
de espacios de registro, siendo necesario uno de los  
registros para resincronizar los datos.

10           La fuente de señales 3 de reloj básicas  
debe dar salida a una señal en tres partes para los  
controles y memorias intermedias 11 de arrastre de N  
teclas. Son éstas una señal de ciclo de reloj básica,  
una señal de ciclo de definición de registro y una se-  
ñal de primera y segunda mitad de ciclo. La señal de  
15           reloj básica requiere que el número de impulsos de re-  
loj en el ciclo de reloj sea igual a dos veces el nú-  
mero de registros previstos (lo que es igual a un im-  
pulso para un establecimiento y uno para una reposi-  
ción por cada registro). Para cada ciclo de reloj bá-  
20           sico completo debe existir un punto de definición de  
registro en el cual se establezca el contenido de los  
registros. El número de puntos de definición de regis-  
tros será uno menos que el número de registros previs-  
tos, por una razón que se aclarará en lo que sigue.

25           Las señales de mitad de ciclo deben exis-

17.9.73



417400

5           tir durante la señal completa de definición de registro y pueden estar, como se ha indicado en lo que antecede, en ya sea la primera o ya sea la segunda mitad del ciclo del periodo de definición de registro, tal como es definido por el reloj 3.

10           Un ciclo de tecla completo consiste en una primera y una segunda mitad de ciclo durante las cuales la dirección de la tecla a la que se tiene acceso será almacenada, de modo que permanezca estable. Las direcciones de las teclas pueden cambiarse en la transición entre la segunda mitad del ciclo y la definición de la primera mitad.

15           Los controles básicos para los medios de almacenamiento ilustrados en la Fig. 7 consisten en una puerta 0 Exclusiva 34 de la dirección de la tecla de entrada que viene del generador de direcciones 6, juntamente con el contenido del n-ésimo registro 35 de baterías. La salida de la puerta 0 Exclusiva 34 está conectada a la entrada del primer registro 36 de baterías de bitios. Otros controles incluyen una puerta 0 37 de todos los bitios en el n-ésimo registro 35 de baterías, una puerta 0 38 de todos los bitios en el primer registro 36 de baterías, unos medios para determinar que una tecla ha sido pulsada o liberada  
25           (como ya se ha estudiado con relación a los controles



417400

de estrobo y doble impulso y a los amplificadores con conmutación discriminada) y unos medios para recordar el estado del almacenamiento previsto (un nivel de umbral para los registros).

5                    Como se ha ilustrado en la Fig. 7, la forma de ejecución del aparato proporciona cuatro pasos de arrastre de teclas, (o bien N es igual a cuatro). Para un teclado de 127 teclas típico, los registros de baterías tales como 35, 36, etc., deben con-  
10                    tener cada uno 7 bitios para definir una dirección binaria de tamaño suficiente.

                    En cada punto de definición de registro proporcionado por el reloj 3, una batería de datos es desplazada de izquierda a derecha en una posición  
15                    de registro. Esto requiere la siguiente secuencia del reloj básico 3: BC1, se establece el contenido del registro de R3 en R4. (Rn donde n es igual a cuatro en este caso); BC2, se repone el contenido de R3 a 0 (inac-  
20                    tivo); BC3, se establece el contenido de R2 en R3; BC4, se repone R2 a 0; BC5, se establece el contenido de R1 en R2; BC6, se repone el contenido de R1 a 0; BC7, se establece la salida de la puerta 0 Exclusiva 34 en R1; BC8, se repone el contenido de R4 a 0.

                    La puerta 0 Exclusiva 34 de la dirección  
25                    de tecla que llega desde el generador de direcciones

417400



5 6 con el contenido del registro 4 (n) de baterías, se  
usa para ayudar a determinar la presencia o la ausen-  
cia de esa dirección de tecla presentada particular  
en los medios de almacenamiento, tal como están confi-  
gurados en ese momento. Si en cualquier momento el con-  
tenido de R4 es idéntico a la dirección de la tecla  
que se ha proporcionado desde el generador de direccio-  
nes 6, la salida de la puerta O Exclusiva 34 será 0,  
como lo será el contenido de R1 una vez que la salida  
10 de la puerta O Exclusiva 34 ha sido cargada en el mis-  
mo. La razón para esta comprobación de cero o puerta  
O Exclusiva 34 se verá claramente en lo que sigue.

Las funciones O 37 y 38 se han previsto  
para los siguientes fines. La puerta O Exclusiva 38  
15 de todos los bitios de R1 producirá una salida si cual-  
quiera de los bitios en R1 está en condición de acti-  
vidad. Análogamente, la puerta O Exclusiva 37 propor-  
cionará una salida si cualquiera de los bitios en R4  
está en condición de activo. Si en cualquier momento  
20 durante la primera mitad del periodo de definición el  
registro 1 pasa a cero, en el punto BC8, la puerta O  
Exclusiva 38 no producirá salida alguna y habrá deter-  
minado que la dirección de la tecla existe de hecho ya  
en los medios de almacenamiento y ese hecho, salida 0  
25 de la puerta O 38, será recordado durante todo el ciclo

17.9.73



417400

de la tecla por el estado de almacenamiento de un dispositivo de umbral no ilustrado en la Fig. 7. Si la salida de la puerta 0 Exclusiva 38 es 0 en BC8 durante el periodo de definición de la segunda mitad, ello es indicativo de que R1 en los medios de almacenamiento está disponible para uso. Si la tecla a la que se tiene acceso (aquella cuya dirección es ahora proporcionada por el generador de direcciones 6) está también pulsada (tal como es detectado por los amplificadores 2 con conmutación discriminada y los controles 10 de estrobo y doble impulso) esa dirección de tecla es entrada en R1 en el punto de BC8 del periodo de definición de registro particular, a menos que el nivel de umbral del estado de almacenamiento de la puerta 0 Exclusiva 38 indique que la dirección de tecla particular ha sido ya almacenada, como se ha estudiado en lo que antecede. No obstante, si el estado de almacenamiento es de inactividad, el sistema usuario será notificado en ese momento de que ha sido percibida una tecla como pulsada por primera vez y el estado de almacenamiento es puesto en actividad mientras dura el ciclo de esa tecla, para evitar múltiple almacenamiento de esa dirección.

La puerta 0 37 de todos los bitios en el registro 4 se usa durante el periodo de definición de

17.9.73

417400



la segunda mitad. Si R4 pasa a 0 y la tecla cuya dirección es presentada en la entrada a R1 no es percibida como pulsada, la entrada de la puerta 0 Exclusiva 34 a R1 es bloqueada y R1 será obligado a 0 al llegar su tiempo de reposición. Con esto se hace desaparecer cualquier dirección de tecla que esté en R1 procedente del dispositivo de almacenamiento.

En general, se tiene acceso a cada tecla del teclado por turno manteniéndose estable la dirección para esa tecla mientras dura el ciclo de la tecla. Al obtenerse acceso a la tecla a través de los descodificadores de excitación y percepción 8 y 9, se interroga su estado en cuanto a si está pulsada o no pulsada, como se ha estudiado con detalle en lo que antecede. Si el estado de esa tecla ha cambiado desde la última vez en que se tuvo acceso a la misma, los medios de almacenamiento de la Fig. 7 se actualizan para reflejar el cambio, es decir, si la tecla había sido anteriormente almacenada y se detecta como pulsada se deja su dirección en las memorias intermedias, si se detecta como no pulsada pero aparece su dirección en las memorias intermedias se retira de la memoria intermedia, si se detecta como pulsada y su dirección no está en la memoria intermedia se entra su dirección en la memoria intermedia y si no está pulsada y su direc-

17.9.73



ción no está en la memoria intermedia no se hace nada. Todo esto se podrá ver más claramente en el estudio que sigue. Para los fines del estudio que sigue, se usará la nomenclatura (N1) (N2) (N3) etc., para  
5 definir los puntos de reloj específicos durante un ciclo de tecla. N1 igual a 1 ó a 2 representará la primera o la segunda mitad; N2 igual a 1, 2 ó 3 representará puntos de definición del registro, N3 igual a 1 a 8 representará los puntos de reloj básicos. Una X,  
10 cuando se use, indicará todos o cualquiera de los puntos apropiados en el ciclo de la tecla.

Pasando ahora a la Fig. 8A, se estudiará la condición en la cual no hay almacenada dirección alguna de tecla en las secciones de los registros. Al  
15 principio de cualquier ciclo de tecla, en el cual ocurra que no haya almacenada dirección de tecla alguna en los registros, los registros de baterías están todos en 0. Esta condición tiene lugar con la señal de reposición de alimentación de energía eléctrica que  
20 se produce en los controles generales del teclado para reponer todos los registros a 0 cuando se conecta por primera vez el teclado. Supongamos ahora que se está teniendo acceso a la dirección de tecla 1 al principio de un ciclo de tecla. Se producirá el traslado  
25 y la combinación en puerta 0 Exclusiva antes mencionada-

417400



dos del contenido del registro 4 con esa dirección que  
llega para la tecla 1, y esta será almacenada en el  
registro 1. Al continuar el traslado y la combinación  
en puerta 0 Exclusiva todos los registros contendrán  
5 un 1 al principio de la segunda mitad del periodo de  
definición. Como se ha ilustrado en la Fig. 8A, el re-  
gistro 1 es establecido en 1 en el punto de reloj 117  
(identificado como BC7 en las consideraciones hechas  
anteriormente); R2 fue establecido en 1 en el punto  
10 de reloj 125, R3 fue establecido en un 1 en el punto  
de reloj 133, y R4 fue establecido en 1 en el punto de  
reloj 211. Como se ha indicado en lo que antecede, es-  
tas designaciones 117, 125, 133, 211, etc., son un có-  
digo que puede interpretarse como sigue. El primer nú-  
15 mero (N1), indica que el reloj está en el periodo de  
definición de la primera o la segunda mitad, el segun-  
do número (N2), el cual puede ser 1, 2 ó 3, indica los  
puntos de definición de registro dentro de esas mita-  
des de ciclo, y el tercer número (N3), el cual puede  
20 ser de 1 a 8, representa el periodo de reloj básico  
que es producido por el reloj 3.

La dirección 1 es todavía presentada a la  
entrada de la puerta 0 Exclusiva 34 en la Fig. 7 y se  
efectuará de nuevo el tratamiento en puerta 0 Exclusi-  
25 va, la cual hará que el contenido de todos los regis-

17.9.73

417400



5        tros sea establecido de nuevo en 0 para el principio  
del siguiente ciclo de tecla. Como se ha ilustrado en  
la Fig. 8A, R1 pasa a 0 en el punto de reloj 216 y per-  
manece en 0, R2 pasa a 0 en el punto de reloj 224 y  
permanece en 0, R3 pasa a 0 en el punto de reloj 232  
y permanece en 0, y R4 pasa a 0 en el punto de reloj  
111 y permanece en 0. Esto completa un ciclo de tecla,  
como se ha ilustrado en la Fig. 8A, para la presenta-  
ción de la dirección de tecla 1. Si la tecla 1 había  
10        sido detectada como pulsada, habría sido almacenada  
y retenida como se estudiará a continuación.

15        Pasando a la Fig. 8B, supongamos que la  
tecla 1 fue detectada como pulsada cuando se presentó  
su dirección procedente del generador de direcciones  
6. La operación durante el ciclo de definición de la  
primera mitad del registro sería exactamente la misma  
que la descrita en lo que antecede. No obstante, en  
el punto 218 del reloj la puerta 0 38 ilustrada en la  
Fig. 7 del contenido de R1 indicaría que el registro  
20        R1 está vacío y, puesto que la tecla sería detectada  
como pulsada en esta hipótesis, la dirección 1 sería  
entrada en R1 y se activaría el nivel de umbral del es-  
tado de almacenamiento. En el punto de reloj 226, en  
la Fig. 8B, el registro 1 pasa a 0 y permanece en 0.  
25        No obstante, se ha iniciado una cadena de acontecimien-

17.9.73

417400



5           tos como establecida por el hecho de que R1 había sido mantenido en 1 para un periodo de definición de registro más largo que el que habría tenido lugar si la tecla no hubiese sido detectada como pulsada. La cadena de acontecimientos que sigue es que cada registro será mantenido en una condición de cargado durante un periodo de definición de registro adicional, siendo el resultado que los registros 3 y 4 contendrán un 1 al principio del siguiente ciclo de tecla.

10                   Puede verse que la operación general consiste en dos pasos: durante el primer paso o primera mitad del periodo de definición de registro, la dirección que llega es comprobada frente al contenido de los registros para determinar si está ya presente, o  
15           no. Durante la segunda mitad, las direcciones que no han sido detectadas como presentes en los registros y que son detectadas como correspondientes a teclas pulsadas, son entradas en los registros. El traslado y el tratamiento en puerta O Exclusiva son tales que,  
20           al principio de cada nuevo ciclo de tecla las direcciones de hasta N teclas pulsadas anteriormente estarán presentes en los registros para comparación frente a las direcciones que llegan.

25                   Continuando ahora con la descripción del funcionamiento de las memorias intermedias de arrastre

17.9.73

417400



de N teclas, supongamos que una dirección de tecla es almacenada y que no se produce pulsación alguna de tecla durante el siguiente ciclo de tecla. Esta condición se ha ilustrado en la Fig. 8C. Supongamos que la dirección de tecla que tiene lugar a continuación es una dirección 2. Puesto que los registros 3 y 4 contienen un 1, como se ha estudiado en lo que antecede, ocurre lo siguiente: en el punto de reloj 117 la puerta 0 Exclusiva 34 del contenido del registro 4 (ahora un 1) y una dirección 2 que llega producen un resultado 3 en el registro 1. En el punto de reloj 125 ese 3 es llevado al registro 2. El proceso continúa hasta el momento en que todos los registros han sido trasladados a la derecha un lugar y el registro 4 está en cero. En el punto de reloj 127 el registro 1 pasará a 2 después de la puerta 0 Exclusiva con el contenido del registro 4 y permanecerá en 2 hasta el punto de reloj 211, cuando el estado de los registros será el siguiente: el registro 1 contendrá un 2, el registro 2 contendrá un 2, los registros 3 y 4 contendrán un 3. En el punto de reloj 217 la puerta 0 Exclusiva de la dirección que llega 2 y el contenido del registro 4 (ahora un 3) producen un 1 en el registro 1, y en el punto de reloj 227 el registro 1 pasa a 0 y permanece en 0 durante el resto del ciclo de tecla. Cada uno de

17.9.73



417400

los registros seguirá esta secuencia, y al final del ciclo de tecla los registros 1 y 2 estarán en 0 y los registros 3 y 4 contendrán un 1.

5 Con referencia a las Figs. 8D y 8E, se estudiará el almacenamiento de direcciones para teclas segunda y tercera que sean detectadas como pulsadas. Siguiendo las reglas indicadas en lo que antecede, puede verse que el registro 1 no estará en 0 en el punto de reloj 8 hasta la segunda mitad del ciclo en el punto de reloj 228. En ese momento, cualquiera que sea la tecla a la que se tenga acceso actualmente, puede ser entrada si es detectada como pulsada. Para los fines de este estudio, supongamos que esa dirección de tecla es 5. En ese momento el sistema usuario será informado de que la tecla está pulsada y su salida codificada será enviada y el estado de almacenamiento será actualizado para ese ciclo de tecla. En el punto de reloj 111 del siguiente ciclo de tecla el registro 1 estará en 0, el registro 2 contendrá un 5 y los registros 3 y 4 estarán en 1. La tercera tecla detectada como pulsada se supone ahora que tiene una dirección 8. Nuevamente el registro 1 no se pone en 0 durante el impulso de 8 de reloj básico hasta que se llegue al punto de reloj 238. En ese momento es entrada la dirección 8 de la tecla en el registro 1. El sistema es

10

15

20

25

17.9.73

417400



de nuevo notificado de que se dispone de una nueva dirección de tecla para salida y se pone al corriente el estado de almacenamiento para ese ciclo de tecla. En el punto de reloj lll del ciclo de tecla siguiente, el registro 1 contiene un 8, el registro 2 contiene un 5 y los registros 3 y 4 contienen un 1.

Suponiendo ahora que se pulsa una cuarta tecla y que no se ha liberado ninguna de las otras tres teclas anteriormente almacenadas, el registro 1 no estará disponible por contener un 0 en el punto de reloj básico 8 durante todo el ciclo de tecla. No puede tener lugar por lo tanto almacenamiento de la cuarta tecla y, por consiguiente, el sistema usuario no será notificado de que ha sido detectada una tecla como pulsada y no se dará salida al código para la cuarta tecla. Los accesos a las teclas o códigos de direcciones de teclas pueden ser generados a una cadencia mucho mayor que aquella a que los operadores humanos pueden pulsar y liberar cualquier tecla. Esto significa que si cualquiera de las teclas anteriores que fueron pulsadas son liberadas, su lugar en la memoria quedará libre, debido a la operación de traslado de las memorias intermedias de arrastre de N teclas anteriormente estudiados, y la cuarta tecla estará, en el momento siguiente a aquel en que es generada la dirección,

17.9.73

417400



almacenada y señalada como pulsada para el sistema  
usuario. Las velocidades típicas de funcionamiento del  
reloj básico, del generador de direcciones y los tiempos  
normales de pulsación y liberación por parte del  
operador son tales que se puede reclamar la dirección  
de cada tecla, compararla frente al contenido de las  
memorias intermedias y dar las señales apropiadas de  
almacenamiento y/o salida para esa tecla en un período  
de 8-16 milisegundos.

Con referencia a la Fig. 8F se estudiará a continuación la circulación del contenido del registro con las direcciones de teclas presentes (lo que significa que se ha tenido acceso a las direcciones cargadas y se ha descubierto que están pulsadas). Supongamos que al tener acceso a la dirección de la tecla 5 se determina que está pulsada. Al entrar en el ciclo de tecla los registros tienen los contenidos como se ha definido al final del estudio anterior en que el registro 1 contiene un 8, el registro 2 contiene un 5 y los registros 3 y 4 contienen un 1. En el punto de reloj 116, la combinación en puerta 0 Exclusiva de la tecla 5 y el contenido del registro 4 producen un 4 en el registro 1. En el punto de reloj 126, el registro 4 contiene un 5 y, puesto que la tecla a la que se ha tenido acceso es 5, se producirá un 0 y será

17.9.73



417400

entrado en el registro 1. En ese momento el estado de  
almacenamiento puede ser activado, como se hace en el  
punto de reloj 128. En el punto de reloj el registro  
4 contiene un 8 y, por consiguiente, a continuación  
5 del tratamiento en la puerta 0 Exclusiva el registro  
1 será establecido en un 3. A principio de la segunda  
mitad del ciclo, punto de reloj 211, el registro 1 con-  
tendrá un 3, el registro 2 contiene un 0 y los regis-  
tros 3 y 4 contienen un 4. Durante la segunda mitad  
10 del ciclo, en el punto de reloj 216, se restablece el  
registro 1 a un 1, como resultado del tratamiento en  
puerta 0 Exclusiva entre un 5 y un 4. En el punto de  
reloj 226 el registro 1 será establecido en un 5, y  
en el punto 236 el registro 1 será establecido en un  
15 8, debido al tratamiento en puerta 0 Exclusiva de los  
contenidos del registro 4 (un 3) y la dirección 5 de  
tecla. La entrada en el siguiente ciclo de tecla en-  
contrará los contenidos de los registros 1 a 4 en el  
mismo estado en que estaban al entrar en el ciclo de  
20 tecla en el cual se presentó la dirección 5.

Suponiendo ahora que se reclama la direc-  
ción de una tecla que se detecta como no pulsada, y  
cuya dirección está ya en los registros de almacena-  
miento, se ha de hacer referencia a la Fig. 8G. Supo-  
25 niendo que la dirección de tecla en cuestión es de nue-

17.9.73

417400'



5 vo la dirección 5, se supone que se ha detectado la tecla como liberada o no pulsada. Durante la primera mitad del ciclo de tecla, hasta el punto de reloj 226, la operación es idéntica a la estudiada en lo que antecede. No obstante, en el punto de reloj 226 se determina por el tratamiento en puerta 0 de todos los bitios del registro 4 que el registro 4 está en 0. Puesto que la tecla está liberada, la combinación en

10 puerta 0 Exclusiva del contenido del registro 4 y la dirección 5 es bloqueada y el registro 1 pasará a 0 durante ese ciclo de definición el registro 1 estará establecido en un 8 en el punto de reloj 236 y los contenidos de los registros al principio del siguiente ciclo de tecla serán los siguientes: el registro 1 contendrá un 8, el registro 2 contendrá un 0 y los registros 3 y 4 contendrán un 1. Si se hubiese pulsado anteriormente una cuarta tecla, y se hubiese mantenido pulsada hasta ese momento, se dispone ahora de espacio de almacenamiento en los medios de almacenamiento y al

15 final del ciclo de tecla, durante el cual se ha tenido de nuevo reclamada la dirección de la tecla particular en cuestión, será almacenada la dirección. A medida que es liberada cada una de las teclas detectada como pulsada, el espacio asignado en los registros de almacenamiento irá quedando libre, como se ha ilustrado en lo

20

25

17.9.73

417400



que antecede, hasta llegar el momento en que todos los registros queden vacíos.

5 Aunque el invento ha sido ilustrado y descrito en particular con referencia a realizaciones preferidas del mismo, comprenderán los expertos en la técnica que se pueden efectuar en el mismo diversos cambios en forma y en detalles, sin desviarse del espíritu ni rebasar el alcance del invento.

10 La presente solicitud que corresponde a la presentada en Estados Unidos de América, el día 31 de Julio de 1972, bajo el número 276.484, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

15

#### REIVINDICACIONES

20 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

25 1ª.- Un sistema de teclado, que comprende: medios de reloj para producir impulsos de señal

18.9.73

- 85 -

417400



5 eléctricos; al menos unos medios conductores de entrada y al menos unos medios conductores de salida para conducir dichos impulsos de señal; al menos unos medios de tecla accionables selectivamente para acoplar dichos impulsos desde dichos medios conductores de entrada a dichos medios conductores de salida; al menos unos medios de detección accionables selectivamente para percibir la presencia de dichos impulsos en dichos medios conductores de salida en respuesta a una actuación de dichos medios de tecla; medios de generación de direcciones codificadas para generar diferentes direcciones codificadas con múltiples bits; medios descodificadores conectados a dichos medios de generación de direcciones para descodificar dichas direcciones para proporcionar señales de capacitación para solamente uno de dichos medios conductores de entrada y solamente uno de dichos medios de detección; medios de puerta sensibles a dichas señales de capacitación y conectados a dichos medios descodificadores para recepción de dichas señales de capacitación desde los mismos y conectados también a dichos medios de reloj para la recepción de dichos impulsos desde los mismos, para dar paso discriminadamente dichos impulsos a dichos medios conductores de entrada y estando también conectados a dichos medios de detección para accionar selectivamente

10

15

20

25

18.9.73

- 86 -

417400



5 a dichos medios de detección en respuesta a dichas se-  
ñales de capacitación; y medios de salida conectados  
a dichos medios de detección y sensibles a la detec-  
ción de impulsos por ellos, para dar salida a seña-  
les codificadas digitalmente representativas de la  
identidad de dichos medios de tecla.

10 2ª.- Un sistema de teclado según la rei-  
vindicación 1ª, en el cual: dichos medios de salida  
comprenden medios de puerta conectados a dichos me-  
dios de detección y a dichos medios de generación de  
direcciones, para dar salida a dicha dirección codifi-  
cada generada por dichos medios en el momento en que  
son detectadas dichas señales de impulsos en dicho  
conductor de salida por dichos medios de detección.

15 3ª.- Un sistema de teclado según la rei-  
vindicación 1ª, en el cual dichos medios de salida  
comprenden además: unos medios de memoria de lectura  
solamente que tienen datos codificados almacenados en  
los mismos en asociación con dichas direcciones codi-  
ficadas generadas por dichos medios de generación; y  
20 medios de control de salida para dar salida a dichos  
datos almacenados asociados con la citada dirección  
particular generada por dichos medios de generación de  
direcciones en el momento en que dichas señales de im-  
pulsos son detectadas en dicho conductor de salida por  
25

18.9.73

- 87 -

417400



dichos medios de detección.

5 4ª.- Un sistema de teclado según la reivindicación 1ª, en el cual: dichos medios de generación de direcciones codificadas comprenden unos medios de memoria de lectura solamente susceptibles de que les sean reclamadas sus direcciones, que tienen posiciones de direcciones codificadas en los mismos, conteniendo cada una de dichas posiciones de dirección otra de dichas direcciones además de dichos datos;

10 unos medios de memoria de salida conectados a dichos medios de memoria de lectura solamente para recepción de dicha dirección y de dichos datos desde dichos medios de almacenamiento de lectura solamente; y unos

15 medios de acceso y almacenamiento de datos conectados a dichos medios de memoria de salida para la recepción de dicha dirección y de dichos datos desde ellos y sensibles a ellos para obtener acceso a dicha posición definida en dichos medios de memoria de lectura solamente mediante dicha dirección.

20 5ª.- Un sistema de teclado según la reivindicación 4ª, en el cual: dichos medios de acceso y almacenamiento de datos comprenden además unos medios sensibles a un bitio de control que aparece en dicha dirección para obtener acceso a una posición en dichos

25 medios de memoria de lectura solamente, la cual está

18.9.73

- 88 -

417400



definida por dichos datos procedentes de dichos medios de almacenamiento de salida en vez de por dicha dirección.

5                   6ª.- Un sistema de teclado según la reivindicación 5ª, en el cual dichos medios de acceso y almacenamiento de datos comprenden además, medios que conectan dichos medios de acceso y almacenamiento de datos a un estímulo externo para proporcionar un bitio de bifurcación para modificar dichos datos procedentes  
10 de dichos medios de memoria de salida, definiendo con ello una nueva posición en dichos medios de memoria de lectura solamente para acceso a la misma posteriormente.

15                   7ª.- Un sistema de teclado según la reivindicación 1ª, que comprende además: medios de comprobación conectados con dichos medios de detección para determinar si las señales detectadas por dichos medios de detección son señales de impulsos válidas.

20                   8ª.- Un sistema de teclado según la reivindicación 7ª, en el cual dichos medios de comprobación comprenden: unos medios de percepción de nivel de umbral de voltaje para indicar que las señales percibidas exceden de un nivel umbral de voltaje; medios de memoria conectados a dichos medios de percepción y a  
25 dichos medios de reloj para almacenar una indicación

18.9.73

- 89 -

200




417400

5 de que ha sido percibida una primera señal que excede de dicho umbral coincidente con un impulso procedente de dicho reloj; y medios de comparación conectados a dichos medios de memoria para determinar si en el siguiente impulso procedente de dicho reloj ha sido percibida otra señal que exceda de dicho umbral, y medios de salida conectados a dichos medios de comparación para dar salida a una señal indicadora de que se ha encontrado una comparación, identificándose por ello la  
10 detección de señales de impulsos válidas por dichos medios de detección.

15 9ª.- Un sistema de teclado según la reivindicación 8ª, en el cual dichos medios de comprobación comprenden además: unos medios de variación del umbral de voltaje conectados a dichos medios de percepción del umbral del nivel de voltaje para disminuir dicho nivel de umbral siempre que dichos medios de comparación indiquen que han sido detectados impulsos válidos, facilitando con ello la identificación de una  
20 liberación verdadera de dichos medios de tecla por la caída de las señales de voltaje percibidas por debajo de dicho nivel de umbral.

25 10ª.- Un sistema de teclado según la reivindicación 1ª, que comprende además medios de comprobación conectados con dichos medios de detección para

  
15-10-75

417400

20




determinar si las señales detectadas por dichos medios de detección son señales de impulsos válidas.

5                   11ª.- Un sistema de teclado según la reivindicación 10ª, en el cual: dichos medios de salida comprenden medios de puerta conectados a dichos medios de detección y a dichos medios de generación de direcciones para dar salida a dicha dirección codificada generada por dichos medios en el momento en que dichas señales de impulsos válidas son detectadas en dicho conductor de salida por dichos medios de detección.

15                   12ª.- Un sistema de teclado según la reivindicación 10ª, en el cual dichos medios de salida comprenden además: unos medios de memoria de lectura solamente que tienen almacenados en ellos datos codificados en asociación con dichas direcciones codificadas generadas por dichos medios de generación; y medios de control de salida para dar salida a dichos datos almacenados asociados con dicha dirección particular generada por dichos medios de generación de direcciones en el momento en que son detectadas dichas señales de impulsos en dicho conductor de salida por dichos medios de detección.

25                   13ª.- Un sistema de teclado según la reivindicación 1ª, que comprende medios conectados a di-

  
15-10-75

417400



5 chos medios de detección y a dichos medios de generación  
de direcciones para impedir la salida de datos erróneos  
cuando se accionan al mismo tiempo más de una de dichas  
teclas, comprendiendo dichos medios un dispositivo de  
memoria circulante y controles para cargar las direccio-  
nes producidas por dichos medios de generación de direc-  
ciones en dicho dispositivo, incluyendo dichos controles  
medios para comparar cada dirección generada por dichos  
medios de generación de direcciones con el contenido  
10 que entonces exista en dicho dispositivo de memoria, y  
medios para entrar direcciones procedentes de dicho  
dispositivo de generación de direcciones en dicho dis-  
positivo de almacenamiento siempre que sea generada una  
dirección y sea detectada simultáneamente una tecla co-  
15 mo accionada, y dicha dirección no se encuentre enton-  
ces en dicho dispositivo de almacenamiento, y medios  
para retirar dicha dirección si se encuentra en dicho  
dispositivo de almacenamiento y una tecla no es detec-  
tada como activada, y que incluye además medios para inhi-  
20 bir la salida de datos por los siguientes medios de sa-  
lida si se percibe una tecla como activada cuando es ge-  
nerada dicha dirección y dicha dirección se encuentra  
entonces en dicho dispositivo de almacenamiento.

14<sup>a</sup>.- Un sistema de teclado.

Tal y como se ha descrito en la Memoria

25

15-10-75

417400

20 OCT 1975



que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de noventa y tres hojas escritas a máquina por una sola cara.

Madrid, 20 OCT. 1975

P.A.

Alberto de Elizaso  
Por Poder.

15-10-75  
VGD.



417400



FIG. 2A

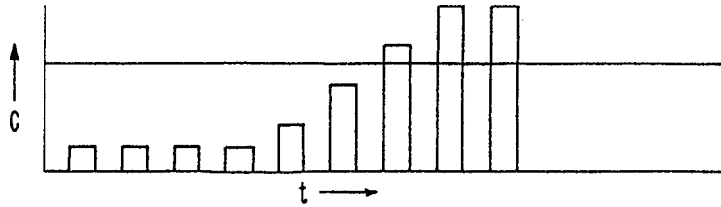


FIG. 2B

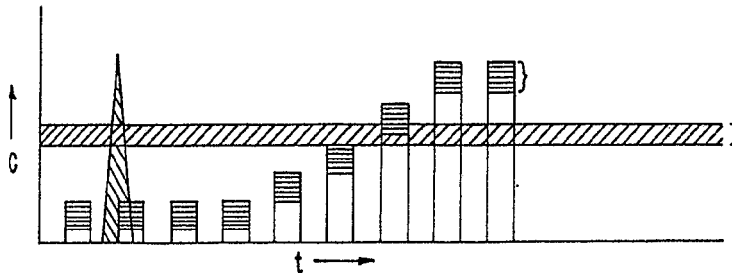
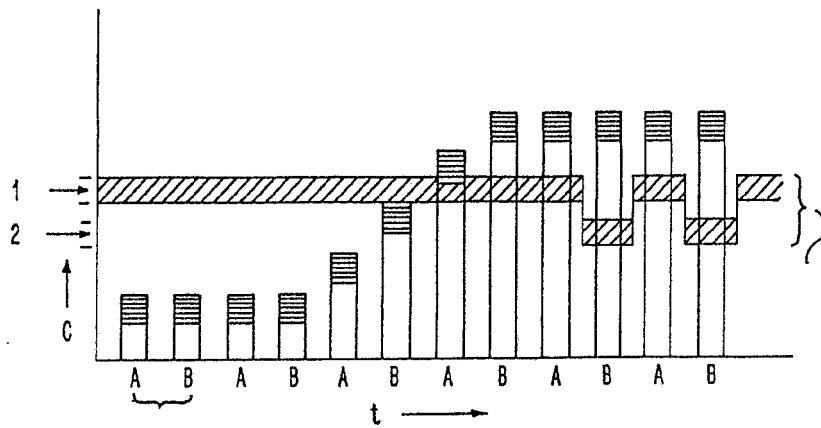


FIG. 2C



*anna*

1549-0



417400

FIG. 2D

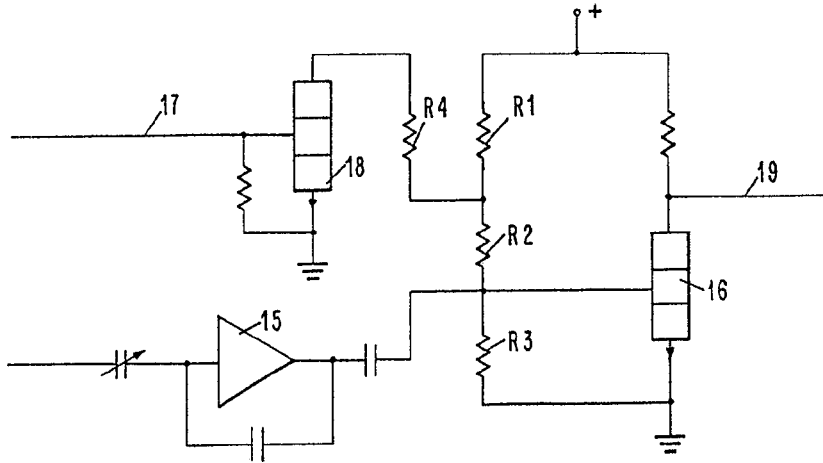
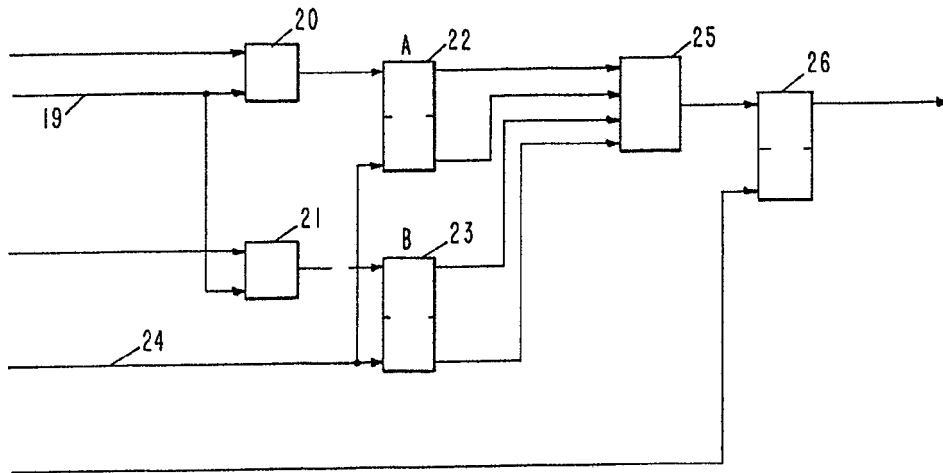


FIG. 2E



*Enna*

417400



417400

417400

3 3 3 3

3 3 3 3

FIG. 3A

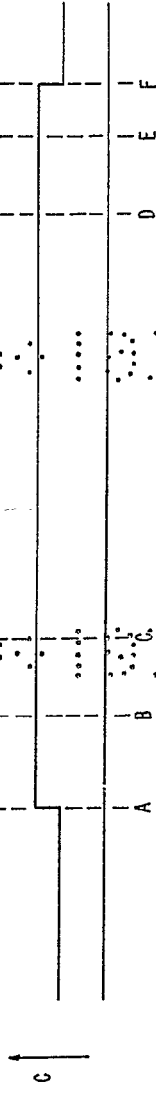
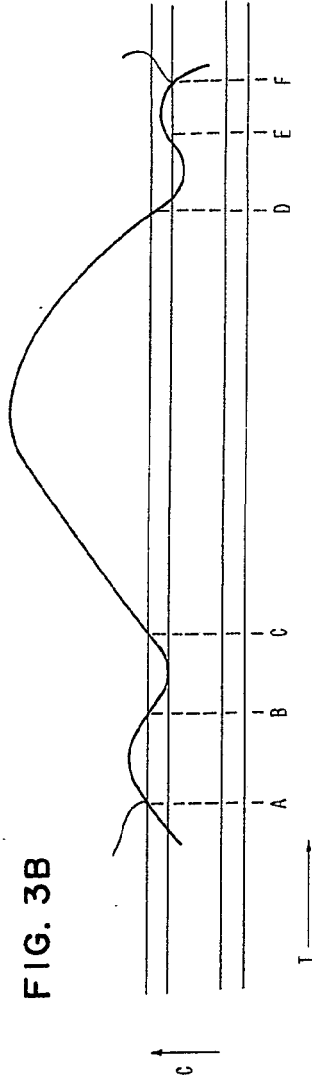


FIG. 3B



*Arne*

417400

FIG. 3A

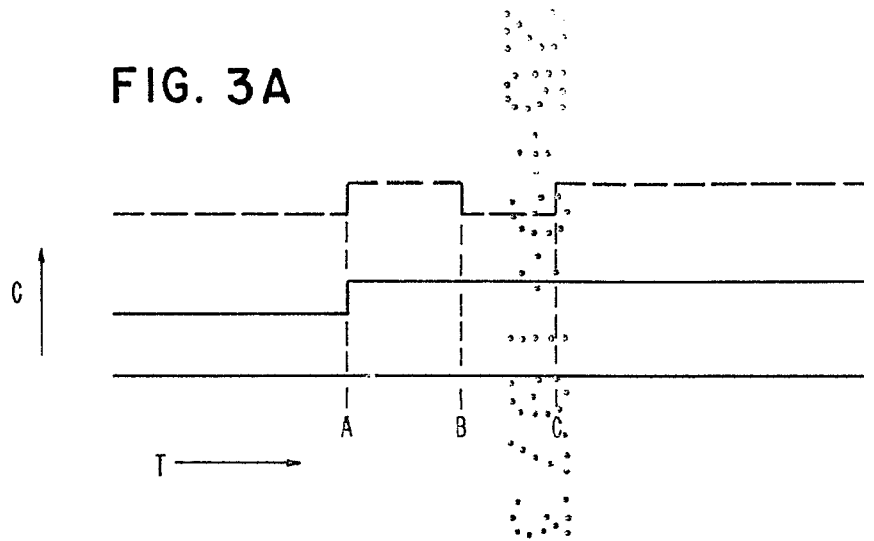
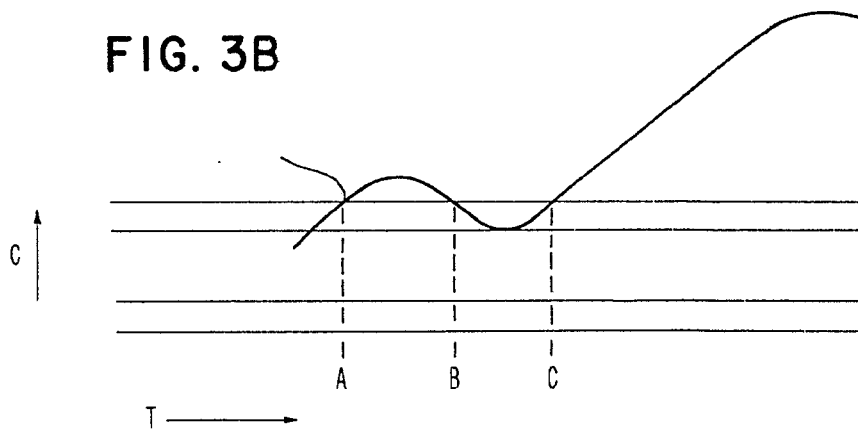


FIG. 3B

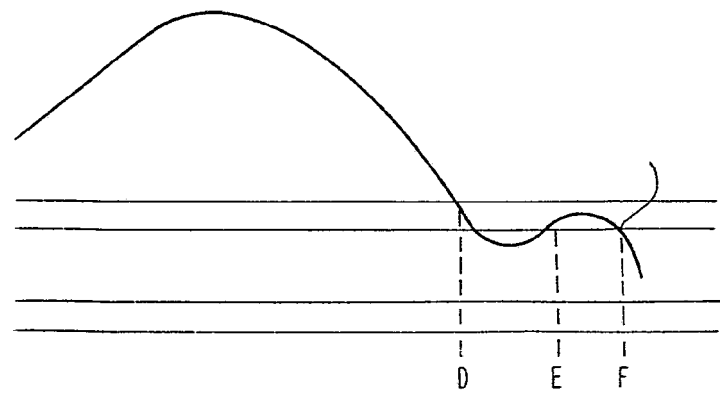
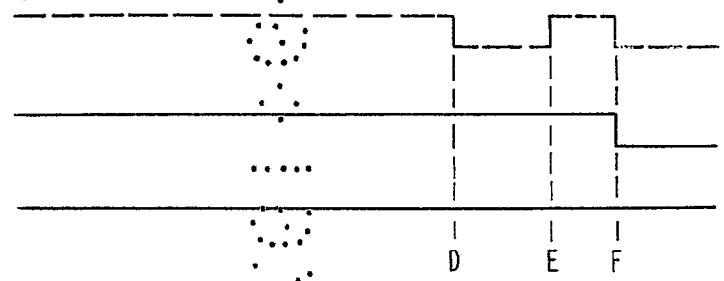


1069

417400



8  
9  
0



*Anna*

417400

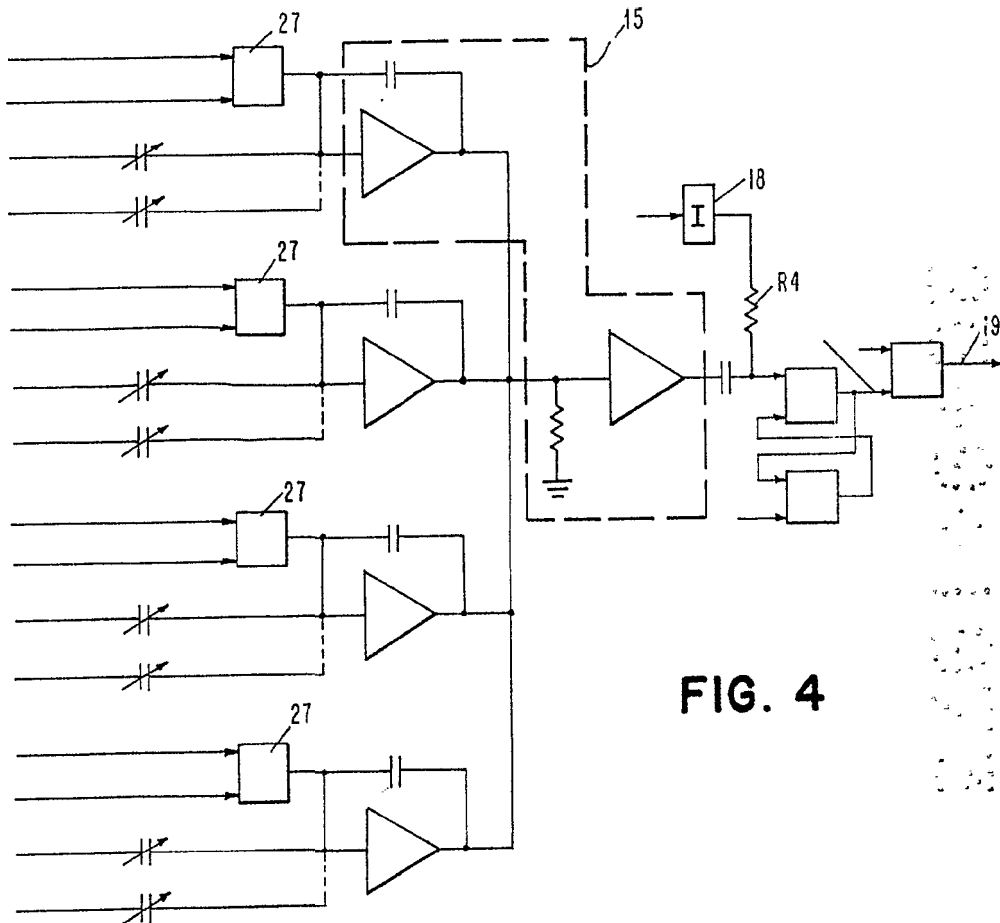
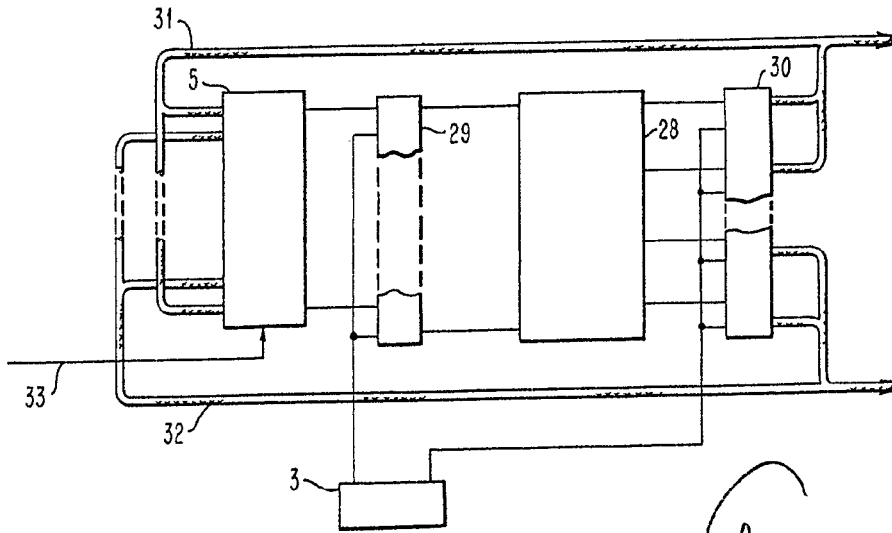


FIG. 4

FIG. 5



*Handwritten signature or initials.*



417400  
FIG. 6A

	1	0	0	0	1	0	0	0	1	0	0	0		0	0	1	0	0	0	1	0	0	0
	0	0	0	1	0	0	0	1	0	0	0	1		0	1	0	0	0	1	0	0	0	1
	0	0	0	10	10	10	10	22	22	22	22	44		15	23	23	23	23	0	0	0	0	10
	0	0	0	10	10	10	10	22	22	22	22	44		15	23	23	23	23	0	0	0	0	10
	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0
	0	0	0	0	10	10	10	10	22	22	22	22		15	15	23	23	23	23	0	0	0	0

FIG. 6B

	1	0	0	0	1	0	0	0	1	0	1	0	1	0	0	0	1	0	1	0	1	
	0	0	0	1	0	0	0	1	0	1	0	1	0	0	0	0	0	1	1	0	0	
	0	0	0	10	10	10	10	66	66	22	22	25	25	25	25	68	68	29	29	44	44	
	0	0	0	10	10	10	10	22	22	22	22	25	25	25	25	29	29	29	29	44	44	
								66	66	A	A				68	68	C	C				
	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	1	0	0	0	0	
	0	0	0	0	10	10	10	10	66	66	22	22	25	25	25	25	69	69	29	29	44	
	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	

FIG. 6C

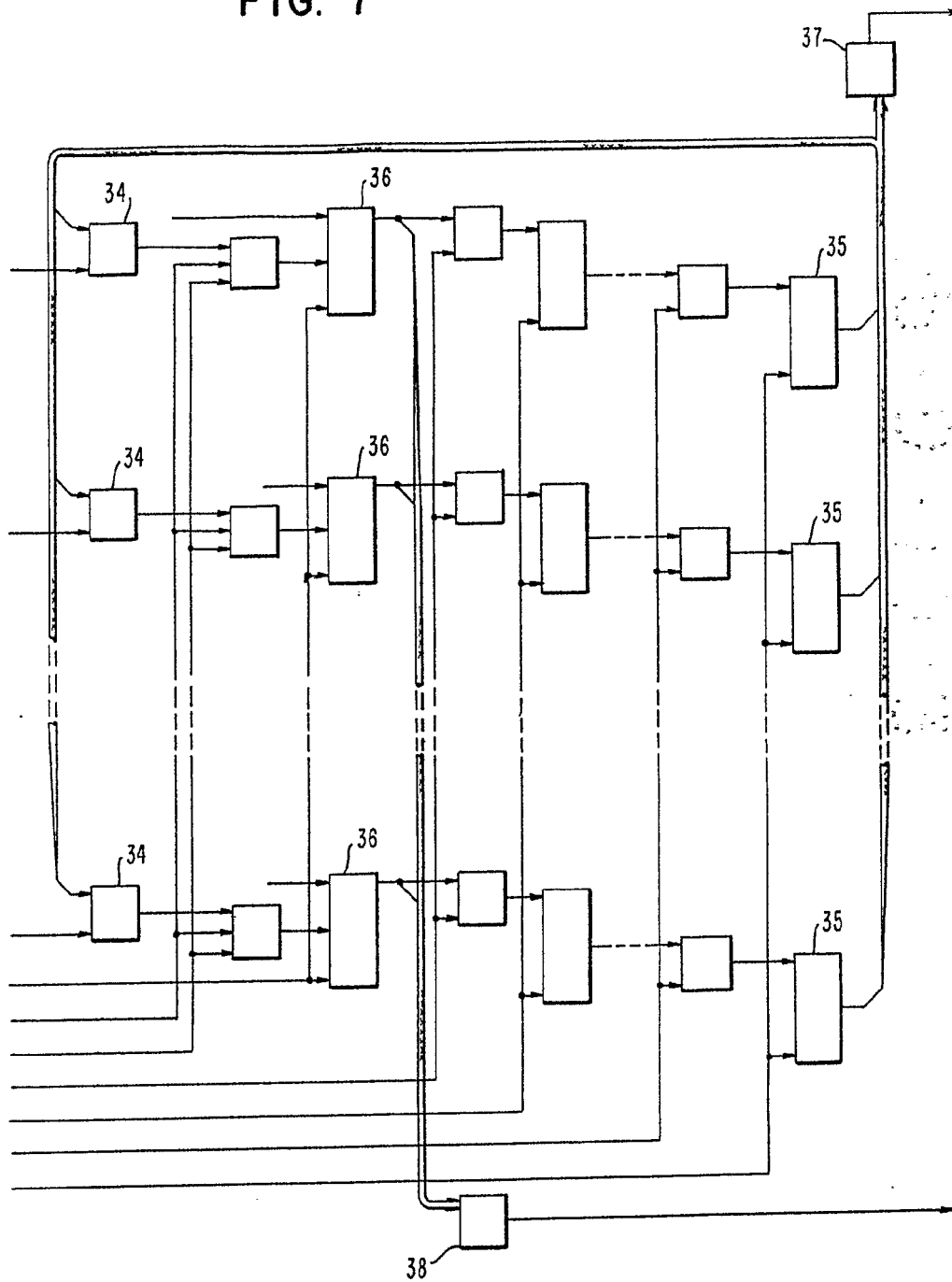
	1	0	0	0	1	0	0	0	1	0	1	0	1	0	0	0	1	0	1	0	1	
	0	0	0	1				1	0	1	0	1				1	0	1	0	1	0	
	0	0	0	10	10	10	10	66	66	66	66	80	80	80	80	29	29	29	29	44	44	
	0	0	0	10	10	10	10	22	22	66	66	80	80	80	80	88	88	29	29	44	44	
								66	66	A	A				28	28	H	H				
	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	1	0	0	0	0	
	0	0	0	0	10	10	10	10	66	66	66	66	80	80	80	80	29	29	29	29	44	
	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	

*Amu*



417400

FIG. 7



*Amra*



417400



FIG. 8C

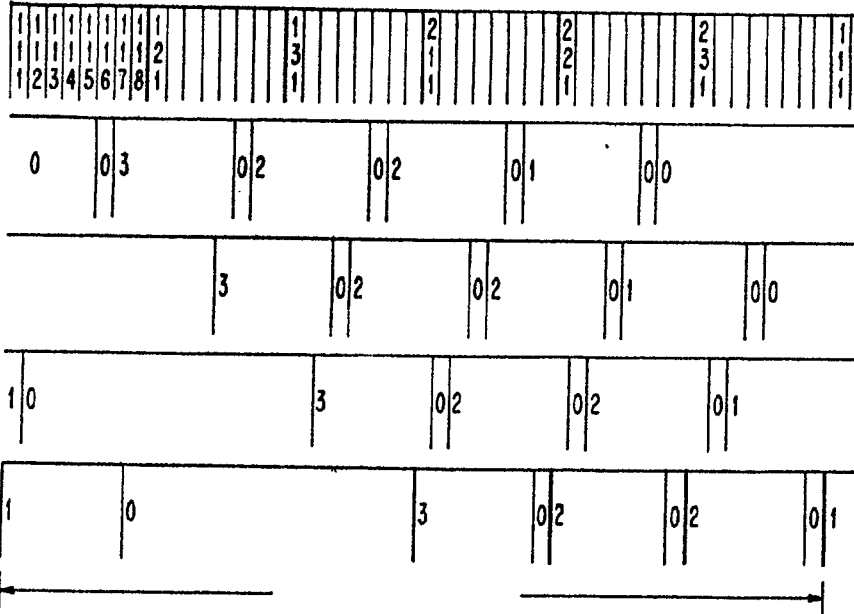
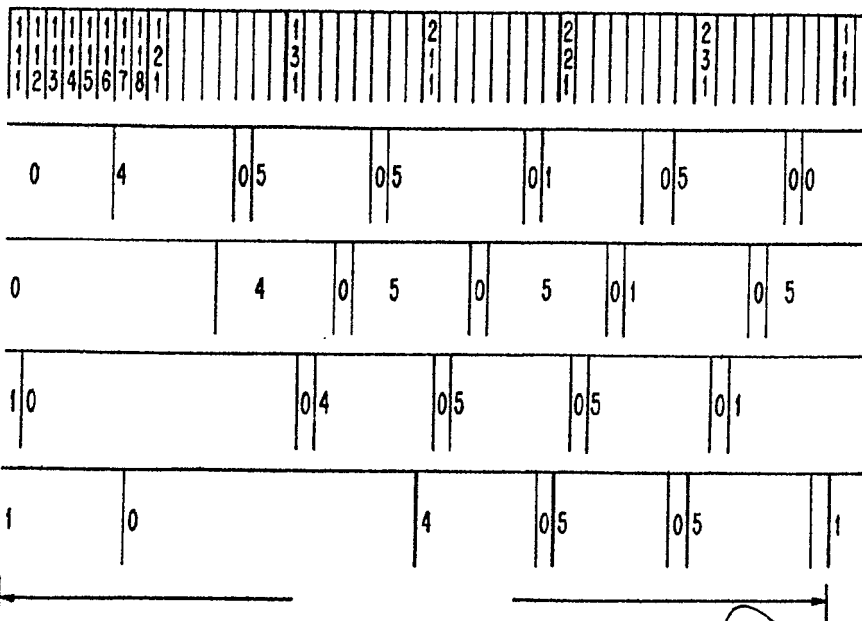


FIG. 8D



*True*



