

410043

P.- 54.639

PHN 6426
Spain
VD/EV



18

MEMORIA DESCRIPTIVA

para solicitar PATENTE DE INVENCION

por 20 años

a nombre de N.V. PHILIPS'GLOEILAMPENFABRIEKEN

entidad holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UNA DISPOSICION DE CIRCUITO AMPLIFICADOR"
(Clase Internacional H03f)

18 888



Este invento se refiere a un circuito amplificador para detectar señales pequeñas, que comprende un primer y un segundo amplificadores de inversión, los cuales están conectados en serie y están provistos de transistores de efecto de campo de electrodo de mando aislado, y una primera unidad de conmutación, la cual puentea al primer amplificador, siendo detectada la señal de acuerdo con un ciclo que comprende tres periodos consecutivos, un primer periodo durante el cual se efectúa realimentación negativa del circuito amplificador a través de la primera unidad de conmutación, la cual se interrumpe de nuevo al final del primer periodo, un segundo periodo durante el cual se aplica la señal a ser detectada a la entrada del primer amplificador, y un tercer periodo durante el cual se efectúa realimentación positiva del circuito amplificador a través del segundo amplificador.

Tal circuito amplificador es conocido de la revista "IEEE International Solid-State Circuit Conference" (Conferencia Internacional de Circuitos de Estado Sólido del Instituto de Ingenieros Eléctricos y Electrónicos de los EE. UU.) correspondiente al mes de Febrero de 1972, páginas 56-7, y se usa para la lectura o para la escritura en una memoria consistente en células de memoria dispuestas según una matriz. Una de tales células de memoria, tal como se dice en dicha publicación, puede consistir en un transistor de efecto de campo de electrodo de mando aislado, por medio

9.8.73



del cual se selecciona la célula de memoria y un condensador, en el cual se almacena la información. Los dos valores digitales posibles que pueden ser almacenados en tal célula de memoria se discriminan uno con respecto al otro mediante una carga diferente almacenada en dicho condensador.

Si se ha de leer el estado de la célula de memoria, se requiere un amplificador de leer el cual, a través de la línea de leer, puede detectar una diferencia entre las cargas almacenadas en los dos estados. Se ha comprobado que no se puede simplemente usar un amplificador provisto de transistores de efecto de campo de electrodo de mando aislado para esta finalidad, debido a que los mismos tienen un voltaje umbral que es sustancialmente mayor que la amplitud de la oscilación del voltaje que eventualmente se produce en la línea de leer, puesto que debido a la alta capacitancia de la línea de leer el voltaje en esa línea es solamente una fracción del voltaje en la célula de memoria, mientras que, además, hay una dispersión sustancial en el valor del voltaje umbral.

El amplificador mencionado en el preámbulo proporciona una solución a este problema por cuanto está en un estado de equilibrio inestable en el instante en el cual la señal a ser detectada de una célula de memoria, o bien la señal a ser escrita es alimentada a su entrada. Ello se logra realizando el proceso de leer y escribir de acuerdo con un cierto ciclo que comprende tres periodos consecutivos.

9.8.73



Durante el primer periodo del ciclo, cuando no hay todavía una señal de entrada, la alimentación de energía eléctrica para los dos amplificadores de inversión es conectada y se cierra la primera unidad de conmutación, de modo que se efectúa máxima realimentación negativa de los dos amplificadores. Las entradas y las salidas de esos amplificadores llevan por consiguiente el mismo voltaje en la región lineal de los amplificadores. Al final del primer periodo se abre la primera unidad de conmutación y se desconecta la alimentación de energía eléctrica para los dos amplificadores. Como se usan transistores de efecto de campo de electrodo de mando aislado, de modo que los amplificadores tienen una entrada capacitiva, se mantienen los voltajes presentes en el circuito. Durante el segundo periodo del ciclo se aplica la señal de entrada al primer amplificador, y al principio del tercer periodo se conecta de nuevo el suministro de energía eléctrica a los dos amplificadores. Debido a la conexión continua de la salida del segundo amplificador a la entrada del primer amplificador, se obtiene entonces realimentación positiva, de modo que dependiendo de la señal de entrada el circuito conmuta a uno de los dos estados estables desde el estado inestable de equilibrio. Es evidente que solamente una señal de entrada muy pequeña basta para alterar el equilibrio inestable, lo cual implica que el circuito amplificador tiene una sensibilidad muy grande.

9.8.73



Un objeto del invento es proporcionar un circuito
amplificador del tipo antes mencionado, el cual tiene la mis-
ma gran sensibilidad, pero que es más rápido y menos suscep-
tible a las interferencias en comparación con el amplificador
5 conocido. Para este fin, el amplificador se caracteriza por-
que se efectúa la realimentación positiva del circuito ampli-
ficador con ayuda de una segunda unidad de conmutación, a
través de la cual se establece durante el tercer periodo una
conexión desde la salida del segundo amplificador a la entra-
da del primer amplificador.
10

El amplificador de acuerdo con el invento difiere
principalmente del amplificador conocido en que la realimen-
tación positiva no es conectada y desconectada por conexión
y desconexión de los dos voltajes de alimentación, sino por
15 conexión y desconexión de la segunda unidad de conmutación.
En primer lugar, esto tiene la ventaja de que hay una línea
menos a conmutar. Además, es evidente que la energía eléctri-
ca a ser conmutada en el caso de una unidad de conmutación
es mucho menor que la energía eléctrica a ser conmutada en
20 las líneas de alimentación, de modo que las variaciones brus-
cas por conmutación, las cuales pueden dar lugar a diafonía
o interferencia debida a cruces, son sensiblemente menores.
Además, esta sensibilidad a las interferencias se reduce
considerablemente mediante la posibilidad de no conectar la
25 realimentación positiva hasta que la señal a ser detectada

9.8.73



esté disponible en una forma amplificada en la salida del
segundo amplificador, de modo que una posible señal de inter-
ferencia, originada por la conexión de dicha realimentación
positiva, deberá ser mayor que esa señal de entrada amplifi-
cada para que pueda dar lugar a cualquier interferencia sus-
tancial. Finalmente, el tiempo durante el cual es más suscep-
tible a las interferencias el circuito, después de la cone-
xión de la realimentación positiva hasta que se alcance uno
de los estados estables de equilibrio, es más corto en el am-
plificador de acuerdo con el invento que en el amplificador
conocido, debido a que en el amplificador de acuerdo con el
invento la señal de entrada amplificada está ya presente en
la salida del segundo amplificador en el momento de conectarla
realimentación positiva, de modo que la realimentación posi-
tiva deseada se hace eficaz inmediatamente. Se logra otra
ganancia de tiempo por cuanto el retardo que tiene lugar en
el amplificador conocido entre el instante de conexión de
la alimentación de energía eléctrica y el instante en el cual
los amplificadores han transferido la señal de entrada no
existe en el amplificador de acuerdo con el invento. Final-
mente, en el amplificador de acuerdo con el invento es po-
sible incluir un paso separador en el circuito cerrado de
realimentación positiva, de una manera sencilla, permitien-
do así aumentar la velocidad del proceso de leer y/o escri-
bir.

9.3.73



Se explicará el invento con más detalle, a modo de ejemplo, con referencia a las Figuras, en las cuales:

La Fig. 1 ilustra el amplificador conocido; y

5 La Fig. 2 ilustra una realización de un amplificador de acuerdo con el invento, habiéndose designado los elementos que se corresponden en las dos Figuras por los mismos números o letras de referencia.

10 La Fig. 3 ilustra las señales de conmutación que pueden usarse juntamente con el amplificador de acuerdo con el invento.

El amplificador conocido de acuerdo con la Fig. 1 comprende dos amplificadores de inversión conectados en serie I_1 e I_2 . Cada amplificador I_1 e I_2 comprende, respectivamente, dos transistores de efecto de campo de electrodo de mando aislado 1, 2 y 3, 4, respectivamente, cuyos circuitos de corriente principales están conectados en serie, sirviendo los transistores 1 y 3 como transistores de entrada para el amplificador correspondiente, debido a que sus electrodos de mando funcionan como entradas, y sirviendo los transistores 2 y 4 como cargas para los transistores 1 y 3 debido a que están conectados como resistencias a causa de la aplicación de un voltaje fijo a sus electrodos de mando.

25 La salida del primer amplificador I_1 está formada por el electrodo común de los transistores 1 y 2 y está co-
9.8.73



nectada directamente al electrodo de mando del transistor de entrada del segundo amplificador y a través del circuito de corriente principal de un transistor de efecto de campo 5, el cual actúa como un interruptor, al electrodo de mando del transistor de entrada 1 del primer amplificador I_1 . Además, este electrodo de mando del transistor 1 está conectado directamente al electrodo común de los transistores 3 y 4 del segundo amplificador I_2 , siendo también aplicada la señal de entrada a ser detectada a ese electrodo de mando a través del terminal S. Los dos voltajes de alimentación son aplicados a través de terminales B y C a los electrodos comunes de los transistores 1, 3 y 2, 4, respectivamente, mientras que el voltaje de conmutación para el transistor de conmutación 5 es alimentado a un terminal A, el cual está conectado al electrodo de mando de dicho transistor. Finalmente, hay disponible una señal de salida en un terminal Q, el cual está conectado al electrodo común de los transistores 3 y 4.

Antes de que la señal a ser leída del elemento de memoria o la señal a ser escrita procedente de una entrada de escribir sea aplicada al terminal S, se efectúa un periodo de preparación, es decir, el primer periodo del ciclo de leer y escribir. Durante este primer periodo del ciclo, los voltajes de alimentación son alimentados a los terminales B y C, de modo que los dos amplificadores I_1 e I_2 son ope-

9.8173



5 rantes, recibiendo el terminal A una señal de control tal que el transistor 5 conduce. Esto garantiza que se aplica máxima realimentación negativa a los dos amplificadores I_1 e I_2 , de modo que sus entradas y sus salidas tienen el mismo voltaje en la región lineal de los amplificadores.

Al final del primer periodo del ciclo se desconectan los voltajes de alimentación en los terminales B y C, y se aplica una señal de excitación al terminal A, la cual es tal que se pone fuera de conducción el transistor 5.

10 Puesto que las entradas de los dos amplificadores, los electrodos de mando de los transistores 1 y 3, tienen una naturaleza capacitiva, se mantienen los voltajes existentes en el circuito. Después de esto, durante el segundo periodo del ciclo, el elemento de memoria a ser leído de salida, es decir, la señal a ser detectada, o bien la línea de escribir, es decir, la señal a ser leída de entrada, es aplicada al terminal S, de modo que la capacitancia de entrada del amplificador I_1 recibe una carga adicional, que depende de la señal aplicada al terminal S, como resultado de lo cual la entrada de dicho amplificador recibe una componente de voltaje adicional. Subsiguientemente, al principio del tercer periodo se aplican de nuevo los voltajes de alimentación a los terminales B y C. Como resultado, la componente de voltaje adicional aparece en la entrada del primer amplificador I_1 y en forma amplificada en la salida del segundo am-

25
9.8.73



plificador I_2 , desde donde es realimentada a la entrada del primer amplificador I_1 en un sentido positivo. Es evidente que dicha componente de voltaje adicional la cual es aplicada al terminal S, solamente tiene que ser muy pequeña para
5 hacer que el circuito conmute a uno de los dos estados estables posibles, dependiendo del signo de esa componente.

La fiabilidad y la velocidad de este circuito conocido son afectadas perjudicialmente por la desconexión de la alimentación de energía eléctrica después del primer
10 periodo del ciclo. La desconexión de esa alimentación de energía eléctrica, sin embargo, es necesaria con este amplificador de leer conocido, pues de otro modo existiría un circuito de fuga tanto para las cargas presentes después del primer periodo como para la carga alimentada por el
15 elemento de memoria. Como ya se ha dicho, después del primer periodo, es decir, después de desconectar la realimentación negativa por quedar fuera de conducción el transistor 5, las capacitancias de entrada de los amplificadores contienen una cierta carga, de modo que se obtiene un equilibrio inestable. Si no se hubiese desconectado la alimentación
20 ción de energía eléctrica al mismo tiempo que pasa a estar fuera de conducción el transistor 5, no se mantendría el equilibrio inestable (estado más sensible), sino que sería trasladada a través de uno o más de los transistores 1 a 4, debido a que esos transistores permanecen en estado de con
25

9.8.73



ducción. Una carga adicional que se aplicase al terminal S por un elemento de memoria, se fugaría también, por supuesto, rápidamente a través del circuito de corriente principal del transistor 3 ó 4.

5 La fuga de la carga se impide debido a que se hacen desaparecer los voltajes en las líneas de alimentación al mismo tiempo que queda fuera de conducción el transistor 5 al final del primer periodo del ciclo, de modo que ninguno de los transistores está en conducción. No obstante, si
10 después de haber sido aplicada la carga adicional al primer amplificador se conecta de nuevo la alimentación de energía eléctrica, transcurrirá algún tiempo antes de que la realimentación positiva se haga eficaz, debido a que los amplificadores requieren un cierto tiempo antes de que lleguen a
15 hacerse tan activos que la señal de entrada aparezca en forma amplificada en la salida del segundo amplificador. Esto produce un efecto perjudicial en la velocidad del circuito y, además, se aumenta el tiempo durante el cual el circuito es sensible a las señales de interferencia.

20 Otro inconveniente más es que en el mismo momento en que el circuito amplificador es más susceptible a las señales de interferencia, es decir, cuando se conecta la realimentación positiva, es muy probable que se produzcan señales de interferencia con este amplificador conocido,
25 pues cuando se conectan los dos voltajes de alimentación puede llegar una señal de interferencia a la entrada de
9.8.73



los amplificadores, debido a los cruces a través de las capacitancias dispersas, por ejemplo, entre el electrodo de mando y el electrodo de fuente de los transistores, y puede por tanto ser amplificada y realimentada positivamente de modo que se perturba el equilibrio inestable del circuito.

En la Fig. 2 se ilustra una realización del amplificador de acuerdo con el invento. Este amplificador de leer, de idéntica manera que para el amplificador de acuerdo con la Fig. 1, comprende dos amplificadores conectados en serie I_1 e I_2 y el transistor 5 que actúa como un conmutador entre la entrada y la salida del primer amplificador I_1 . A diferencia de lo que ocurría en el circuito amplificador de acuerdo con la Fig. 1, los dos amplificadores reciben continuamente un voltaje de alimentación, para cuyo fin el electrodo común de los transistores 2 y 4 (en el caso de transistores del tipo de n canales) está conectado, por ejemplo, al terminal positivo $+V_B$ de la fuente de alimentación, mientras que el electrodo común de los transistores 1 y 3 está conectado al potencial de tierra. Además, no hay conexión fija entre la salida del segundo amplificador I_2 y la entrada del primer amplificador I_1 , sino una conexión a través del circuito de corriente principal de transistor 6, el cual actúa como un interruptor y que puede recibir una señal de excitación en su electrodo de mando a través de

9.8.73

18 Nov. 1973



un terminal D.

Debido a esta diferente disposición de circuito del amplificador de acuerdo con el invento, se puede obtener un funcionamiento más rápido y más insensible a las interferencias, puesto que en el instante en que se aplica la realimentación positiva la señal de entrada amplificada está ya presente en la salida del amplificador I_2 . Durante el primer periodo del ciclo se aplica al terminal A una señal de excitación tal que se pone en conducción el transistor 5, y se alimenta al terminal D una señal de excitación tal que el transistor 6 queda fuera de conducción (véanse las Figs. 3a y 3b, en las cuales se ilustran las señales de excitación aplicadas a los terminales A y D). A través del transistor 5 se aplica al primer amplificador I_1 una realimentación negativa tal que la entrada y la salida de ese amplificador están también al mismo voltaje en la región lineal del amplificador. Puesto que el segundo amplificador es idéntico al primero, la salida de ese segundo amplificador lleva también ese voltaje.

Al final del primer periodo (instante t_1 , Fig. 3), el transistor 5 es puesto fuera de conducción por la señal de excitación en el terminal A, después de lo cual (instante t_2 , Fig. 3) la señal a ser leída es alimentada al terminal S y permanece ahí durante el resto del ciclo. La carga presente después del primer paso, aumentada por la carga

9.8.73



5 aplicada a la entrada del primer amplificador durante el
segundo paso ($t_1 - t_3$), no puede fugarse en el circuito am-
plificador de acuerdo con el invento, aunque ambos amplifi-
cadores estén activos, puesto que los únicos caminos a tra-
vés de los cuales sería ello posible están bloqueados por
los transistores 5 y 6 puestos fuera de conducción. Después
de un cierto tiempo (instante t_3 , Fig. 3), cuando la señal
de entrada amplificada ha llegado ya a la salida del ampli-
ficador I_2 , comienza el tercer periodo y el transistor 6 es
1 0 llevado a conducción por la señal en el terminal D, que ori-
gina dicha realimentación positiva.

La ventaja principal del amplificador de acuerdo
con el invento es que es posible no aplicar la realimenta-
ción positiva hasta el instante en el cual la señal a ser
15 detectada esté ya disponible en forma amplificada en la sa-
lida del segundo amplificador. Esto garantiza que se redu-
ce sustancialmente la posibilidad de interferencia debida
a las variaciones bruscas de conmutación que entran en el
circuito a través de las capacitancias dispersas desde el
20 terminal D cuando se aplica la realimentación positiva.
Además, la energía eléctrica a ser conmutada es considera-
blemente menor, lo cual da por resultado una simplificación
del sistema de conmutación y una reducción del número de
terminales de conmutación (A + D en vez de A + B + C).

25 Por supuesto, si esto es deseable con vistas a
9.8.73



la disipación, es también posible desconectar la alimentación de energía eléctrica al mismo tiempo que se interrumpe la realimentación negativa (instante t_1) y conectar de nuevo esa alimentación de energía eléctrica antes de aplicar la realimentación positivo (instante t_3). No obstante, ello requiere un terminal de conmutación adicional, mientras que aumenta el riesgo de mayores señales de interferencia.

Además, será evidente que el invento no está en absoluto limitado a la realización descrita, sino que es también posible usar, por ejemplo, amplificadores de inversión que comprendan un mayor número de transistores de efecto de campo con electrodo de mando aislado y una disposición diferente, mientras que, además, también las unidades de conmutación pueden ser diseñadas de manera diferente.

Una modificación del circuito amplificador puede comprender, por ejemplo, una unidad de conmutación adicional, de preferencia un transistor de efecto de campo con electrodo de mando aislado, el cual puentea al segundo amplificador de inversión. Cerrando esta unidad de conmutación adicional durante el primer periodo, se aplica máxima realimentación negativa al segundo amplificador también durante este primer periodo. También se puede lograr el mismo efecto manteniendo cerrada la segunda unidad de conmutación durante el primer periodo, de modo que solamente esté abier

9.8.'73

187



ta durante el segundo periodo, es decir, durante el intervalo de tiempo $t_1 - t_3$ (Fig. 3)

La presente solicitud, que corresponde a la presentada en Holanda, el 8 de Julio de 1.972, bajo el N^o 5 7209535, se acoge a los beneficios del Artículo 51 del vigente Estatuto sobre Propiedad Industrial.

REIVINDICACIONES

10

Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se 15 recogen en las reivindicaciones siguientes:

15

1.^a. Una disposición de circuito amplificador para detectar señales pequeñas, que comprende un primer y un segundo amplificadores de inversión, los cuales están conectados en serie y están provistos de transistores de efecto de campo de electrodo de mando aislado, y una primera unidad de conmutación, la cual puentea al primer amplificador, 20 siendo detectada la señal de acuerdo con un ciclo que comprende tres periodos consecutivos, es decir, un primer periodo durante el cual se efectúa realimentación negativa del circuito amplificador a través de la primera unidad de 25

9.8.73



comutación, la cual se desconecta de nuevo al final del primer periodo, un segundo periodo durante el cual se aplica la señal a ser detectada a la entrada del primer amplificador, y un tercer periodo durante el cual se efectúa
5 realimentación positiva del circuito amplificador a través del segundo amplificador, caracterizada porque la realimentación positiva del circuito amplificador se efectúa con la ayuda de una segunda unidad de conmutación, la cual durante el tercer periodo conecta la salida del segundo amplificador con la entrada del primer amplificador.
10

2ª. Una disposición de circuito amplificador según la reivindicación 1ª, caracterizada porque los dos amplificadores de inversión están conectados a la fuente de alimentación durante los tres periodos del ciclo.

15 3ª. Una disposición de circuito amplificador según las reivindicaciones 1ª o 2ª, caracterizada porque en el circuito cerrado de realimentación positiva hay incorporado un paso separador.

20 4ª. Una disposición de circuito amplificador según cualquiera de las reivindicaciones precedentes, diseñado de acuerdo con la tecnología de circuitos integrados.

5ª. Una disposición de circuito amplificador.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.
25

9.8.73



Esta Memoria consta de diez y ocho hojas escritas
a máquina por una sola cara.

Madrid,

18 de Agosto 1973

P.A.

George F. Fitzhugh
Carta

5

9.8.73
AME

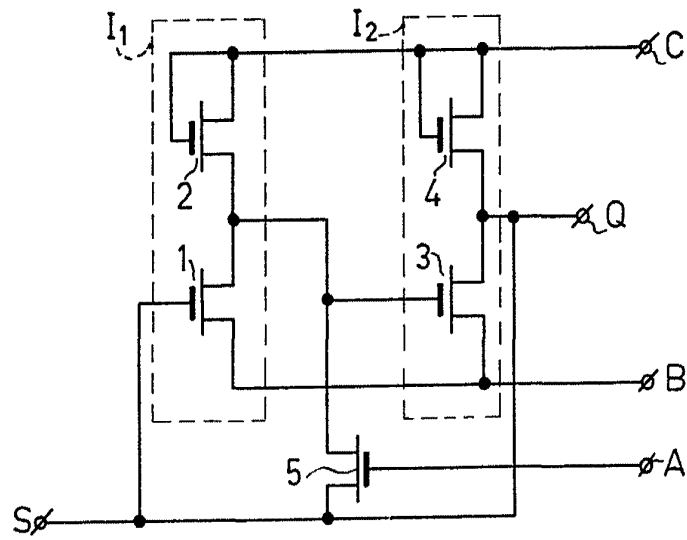


Fig. 1

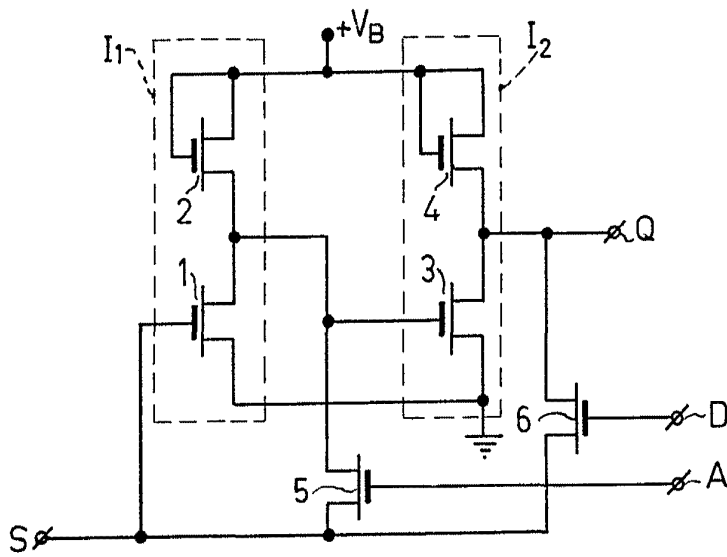


Fig. 2

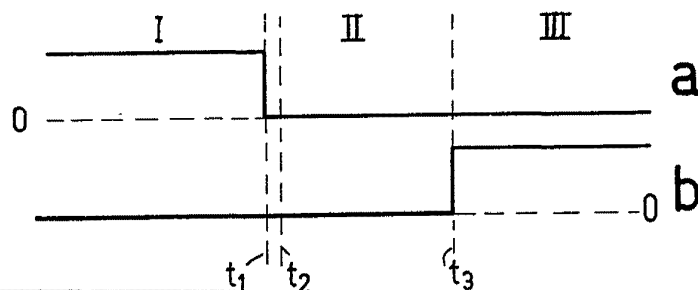


Fig. 3

Handwritten signature or scribble.