



24 J

415604

P - 54.380

Dtp/WR/731432/LM 3531

415604

MEMORIA DESCRIPTIVA

Int. Cl.:	G06 F//G11C
-----------	-------------

F.P. 21-5-75

para solicitar PATENTE DE INVENCION en ESPAÑA por 20 años

a nombre de TELEFONAKTIEBOLAGET L M ERICSSON

entidad sueca

con domicilio en 126 25 Estocolmo, Suecia

por: "UN DISPOSITIVO DE MEMORIA UTILIZADO EN UNA CALCULADORA"

(Clase Internacional G06j)

13.7.73



243
415604

La presente invención se refiere a un dispositivo de memoria utilizado en una calculadora y que contiene una memoria de palabras con elementos de memoria dispuestos en grupos, estando destinado cada grupo a almacenar palabras digitales que consisten en bitios binarios, y siendo definidos los elementos en cada grupo y los bitios binarios de las palabras por sus respectivos índices de bitios, un registro de palabras en el que las palabras digitales son registradas por una unidad de control de la calculadora, siendo transferidos los bitios de las palabras entre el registro de palabras y la memoria de palabras, y viceversa, sobre sus respectivos alambres de entrada y alambres de salida en unión de la escritura y lectura desde dicha memoria de palabras, y un registro de direcciones de palabras en el que, por la unidad de control de la calculadora, es registrada una dirección de palabras, bajo la cual una palabra digital es escrita y leída, respectivamente, en y desde un grupo de elementos en dicha memoria de palabras, determinado por la dirección de palabras.

Por ejemplo en la patente sueca 227.356 se describen un dispositivo de memoria de este tipo y el principio del funcionamiento de una calculadora. Una pluralidad de dispositivos de memoria forman la unidad de memoria de la calculadora en la que se almacenan instruc-



415604

ciones, datos de estado y datos temporales concernientes a un sistema que consta de una pluralidad de unidades de trabajo en común, por ejemplo una central telefónica automática, que han de ser controladas por la calculadora.

5 Las funciones de la unidad de memoria, por ejemplo la escritura y lectura de palabras digitales, son controladas por la unidad de control de la calculadora, siendo transferidas las palabras digitales y las direcciones de palabras en forma binaria entre, por ejemplo, una pluralidad de registros en una unidad de tratamiento central

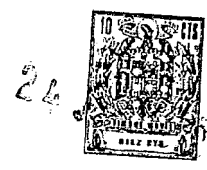
10 de la calculadora y registros de palabras y registros de direcciones, respectivamente, de los dispositivos de memoria.

Son necesarios recursos económicos considerables para garantizar que la calculadora trabaje sin

15 error. Dicha patente sueca describe cómo se consigue confiabilidad por medio de la redundancia obtenida mediante dos calculadoras que trabajan en paralelo. Cuando se ha producido y detectado un error en una unidad funcional

20 de una de las calculadoras, las calculadoras continúan trabajando en paralelo con excepción de la unidad funcional defectuosa, por ejemplo un dispositivo de memoria defectuoso, que es sustituida por el personal de servicio tan pronto como sea posible por una nueva unidad funcional.

25 En el caso desafortunado de que, durante el período



415604

en que sólo una de las unidades funcionales esté trabajando para ambas calculadoras, esta unidad llegara también a ponerse defectuosa, el segundo defecto no se descubre, es decir, la confiabilidad se ve disminuída durante dicho
5 período.

El objeto de la presente invención es evitar tales períodos de confiabilidad disminuída cuando uno de los elementos de memoria en una memoria de palabras incluída en uno de los dispositivos de memoria de las calculadoras ha sido identificado como defectuoso por medio
10 de un programa de detección de defectos de manera por lo demás conocida.

Un dispositivo de memoria conocido, por ejemplo, a través de la patente norteamericana 3.633.175
15 consigue esto por medio de una memoria de reserva, siendo registrada la dirección del grupo de elementos que contiene el elemento defectuoso en una dirección de reserva de uno de los grupos de elementos de la memoria de reserva, cuyo grupo sustituye de este modo a todo el
20 grupo de elementos previamente en uso. Sin embargo, si la unidad de memoria de la calculadora consiste en las llamadas memorias de semiconductor orientadas por bitios, se corre el riesgo de que puedan resultar defectuosos todos los elementos del dispositivo de memoria cuyo índice
25 de bitios coincide con el índice de bitios del primer

415604



elemento defectuoso descubierto, de modo que es imposible evitar dicho período de confiabilidad disminuída mediante el uso de unos cuantos grupos de elementos de reserva.

5 Esto se consigue, especialmente cuando se utilizan memorias orientadas por bitios, con un dispositivo de memoria de acuerdo con la invención, que se caracteriza según se desprende de las reivindicaciones y que se explicará por medio de una realización con referencia al dibujo que se acompaña de las partes del dispositivo de memoria.

10 El dibujo indica cómo las partes son controladas de acuerdo con una técnica de tratamiento de datos por lo demás conocida por medio de una unidad de control SE para microprogramas. De acuerdo con dicha técnica conocida palabras digitales consistentes en bitios
15 binarios y direcciones de palabras son transmitidas entre la unidad de tratamiento central de la calculadora y registros de palabras OR y registros de direcciones de palabras OAR del dispositivo de memoria, y viceversa,
20 lo que se indica en el dibujo por las flechas entrantes y salientes. El registro de direcciones de palabras está conectado a un descodificador de direcciones de palabras OAA y las palabras digitales son escritas y leídas desde
25 la memoria de palabras OM del dispositivo de memoria por medio de direcciones escritas en el registro de direccio-

2.



415604

nes OAR y descodificadas en el descodificador de direcciones de palabras OAA, indicando un microprograma mediante la excitación de circuitos de control S y L entre la unidad de control SE y la memoria de palabras OM que
 5 tendrá lugar la escritura o lectura.

Cada uno de los elementos de registro R1, R2 .. Rn del registro de palabras registra un bitio binario, definido por su índice de bitios b1, b2 .. bn, que forma parte de una palabra digital. Para cada dirección
 10 de palabras, la memoria de palabras OM contiene un grupo de elementos de memoria que incluye los elementos de memoria E1, E2 .. En, cada uno para almacenar su bitio binario con el índice de bitios b1, b2 .. bn. Estos bitios son transferidos desde y a los elementos de registro del
 15 registro de palabras por alambres de entrada IL1, IL2 .. ILn y alambres de salida UL1, UL2 .. ULn y a través de puertas Y G21, G22 .. G2n que forman parte de conmutadores de inversión OK1, OK2 .. OKn, cuya función se describirá en lo que sigue.

Aparte de dichos elementos de memoria E1, E2 .. En, cada grupo de elementos contiene elementos de reserva. La realización de acuerdo con el dibujo muestra que cada grupo de elementos es prolongado por el elemento de reserva Er que, a través de un alambre de entrada de
 25 reserva ILr, está conectado a puertas de escritura GL1,

415604



G12 ... G1n y que, a través de un alambre de salida de reserva U_{Lr}, está conectado a puertas Y G₃₁, G₃₂ .. G_{3n} que forman parte de dichos conmutadores de inversión. El dibujo muestra que, por ejemplo, la puerta de escritura
5 G₁₁, cuando se encuentra en estado activado, debido a un "1" binario sobre su entrada de control ST₁, establece una conexión de escritura entre el elemento de registro R₁ y el elemento de reserva Er. Se ve también que, por ejemplo, el conmutador de inversión OK₁ establece
10 dos conexiones alternativas de lectura al elemento de registro R₁. La función de conmutación es llevada a cabo de manera conocida por medio de puertas G₂₁ y G₃₁, cuyas salidas están conectadas al elemento de registro R₁, que está conectado al elemento de memoria E₁ y al elemento
15 de reserva Er cuando, respectivamente, las puertas G₂₁ y G₃₁ están activadas. Si una entrada de control de inversión de la puerta G₂₁ y una entrada de control de la puerta G₃₁ están conectadas a una entrada de control ST₂ del conmutador de inversión, se logra la posición de reposo o de trabajo del conmutador de inversión como resultado de un "0" ó "1" binario, respectivamente, sobre dicha entrada de control ST₂. Para el elemento de registro
20 R₁ un bitio binario es leído en la posición de reposo desde el elemento de memoria E₁ y en la posición de trabajo desde el elemento de reserva Er.
25



415604

Un dispositivo de memoria de acuerdo con la invención comprende también un registro de índices de bitios BR con un descodificador de índices de bitios conectado BA, cuyas salidas están conectadas en el orden de los índices de bitios a dichas entradas de control 5 ST1, ST2 para las respectivas puertas de entrada G11, G12 .. G1n y conmutadores de inversión OK1, OK2 .. OKn. De acuerdo con el dibujo en los circuitos de control de los conmutadores de inversión están situadas puertas de 10 bloqueo G41, G42 .. G4n. La función de las puertas de bloqueo se describirá en lo que sigue; hasta entonces se supone que funcionan como contactos normalmente cerrados. Al igual que el registro de palabras OR, el registro de índices de bitios BR es alimentado desde la unidad de tra- 15 tamiento central de la calculadora, siendo registrado en forma binaria un índice de bitios b1, b2 .. bn seleccionado por la unidad de control SE de la calculadora. Esto se indica en el dibujo por una flecha con sentido entrante y un circuito de control desde la unidad de control al 20 registro de índices de bitios. Cada índice de bitios registrado activa una de las salidas del descodificador de índices de bitios, de modo que el bitio binario en una palabra digital definida por el índice de bitios registrado es escrito tanto en el elemento de memoria definido por 25 el índice de bitios como en el elemento de reserva, pero



415604

es leído solamente desde el elemento de reserva, que sustituye así al elemento de memoria respectivo. Si se supone que el índice de bitios registrado se ha obtenido como resultado del programa de detección de defectos anteriormente mencionado para elementos de memoria defectuosos, el dispositivo de memoria no necesita desconectarse hasta que el personal de servicio haya sustituido la memoria de palabras defectuosa, es decir, la confiabilidad proporcionada por el funcionamiento en paralelo de dos calculadoras no se ve prácticamente limitada en absoluto.

En el dispositivo de memoria descrito hasta ahora, debido a un índice de bitios registrado en el registro de índices de bitios BR, los respectivos elementos de memoria en todos los grupos de elementos son sustituidos por sus respectivos elementos de reserva, a pesar del hecho de que solamente un grupo de elementos esté defectuoso. Si cada grupo de elementos comprende varios elementos de reserva con puertas de escritura, conmutadores de inversión y registros de índices de bitios asociados, pueden eliminarse varios defectos en la memoria de palabras OM sin afectar a la confiabilidad de las calculadoras. Sin embargo, en tales memorias de palabras el número de grupos de elementos es mucho mayor que el número de elementos en cada grupo; por consiguiente, es pe-

415604



queña la probabilidad de que aparezca un nuevo defecto en la memoria de palabras dentro de un grupo que ya contiene un elemento defectuoso. La idea de utilizar los elementos de reserva de manera más flexible se basa en esta evaluación de probabilidades. Con este propósito, se dispone una memoria de índices de bitios BM mostrada en el dibujo, en la que, mediante la unidad de control SE de la calculadora, se almacenan índices de bitios seleccionados que son escritos y leídos, respectivamente, por medio de dicho registro de índices de bitios BR y un registro de direcciones de índices de bitios BAR en el que, mediante la unidad de control de la calculadora, se registra una dirección de índices de bitios sincrónicamente con el registro de direcciones de palabras en el registro de direcciones de palabras OAR. Dos alternativas son concebibles para las relaciones entre las direcciones de palabras de la memoria de palabras y las direcciones de índices de bitios de la memoria de índices de bitios. La primera alternativa es de relaciones fijas, asignándose invariablemente cada dirección de índices de bitios a su grupo de direcciones de palabras, lo que en caso extremo daría por resultado el mismo número de direcciones de índices de bitios que direcciones de palabras haya. En tal caso un elemento de memoria puede resultar defectuoso dentro de

415604



24

cada parte de memoria de palabras definida por un grupo de direcciones de palabras sin limitación de la confiabilidad del sistema de trabajo en paralelo. La segunda alternativa es de relaciones de direcciones flexibles, seleccionando la unidad de control SE una de las direcciones de índices de bitios para asignarle una dirección de palabras que indica un grupo de elementos defectuoso o para asignarle un grupo de direcciones de palabras, cuyos grupos de elementos asociados han sido supervisados como se describirá en lo que sigue. La flexibilidad aumenta reconocidamente el costo de la unidad de control SE, pero, con una memoria de índices de bitios relativamente pequeña BM, se consigue que a cada dirección de índices de bitios se asigne solamente una dirección de palabras al ser sustituido un elemento de memoria defectuoso. Como es conocido, el contenido de las dos memorias de palabras de trabajo en paralelo tiene que volverse a coordinar antes que el trabajo con dos calculadoras en paralelo continúe interrumpido por un defecto de una de las memorias de palabras. Sin embargo, la coordinación se limita a una sola palabra si únicamente el elemento de memoria defectuoso es sustituido por un elemento de reserva, mientras que los grupos de elementos no defectuosos no son afectados.

25 Se ha supuesto hasta ahora que un índice

14.7.73



415604

de bitios es registrado en el registro de indice de bitios BR cuando un elemento de memoria defectuoso ha sido identificado a fin de, por medio de una puerta de escritura y un conmutador de inversión, sustituir este elemento defectuoso por un elemento de reserva. Si durante el trabajo normal de la calculadora con una memoria de palabras sin defectos, se registra un indice de bitios arbitrario en el registro de indices de bitios, las palabras digitales sin defecto son leídas al registro de palabras incluso si, de acuerdo con lo anterior, los bitios binarios definidos por dicho indice de bitios arbitrario son leídos desde los elementos de reserva. Por consiguiente, en el dispositivo de memoria de acuerdo con la invención pueden registrarse indices de bitios también para la supervisión de una memoria de palabras sin defectos, activando las salida del descodificador de indices de bitios BA sus respectivas puertas de control G51, G52 .. G5n que, en estado activado, conectan el alambre de salida del elemento de memoria respectivo El, E2 .. En con una primera entrada de un dispositivo de supervisión $\bar{O}V$, una segunda entrada del cual está conectada al alambre de salida de reserva ULR. El dispositivo de supervisión, que consiste por ejemplo en una puerta 0 EXCLUSIVA E0, alimenta desde su salida una señal de alarma a la unidad de control SE de la calculadora

415604



si difieren los bitios binarios transmitidos a sus entradas. El objeto de esta supervisión es principalmente verificar que el dispositivo de memoria está preparado para realizar una operación de conmutación de inversión como la anteriormente producida por un elemento defectuoso.

Sin embargo, si el dispositivo de memoria está equipado con la memoria de índices de bitios anteriormente citada BM, de modo que un índice de bitios es registrado para cada dirección de palabras, el trabajo normal de la calculadora no es alterado si, para fines de supervisión, el índice de bitios asignado a un grupo de elementos es cambiado en unión de cada escritura en ese grupo de elementos. Se obtiene de este modo una supervisión interna intensiva de todos los elementos de la memoria. Si dicho dispositivo de supervisión ÖV da la alarma a la calculadora antes de que el respectivo defecto produzca una parada de las dos calculadoras que trabajan en paralelo, el elemento de memoria ha llegado a ponerse defectuoso, lo que se define a través del índice de bitios registrado en el momento de la alarma. Se interrumpe la supervisión de los respectivos grupos de elementos y se retiene dicho índice de bitios en la memoria de índices de bitios bajo la respectiva dirección de índices de bitios de modo que el elemento defectuoso, duran-



415604

te el trabajo continuado de la calculadora, no está ya conectado al registro de palabras OR para lectura.

En el dibujo las flechas que apuntan desde el registro de índices de bitios BR y el registro de direcciones de índices de bitios BAR indican que en el momento de la alarma pueden utilizarse los respectivos registros como datos de verificación en la calculadora, por ejemplo para el programa de detección de defectos anteriormente citado. El dibujo muestra un dispositivo de bloqueo G6 que, en estado desactivado, está dispuesto para impedir la salida de una señal de alarma desde el dispositivo de supervisión ÖV. Porque si un elemento de memoria defectuoso ha sido descubierto por medio de la supervisión interna del dispositivo de memoria o por un programa de pruebas para detección de defectos, y si el elemento de memoria defectuoso de acuerdo con la invención ha sido sustituido por un elemento de reserva, en ausencia de dicho dispositivo de bloqueo una señal de alarma sería dada en cada lectura desde el respectivo grupo de elementos. El dispositivo de bloqueo G6 está diseñado de manera sumamente sencilla con una puerta Y, una entrada de la cual está conectada a la salida de la puerta 0 EXCLUSIVA E0 y una señal de indicación en forma binaria es alimentada a su segunda entrada a través de la unidad de control SE de la calculadora. El dibujo mues-



415604

tra una segunda entrada de inversión del dispositivo de
bloqueo G6, indicando, respectivamente, un "0" y "1" bi-
narios alimentados a esta entrada que el dispositivo de
memoria es supervisado y tiene al menos un elemento de
5 memoria defectuoso.

Si por cualquier razón no es deseable, en
el estado de supervisión del dispositivo de memoria, que
el bitio binario definido por el índice de bitios b1, b2
.. bn registrado en el registro de índices de bitios BR
10 sea leído desde un elemento de reserva, pueden disponer-
se puertas de bloqueo G41, G42 .. G4n. Cada una de estas
puertas, en el orden de secuencia de los índices de bi-
tios, tiene sus primeras entradas y salidas conectadas,
respectivamente, al descodificador de índices de bitios
15 BA y a la entrada de control de uno de los conmutadores
de inversión OK1, OK2 .. OKn y sus segundas entradas co-
nectadas a un circuito de señales común SL en el que di-
cha señal de indicación es transmitida en forma binaria
por la unidad de control de la calculadora. En un estado
20 de supervisión indicado por un "0" binario todos los con-
mutadores de inversión permanecen así en posición de re-
poso, de modo que los bitios binarios leídos desde los
elementos de reserva no son transmitidos a uno de los ele-
mentos de registro R1, R2 .. Rn del registro de palabras,
25 sino solamente al dispositivo de supervisión ÖV.

415604



Es aconsejable disponer en el registro de índices de bitios BR un elemento de registro de señales RS a fin de, a través de la unidad de control de la calculadora, registrar dichas señales de indicación simultáneamente con un índice de bitios. El elemento de registro RS está conectado a la entrada de control del dispositivo de bloqueo y al circuito de señales común SL de las puertas de bloqueo. Si el dispositivo de memoria está equipado con una memoria de índices de bitios, la última contiene para cada dirección de índices de bitios un elemento de memoria ES para almacenar dichas señales de indicación combinadas con los índices de bitios, de modo que la verificación de los grupos de elementos no defectuosos continúa mientras los elementos de memoria defectuosos son sustituidos por elementos de reserva con el bloqueo simultáneo de la señal de alarma procedente del dispositivo de supervisión.

La presente solicitud, que corresponde a la presentada en Suecia, el 9 de Junio de 1972, bajo el Nº. 7605/72, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

415604



REIVINDICACIONES

5 Los puntos de invención propia y nueva,
que se presentan para que sean objeto de esta solicitud
de Patente de Invención en España, por VEINTE años, son
los que se recogen en las reivindicaciones siguientes:

10 1ª.- Un dispositivo de memoria utilizado
en una calculadora y que contiene una memoria de pala-
bras (OM) con elementos de memoria (E1, E2 .. En) dis-
puestos en grupos, estando destinado cada grupo a almacenar pa
labras digitales que consisten en bitios binarios, y es-
tando definidos los elementos en cada grupo y los bitios
binarios de las palabras por sus respectivos índices de
15 bitios, un registro de palabras (OR) en el que las pala-
bras digitales son registradas por una unidad de control
(SE) de la calculadora, siendo transferidos los bitios
de las palabras entre el registro de palabras y la memoria
de palabras, y viceversa, por sus respectivos alambres
20 de entrada (IL1, IL2 .. ILn) y alambres de salida (UL1,
UL2 .. ULn) en unión de la escritura y lectura desde di-
cha memoria de palabras, y un registro de direcciones de
palabras (OAR) en el que, por la unidad de control de la
calculadora, es registrada una dirección de palabras bajo
25 la cual una palabra digital es escrita y leída, respecti-

14.7.73

- 17 -

MCE

415604



vamente, en y desde un grupo de elementos en dicha memoria de palabras, determinado por la dirección de palabras, caracterizado porque cada grupo de elementos de memoria comprende, aparte de los elementos para dichos bitios, al menos un elemento de reserva (Er), porque están dispuestas puertas de escritura (G11, G12 .. G1n) para conectar en estado activado sus respectivos alambres de entrada a un alambre de entrada (ILr) para el elemento de reserva, porque están dispuestos conmutadores de inversión (OK1, OK2 .. OKn) cada uno para establecer una conexión de lectura entre el registro de palabras y un elemento de memoria y, alternativamente, entre el registro de palabras y un elemento de reserva, dependiendo de si el conmutador de inversión está en posición de reposo y, alternativamente, en posición de trabajo, y porque las puertas de escritura y los conmutadores de inversión tienen entradas de control conectadas en el orden de secuencia de los índices de bitios a salidas de un descodificador (BA) conectado a un registro de índices de bitios (BR), en el que un índice de bitios seleccionado por la unidad de control de la calculadora es registrado en forma binaria para excitación de una de las salidas del descodificador.

2ª.- Dispositivo de memoria según la reivindicación 1ª, caracterizado porque comprende una memoria

14.7.73

- 18 -

ME

2. 3
415604



ria de índices de bitios (BM) para almacenar índices de bitios seleccionados por la unidad de control (SE) de la calculadora, cuyos índices son escritos y leídos por medio de dicho registro de índices de bitios (BR), y un registro de direcciones de índices de bitios (BAR) en el que, por la unidad de control de la calculadora, es registrada una dirección de índices de bitios bajo la cual un índice de bitios es escrito y leído, respectivamente, en y desde dicha memoria de índices de bitios, registrándose cada una de las direcciones de índices de bitios simultáneamente con al menos una dirección de palabras asignada por la unidad de control de la calculadora.

3ª.- Dispositivo de memoria según la reivindicación 1ª o 2ª, caracterizado porque comprende puertas de control (G51, G52 .. G5n) con entradas de control que, en el orden de secuencia de los índices de bitios, están conectadas a las salidas de dicho descodificador de índices de bitios (BA) para, en estado activado, conectar sus respectivos alambres de salida (UL1, UL2 .. ULn) desde la memoria de palabras (OM) a una primera entrada de un dispositivo de supervisión (ÖV), la segunda entrada del cual está conectada a un alambre de salida (ULr) desde un elemento de reserva a fin de comparar los bitios binarios transmitidos a sus entradas y, en caso

14.7.73

- 19 -

mte



415604

de disimilitud, alimentar una señal de alarma a la unidad de control (SE) de la calculadora.

4ª.- Dispositivo de memoria según la reivindicación 3ª, caracterizado porque comprende un dispositivo de bloqueo (G6) que tiene una entrada de control conectada a un primer circuito de señales y que - como resultado de una primera señal de indicación que indica que al menos uno de los elementos de memoria está defectuoso - impide la salida de dicha señal de alarma.

5ª.- Dispositivo de memoria según una de las reivindicaciones 1ª a 4ª, caracterizado porque comprende puertas de bloqueo (G41, G42 .. G4n) que están conectadas entre dicho descodificador de índices de bitios (BA) y dichos conmutadores de inversión (OK1, OK2 .. OKn), y cuyas entradas de control están conectadas a un segundo circuito común de señales (SL), impidiendo las puertas de bloqueo - como resultado de una segunda señal de indicación que corresponde al estado no defectuoso de la memoria de palabras (OM) - una conexión entre el alambre de salida (ULr) del elemento de reserva y el registro de palabras (OR).

6ª.- Dispositivo de memoria según las reivindicaciones 4ª y 5ª, caracterizado porque dichos circuitos de señales primero y segundo están interconectados, estando diseñadas las puertas de bloqueo (G41, G42 ..

14.7.73

- 20 -

MCE



415604

5 G4n) y el dispositivo de bloqueo (G6) de modo que dicha primera señal de indicación simultáneamente impide la salida de la señal de alarma y permite una conexión entre el alambre de salida (ULr) del elemento de reserva y el registro de palabras (OR).

10 7ª.- Dispositivo de memoria según una de las reivindicaciones 4ª y 5ª o 6ª, caracterizado porque dicho registro de índices de bitios (BR) contiene al menos un elemento de registro de señales (RS) conectado a un circuito de señales a fin de, en unión del registro de índice de bitios, registrar dichas señales de indicación en forma binaria.

15 8ª.- Un dispositivo de memoria utilizado en una calculadora.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veintiuna hojas escritas a máquina por una sola cara.

Madrid,

24 JUL 1973

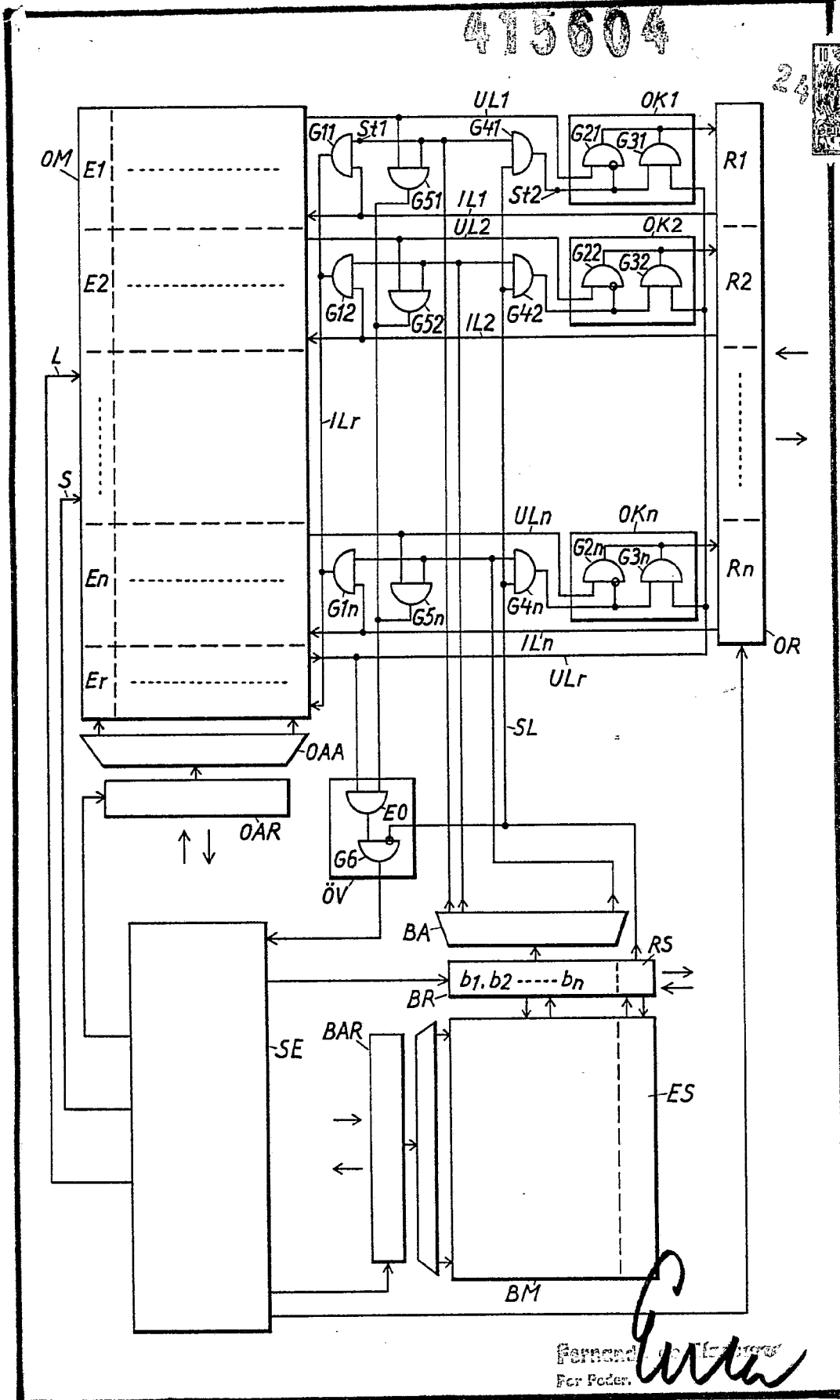
P. A.

Fernando de Alarcón
Per Fourn.

14.7.73

BPD/.

415604



Fernand
Per Foder.