

414843

20



P.- 54.294

414843

Dtp/WR
731373/LM 3525

MEMORIA DESCRIPTIVA

H04 Q

para solicitar PATENTE DE INVENCION por 20 años

A nombre de TELEFONAKTIEBOLAGET L M ERICSSON

entidad sueca

establecida en 126 25 Estocolmo, Suecia

por: "UN METODO DE OPERAR PUERTAS LOGICAS DE CIRCUITOS DE TRANSMISION EN UNA MATRIZ DE PUERTAS LOGICAS"

(Clase Internacional H04q)

17.7.73

- 1 -

414843



El presente invento está relacionado con un método de operación de puertas lógicas de circuitos de transmisión en una matriz de puertas lógicas mediante el cual se transmiten palabras con modulación de impulsos codificados en forma secuencial durante un intervalo de tiempo en un sistema multiplexador de división de tiempo desde un lado de circuito de transmisión en el que hay circuitos de transmisión (vías de comunicación) que entran a la matriz, hasta un lado de circuitos de transmisión en el que hay circuitos de transmisión que salen de la matriz, y en cada intervalo de tiempo, cada circuito de transmisión de entrada está conectado a un circuito de transmisión de salida por medio de una de las puertas lógicas de circuito de transmisión.

Para aplicar un principio de selector de barras cruzadas en la transmisión de palabras con modulación de impulsos codificados, se utilizan matrices de puertas lógicas en lugar de selectores controlados por relés en una transmisión de conversación convencional y análoga. En la transmisión multiplexadora de división de tiempo de palabras con modulación de impulsos codificados, en un circuito de transmisión se desarrollan cíclicamente los canales en los intervalos de tiempo del sistema multiplexador de división de

414843



tiempo. En consecuencia, los relés, que trabajan con
relativa lentitud, deben sustituirse por rápidas puer-
tas lógicas de circuitos de transmisión que son adecua-
das para señales binarias y que constituyen una cons-
5 trucción muy compacta de las matrices, que es posible
cuando se aplica la técnica de los CI (circuitos inte-
grados). Cuanto más compactas se construyen las matri-
ces en una de estas centrales telefónicas, con más fa-
cilidad se resuelven los problemas de sincronización
10 que afectan a la capacidad de transferencia de la cen-
tral telefónica.

Por ejemplo, se conoce a través de la paten-
te sueca 314411 y a través de la "Revista de Ingenieros
Eléctricos de Oficinas de Correos", 1968, volumen 61,
15 páginas 186 a 195 (especialmente la figura 7) la forma
de dividir una red de selectores multiplexadores de
división de tiempo en una serie de etapas selectoras
que comprende cada una una serie de matrices de puer-
tas lógicas hasta lograr el mínimo número total de
20 puertas lógicas de circuitos de transmisión que son
controladas desde una memoria de contactos comunes me-
diante una unidad común de control, extensa y complica-
da. De este modo, cada puerta lógica de circuito de trans-
misión está provista de una entrada de activación co-
25 mo mínimo que se conecta a la unidad de control a ac-

17.7.73

414843₂



tivarse en un cierto intervalo de tiempo.

Por ejemplo, en la patente sueca 351542 se describe una red descentralizada de selectores multiplexadores de división de tiempo, en la que las palabras con modulación de impulsos codificados se transmiten en paralelo y en la que se ha reducido más la necesidad de puertas lógicas de circuitos de transmisión. Con el fin de mejorar las condiciones de sincronización, la memoria de contactos se divide en una serie de memorias de direcciones, y las direcciones de las puertas lógicas de circuitos de transmisión se transmiten en paralelo sobre el mismo circuito multiplexador de transmisión de división de tiempo en que se transmiten a la matriz de puertas lógicas las palabras asociadas con modulación de impulsos codificados. En la matriz de puertas lógicas, cada circuito de transmisión de entrada se conecta a un registrador de direcciones. Una dirección registrada en éste se descodifica con objeto de abrir las puertas lógicas de circuito de transmisión sobre los que se transmiten las palabras con modulación de impulsos codificados en una disposición en paralelo.

Mediante la limitación de las puertas lógicas de circuitos de transmisión en su totalidad, y la descentralización de la central telefónica, se logran

414843



mejores condiciones de sincronización. Sin embargo, la
compacidad de las matrices conocidas de puertas lógicas
que se acaban de mencionar es limitada en el sentido de
que las entradas de activación de las puertas
5 lógicas de circuitos de transmisión deben conectarse
a la unidad común de control y al descodificador de di-
recciones, respectivamente. Una matriz conocida de es-
ta clase con n^2 puntos de cruce en n circuitos de trans-
misión de entrada y n circuitos de transmisión de sali-
10 da requiere un espacio para $2n + n^2$ clavijas de conec-
ción, como mínimo.

El objeto del invento es reducir el número
de clavijas de conexión y por tanto disminuir todavía
más las dificultades de sincronización y lograr una ma-
15 triz de puertas lógicas compacta y constructible, en
la que las puertas lógicas de circuitos de transmisión
no se activen separadamente desde el exterior de la ma-
triz. El invento se caracteriza como se deduce de las
partes de caracterización de las reivindicaciones, y
20 se describirá por medio de un dibujo adjunto, que mues-
tra en

La figura 1 una disposición para la ejecución
del invento, en

La figura 2 un diagrama de tiempos con seña-
25 les e impulsos de un generador de reloj, y en

414843



Las figuras 3 a 5 ejecuciones para un dispositivo de comparación que se incluye en cada punto de cruce en una matriz de puertas lógicas de acuerdo con el invento.

5 La figura 1, que muestra una disposición para la ejecución del invento, se ha simplificado de tal manera que un punto de cruce entre un circuito de transmisión de entrada IF y un circuito de transmisión de salida UF representa a todos los puntos de cruce contenidos en una matriz de puertas lógicas. Dicho punto de cruce contiene una puerta lógica de circuito de transmisión FG y un dispositivo de comparación JA que están conectados a los circuitos de transmisión que se cruzan entre sí y a un generador de reloj KG. Las palabras con modulación de impulsos codificados que se transmiten en serie a través de la matriz de puertas lógicas se leen desde memorias de recepción y se escriben en memorias de emisión. En la memoria de recepción MM representada en la figura 1 se almacenan las palabras con modulación de impulsos codificados, cada una de las cuales se transmite en un intervalo de tiempo en un sistema multiplexador de división de tiempo sobre el circuito de transmisión IF, el cual en dicho intervalo de tiempo se conecta a uno de los circuitos de transmisión de salida. En la memoria de emisión representa

10

15

20

25

17.7.73

414843



da en la figura 1, se almacenan las palabras con modu-
lación de impulsos codificados, siendo transmitidas
cada una de las cuales en un intervalo de tiempo so-
bre el circuito de transmisión UF que ha estado conec-
5 tado a uno de los circuitos de transmisión de entrada.

Otra utilización de dichas memorias de pala-
bras con modulación de impulsos codificados es para la
operación de la central telefónica en situación de re-
poso. Por ejemplo, las palabras con modulación de im-
10 pulsos codificados se pueden regenerar por almacena-
miento, o pueden usarse las memorias en relación con
un cambio de un sistema multiplexador de división de
tiempo a otro, o en relación con un cambio desde la
transmisión en paralelo a la transmisión en serie, o
15 viceversa. La escritura en las memorias de recepción
y la lectura de las memorias de emisión pueden contro-
larse mediante otros generadores de reloj cuyas fases
están desplazadas de una forma usual respecto a la fa-
se del citado generador de reloj KG que controla la
20 lectura de las memorias de recepción y la escritura
en las memorias de emisión, correspondiendo el despla-
zamiento de fase aproximadamente a medio período de re-
petición (= cuadro) que es el mismo en los sistemas
multiplexadores aplicados de división de tiempo. De
25 esta manera, la lectura y la escritura en una memoria

17.7.73

414843



nunca se perturban una con otra, y la disposición re-
presentada en la figura 1 es independiente de las con-
diciones de sincronización en las otras etapas de la
central de transmisión. Esto se indica en la figura 1
5 en el sentido de que únicamente las flechas direccio-
nales simbolizan la escritura en las memorias de re-
cepción y la lectura de las memorias de emisión.

Además de las mencionadas memorias de pala-
bras, a los lados de los circuitos de transmisión de
10 la matriz de puertas lógicas están conectadas memorias
de direcciones y registradores de direcciones. En la
figura 1 se muestra una ejecución en la que una memo-
ria de direcciones AM está conectada al circuito de
transmisión de entrada IF y un registrador de direccio-
15 nes AR está conectado al circuito de transmisión de sa-
lida UF. En la memoria de direcciones AM se almacenan
las direcciones, cada una de las cuales define un cir-
cuito de transmisión de salida y con ello una vía de
comunicación, que debe establecerse, por ejemplo para
20 una conversación, entre el circuito de transmisión de
entrada IF y dicho circuito de transmisión de salida.
En el registrador de direcciones AR se registra cons-
tantemente la dirección que define el circuito de trans-
misión de salida UF. Como se describirá posteriormente,
25 el generador de reloj KG controla la transmisión sín-

414843



crona en forma secuencial de las direcciones almacenadas en la memoria de direcciones AM y la dirección constante registrada en el registrador de direcciones AR, respectivamente, sobre el circuito de transmisión de entrada IF y sobre el circuito de transmisión de salida UF, respectivamente, y mediante esto a todos los dispositivos de comparación que están conectados al circuito de transmisión IF y al circuito de transmisión UF, respectivamente. Solamente el dispositivo de comparación JA está conectado al circuito de transmisión IF, así como al circuito de transmisión UF. Cuando se reciben en sincronismo dos direcciones idénticas en un dispositivo de comparación, se activa una primera entrada de activación en la puerta lógica de circuito de transmisión que conecta los circuitos de transmisión que transmitieron dichas direcciones idénticas. De esto se deduce que existe una ejecución equivalente a la ejecución representada en la figura 1, en la que las memorias de direcciones están conectadas a los circuitos de transmisión de salida y los registradores de direcciones están conectados a los circuitos de transmisión de entrada, registrándose en cada uno de los registradores de direcciones la dirección del circuito de transmisión conectado, y almacenándose en las memorias de direcciones las direcciones de los circuitos

414843



de transmisión de entrada a los que debe conectarse el respectivo circuito de transmisión de salida, por ejemplo para una conversación. En ambas ejecuciones, la escritura en las memorias de direcciones se lleva a cabo mediante una orden de conmutación para la conexión o la desconexión de una vía de comunicación. Véase la flecha direccional que señala a la memoria de direcciones AM, en la figura 1.

La figura 2 representa en un diagrama de tiempos las señales que se generan en las salidas del generador de reloj. El generador de reloj KG está escalonado con una frecuencia de bitios f_b en el sistema multiplexador, que se aplica para la matriz de puertas lógicas, y en una salida \emptyset se obtienen impulsos de temporización con dicha frecuencia de bitios. A una frecuencia de repetición f_r , es decir, en un período de cuadros $1/f_r$, durante un período de cuadros f_b/f_r se obtienen impulsos de bitios y en "m" impulsos secuenciales por palabra con modulación de impulsos codificados se obtienen $K_{m\acute{a}x} = f_b/(f_r \cdot n)$ palabras con modulación de impulsos codificados por cuadro, es decir, canales de transmisión por circuito de transmisión, a cuyos canales se les da intervalos de tiempo separados en el sistema multiplexador. Una señal de fase en la salida \emptyset_f del generador de reloj divide cada intervalo

414843



de tiempo en una fase de dirección seguida por una fase con modulación de impulsos codificados, cuyas fases están definidas en la figura 2, por ejemplo, por una amplitud de señal que durante la fase de dirección representa un "1" y durante la fase con modulación de impulsos codificados representa un "0" en el sistema binario aplicado. Para "a" impulsos secuenciales por dirección en la fase de dirección y para dichos "m" impulsos secuenciales por palabra con modulación de impulsos codificados en la fase con modulación de impulsos codificados se obtienen $K = f_b / (f_r(m+a))$ canales de transmisión por circuito de transmisión.

En la figura 2 se supone que $m = a = 8$, $K = 16$, $f_r = 8000$ impulsos por segundo, es decir, la frecuencia de bitios $f_b = 16(8 + 8)8000 = 2.048.000$ impulsos por segundo, y un período de exploración de 125 microsegundos. Un intervalo de tiempo contiene $8 + 8$ impulsos de temporización, y en la salida ϕ_r del generador de reloj se obtiene un impulso de cuadro en cada 256º impulso de temporización.

La figura 1 indica que los dispositivos exploradores de las memorias de direcciones y de las memorias de palabras, además de dicha señal de fase procedente de la salida ϕ_f , que detiene la exploración de las memorias de palabras durante las fases de di-

414843



recciones durante las fases con modulación de impulsos
codificados, se controlan mediante los citados impul-
sos de exploración e impulsos de temporización proce-
dentes de las salidas ϕ_r y ϕ . De este modo las memo-
5 rias se leen y se escriben, respectivamente, de una ma-
nera conocida en forma secuencial, con una frecuencia
de repetición que viene determinada por los impulsos
de exploración y con una frecuencia de bit que viene
determinada por los impulsos de temporización. Los dis-
10 positivos de lectura de los registradores de dirección
están conectados a las salidas ϕ_r y ϕ , de manera que
la lectura se repite para cada fase de dirección y se
efectúa también en forma secuencial. La figura 1 indi-
ca además que dicha salida ϕ_r está conectada a una se-
15 gunda entrada inversora de activación de la puerta ló-
gica de circuito de transmisión FG y a una entrada de
control del dispositivo de comparación JA, cuya salida
está conectada a la primera entrada de activación an-
tes citada de la puerta lógica de circuito de transmi-
20 sión FG. De este modo la puerta lógica de circuito de
transmisión FG se activa durante una fase con modula-
ción de impulsos codificados, si durante la fase de
dirección que compone un intervalo de tiempo juntamen-
te con dicha fase con modulación de impulsos codifica-
25 dos se transmitiesen direcciones idénticas al disposi-

414843



tivo de comparación JA, para el que se describirán diferentes ejecuciones en relación con las figuras 3 a 5. Aunque solamente se ha representado un punto de cruce en la figura 1, sin embargo es aparente que una matriz de puertas lógicas que contenga dichos puntos de cruce únicamente requiere espacio para clavijas de conexión para los circuitos de transmisión de entrada y de salida, y espacio para una clavija común para la línea de señal de fase procedente de la salida \emptyset_p del generador de reloj.

Si se sustituye una matriz de puertas lógicas ya conocida, con $a = 0$, y con n circuitos de transmisión de entrada y de salida, respectivamente, y n^2 puntos de cruce, conservando la frecuencia de bitios y la capacidad de transferencia, por una matriz nueva en la que las palabras con modulación de impulsos codificados se transmiten de acuerdo con el invento, la nueva matriz debe proveerse de hecho de $2n$ circuitos de transmisión de entrada y de salida, respectivamente, y de $4n^2$ puntos de cruce, si se supone como en la figura 2 que las fases de dirección y las fases con modulación de impulsos codificados tienen la misma duración. A pesar de esto, la matriz conocida requiere para sus $2n + n^2$ clavijas de conexión más espacio que la nueva matriz, que solo lleva $4n + 1$ clavijas.

414843



Es posible, aun en la transmisión en paralelo de las palabras con modulación de impulsos codificados, aplicar el principio del invento para controlar un dispositivo de puertas lógicas de circuitos de transmisión que consta de un grupo de puertas lógicas (una para cada bitio paralelo), mediante dispositivos de comparación dispuestos en el punto de cruce respectivo por medio de la técnica de los circuitos integrados, para comparar las direcciones transmitidas en los circuitos de transmisión que se cruzan. Sin embargo, si se transmiten en paralelo direcciones tales como las palabras con modulación de impulsos codificados, en cada dispositivo de comparación solamente se compara un par de impulsos por dirección, y todos los dispositivos de comparación entremezclados para una dirección se incluyen en un órgano de comparación que determina la condición de que todos los pares de bits sean o no idénticos. Esto hace que las construcciones de las matrices tengan órganos de comparación más complicados; de acuerdo con lo anterior, y más clavijas de conexión por punto de cruce que en el caso de la transmisión en forma secuencial.

Para el dispositivo de comparación JA, las figuras 3 a 5 muestran diferentes ejecuciones, todas las cuales tienen los circuitos de transmisión que se

414843



5 cruzan conectados a entradas de una puerta lógica O-EX
CLUSIVA-EO y contiene un circuito biestable V, que cuan
do se activa una primera o una segunda entrada, respec
tivamente, se coloca en una primera y en una segunda
condición estable, respectivamente. Dicha primera con
dición activa la salida del circuito biestable, cuya
salida compone la salida del dispositivo de comparación,
y la citada segunda entrada está conectada a la salida
de dicha puerta EO.

10 La figura 3 muestra un dispositivo de compa
ración cuya entrada de control recibe una señal de fa
se de la salida ϕ_r del generador de reloj, de acuerdo
con la figura 2. La entrada de control se conecta a
una entrada de inversión para ajustar el cero de un
15 contador R, y a una primera entrada de una puerta y A1
que tiene su segunda entrada de inversión y su salida,
respectivamente, conectadas a la salida de la puerta
EO y a la entrada de contador del contador, respecti
vamente. El contador, al estar ajustado a cero durante
20 la fase de modulación de impulsos codificados, cuenta
pares de impulsos secuenciales de direcciones idénti
cas y activa su salida en el último período de impul
sos de una fase de dirección, todos cuyos pares de im
pulsos tienen idénticos caracteres binarios. Dicha sa
25 lida del contador se conecta a la primera entrada del

414843



circuito biestable V.

La figura 4 muestra un dispositivo de comparación, cuya entrada de control recibe una señal de fase de la salida ϕ_f del generador de reloj, de acuerdo con la figura 2. La entrada de control está conectada a la primera entrada del circuito biestable V a través de un condensador diferenciador C, de manera que el cambio de la señal de fase desde la amplitud "0" hasta la amplitud "1" al principio de cada fase de dirección activa la salida del circuito biestable, cuya salida es, sin embargo, desactivada si como mínimo uno de los pares de impulsos de la fase de dirección no tiene caracteres idénticos. La ejecución acorde con la figura 4 no requiere contador, pero para evitar que las dos entradas del circuito biestable se activen al mismo tiempo, no se puede usar el primer período de impulsos de la fase de dirección para los impulsos secuenciales de las direcciones.

La figura 5 muestra un dispositivo de comparación provisto de una puerta lógica Y A2. La primera entrada del circuito biestable V está conectada a la salida de dicha puerta lógica A2, cuya primera entrada de inversión está conectada a la salida de la puerta EO y cuya segunda entrada representa la entrada de control del dispositivo de comparación, cuya entrada de

414843



control está conectada a una salida ϕ_{al} del generador de reloj KG de la disposición de matriz (Véase figura 1). En dicha salida ϕ_{al} se genera un impulso de activación en el primer período de impulsos de la fase de direcciones, como se ve en la misma parte inferior de la figura 2, de modo que la salida del circuito bies-
5 table solamente está activada si el primer par de impulsos de las direcciones tiene idénticos caracteres binarios, y es desactivada cuando como mínimo uno de los demás pares de impulsos no tiene idénticos caracte-
10 res binarios. La ejecución acorde con la figura 5 no requiere condensador ni una reducción de las cantidades de impulsos de las direcciones, pero una matriz de puertas lógicas que contenga dispositivos de compa-
15 ración acordes con la figura 5 necesita espacio para dos clavijas comunes de conexión, a fin de controlar las puertas lógicas de circuitos de transmisión y los dispositivos de comparación por medio de las salidas ϕ_f y ϕ_{al} del generador de reloj.

20 Esta solicitud, que correspondió a la presentada en Suecia, el 18 de Mayo de 1.972, bajo el Número 6514/72, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

25

17.7.73

414843



- REIVINDICACIONES -

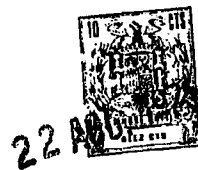
Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se
5 recogen en las reivindicaciones siguientes:

1a.- Un método de operar puertas lógicas de circuitos de transmisión en una matriz de puertas lógicas mediante la cual se transmiten palabras con modulación de impulsos codificados en forma secuencial durante un intervalo
10 de tiempo en un sistema multiplexador de división de tiempo, desde un lado de circuitos de transmisión con circuitos de transmisión (vías de comunicación) que entran en la matriz hasta un lado de circuitos de transmisión con circuitos de transmisión que salen de la matriz, y en cada intervalo
15 de tiempo cada circuito de transmisión de entrada está conectado a un circuito de transmisión de salida por medio de una de las puertas lógicas de circuitos de transmisión, caracterizado porque cada intervalo de tiempo está dividido en una fase de direcciones seguido de una fase
20 con modulación de impulsos codificados, porque las palabras con modulación de impulsos codificados se transmiten a y

20.8.75

- 18 -

414843



5 desde, respectivamente, la matriz en las fases con modula-
ción de impulsos codificados, porque las direcciones, ca-
da una de las cuales define uno de los circuitos de trans-
misión, se transmiten a la matriz en forma secuencial des-
de los circuitos de transmisión de los dos lados de cir-
citos de transmisión en las fases de direcciones, de tal
manera que cada circuito de transmisión de un lado de cir-
citos de transmisión transmite una dirección que defina
un circuito de transmisión del otro lado de circuitos de
10 transmisión, y que cada circuito de transmisión del otro
lado de circuitos de transmisión las transmita su propia
dirección, porque en cada uno de los puntos de cruce de
la matriz la dirección transmitida en un lado de circui-
tos de transmisión se compare en cada fase con la direc-
15 ción transmitida en el otro lado de circuitos de transmi-
sión, y porque durante cada fase con modulación de impul-
sos modificados se activen las puertas lógicas de circui-
tos de transmisión conectadas a los circuitos de transmi-
sión que se crucen entre sí a las que se hayan transmiti-
do direcciones idénticas de circuitos de transmisión du-
20 rante la fase de direcciones asociada con dicha fase de
modulación de impulsos codificados.

2ª.- Un método de operar puertas lógicas de circui-
tos de transmisión en una matriz de puertas lógicas.

20.8.75

414843



Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veinte hojas escritas a máquina por una sola cara.

Madrid, 22 ABO. 1975
P.A.

Oficina de Inscripción
Por el Sr.

AVS. 20.8.75



414843

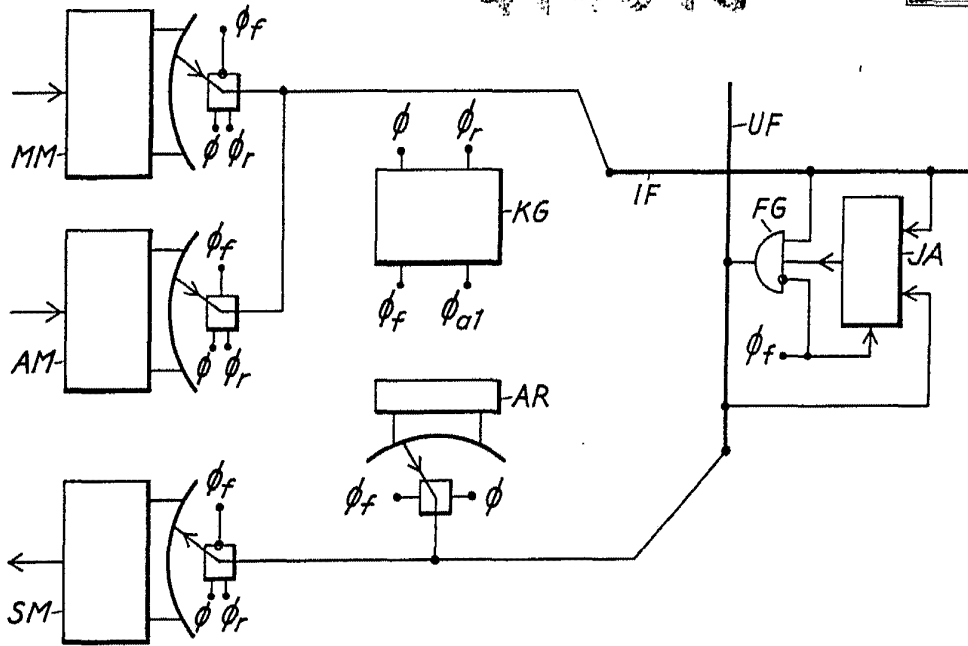


Fig. 1

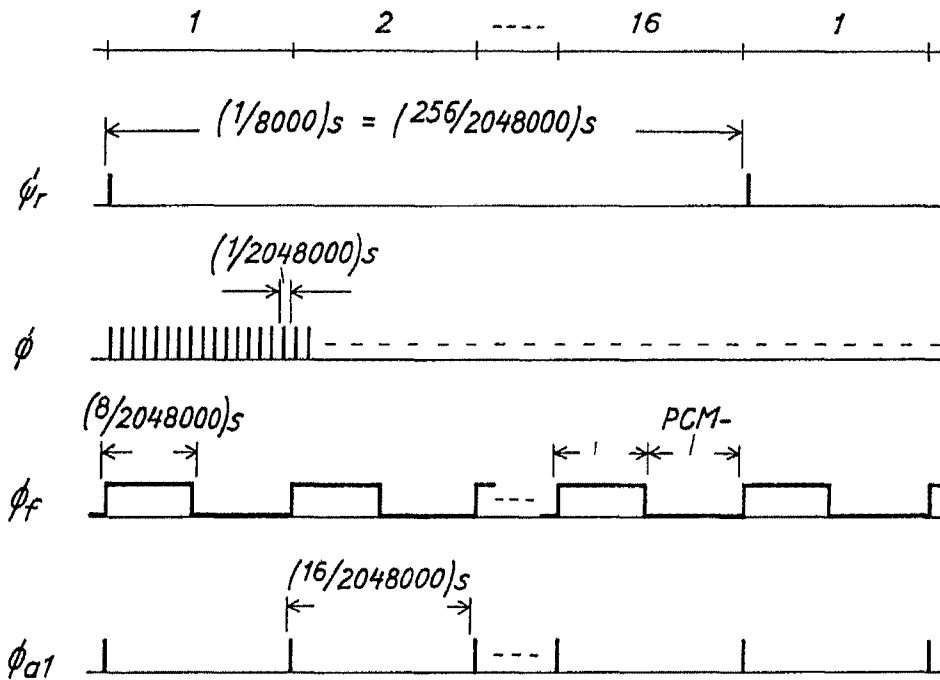


Fig. 2

Ericsson

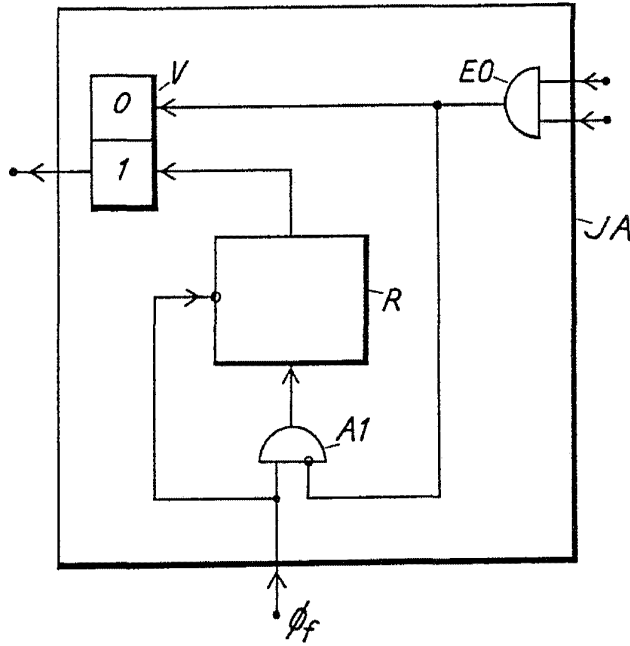


Fig. 3

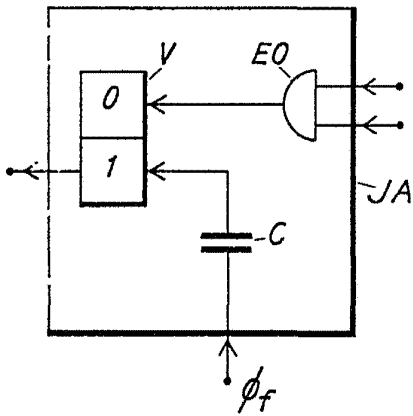


Fig. 4

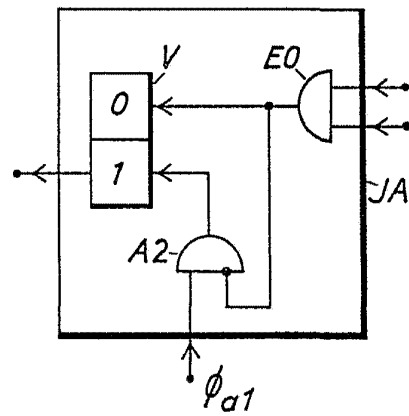


Fig. 5

Arma