



F.C. 23-IV-75

7

Int. Cl. <sup>2</sup> : <u>H04B</u>

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN  
ESPAÑA POR: "UN RECEPTOR DE SEÑALES DE MANDO PARA CONTROL  
DIGITAL", A NOMBRE DE STANDARD ELECTRICA, S.A., DOMICILIA-  
DA EN MADRID, CALLE DE RAMIREZ DE PRADO, Nº 5.

-----

El presente invento se refiere a los medios para efectuar el control digital de ciertas funciones de gobierno por medio de pasos de corriente o de tensión, sobre todo en los receptores de radio y televisión, de acuerdo, especial-  
5 mente, con la solicitud de patente española nº 405.467, "W. Schröder-46".

Son conocidos los almacenamientos de información electrónicos que, entre otras cosas, sirven para almacenar valores de tensión para el control paso a paso de funciones  
10 de gobierno en los receptores de radio y de televisión (véase, por ejemplo, la patente alemana Nº 1 059 508, con registro de SEL-10 471, W. Schröder-7). Por dicha especificación de patente se conoce también el uso de las "Disposiciones múltiples biestables con flip-flops" (en lengua inglesa "Multiple

414697

2.

12



arrangements of biestable flip-flop stages") como puede verse en la columna 1, línea 15. También es mencionado (en la columna 8, línea 35) que el referido almacenamiento de información puede reemplazar de cuatro a cinco etapas de flip-flops.

5                   Una solución económica ya propuesta consiste en que los pasos se formen en un sentido sucesivamente por unos impulsos de contado hacia adelante en la entrada de contado de un circuito de contado digital o de un almacenamiento de información digital y que sean repuestos respectivamente por un paso a través de la misma entrada de contado y en el mismo sentido  
10                   (ciclo) por medio de un período activo ("burst") de (N-1) impulsos, en que N indica el número total de pasos de contado que forman el ciclo de contado completo (Solicitud de patente española nº 405.467, W. Schröder-46).

15                   De acuerdo con otras realizaciones de la mencionada propuesta se describen también, entre otros, unos medios para generar el período activo ("burst") de contado en retroceso (N-1) así como la alimentación del mismo a la entrada de contado de una cadena contadora, de tal modo que la cadena contadora  
20                   asociada a cada función de control independiente sea así provista de dos entradas de contado: una para la introducción de un impulso individual por cada paso hacia adelante de la función de gobierno o control y otra para la introducción de un período activo (N-1) por cada paso hacia atrás de la función  
25                   de gobierno o control.

                  Hasta ahora ha sido práctica corriente en el control a distancia de las funciones de gobierno o manejo de los receptores de radio y de televisión que a cada función se le asignase una frecuencia de control propia. De acuerdo con ello,  
30                   en la mayor parte de los controles a distancia ultrasónicos cada



función tiene su propia frecuencia ultrasónica.

Aparte de la considerable inversión técnica que representa, este método tiene también el inconveniente de requerir un ajuste de estas frecuencias ultrasónicas que tiene que ser hecho tanto en el transmisor ultrasónico como en el receptor ultrasónico. Dado que los controles hacia adelante y hacia atrás tienen que ser respectivamente contados como funciones independientes, el control a distancia de los receptores de televisión, por ejemplo, requiere por lo menos ocho frecuencias de control diferentes. También es un inconveniente que estos montajes no se puedan hacer usando la conocida técnica de los circuitos integrados, ya que los inductores que se necesitan y, en parte, los condensadores de mayor tamaño también requeridos, no son adecuados para la integración.

El invento se basa en el problema de efectuar el control digital de las funciones de gobierno por medio de pasos de corriente o de tensión con los que se eviten los inconvenientes que han sido mencionados.

Ya fué propuesto (Solicitud de patente alemana P 21 49 519, W. Schröder-47) generar, para cada una de las varias funciones a ejecutar, un número de impulsos codificados que sirva como señal de mando y repetirle por cada nuevo paso de gobierno, enviar esta señal de mando por una ruta común de transmisión, almacenarle temporalmente, decodificarle y usarle para accionar la señal digital de gobierno.

En el caso de señales de mando transmitidas acústicamente dentro de la gama de los ultrasonidos, la modulación de impulsos es considerablemente interferida por las señales del eco que es inevitable en las habitaciones normales de las viviendas. En estos casos es más conveniente el uso, como señales:

414697

4.



de mando, de diferentes frecuencias sin modular. Incidentalmente es ventajoso el uso, en este caso particular, de transmisores de señales de mando que puedan ser cambiadas a frecuencias diferentes. El transmisor de señales de mando de acuerdo con un  
5 circuito ya propuesto (Solicitud de patente alemana W. Schröder 48), puede, por ejemplo, ser diseñado de tal forma que los electrodos de toque o bien los circuitos que de ellos dependen, estén conectados a un circuito matricial que incluya una puerta de  
10 diodo, con la combinación del diodo, ya conocida, conectada de tal modo que se añadan las frecuencias, modulaciones, impulsos o capacidades, resistencias o inducciones (o la combinación de ellos) para formar las señales de mando que son accionadas por solo tocar un electrodo o, simultaneamente, por tocar sus electrodos de contado, siendo llevadas estas señales  
15 eléctricas del transmisor de señales de mando a un transductor electroacústico, con preferencia a un transductor de ultrasonidos, para efectuar la radiación acústica o bien con una fuente luminosa que, por ejemplo, puede ser también fuente de rayos infrarrojos.

20 El invento se basa en el problema de proveer para tales transmisores de señales de mando un receptor de señales de mando con el que, aún con el cambio a diferentes frecuencias, baste con un solo medio de alineación o ajuste.

De acuerdo con el invento, este problema se resuelve porque el receptor de señales de mando comprende un circuito receptor que es conmutado digitalmente, por medio de un conmutador rotativo electrónico, sucesivamente a todas las frecuencias de mando o a las frecuencias convertidas de ellas, porque la tensión del circuito resonante, que se aumenta cuando  
25 está en resonancia con la frecuencia de la señal de mando re-  
30



cibida y, si es necesario, después de su rectificación, es pasada a un filtro de amplitud, porque la salida de este filtro de amplitud es conectada sucesivamente, directa o indirectamente, con el conmutador rotatorio electrónico, a las salidas de señal que están asociadas a las frecuencias de la señal de mando, y porque las salidas de las señales están respectivamente en conexión con las entradas del circuito que, de acuerdo en particular con la solicitud de patente española nº 405.467, W. Schröder-46, activan las correspondientes funciones de mando digitales.

El circuito de recepción se puede sintonizar por medio de un diodo de capacidad variable, siendo controlada la tensión inversa o la corriente hacia adelante del mismo con ayuda, por ejemplo, de un generador de tensión en escalera del tipo conocido. De acuerdo con otra característica del invento, se puede efectuar una sintonización más exacta por la conexión de unos condensadores adicionales, con interruptores electrónicos, en paralelo con la capacitancia básica del circuito de recepción.

De acuerdo con una realización del invento, la conexión en paralelo o una combinación correspondiente de los condensadores se efectúa de acuerdo con un sistema binario, porque en paralelo con la capacitancia básica del circuito receptor, para  $2^n$  frecuencias diferentes de la señal de mando hay conectados únicamente  $n$  condensadores adicionales, siendo la capacitancia inmediata inferior de los mismos un medio respectivamente de la inmediata superior, porque en serie con  $n$  condensadores adicionales hay dispuestos  $n$  conmutadores electrónicos y porque los conmutadores electrónicos están a su vez gobernados por otra salida de un divisor binario de  $n$  etapas

414697 6.



cuya frecuencia de control asciende a  $2^n$  veces la frecuencia de reloj transmitida.

De acuerdo con otra realización del invento se propone que las señales de reloj del conmutador rotatorio electrónico o del divisor binario accionadas a la recepción de una  
5 señal de mando sean llevadas a un divisor o contador a la salida del cual se separe una señal lenta para el accionamiento de las funciones de gobierno.

Otra realización del invento consiste en el hecho de  
10 que la frecuencia de control provista por el oscilador de control es mayor que  $2^n$  veces la frecuencia de control requerida por el conmutador rotatorio electrónico y siendo preferible que sea  $2^{(n+m)}$  veces la de éste, siendo n y m unos números enteros múltiplos y mayores que cero y porque hay otras etapas  
15 divisoras dispuestas entre el generador de control y el conmutador rotatorio electrónico o el divisor binario de n etapas que sirve para conmutar los n conmutadores electrónicos de los n condensadores adicionales de los que se toman unos impulsos que son más cortos que los impulsos de reloj en ciertas posiciones  
20 de fase. Estos impulsos más cortos en ciertas posiciones de fase se usan, por ejemplo, como impulsos de pre y post activación para efectuar la regeneración de impulsos de la señal recibida.

Puede darse como regla que los circuitos de control  
25 a distancia son dispuestos de tal manera que el ritmo de actuación que se ha elegido se da automáticamente en la etapa de recepción durante todo el tiempo que dure la radiación de la señal de mando. Con el objeto de mantener todo lo menores posibles los retardos con respecto a la activación del primer paso  
30 de actuación es aconsejable elegir para el conmutador rotatorio



electrónico que actúa sobre el conmutador de la frecuencia de  
recepción, un ciclo que sea bastante más rápido, es decir,  
que sea mas rápido que el que acciona una función de gobierno,  
la cual es practicamente efectuada entre medio segundo y un se-  
5 gundo por cada paso de alteración de una función de gobierno.  
De este modo se hace posible la actuación sobre un primer paso  
de alteración para una función de gobierno que quede dentro  
de un ciclo del conmutador rotatorio electrónico. En aquellos  
casos en los cuales se use un contador para tener un ritmo más  
10 lento partiendo de la frecuencia rotacional más rápida del recep-  
tor, se tendría que usar uno del tipo que no es susceptible de  
interferencias de radio. Entre estas interferencias hay que  
contar sobre todo con la intromisión producida en la amplitud  
por las reflexiones de la habitación, en la transmisión acús-  
15 tica en la gama de ondas ultrasónicas.

Se propone, por tanto, como otra realización del  
invento, que un contador codificado de etapas múltiples, par-  
ticularmente binario, reciba su primer impulso de contado de  
la señal de mando recibida por la salida conectada por el con-  
20 mutador rotatorio electrónico así como por un primer circuito  
de entrada (p.e. una puerta 0) que, después, del primer paso de  
contado se bloquea por medio de la inversión de potencial en  
las salidas del contador y que todos los demás pasos de contado  
sean accionados a través de un segundo circuito de entrada (p.  
25 e. una puerta NI) por una secuencia independientes de impulsos  
y que el segundo circuito de entrada sea bloqueado al final  
de cada ciclo de contado por la inversión de potencial a la  
salida del contador.

Las ventajas que se obtienen con el invento son,  
30 sobre todo, que el circuito receptor permite unas mayores

414697

8.



tolerancias en los componentes siendo, además, la labor de ajuste o alineación insignificante y que la detección de errores no da lugar a ambigüedades, Además de ello, el circuito puede integrarse en una gran parte. También se ve una gran ventaja  
5 en que las señales de salida para liberar las funciones de gobierno digitales son ya moduladas por impulsos al ritmo del conmutador electrónico y pueden ser fácilmente preparadas para usarlas en los circuitos de control digital que originan las funciones de gobierno. Además de ello, las secuencias de impulsos tienen entre sí una total independencia de fase, evitándose también las interferencias por reflexión en la habitación.  
10

En los dibujos que se acompañan se muestran unos ejemplos de realizaciones del invento, que serán descritas a continuación con un mayor detalle. En dichos dibujos:

- 15 - las Fig. 1a a 1c muestran los símbolos empleados para las distintas funciones digitales, las cuales son de un tipo ya conocido;
- la Fig. 2 es un circuito esquemático muy simplificado con el que se explicará el principio básico del invento;
- 20 - la Fig. 3 la constituyen unos diagramas que corresponden al modo de actuar del circuito que se muestra en la Fig. 2;
- la Fig. 4 muestra el circuito de control para el cambio de frecuencias y distribución de la señal;
- la Fig. 5 es un detalle en relación con la Fig. 4;
- 25 - las Figs. 6 y 8 son otros diagramas para explicar el funcionamiento de los circuitos que se muestran en las Figs. 2 a 5;
- la Fig. 7 es una puerta de diodos usada de acuerdo con el invento,
- la Fig. 9 representa un circuito para la generación de los  
30 impulsos de pre-activación, así como los impulsos de frente



anterior y posterior (impulsos V), y

- la Fig. 10 muestra los diagramas que corresponden a elio,

- la Fig. 11 muestra un circuito para la generación de los impulsos V", y

5 - la Fig. 12 muestra los diagramas que corresponden a los mismos

- la Fig. 13 muestra un circuito y unos diagramas para explicar la generación de los impulsos de retorno (impulsos R).

Para facilitar una mejor comprensión de esta especificación, algunos de los términos y símbolos de las funciones  
10 usadas en la ingeniería digital, que tienen que ver con la explicación del invento, son definidos como comienzo de la misma.

Los elementos de flip-flop de los circuitos de contador y divisor que se muestran en forma de pequeñas figuras cerradas  
15 en los dibujos corresponden al tipo de realización que se usan en los circuitos de uso común como, p.e., los que son conocidos con la designación de tipo SAJ 110. Sólo una variación de tensión positiva en la entrada, indicada por L ("alto") invierte el estado de conmutación a la salida del flip-flop de  $\emptyset$  (cero,  
20 "bajo") a L y viceversa. Si en un circuito de cadena de flip-flops están todas las salidas en el estado  $\emptyset$ , una señal L a la entrada de la cadena efectuará la inversión de todas las salidas de  $\emptyset$  a L.

Si una salida del flip-flop está en el estado L, la  
25 inversión de L a  $\emptyset$  se puede efectuar aplicando directamente a esta salida un impulso transitorio  $\emptyset$ . En la mayoría de los casos se usará para ello un transistor de tipo NPN, con su colector conectado a la salida del flip-flop y con su emisor a potencial de tierra ( $=\emptyset$ ). Un impulso L aplicado a la base in-  
30 ,vertirá la salida del flip-flop a  $\emptyset$ .



También se usarán unas señales como las E, F, G en el sentido inverso, que entonces se indicarán como  $\bar{E}$ ,  $\bar{F}$ ,  $\bar{G}$ . Respecto al funcionamiento de la puerta "0" (Fig. 1a) se aplica la siguiente relación de unos valores con otros:

5                      Tabla 1

Entradas		Salida
$E_1$	$E_2$	A
$\emptyset$	$\emptyset$	$\emptyset$
L	$\emptyset$	L
$\emptyset$	L	L
L	L	L

10

15                      Unicamente en los casos en los que las entradas estén simultaneamente puestas a  $\emptyset$  aparecerá una señal  $\emptyset$  a la salida.

Lo que sigue se aplica a la puerta "NI" (= circuito "0") con la negación siguiente (Fig. 1b):

20                      Tabla 2

Entradas		Salida
$E_1$	$E_2$	A
$\emptyset$	$\emptyset$	L
L	$\emptyset$	$\emptyset$
$\emptyset$	L	$\emptyset$
L	L	$\emptyset$

25                      Unicamente aparecerá una señal L a la salida en los casos en que las entradas estén simultaneamente puestas en  $\emptyset$ .

A la etapa simple de inversión de fases (negación) que contiene el "punto de negación" corresponde el inversor (Fig. 1c):



Tabla 3

<u>Entrada</u>	<u>Salida</u>
E	A
$\emptyset$	L
L	$\emptyset$

5 Para evitar confusiones, las entradas y las salidas referidas a los símbolos de las funciones que se muestran en los dibujos, no serán indicadas por otras letras.

La tensión de suministro del receptor de control a distancia y de los circuitos asociados al mismo es estabilizada en un valor de 10 voltios. Todas las tensiones de los impulsos entre  $\emptyset$  y L tienen una tensión de pico que se comprende entre 8 y 10 voltios.

Una vez aclarados los términos empleados seguiremos con la descripción funcional del receptor de control a distancia ultrasónico, comenzando con el funcionamiento básico del receptor de muestreo digital que se representa en la Fig. 2.

El micrófono ultrasónico estático 1 de la Fig. 2 está polarizado con una tensión continua de unos 250 voltios y aplica las señales de mando recibidas a la entrada del amplificador de transistores de cuatro etapas 2 en el que las tensiones de entrada sinusoidales se amplifican y limitan de tal forma que a la salida del mismo se obtienen unos impulsos rectangulares de unos 10 voltios. Los impulsos son introducidos capacitativamente en el circuito resonante  $L_1/C_0$  que está ajustado a una frecuencia normal de 45 kHz. Por los condensadores C1, C2 y C3 el circuito resonante es sintonizado cíclicamente a siete frecuencias adicionales de recepción que van de 35 a 45 kHz, al ser, dentro de un ciclo periódico, conectados en paralelo diferentemente combinados. Un ciclo de cambio de frecuencia dura unos 80 ms, manteniéndose cada una de las ocho

414697

12.



frecuencias recibidas durante un período de unos 10 ms.

El diodo D1 sirve para rectificar la señal de mando recibida y seleccionada en el circuito resonante. Por encima del eje de tiempos se ve que se forma una curva de amplitud de forma de escalera que corresponde a la selección del circuito resonante, con una posición de fase que es función de la frecuencia de mando transmitida, con un período de 80 ms y una anchura de "huella" en el escalón que comienza siendo de 10 ms. En la Fig. 3,  $U_2$  muestra el oscilograma de una curva de amplitud en la que, en este caso particular, la señal de mando en la posición de fase 5' está en resonancia con el circuito de recepción. En conjunto, y de acuerdo con las combinaciones de los condensadores, son posibles ocho posiciones de fase diferentes indicadas por 1' ... 8', respecto a las cuales, y en; total dependencia de la frecuencia de recepción o de mando, respectivamente, resultará un máximo en la curva de amplitud en escalera tan pronto como se establezca la resonancia entre las frecuencias de transmisión y de recepción.

El filtro de amplitud que sigue en la Fig. 2, sirve para retener el escalón más alto para que pueda servir como una señal de filtro de amplitud (señal AS) para la evaluación posterior (p.e. en la puerta de diodo). Esta así denominada señal AS toma una de las ocho posibles posiciones de fase que, dentro de un ciclo de cambio de frecuencia, están respectivamente asociadas a una cierta frecuencia de recepción o de transmisión. La señal AS, que está invertida en comparación con la 5' de la curva de amplitud en escalera  $U_2$ , se muestra en la Fig. 3 en la posición de fase 5'.

El circuito que describimos a continuación es el circuito de control para el cambio de frecuencia de recepción



o para conmutar los condensadores y la distribución de la señal respectivamente.

El multivibrador 4 de la Fig. 4 suministra a la entrada de la cadena divisora de flip-flops binarios de 6 elementos numerados de 5 a 10 unos impulsos rectangulares de unos 10 voltios a unos 1600 Hz. Debido a la consecutiva división de frecuencia, la última salida de la cadena alcanzará la frecuencia de cambio de 12,5 Hz. Las salidas de los tres últimos flip-flops del divisor 8, 9 y 10 por medio de los inversores 11, 12 y 13 sirven para suministrar los impulsos rectangulares  $\bar{E}$ ,  $\bar{F}$  y  $\bar{G}$  que, por los conmutadores electrónicos hacen que los condensadores C1, C2 y C3 se conecten en paralelo con el circuito receptor.

La construcción de un conmutador electrónico se puede ver en la Fig. 5. El condensador C1 es aplicado al circuito resonante  $L1/C_0$  con la conexión antiparalela del transistor T1 y el diodo D2. En el caso de una base abierta del transistor T1, el diodo D2 sirve para rectificar la tensión oscilante del circuito resonante, produciendo con ello una tensión inversa. Como también el transistor queda en disposición de ser bloqueado, el condensador C1 queda para ser desconectado del circuito resonante. Únicamente después de que la fase L de la tensión rectangular  $\bar{E}$  le da una corriente de base a T1, el transistor T1 se hará conductor para la fase positiva y el diodo D2 se hará conductor para la fase negativa de la tensión oscilante en el circuito resonante, haciendo que el condensador C1 se conecte en paralelo con el circuito oscilador.

Lo mismo se aplica a la conexión en paralelo de los condensadores C2 y C3 por las tensiones rectangulares  $\bar{F}$  y  $\bar{G}$ , con los conmutadores, no mostrados, que son de construcción

414697

14.



análoga al que se muestra en la Fig. 5.

Los estados de conmutación de los condensadores C1, C2 y C3 son descritos en el diagrama de la Fig. 6 con referencia a las tensiones rectangulares  $\bar{E}$ ,  $\bar{F}$  y  $\bar{G}$  que, de acuerdo con la división diferente, tiene una duración de impulso doble que la de la tensión que respectivamente precede.

Tabla 4  $\bar{E}$  controla a C1 = 800 pF  
 $\bar{F}$  controla a C2 = 1600 pF = 2 C1  
 $\bar{G}$  controla a C3 = 3200 pF = 2 C2

Las posiciones de fase, similares a las de la Fig. 3, se indican por 1'..... 8' y los estados de conmutación se indican como sigue:

$\emptyset$  = condensador desconectado, y  
L = condensador conectado en paralelo.

De ello, como función de la posición de fase y de la combinación de la capacitancia como efecto debido a  $\bar{E}$ ,  $\bar{F}$ ,  $\bar{G}$  resultará que se contiene en la Tabla 5 para el cálculo de las capacitancias paralelas-adicionales (confróntese la Fig. 6) tomando en consideración los valores dados en la Tabla 4.

Tabla 5

Posición de fase	1'	2'	3'	4'	5'	6'	7'	8'
Estado de conmutación de $C_1$	$\emptyset$	L	$\emptyset$	L	$\emptyset$	L	$\emptyset$	L
$C_2$	$\emptyset$	$\emptyset$	L	L	$\emptyset$	$\emptyset$	L	L
$C_3$	$\emptyset$	$\emptyset$	$\emptyset$	$\emptyset$	L	L	L	L
Capacitancia en paralelo resultante	0	800	1600	2400	3200	4000	4800	5600

Algunas de las salidas del circuito de control mostrado en la Fig. 4 controla también las entradas de la puerta



de diodos 14 que se muestran en la Fig. 7.

En sincronismo con las ocho posiciones de fase se conmutan igualmente las ocho salidas que en la Fig. 7 están indicadas de la a hasta la H de la puerta de diodos 14. Además de las señales de salida invertidas  $\bar{E}$ ,  $\bar{F}$  y  $\bar{G}$  también se aplican a las entradas de la puerta de diodos 14 las señales de salida positivas E, F y G de las etapas de divisor 8, 9 y 10. De esta forma particular, la puerta de diodos tiene efectividad como un circuito 0 (véase la Tabla 1). Unicamente si, a la vez, aparece una señal  $\emptyset$  en todas las entradas de diodo correspondientes de la puerta de diodos 14, las salidas asociadas transmitirán también una señal  $\emptyset$ . Los diagramas que se muestran en la Fig. 8 (véase la Fig. 6 con señales no invertidas) muestra que esta condición se presenta con respecto a cada salida en una de las ocho posiciones de fase 1' .... 8', como está descrito con referencia a la Tabla 6 en la que se muestran simultáneamente las frecuencias o capacitancias respectivamente conmutadas (Tablas 4 y 5).

Tabla 6

Posición de fase	Estado $\emptyset$ (de la Fig8)	Capacitancia adicional (Tabla 5)	Frecuencia de recepción (a 8800pF=C <sub>0</sub> ).	Función
1'	E F G	0pF	45,00 kHz	a conex. y desco de la red (n)
25 2'	E F G	800pF	43,08 kHz	b vol.sonido+(L)
3'	E F G	1600pF	41,39 kHz	c vol.sonido-
4'	E F G	2400pF	39,89 kHz	d brillo + (H)
5'	E F G	3200pF	38,54 kHz	e brillo -
6'	E F G	4000pF	37,31 kHz	f pureza color+(t
7'	E F G	4800pF	36,20 kHz	g pureza color -
30 8'	E F G	5600pF	35,18 kHz	h selec.pro.(p)

414697

16.



Puede observarse que las filas horizontales de la Tabla se corresponden con las filas horizontales correspondientes de la puerta de diodos 14.

En la Tabla que precede se puede ver la asignación que se ha hecho de la frecuencia de recepción y de mando para las salidas de la a hasta la h de la puerta de diodos, así como las funciones de mando que corresponden a las mismas, las cuales son aplicadas cíclicamente, pero únicamente se conectan en presencia de una señal de mando asociada o de un impulso denominado impulso AS de la correspondiente posición de fase. Para tener la seguridad de que la puerta de diodos 14 únicamente transmitirá un impulso  $\emptyset$  a la salida en los casos en que esté siendo transmitida y recibida la frecuencia de mando con ella asociada, todas las salidas, además de los diodos que pertenecen a E, F, G y  $\bar{E}$ ,  $\bar{F}$ ,  $\bar{G}$ , son conectadas, a través de otros diodos que pertenecen a R y V<sup>II</sup>, a una de las dos entradas de la puerta de diodos 14 a las que se aplica la señal V<sup>II</sup> y R y las cuales a su vez, entre otras, como se describirá, dependen del denominado impulso AS de las señales de mando. Estas dos señales  $\emptyset$  únicamente concurren simultáneamente con la ya conocida señal AS, pero están preparadas de forma especial para facilitar el ritmo de actuación más lento así como un control (V) hacia adelante y (R) hacia atrás de los registros de mando o funciones de mando respectivamente. Durante todo el tiempo que los impulsos V<sup>II</sup> o R estén ausentes, permanecerán bloqueadas todas las salidas de la puerta de diodos 14. La desviación de estos impulsos se explicará seguidamente. Uno de los requisitos previos para ello es el impulso V que también se requiere para la conexión y desconexión de la red con el interruptor 16 que se ve antes del relé de conmutación 17 en la Fig. 7. Los números



de referencia 18, 20, 22, 24 indican inversores.

El impulso V es un impulso AS regenerado por el cual es también accionado el periodo de 80 ms. Como este impulso AS se obtiene de una señal rectificadora rf a través de un circuito de filtro pasabajo dispuesto posteriormente, esta señal se retarda con respecto a las señales de control que sirven para abrir y cerrar la puerta de diodos 14 para las salidas asociadas. El retardo tiene por efecto un impulso de ruido en la salida conectada cíclicamente como la que la sigue. Este impulso de ruido se suprime ya que el impulso V comienza con un retardo de unos 1,25 ms., con respecto a la "señal preparatoria" pero termina junto con ella.

Se denominan señales preparatorias aquellos impulsos que son generados partiendo de los impulsos rectangulares E, E, F, F, G, y G, de acuerdo con la Fig. 8, en cada una de las posiciones de la fase 1' .... 8' con un ancho de impulso de unos 10 ms. en la puerta de diodos 14, preparándose así sucesivamente cada una de las salidas de la puerta para que sean abiertas por un impulso V" o R.

El impulso V se presenta a la salida del flip-flop 28 de la Fig. 9 en forma de un impulso  $\emptyset$ . Este impulso es iniciado por el impulso de preactivación  $B \bar{C} \bar{D}$ , obtenido de los flip-flops divisores 5, 6 y 7 así como de los inversores 26, y 27 de la Fig. 4. De la Fig. 10 se puede deducir que los impulsos B,  $\bar{C}$  y  $\bar{D}$  únicamente alcanzan la posición  $\emptyset$  cuando están simultáneamente en la posición de fase 2", con el impulso de preactivación  $B \bar{C} \bar{D}$  (véanse las Figs. 9 y 10) a la salida de la puerta 0, 31 de la Fig. 9, a cuyas entradas se aplican estos impulsos. Este impulso de preactivación solamente conmuta, con ayuda del transistor T4, la salida del flip-flop 28 al estado

414697 18.



∅ si simultaneamente se tiene una señal AS en la segunda entrada de la puerta NI 32 y, por tanto, cuando se actúe sobre el transmisor de la señal de mando.

De acuerdo con ello, el impulso V comienza 1,25 ms  
5 después de comenzar el período (véase el diagrama inferior en la Fig. 10). A los 8,75 ms de ello, o sea, al final del período antiguo y comienzo del nuevo, los flip-flops divisores 5, 6 y 7, a través de los inversores 25, 26 y 27 de la puerta 0 29, generan el impulso  $\bar{B} \bar{C} \bar{D}$  de post activación. Este impulso  
10 de post activación, por supuesto, en la posición de fase 1" de cada período, está también presente en la primera entrada de la puerta NI 30, pero permanece inefectivo todo el tiempo que la salida del flip-flop 28 permanece en el estado L y, con este potencial en la segunda entrada de la puerta NI 30 cuida  
15 de que no se transmita ningún impulso L por la salida de la puerta NI a la entrada del flip-flop. Como antes de ello, el impulso de preactivación ha establecido, no obstante, la posición ∅ de los dos posibles estados a la salida del flip-flop, habiéndose comenzado así el impulso V, el impulso de post-activación  
20  $\bar{B} \bar{C} \bar{D}$  puede volver a poner la salida del flip-flop en el estado L, siendo así posible la terminación del impulso V (Figs. 9 y 10).

El impulso V" es idéntico, en cuanto a duración, posición de fase y polaridad, al impulso V. Su frecuencia de repetición solamente llega, no obstante, a un séptimo de la frecuencia de 12,5 Hz del impulso V. Este impulso produce los pasos de alteración de los registros de la función en sentido  
25 hacia adelante siguiendo sucesivamente este ritmo con una separación de aproximadamente 0,56 s. Su posición de fase 1' ... 8' es la que corresponde, por tanto, a la asignación de la frecuen-  
30

414697

1962 MAR



cia radiada por la señal de mando.

Para reducir la frecuencia del impulso  $V$  a un séptimo de su frecuencia original de repetición se usa un contador de intervalos binarios de tres etapas 37, 38, 39 (Fig. 11). El primer paso de contado comienza, por tanto, con el borde posterior del impulso  $\bar{V}$  diferenciado en  $C4/R1$ . Los siete pasos de contado restantes están controlados por la salida a (Fig. 11 y 7) de la puerta de diodos 14 estando su impulso  $\bar{E} \bar{F} \bar{G}$  en la posición de fase 1'. Este impulso, como ya se mencionó, se usa para la conmutación de la red, y se utiliza también en este caso para efectuar una generación de fase que es insensible a interferencias y que así resuelve de modo simple la parte que se mencionó del problema.

El impulso  $\bar{E} \bar{F} \bar{G}$  se tiene de una forma periódica e inninterrumpida también sin la recepción de una señal de mando en la posición de fase 1' de acuerdo con las Figs. 6 u 8 respectivamente. Dado el contado continuado, el cual es independiente de las señales recibidas después del comienzo, no solamente se tiene la no susceptibilidad para las interferencias sino que se prepara también la posición de arranque más favorable para las nuevas señales de mando. Como el primer impulso  $V$  generado sirve también para generar el impulso  $V''$ , el tiempo de espera desde la recepción de la señal de mando hasta la reacción del registro de funciones o del selector de programas llega, como máximo, a 70 ms.

La puerta 0, alimentada por las tres salidas del flip-flop 33, 34 y 35, unicamente libera el impulso de arranque para el primer paso de contado en la segunda entrada de la puerta NI 36 de la Fig. 11 si todas las salidas del contador han tomado la posición  $\emptyset$ . La puerta 36 es rebloqueada inmediatamente

414097

20.

12



después del primer paso de contado, ya que las siete posiciones de contado que siguen a la salida de la puerta 0 40 producen el estado L, con la inversión del mismo, sin embargo, en el inversor 37, preparando la puerta 0 38 para el contado continuo con el siguiente de los siete impulsos  $\bar{E} \bar{F} \bar{G}$  (desde la salida de la puerta diodo 14, Figs. 7, 8 y 11). Una vez que estos impulsos han continuado para controlar el ciclo de contado hasta la posición en que todas las salidas del contador están de nuevo en la posición  $\emptyset$ , este contador permanece inactivo hasta que llega un nuevo impulso de arranque.

La Fig. 12 muestra las señales más importantes del circuito que se muestra en la Fig. 11 a continuación de la activación de una secuencia de V impulsos a una frecuencia de señal de mando que, en este ejemplo particular, está asociada con la posición de fase 5'. (La posición de fase 5' del impulso V que se muestra en la primera fila del diagrama de la Fig. 12 corresponde al centro (5") del impulso V que se muestra en la última fila de la Fig. 5, pero representado con una escala diferente). De la secuencia diferenciada de impulsos  $\bar{V}_{diff}$  (segunda fila, Fig. 12) solamente el primer impulso diferenciado y después invertido  $V_{ldiff}$  se hace efectivo en el período  $1^+$  a la entrada de la etapa 36 del flip-flop de contado. Durante los próximos períodos  $2^+ \dots 7^+$  este impulso es liberado por los impulsos invertidos  $\bar{B} \bar{C} \bar{D}$ , impulsos B C D en la posición de fase 1' (en relación con ello, véase la Fig. 10). En el período  $8^+$  comienza un nuevo ciclo de contado con el siguiente impulso activado  $V_{ldiff}$ .

La señal V' tomada de la salida de la puerta OR 40 está en potencial L solamente durante los siete pasos de contado que son iniciados o liberados por los impulsos  $\bar{E} \bar{F} \bar{G}$ . En los



intervalos de contado y durante el primer impulso V, el potencial es  $\emptyset$ . Combinando la señal V y la V' en las entradas de la puerta OR 41 se producirá a la salida de la puerta la señal V'' con el intervalo de casi siete periodos de 80 ms.

5                    Para efectuar el control hacia atrás de los registros de la función se usa un periodo activo ("burst") como ya fué en anterior ocasión descrito con mayor detalle (puede verse también la solicitud de patente española nº 405.467, W. Schröder-46), y que en este caso se refiere como señal R. Con N  
10 se indica el número posible de pasos de alteración de un registro. Los registros de función están diseñados para ocho pasos o etapas variables que se disponen en el sentido de hacia adelante por medio de impulsos simples. Para cada paso hacia atrás deberá haber en ese caso un periodo activo séptuplo.

15                    El periodo activo ("burst") séptuplo R es generado de una manera simple por medio de la puerta O 42 de acuerdo con la Fig. 13, con la primera entrada de la misma conectada a la salida A del multivibrador de 1600 Hz referenciado 4 en la Fig. 4, y recibiendo la segunda entrada de la misma los impulsos  
20 V''. Por las razones ya dichas anteriormente, el impulso V'' es una octava parte más pequeño que las señales preparatorias a hasta h. A la salida de la puerta O 42, cada impulso V'' es, por consiguiente, modulado por siete alternancias rectangulares de la señal A. El periodo activo de siete partes que así resulta  
25 R, a través de una entrada de la puerta diodo 14 de acuerdo con la Fig. 7, suministra las tres entradas "hacia atrás" de los registros en función, 19, 21 y 23.

                    Este invento corresponde a una solicitud de patente formulada en Alemania el día 13 de Mayo de 1972, señalada con  
30 el nº P 22 23 487.3 y se acoge por tanto, a los beneficios que

414697

22.



otorgan los convenios internacionales vigentes. '

-----NOTA-----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años son  
5 los siguientes:

1.- Un receptor de señales de mando para control digital de funciones de gobierno por medio de pasos de corriente o de tensión, sobre todo en los receptores de radio y televisión caracterizado porque el receptor de señales de mando comprende  
10 un circuito receptor ( $L1/C_0$ ) que es conmutado digitalmente, por medio de un conmutador rotativo electrónico (Figs. 4, 5 y 7), sucesivamente a todas las frecuencias de mando o a las frecuencias convertidas de ellas, porque la tensión del circuito resonante, que se aumenta cuando está en resonancia con la frecuencia  
15 de la señal de mando recibida y, si es necesario, después de su rectificación, es pasada a un filtro de amplitud (3), porque la salida de este filtro de amplitud (3) es conectada sucesivamente, directa o indirectamente, con el conmutador rotatorio electrónico, a las salidas de señal (de la a hasta la h) que  
20 están asociadas a las frecuencias de la señal de mando y porque las salidas de señal están respectivamente en conexión con las entradas (N, L, H, F, P) del circuito que activan las correspondientes funciones de mando digitales.

2.- Un receptor de señales de acuerdo con la reivindicación 1, caracterizado porque el mencionado circuito receptor ( $L1/C_0$ ) es sintonizado por un diodo de capacidad variable con la tensión invertida o la corriente hacia adelante del mismo, con ayuda, por ejemplo, de un generador de tensión en escalera.

3.- Un receptor de señales de acuerdo con la reivindicación 1, caracterizado porque son conectados unos conden-

MG



sadores adicionales (C1, C2, C3) por medio de unos conmutadores electrónicos (T1, D2), en paralelo con la capacitancia básica de dicho circuito receptor (L1/C<sub>0</sub>).

5 4.- Un receptor de señales de acuerdo con las reivindicaciones 1 y 2, caracterizado porque en paralelo con la capacitancia básica (L1/C<sub>0</sub>) de dicho circuito receptor, para 2<sup>n</sup> frecuencias diferentes de la señal de mando hay conectados únicamente n condensadores adicionales (C1, C2, C3), siendo la capacitancia inmediata inferior de los mismos un medio respectivamente  
10 de la inmediata superior, porque en serie con n condensadores adicionales hay dispuestos n conmutadores electrónicos (T1, T2) y porque dichos conmutadores electrónicos están a su vez gobernados por otra salida de un divisor binario de n etapas cuya frecuencia de control asciende a 2<sup>n</sup> veces la frecuencia de reloj  
15 transmitida.

5.- Un receptor de señales de acuerdo con la reivindicación 4, caracterizado porque dichos conmutadores electrónicos dispuestos en serie con dichos condensadores adicionales (C1, C2, C3) se componen, cada uno de ellos, de una  
20 conexión antiparalela de un transistor (T1) y un diodo (D2), estando de tal modo conectado dicho circuito a dicho circuito resonante (L1, C<sub>0</sub>) y dimensionado de tal modo que el diodo (D2) rectifica, en la fase  $\emptyset$  la tensión oscilante de dicho circuito resonante (L1, C<sub>0</sub>) y genera para el mismo una  
25 tensión inversa, mientras que la tensión de control facilita, durante la fase conductora (fase L) una corriente a la base del transistor (T1) de tal modo que dicho transistor (T1) se hace conductor para la fase positiva, y el diodo (D2) se hace conductor para la fase negativa de la tensión oscilante aplicada  
30 a dicho circuito resonante, conectando así dicho condensador

ME

414697



12  
24.

en paralelo con dicho circuito resonante ( $L_1, C_0$ ).

6.- Un receptor de señales de acuerdo con una de las precedentes reivindicaciones, caracterizado porque las señales de reloj del conmutador rotatorio electrónico o del divisor binario accionado por la recepción de una señal de mando se pasan a un divisor o contador a la salida del cual se toma una señal de reloj más lenta para el accionamiento de las funciones de gobierno.

7.- Un receptor de señales de acuerdo con una de las reivindicaciones precedentes, caracterizado porque la frecuencia de control provista por el oscilador de control es mayor que  $2^{11}$  veces la frecuencia de control requerida por dicho conmutador rotatorio electrónico y es preferiblemente  $2^{(n+m)}$  veces esta frecuencia, siendo n y m unos números enteros múltiplos y mayores que cero y porque hay otras etapas divisoras dispuestas entre el generador de control y dicho conmutador rotatorio electrónico o el divisor binario de n etapas que sirve para conmutar los n conmutadores electrónicos de los n condensadores adicionales de los que se toman unos impulsos que son más cortos que los impulsos de reloj en ciertas posiciones de fase.

8.- Un receptor de señales de acuerdo con una de las precedentes reivindicaciones, caracterizado porque con el fin de obtener el ritmo de funcionamiento de control un contador codificado de etapas múltiples, particularmente binario, recibe su primer impulso de contado de la señal de mando recibida por la salida conectada por dicho conmutador electrónico así como un primer circuito de entrada (particularmente una puerta 0) que, después del primer paso de contado, se bloquea por medio de una inversión de potencial en las salidas del contador, porque todos los demás pasos de contador son acciona-

MG



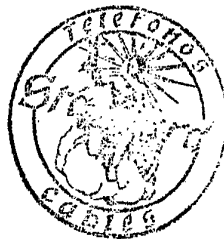
dos a través de un segundo circuito de entrada (particularmente una puerta NI) por una secuencia independiente de impulsos y porque el segundo circuito de entrada es bloqueado al final de cada ciclo de contado por la inversión de potencial a las salidas del contador.

5 9.- Un receptor de señales de mando para control digital.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

10 Esta memoria consta de veinticinco hojas escritas por una sola cara.

Madrid, 12 MAIO 1973



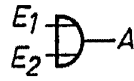
*M. G. Santamaria*  
M. G. SANTAMARIA  
VICE-SECRETARIO GENERAL

ORGE

7/

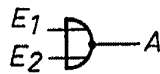


414697



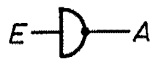
E1	E2	A
∅	∅	∅
L	∅	L
∅	L	L
L	L	L

Fig.1a



E1	E2	A
∅	∅	L
L	∅	∅
∅	L	∅
L	L	∅

Fig.1b



12 MAYO 1973

E	A
∅	L
L	∅

Fig.1c

*M. G. Santamaria*  
M. G. SANTAMARIA  
VICE-SECRETARIO GENERAL



414697

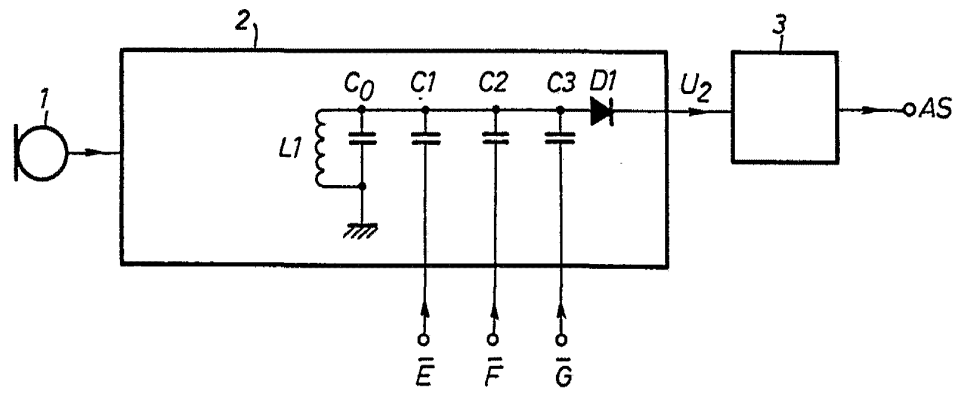
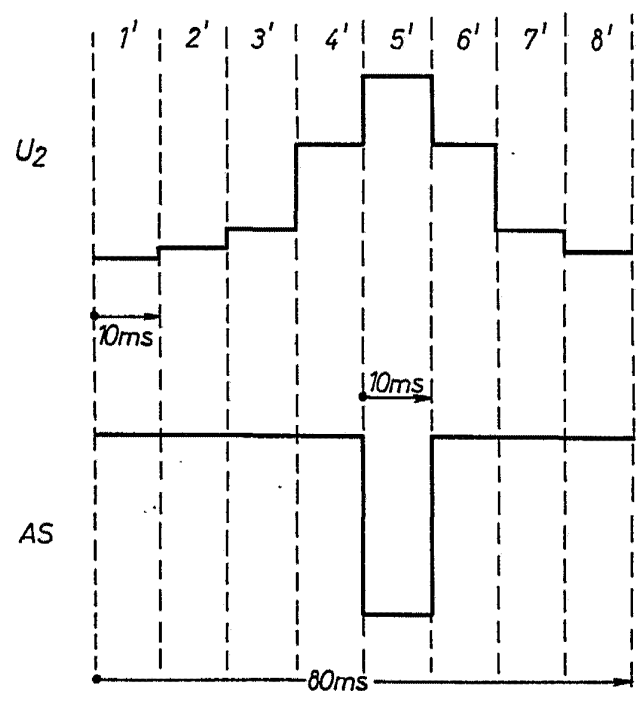


Fig. 2



12 MAYO 1973

Fig. 3

*R. G. Santamaria*  
R. G. SANTAMARIA  
VICE-SECRETARIO GENERAL



414697

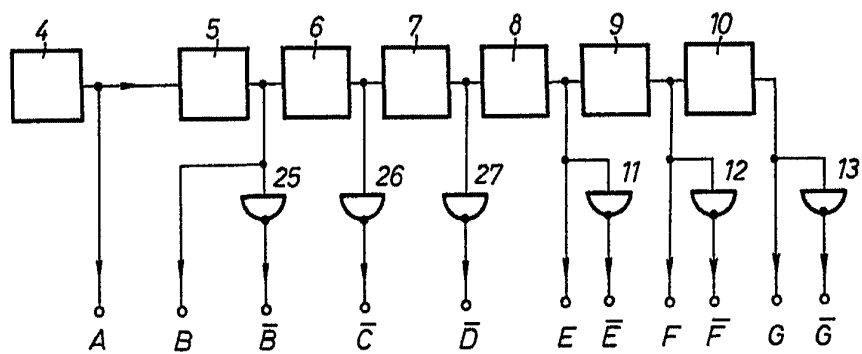


Fig. 4

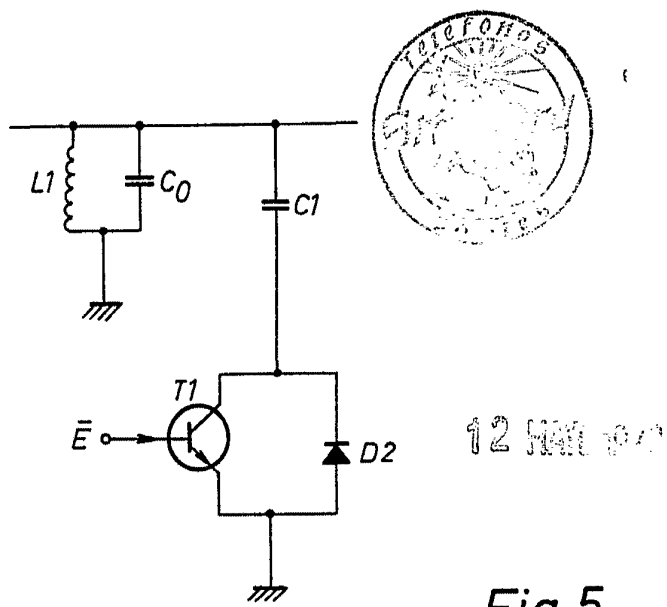


Fig. 5

M. G. SANTAMARIA  
VICESECRETARIO GENERAL

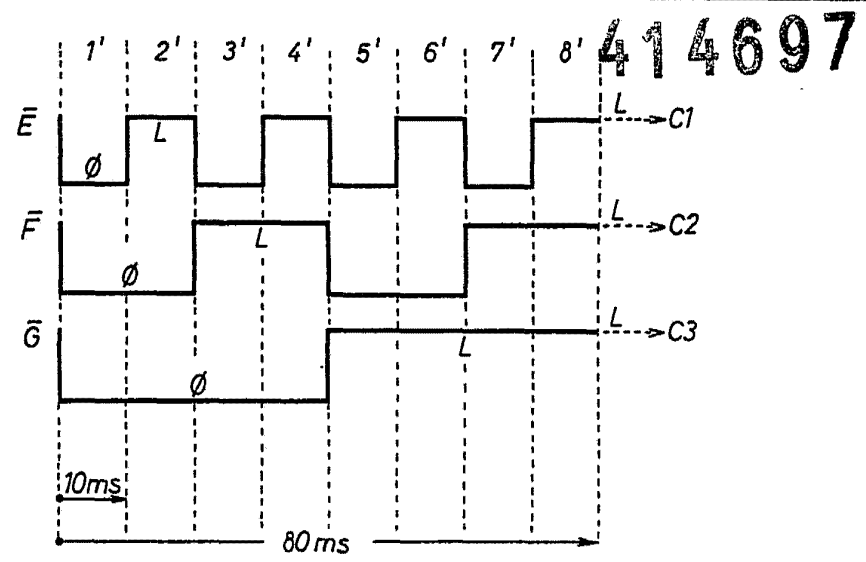


Fig.6

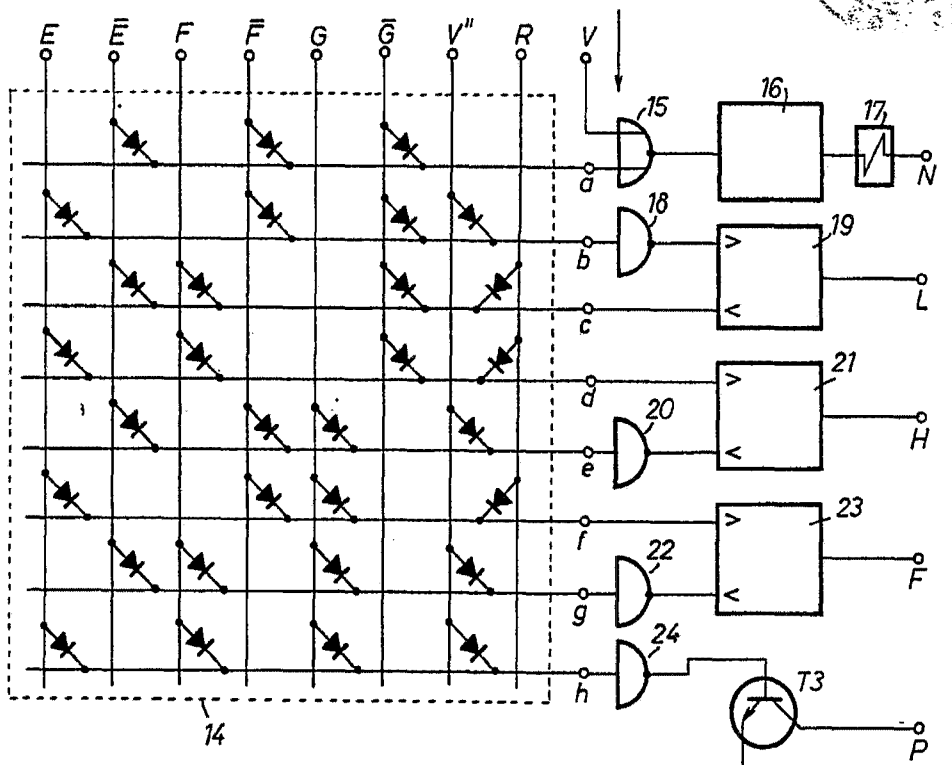


Fig.7

*J. G. Santamaria*  
 J. G. SANTAMARIA  
 VICE-SECRETARIO GENERAL

7/6



414697

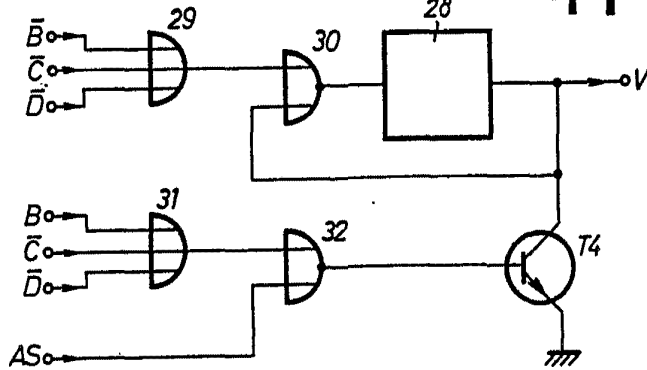


Fig. 9

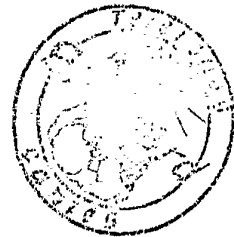
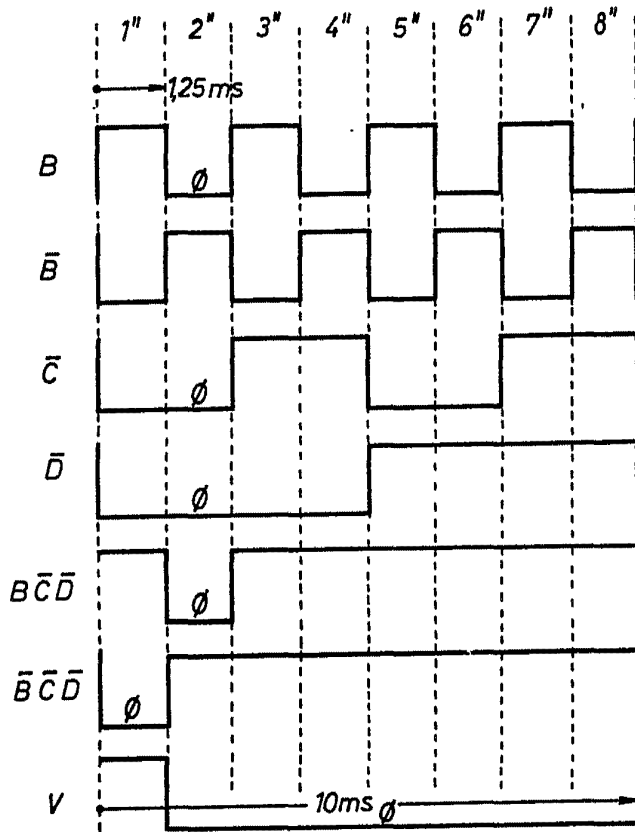


Fig. 10

*M. G. Santamaria*  
M. G. SANTAMARIA  
VICE-SECRETARIO GENERAL

Fig. 13

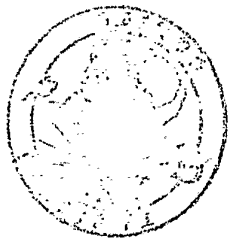
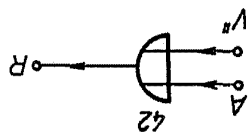
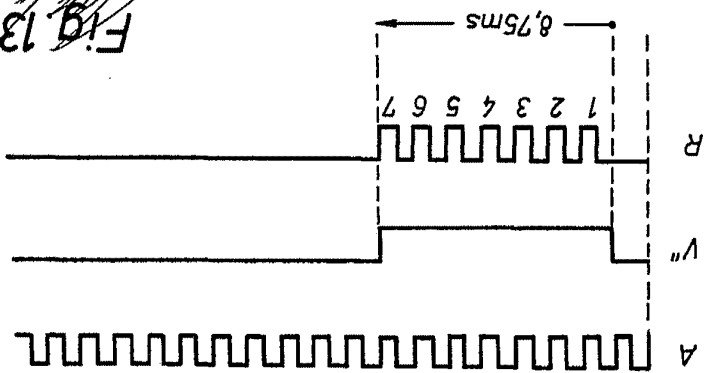
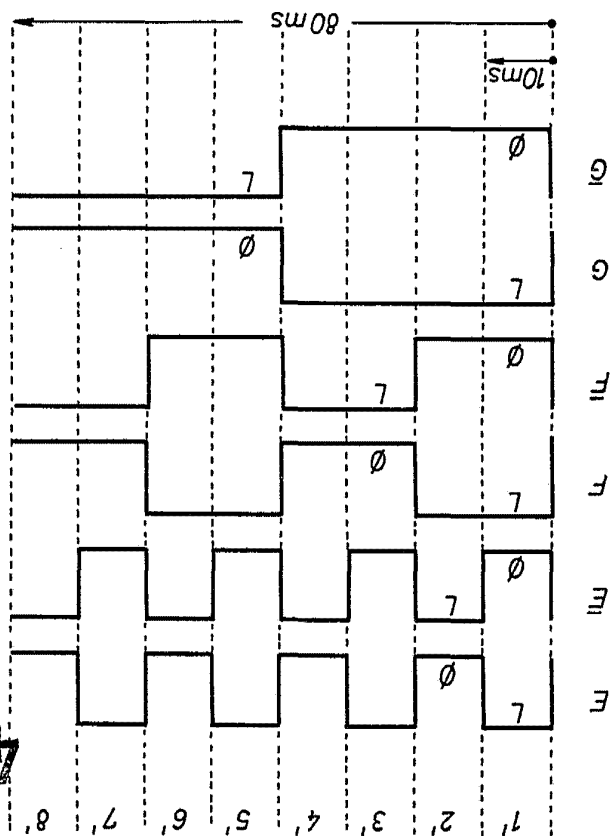


Fig. 8



414697





414697

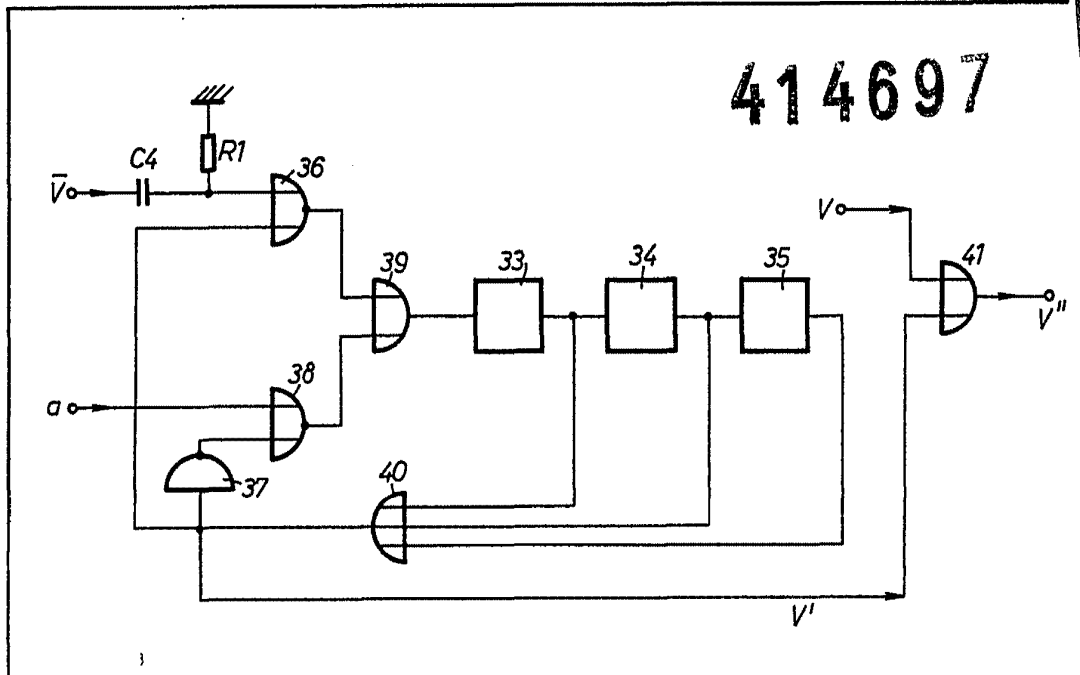


Fig. 11

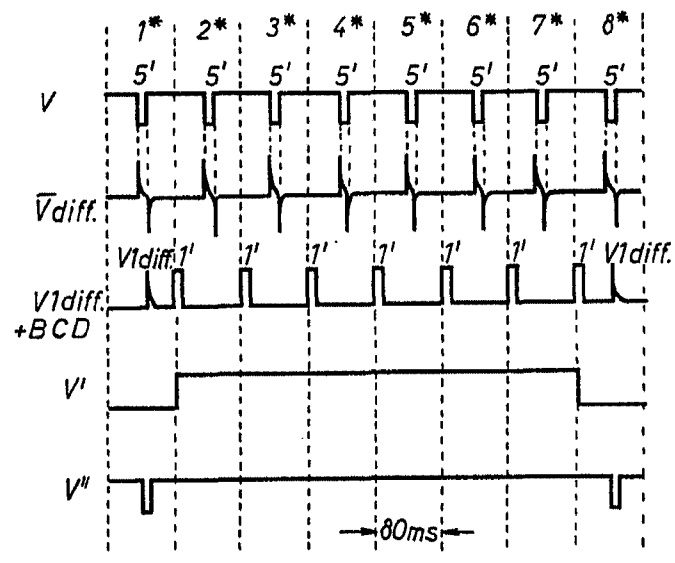


Fig. 12

M. G. SANTAMARIA  
VICE-SECRETARIO GENERAL