

18 AB



Int. Cl.²: G01R/H03C, G06G

413879

MEMORIA DESCRIPTIVA

correspondiente a la solicitud de una

PATENTE DE INVENCION

Solicitante: NORTHROP CORPORATION

Residencia: 1800 CENTURY PARK EAST.-
LOS ANGELES- CALIFORNIA 90067
ESTADOS UNIDOS

Enunciado: CIRCUITO DETECTOR DE TENSION DE CRESTA

Prioridad: de la solicitud de patente estadounidense
se nº 253 158 del 15-5-72



1

EXTRACTO DE LA DESCRIPCION

Un detector de tensión de cresta para detectar el va
lor de cresta de una tensión de entrada y para conservar éste
valor de cresta durante un tiempo predeterminado incluye un cir
cuito de carga capacitivo que se carga hasta el valor de cresta
de la tensión de entrada, un par de dispositivos rectificadores
electrónicos unidireccionales conectados en serie tales como
unos diodos conectados sobre el condensador, y un amplificador
inversor, la entrada del cual está conectada para recibir la
tensión a la cual está sometida una armadura del condensador,
y cuya salida está conectada al punto de interconexión entre
los dispositivos rectificadores electrónicos. La tensión de cresa
ta se mantiene en el condensador por medio de un circuito de
realimentación amplificada constituido por el amplificador in
versor y el dispositivo rectificador electrónico.

15

DESCRIPCION DEL INVENTO

El invento se refiere a un circuito detector de cresa
tas, y más particularmente a un circuito de éste tipo capaz de
detectar el valor de cresta de una señal de entrada y de conser
var éste valor de cresta durante un tiempo determinado.

20

Un circuito de detección y de conservación de valor
de cresta encuentra una utilización extensa en calculadoras
analógicas y en aplicaciones relacionadas con las comunicacio
nes. Generalmente, el objeto de éste tipo de dispositivo consis
te en detectar el valor de cresta de una señal particular y con
servar a continuación la tensión que representa éste valor para
utilizarlo más tarde. En la realización de la mayor parte de los
circuitos de detección y conservación de tensiones de cresta,
se utilizan circuitos de carga a base de resistencia y conden
sador para obtener la tensión de cresta de la señal de entrada

30



1 y se emplea además algún circuito para impedir que ésta tensión
de cresta se "escape" del condensador y/o para compensar ésta
fuga.

El circuito del invento constituye una mejora respec
5 to a los circuitos detectores y de conservación de tensiones
de cresta de la técnica anterior porque consigue un funciona
miento preciso y seguro con un número de componentes substancial
mente más reducido y con unos circuitos más sencillos que los
de la técnica anterior. Por tanto, el circuito del invento cons
10 tituye una mejora respecto a la técnica anterior en el sentido
que permite una mayor sencillez y economía de fabricación. Igual
mente, ya que se utilizan menos componentes, el circuito del
invento necesita menos espacio. Estos factores cobran un signi
ficado particular cuando se utiliza un gran número de circuitos,
15 de modo que la ventaja proporcionada por los factores en cues
tión se multiplica varias veces.

Por tanto, un objeto del invento consiste en propor
cionar un circuito mejorado de detección y de conservación de
tensiones de cresta que utiliza menos componentes que la mayor
20 parte de dichos circuitos de la técnica anterior.

Otro objeto del invento consiste en simplificar y re
ducir el coste de fabricación de los circuitos de detección y
conservación de tensiones de cresta.

Otro objeto del invento consiste en proporcionar un
25 circuito de detección y de conservación sencillo capaz de detec
tar y de mantener con precisión el valor de cresta de una señal
de entrada.

Otros objetos del invento podrán verse claramente en
el curso de la descripción que sigue con referencia a los dibu
30 jos adjuntos, en los cuales:



1 La Figura 1 es un dibujo esquemático que ilustra el
circuito básico del invento;

La Figura 2 ilustra una serie de formas de onda que
se desarrollan en el circuito del invento; y

5 La Figura 3 es un esquema funcional que ilustra un
modo de realización del circuito del invento.

Para describirlo de manera resumida, se indicará que
el circuito del invento incluye un circuito de carga a base de
resistencia y de condensador al cual se aplica la tensión de
10 entrada cuyo valor de cresta es preciso detectar. Un par de dis
positivos rectificadores electrónicos unidireccionales conecta
dos en serie, tales como unos diodos están montados en paralelo
sobre el condensador del circuito de carga. La tensión de entra
da se aplica (a través de una resistencia) a una armadura del
15 condensador, mientras que la otra armadura del condensador se
conecta a la entrada de un amplificador inversor de alta ganan
cia. La salida del amplificador está conectada a la conexión
común entre los dispositivos rectificadores. Cuando el conden
sador empieza a cargarse, se aplica al amplificador una tensión
20 creciente. La salida del amplificador refleja éste incremento
de la tensión de entrada por medio de una señal de salida nega
tiva, la cual atraviesa uno de los diodos y se aplica a la en
trada del amplificador para mantener la entrada del amplifica
dor en un valor próximo a cero en razón de éste proceso de rea
25 limentación negativa. De éste modo el condensador puede cargar
se al valor de cresta manteniendose una de sus armaduras en un
valor nullo en razón del proceso de realimentación negativa que
acaba de ser descrito.

30 Cuando se ha alcanzado el valor de cresta de la entra
da y si la tensión de entrada disminuye, la carga empieza a



1 escaparse del condensador. Esto produce una reducción de la ten
sión de la armadura del condensador conectada a la entrada del
amplificador, dando lugar a un incremento de la tensión a la sa
lida del amplificador. Esta tensión más elevada da lugar a la
5 circulación de una corriente a través del otro de los diodos
que está conectado a la otra armadura del condensador, impidiend
do así cualquier pérdida ulterior de la carga del mismo y mante
niendo efectivamente la tensión de salida en el valor de cresta.

Haciendo ahora referencia a las Figuras 1 y 2, se ilus
10 tran en éstas, respectivamente, el circuito básico del invento
y las formas de onda generadas en él. La tensión de entrada e_1
se aplica a través de los terminales de entrada 11 y 12. Esta
señal se aplica al circuito de carga a base de resistencia y con
densador que incluye la resistencia 15 y el condensador 17. En
15 respuesta a ésta señal, el condensador 17 empieza a cargarse y
produce la señal e_2 que crece exponencialmente, que se represen
ta en la Figura 2, que aparece en el terminal de salida 20. Una
de las armaduras del condensador 17 está conectada a la entrada
del amplificador operacional 22, el cual es un amplificador in
20 versor de alta ganancia. Cuando empieza la subida exponencial
de la tensión en el condensador 17, la tensión e_3 aplicada a la
entrada del amplificador 22 empieza a aumentar (vease Figura 2).
Este incremento de tensión en la entrada del amplificador 22 pro
duce una reducción correspondiente de la tensión de salida del
25 mismo, e_4 , según se representa en la Figura 2. La tensión de sa
lida e_4 , del amplificador 22 se aplica a la conexión común en
tre los diodos 26 y 27 conectados en serie . Se observará que
los diodos 26 y 27 pueden estar constituidos por dispositivos
rectificadores electrónicos unidireccionales que no sean diodos
30 y pueden por ejemplo estar constituidos por transistores u otros



1 dispositivos semiconductores conectados para funcionar a manera de diodo.

La tensión negativa e_4 que aparece a la salida del amplificador 22 da lugar a la circulación de una corriente a través del diodo 26, el cual tiene su anodo conectado a la entrada del amplificador 22. Gracias a ésta realimentación negativa, cualquier conato de incremento de la tensión e_3 se "anula" eficazmente, manteniendo substancialmente constante dicha tensión salvo una pequeña tensión de error que asegura la señal de realimentación. Se observará que siendo el amplificador 22 un amplificador de alta ganancia, una subida de la tensión e_3 encima del punto "cero" es muy pequeña, y que en la Figura 2 se ha exagerado para facilitar la ilustración.

15 Cuando la tensión de entrada e_1 toma un valor inferior a su valor de cresta (en el tiempo t_2 en la Figura 2) el condensador 17 empieza a descargarse, lo que produce una reducción correspondiente de la tensión e_3 . Esta reducción es reflejada por un incremento de la salida amplificada, e_4 , del amplificador 22. La subida de la señal e_4 produce la circulación de una corriente a través del diodo 27 hacia el condensador 17 que mantiene substancialmente constante la tensión de salida e_2 después de que la tensión de entrada ha disminuido por debajo de su valor de cresta o ha desaparecido totalmente. El circuito de la Figura 1 está previsto para la detección de tensiones de cresta positivas. Se observará que la detección de tensiones de cresta negativas puede hacerse modificando el circuito para invertir las polaridades de los diodos.

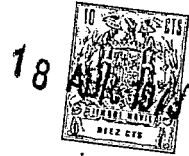
Se observará que el error dinámico " α " en la tensión de salida e_2 que se representa en la Figura 2 es función de la carga almacenada en los diodos y de las características de res



1 puesta del amplificador. Este error varia también inversamente
con la capacitancia del condensador 17. En un circuito típico
en funcionamiento éste error es mínimo y ha sido muy exagerado
en la Figura 2 para facilitar la ilustración. El error de deri
5 va, " β ", en la tensión de salida e_2 que se representa en la Fi
gura 2 es debido a corrientes de fuga que tienden a descargar
el condensador. Este error varia inversamente con la capacitan
cia del condensador 17. Normalmente, dicha fuga es insignifican
te durante el tiempo de conservación durante el cual el circui
10 to debe funcionar.

Haciendo ahora referencia a la Figura 3 se ilustra
un modo de realización del circuito del invento. Este modo de
realización utiliza exactamente el mismo circuito básico que
ha sido descrito con relación a la Figura 1 y se describirá
15 solamente en lo que se refiere a los nuevos componentes de cir
cuito que aparecen en él.

La tensión de entrada, e_1 , se aplica a través del con
mutador de muestreo 40 al circuito de carga de resistencia-con
densador que incluye la resistencia 15, el condensador 17 y un
20 condensador elegido por medio de un conmutador selector 42 en
tre los condensadores 44-46. El funcionamiento del conmutador
de muestreo 40 está controlado por medio del control de muestreo
50. Típicamente el conmutador de muestreo 40 puede estar cons
tituído por un circuito de conmutación transistorizado y el con
25 trol de muestreo puede ser un circuito numérico que acciona el
conmutador de muestreo en los momentos en que la señal de entra
da e_1 ha de ser muestreada. La tensión de polarización neces
aria para el circuito (cuando no se hace el muestreo de la entra
da) está proporcionada por la fuente de energía de corriente
30 continua 30 que está conectada directamente a la resistencia 15,



1 a través de la resistencia 33. De ésta manera, el muestreo sin
crono puede hacerse conjuntamente con otras funciones asociadas.

El conmutador 42 es accionado por medio de un control
de selección 55 que funciona en respuesta a una señal de con
5 trol para elegir uno de los condensadores 44-46. Esto permite
elegir una constante de tiempo deseada para el circuito de car
ga de modo que su funcionamiento sea óptimo según las necesidades
de aplicación. El control de selección 55 puede incluir un
circuito numérico que responde a las señales de control numérico
10 co accionando el conmutador 42 que puede ser un conmutadorelectr
ónico preferentemente a un conmutador mecánico según se ilustra
tra en la Figura 3.

Antes de cada ciclo de muestreo, el condensador 17
debe descargarse de modo que no exista carga residual procede
15 dente del muestreo anterior. Esto se hace por medio del interr
ruptor de iniciación 57 que asegura un cortocircuito entre
las armaduras del condensador en respuesta a una señal de con
trol numérico.

Se aplica al amplificador 22 una tensión de referencia
20 cia procedente de la fuente de tensión de referencia 58. En és
te caso, el amplificador 22 es un amplificador diferencial y
por tanto la tensión de entrada que se le aplica a partir de
la fuente de tensión de referencia 58 determina los valores
más negativos de la entrada e_1 que ha de ser detectada. De és
25 ta manera, por ejemplo, si la tensión de salida de la fuente
de referencia 58 es - 5 voltios, entonces el detector de cre
stas detectará cualquier valor de e_1 que sea más positivo que
- 5 voltios.

La señal almacenada e_2 se aplica a través del amplific
30 ficador intermedio y del compensador de error 60 el terminal de



1 salida 20. El amplificador intermedio y el compensador de error
 aislan el circuito de carga de las corrientes de utilización
 y proporcionan también una señal de corrección de e_2 para com
 pensar los errores " α " y " β " mencionados más arriba con rela
 5 ción a la Figura 2.

De éste modo, el invento proporciona un circuito sim
 ple pero sin embargo muy eficaz para detectar el valor de cresa
 ta de una señal y para mantener ésta señal para su utilización
 ulterior.

10 Aunque el invento haya sido descrito e ilustrado de
 talladamente, debe entenderse claramente que esta descripción
 se ha dado a título de ilustración y de ejemplo solamente y
 no presenta ningún caracter limitativo, ya que el espíritu y
 el alcance del invento están limitados solamente por los térmi
 15 nos de las siguientes reivindicaciones.

En resumen la presente Patente de Invención que se
 solicita deberá recaer sobre las siguientes.

REIVINDICACIONES

1.) Circuito detector de tensión de cresta para detec
 20 tar el valor de cresta de una señal y para mantener ésta señal
 durante un período de tiempo, que incluye:

un circuito de carga del tipo de resistencia-condensa
 dor, que incluye una resistencia y un condensador conectado en
 serie,

25 unos medios para aplicar dicha señal a dicho circuito
 de carga del tipo de resistencia-condensador para constituir
 su corriente de carga,

un par de dispositivos rectificadores electrónicos un
 30 direccionales conectados en serie, estando dichos dispositivos
 rectificadores electrónicos conectados sobre dicho condensador,



1 un terminal de salida conectado a la conexión común
entre uno de los hilos de dicho condensador y dichos dispositio
vos rectificadores electrónicos,

un amplificador inversor cuya entrada está conectada
5 a la conexión común entre uno de los hilos de dicho condensador
y de dichos dispositivos rectificadores electrónicos, mientras
que la salida de dicho amplificador está conectada a la conexión
común entre dicho par de dispositivos rectificadores electrónico
cos,

10 con lo cual se aplica una realimentación negativa a
la entrada de dicho amplificador a través de uno de dichos dis
positivos rectificadores electrónicos para mantener una señal
substancialmente nula en éste cuando la señal de entrada está
presente y una señal de realimentación negativa se aplica a di
15 cho amplificador a través del otro de dichos dispositivos recti
ficadores electrónicos al terminal de salida para mantener dicha
salida substancialmente constante durante un cierto tiempo des
pués de que dicha señal de entrada ha desaparecido.

2.) Circuito según la reivindicación 1, caracterizado
20 porque dichos dispositivos rectificadores electrónicos son diodos.

3.) Circuito según la reivindicación 2, caracterizado
porque dicho circuito es un detector de crestas positivas, es
tando el cátodo de uno de dichos diodos conectado al anodo del
otro de dichos diodos, estando el anodo de dicho diodo mencio
25 nado en primer lugar conectado a la entrada de dicho amplifica
dor, mientras que el cátodo del otro de dichos diodos está co
nectado a dicho terminal de salida.

4.) Circuito según la reivindicación 1, caracterizado
porque incluye además un dispositivo de conmutación de muestreo
30 interpuesto entre la señal de entrada y el circuito de carga y

18 APR 1973

1 un dispositivo de control de muestreo para controlar el funcionamiento de dicho dispositivo de conmutación de muestreo.

5 5.) Circuito según la reivindicación 1, caracterizado porque dicho circuito de carga incluye además un segundo condensador y unos medios para seleccionar dicho segundo condensador entre un grupo de condensadores en respuesta a una señal de mando.

10 6.) Circuito según la reivindicación 4, caracterizado porque incluye además un dispositivo interruptor de iniciación conectado sobre dicho condensador, funcionando dicho dispositivo interruptor de iniciación en respuesta a una señal de vuelta a cero para descargar dicho condensador antes del funcionamiento de dicho dispositivo de conmutación de muestreo.

15 7.) Circuito según la reivindicación 1, caracterizado porque incluye además un dispositivo amplificador intermedio interpuesto entre dicho conector común dispuesto entre uno de dichos hilos del condensador y dichos dispositivos rectificadores electrónicos y dicho terminal de salida para asegurar el aislamiento de dicho circuito.

20 8.) Se reivindica por último como objeto que ha de recaer la Patente de Invención que se solicita CIRCUITO DETECTOR DE TENSION DE CRESTA.

Todo conforme queda descrito y reivindicado en la presente Memoria descriptiva que consta de once páginas mecanografiadas y dibujos que se acompañan.

25

Madrid, 18 de abril 1.973
BERNARDO UNGRIA

B. U.

30

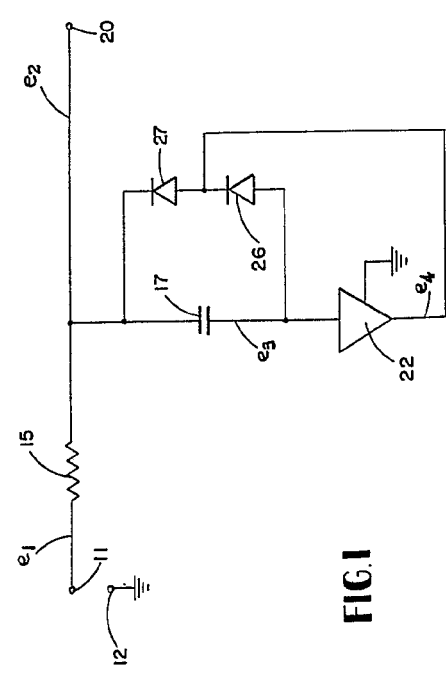


FIG. 1

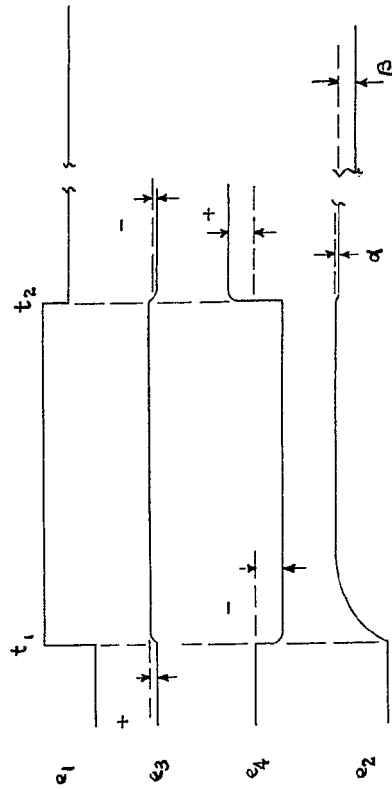


FIG. 2

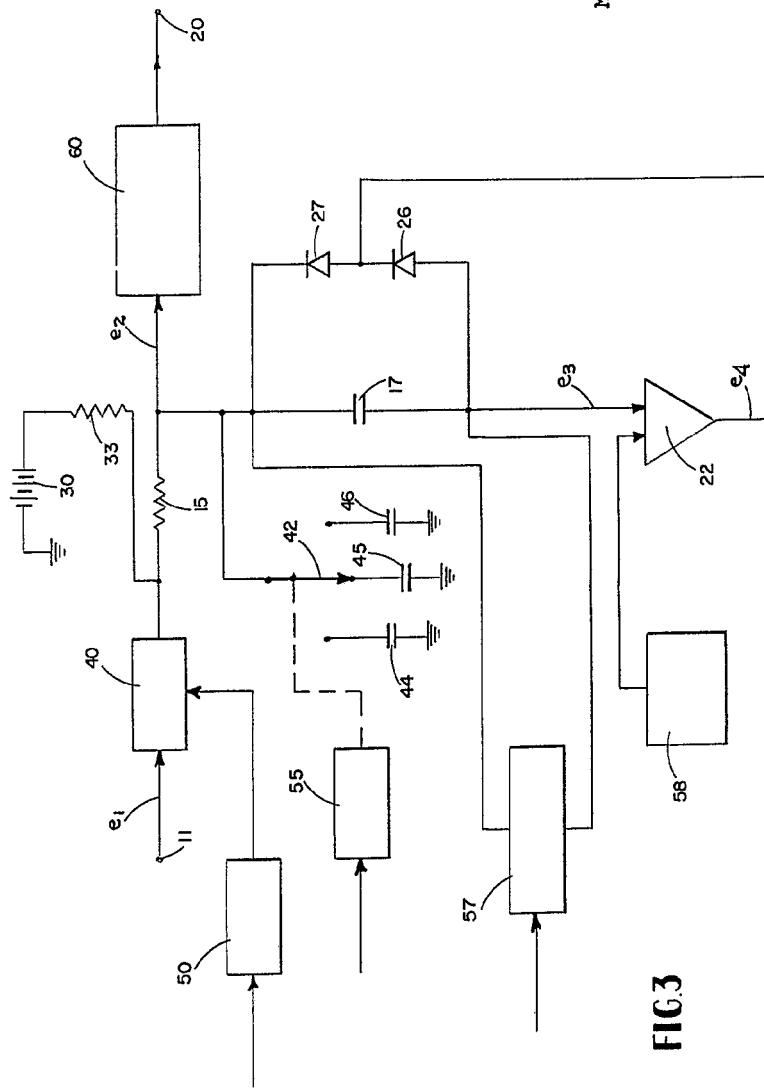


FIG. 3

ESCALA VARIABLE
 Madrid, 18 de abril de 1.973
 BERNARDO UNGRIA
 P.P.

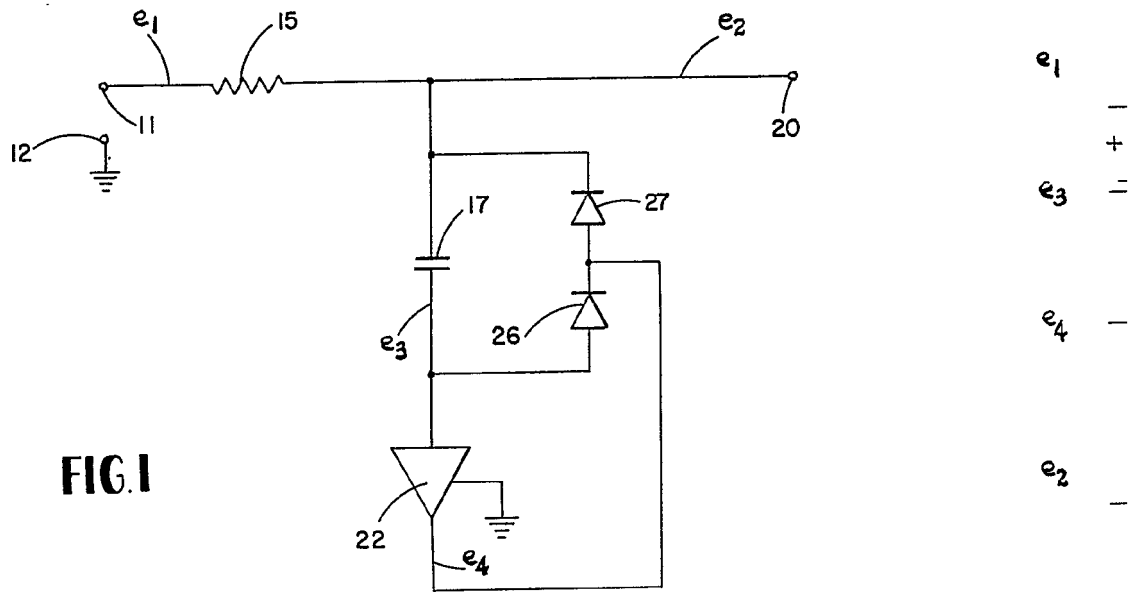


FIG. 1

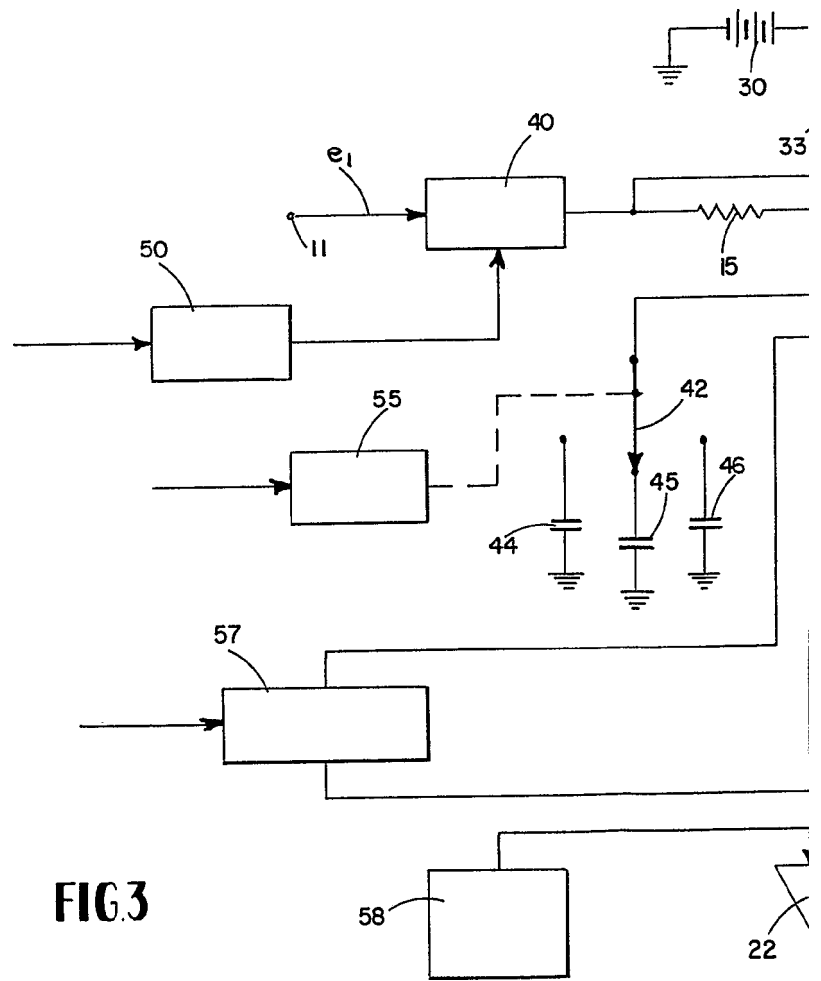


FIG. 3

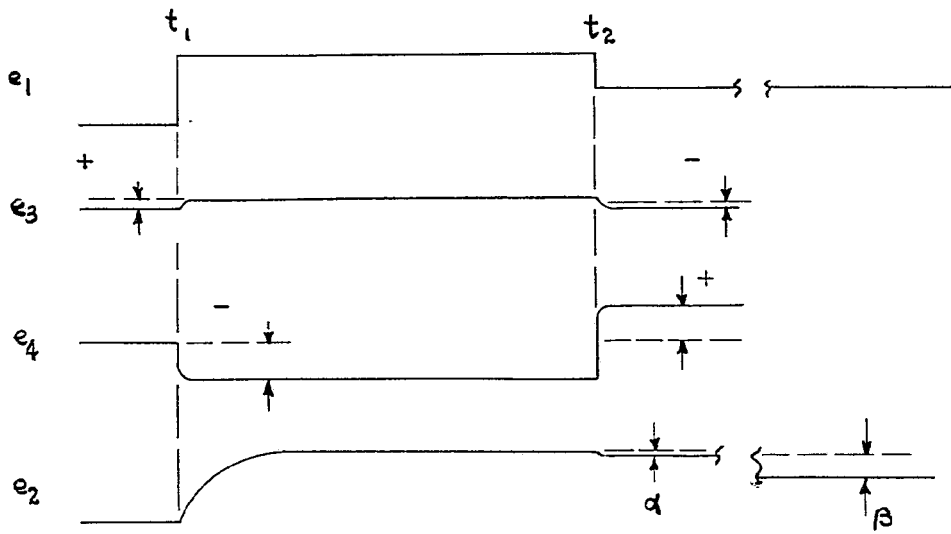
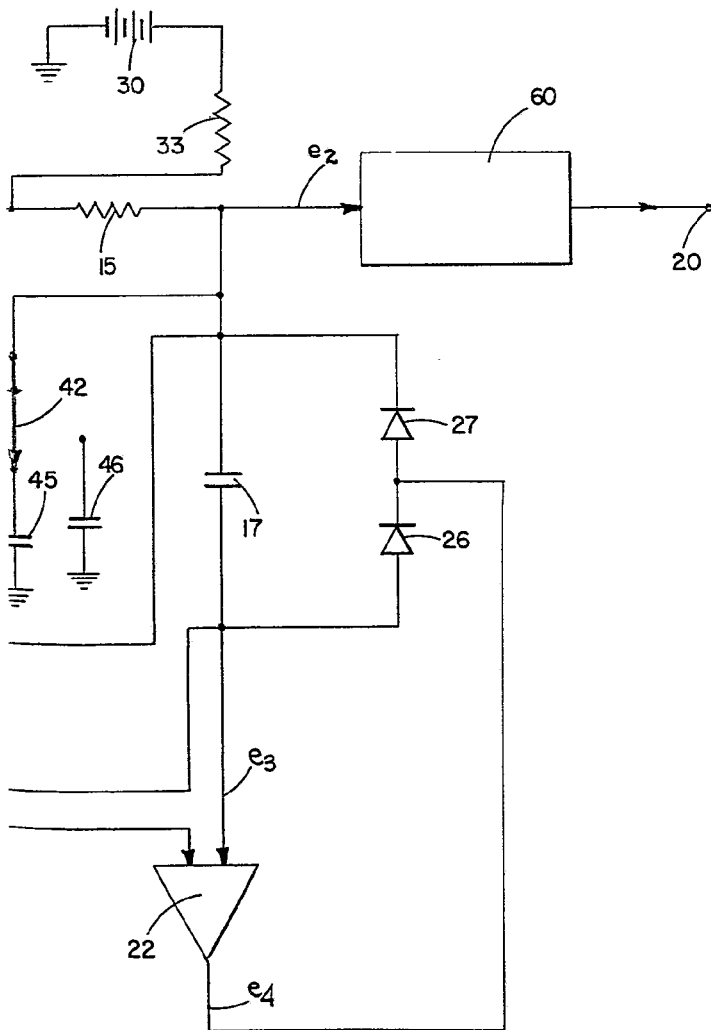


FIG.2



ESCALA VARIABLE
 Madrid, 18 de abril de 1.973
 BERNARDO UNGRIA

P.P.

Handwritten signature of Bernardo Ungria.

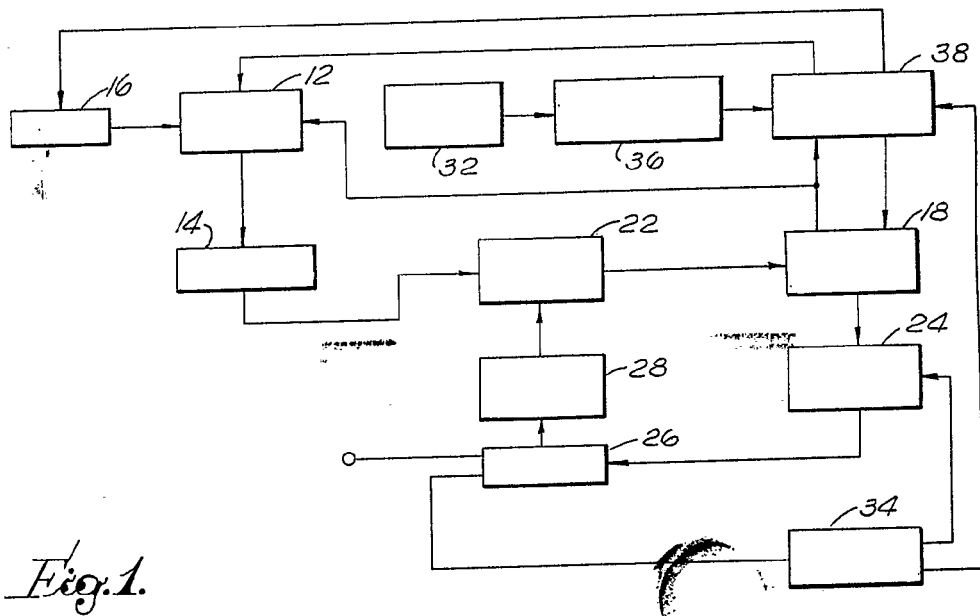


Fig. 1.

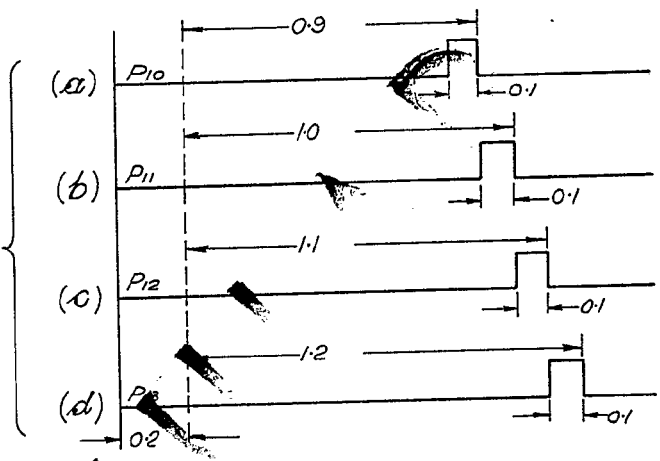


Fig. 2.

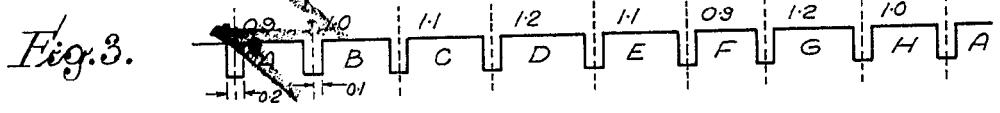


Fig. 3.

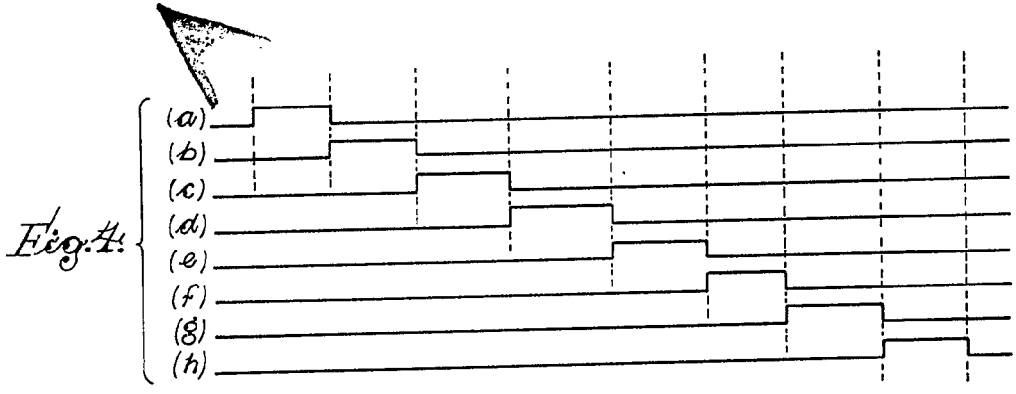


Fig. 4.

ESQUEMA VARIABLE
 MADRID, 18 DE abril DE 19 73
 BERNARDO UNGRÍA
 P. P.

Fig. 5.

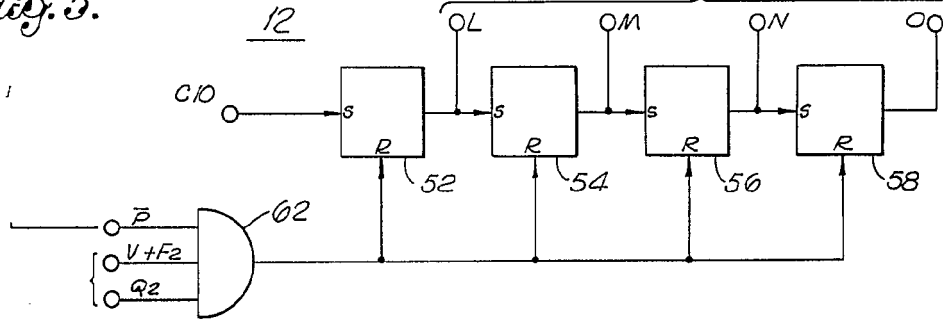


Fig. 6.

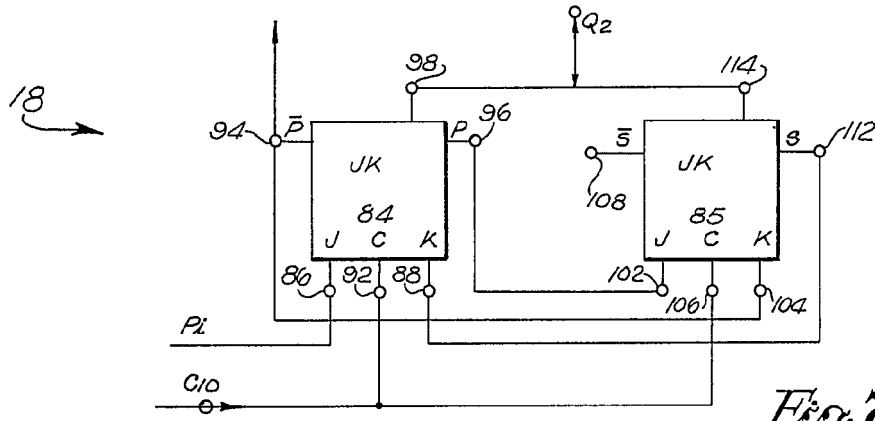
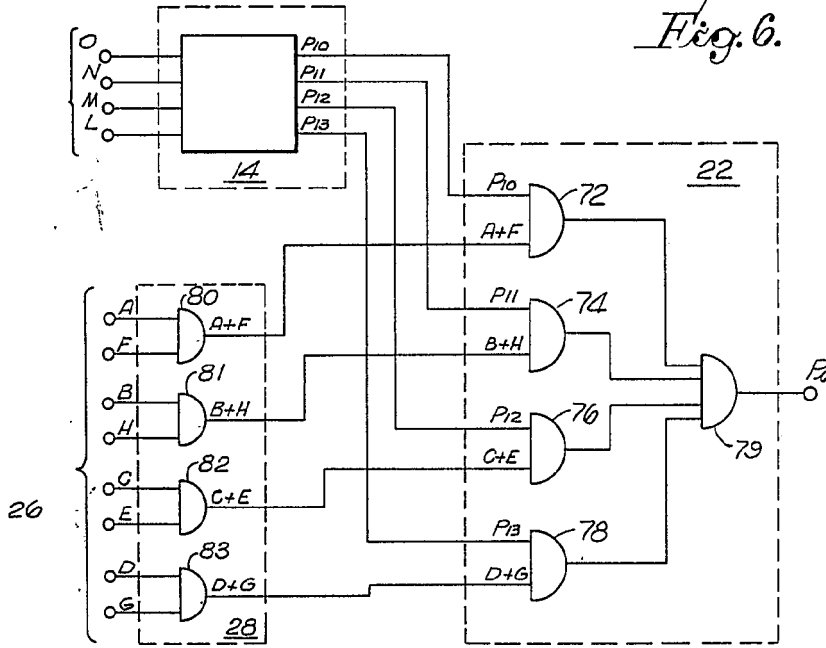
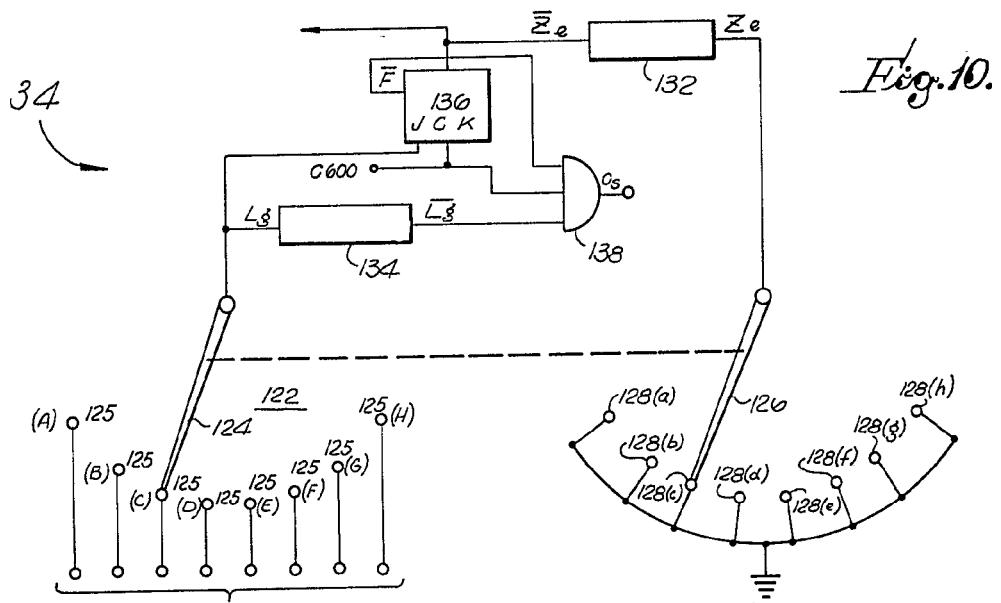
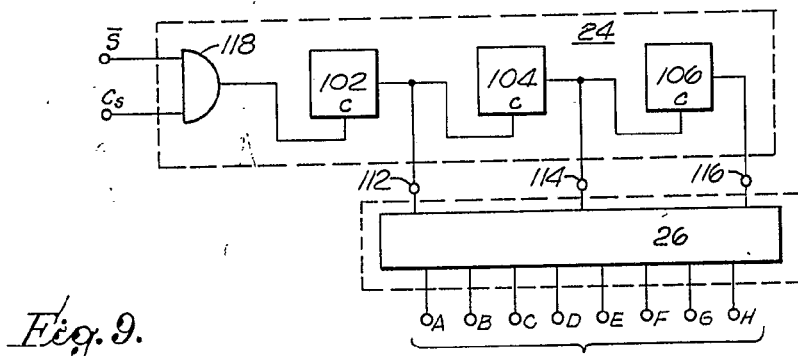
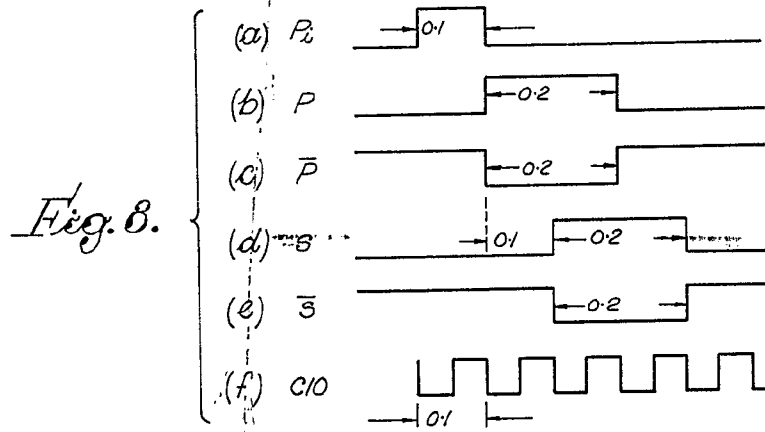


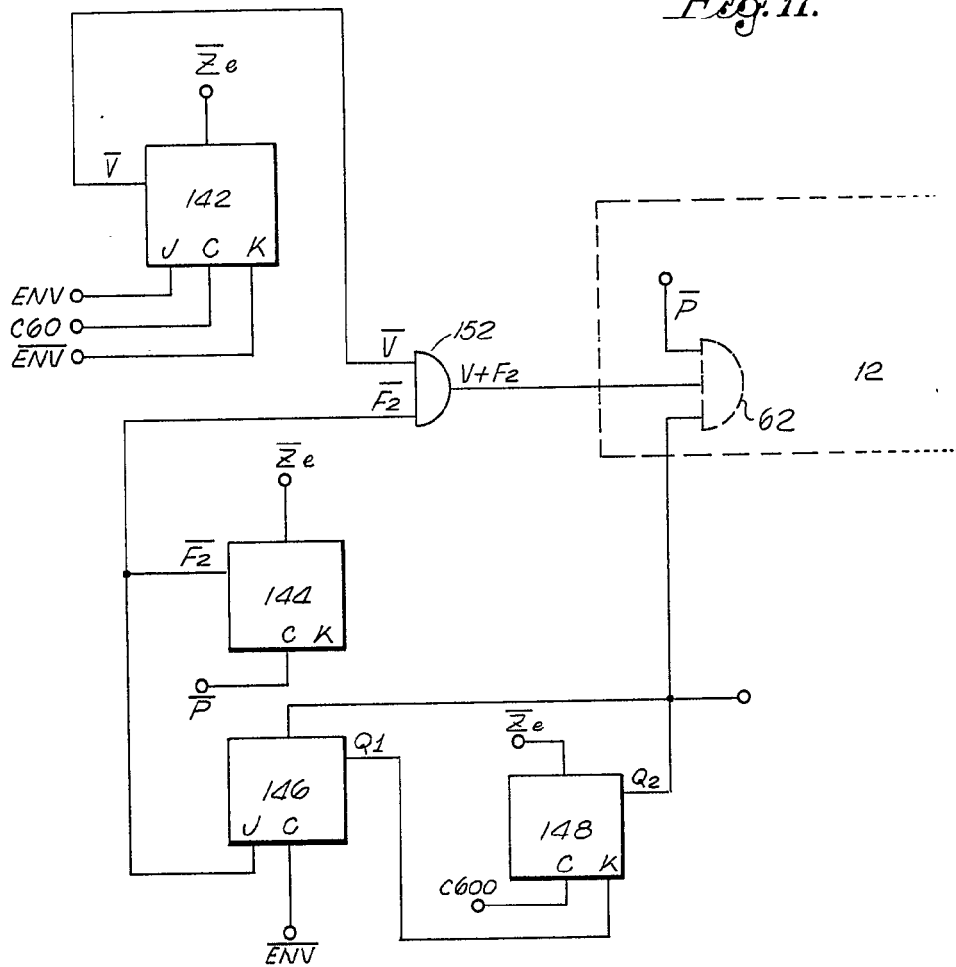
Fig. 7.

EP. VARIABLE
 MADRID, 18 DE abril DE 1973
 BERNARDO UNGER
 P. P.



ESCALA VARIABLE
 MADRID, 18 de abril DE 1973
 BERNARDO UNGRÍA
 P. P.

Fig. 11.



ESCALA VARIABLE
 MADRID, 18 de abril DE 1973
 BERNARDO UNGRÍA
 P. P.