

413686

13



413686

F.c-17-4-75

Int. Cl.²: H04N

MEMORIA DESCRIPTIVA

correspondiente a la solicitud de una

PATENTE DE INVENCION

Solicitante: SONY CORPORATION

Domicilio: 7-35 Kitashinagawa-6, Shinagawa-ku,
TOKYO, Japon.

Enunciado: SISTEMA DE DECODIFICACION PARA RECEPTOR
DE TELEVISION EN COLOR.

Prioridad: de la solicitud de patente japonesa n^o
37304/1972 del 13 abril 1.972.

MGS.-

413686

- 2 -



5 El invento se refiere de manera general a receptores de televisión en color adaptados para recibir señales transmitidas de acuerdo con el sistema de inversión de fase en líneas sucesivas llamado corrientemente sistema PAL, y más particularmente a un sistema de decodificación destinado a ser utilizado en receptores de televisión en color para recibir y visualizar señales transmitidas de acuerdo con el sistema PAL.

10 En el sistema PAL, una señal compuesta de televisión en color incluye dos componentes de señal de color, usualmente señales de diferencia de color, que contienen la información de crominancia, que se codifican simultáneamente por modulación de amplitud en cuadratura con supresión de la portadora, en una sub-portadora de color de la banda de video
15 frecuencia, invirtiéndose la fase de un eje de modulación de una de las componentes de color, 180° , a cada periodo de línea.

20 Para decodificar dicha señal compuesta de televisión en color, se han propuesto hasta ahora algunos sistemas, por ejemplo el sistema llamado PAL sencillo y el sistema llamado PAL standard. Estos sistemas convencionales, sin embargo, decodifican las señales PAL al precio de una reducción de la calidad de la imagen reproducida o al precio de un fuerte incremento de la complejidad del sistema.

25 Una Solicitud de Patente copendiente n^o 409.441 del 7 de Diciembre de 1972, por "Receptor de Televisión en Color" a nombre del Solicitante de la presente Solicitud, describe un nuevo sistema para decodificar señales PAL de tal
30 manera que se eviten algunas de las limitaciones propias a los sistemas de decodificación PAL existentes. El nuevo sig

413686

- 3 -

13 ABR. 1973



tema en cuestión es igualmente capaz teóricamente de recibir
señales transmitidas bien por el sistema PAL o por el siste-
ma llamado NTSC, aunque las frecuencias de sub-portadora de
color que se utilizan en la práctica de estos dos sistemas de
5 televisión, hacen difícil aprovecharse de esta última carac-
terística.

El sistema de decodificación de la Solicitud
copendiente incluye un dispositivo de circuito de conmuta-
ción y de medios de retardo conectados para recibir la señal
10 de crominancia entrante. Esta señal de crominancia se trans-
mite en primer lugar a los demoduladores, durante el tiempo
de una línea, y a continuación, se demora la misma informa-
ción durante el tiempo de una línea por medio del dispositi-
vo de retardo y se transmite nuevamente a través del circui-
15 to de retardo a los demoduladores durante el siguiente tiem-
po de línea. La información de crominancia transmitida a
partir de la estación de televisión durante el segundo tiempo
de línea no se utiliza en el receptor. La señal transmitida
durante el tercer tiempo de línea es transmitida, sin demora,
20 a los demoduladores y se repite, en forma retardada, durante
el cuarto tiempo de línea. Como resultado, la señal de cró-
minancia en la cual ambos ejes de modulación de las dos com-
ponentes de la señal de color conservan respectivamente fases
fijas durante todos los tiempos de línea correspondientes, se
25 obtiene y se suministra a los demoduladores. Sin embargo, en
este caso puede producirse una deterioración de la imagen de
color reproducida en razón de la utilización repetida de la
misma información de color en cada línea par o impar de cada
dos líneas sucesivas.

30 Por consiguiente, un objeto del invento consis-



413686

te en mejorar el sistema de decodificación propuesto en la
Solicitud nº 409.441 mencionada más arriba.

Otro objeto del invento consiste en proporcionar un nuevo sistema de decodificación para la señal PAL que incluye un circuito mezclador especial para las señales de crominancia para proporcionar a un demodulador una señal de crominancia transformada por mezclado.

Otros objetos, características y ventajas suplementarios del invento aparecerán en la siguiente descripción del mismo, tomada conjuntamente con los dibujos que la acompañan, y en los cuales:

Las figuras 1 y 2 son diagramas vectoriales para describir una señal de televisión en color de acuerdo con el sistema PAL;

La figura 3 es un diagrama en bloques esquemático que representa un ejemplo de un sistema de decodificación según el invento;

Las figuras 4 y 5 son diagramas vectoriales utilizados para describir el sistema de decodificación representado en la figura 3;

Las figuras 6A, 6B, 6C, 7A, 7B y 7C son diagramas esquemáticos de las señales, que se utilizan para describir el sistema de decodificación según el invento;

Las figuras 8 y 9 son diagramas en bloques esquemáticos que representan otros ejemplos de un sistema de decodificación según el invento;

Las figuras 10A y 10B son diagramas vectoriales esquemáticos utilizados para explicar las ventajas inherentes al sistema de decodificación según el invento; y

Las figuras 11A, 11B y 11C son diagramas abstrac

413686

- 5 -

13



tos utilizados para explicar las ventajas inherentes al sistema de decodificación según el invento.

Antes de describir el invento, se dará una explicación del sistema de televisión en color PAL con referencia a las figuras 1 y 2.

La esencia del sistema de televisión en color PAL consiste en la relación de fase entre las dos señales de diferencia de color moduladas en una sub-portadora común para formar una señal de crominancia. Esta relación de fase está representada en la figura 1. Una de las componentes de crominancia E_B-E_Y , contiene la información relacionada con las componentes azules de la imagen de televisión. La otra, E_R-E_Y , contiene la información relacionada con las componentes rojas. Ambas componentes de crominancia se modulan en la misma portadora, o más exactamente en la misma sub-portadora, pero la modulación se hace por separado y de tal manera que durante un intervalo de tiempo dado que corresponde a una línea \underline{n} de la imagen de televisión en color, la componente de crominancia E_R-E_Y esté modulada en la portadora con un eje de modulación dotado de una fase ϕ_0 . Durante el mismo intervalo de tiempo, la otra componente de crominancia E_B-E_Y , se modula en la portadora con un eje de modulación que tiene una fase $\phi_0 - \frac{\pi}{2}$. Por este motivo, la componente de crominancia $(E_B-E_Y)_n$ que representa la información azul durante el intervalo de línea dado \underline{n} se representa bajo la forma de una flecha horizontal mientras que la componente de crominancia roja $(E_R-E_Y)_n$ durante el mismo intervalo de línea \underline{n} se representa por una flecha vertical. La suma vectorial de estas dos componentes de crominancia produce una señal resultante F_n , que es una tensión compleja que puede ser defi-



nida por la expresión $(E_B - E_Y)_n + j(E_R - E_Y)_n$ (llamada en lo que sigue señal de línea mas).

La relación de fase para la siguiente línea $n+1$ se representa igualmente en la figura 1. En este caso, la componente de crominancia $E_B - E_Y$ se modula en la portadora teniendo igualmente el eje de modulación la fase $\phi_0 - \frac{\pi}{2}$ y por tanto la componente de crominancia $(E_B - E_Y)_{n+1}$, para la línea $n+1$ se representa en la misma dirección que la componente $(E_B - E_Y)_n$. Sin embargo, de acuerdo con el sistema PAL, la componente de crominancia $E_R - E_Y$, se modula en la portadora con un eje de modulación que tiene una fase $\phi - \pi(-\phi_0)$, es decir invertida respecto a la fase de la línea siguiente n y por tanto la componente de crominancia $(E_R - E_Y)_{n+1}$ de la línea $n+1$ se representa en la dirección opuesta a la de la componente $(E_R - E_Y)_n$. De este modo, la señal F_{n+1} puede ser definida por la expresión $(E_B - E_Y)_{n+1} - j(E_R - E_Y)_{n+1}$ (llamada a continuación señal de línea menos).

La señal de crominancia incluye una señal de sobreimpulso de color (señal de sincronización de color). La señal de sobreimpulso tiene fases diferentes en ambas señales F_n y F_{n+1} , respectivamente. Es decir que, según se indica en la figura 2, la fase de la señal de sobreimpulso contenida en la señal F_n adelanta 45° en el sentido antihorario respecto a la fase ϕ_0 , que está representada por $B+$, y la fase de la señal de sobreimpulso contenida en la señal F_{n+1} retarda en el sentido horario 45° respecto a la fase $\phi_0 - \pi(-\phi_0)$ la cual está representada por $B-$.

El presente invento proporciona un sistema de decodificación para una señal de televisión en color PAL de este tipo, en el cual se obtiene de manera positiva una señal



de color demodulada predeterminada así como una imagen reproducida de calidad mejorada.

Haciendo referencia a la figura 3, se describirá en lo que sigue un modo de realización del invento.

5 En la figura 3, la referencia numérica 1 designa un amplificador pasabanda que separa una señal de crominancia de una señal de televisión en color compleja. La señal de crominancia así separada se aplica a uno de los terminales de entrada de un circuito de conmutación 2 e igualmente a un terminal de entrada de otro circuito de conmutación 3. La salida del circuito de conmutación 3 se aplica al otro terminal de entrada del circuito de conmutación 2 a través de un circuito de retardo 4 que demora la señal que se le aplica, un tiempo de línea horizontal y además a través de un amplificador 5. La salida del amplificador 5 se aplica ulteriormente a través de un separador 6 al otro terminal de entrada del circuito de conmutación 3. Los circuitos de conmutación 2 y 3 son accionados alternativamente cada intervalo de línea por una señal de conmutación procedente de un flip-flop 8 que se invierte cada intervalo de línea por medio de un impulso horizontal 7. En tal caso, cuando el circuito de conmutación 2 está en la posición ilustrada, el circuito de conmutación 3 ocupa igualmente la posición ilustrada. Por tanto, cuando se conmuta el circuito de conmutación 2 a la posición inversa de la que se representa en la figura 3, el circuito de conmutación 3 pasa igualmente a la posición inversa de la que se representa en la figura 3. La salida del circuito de conmutación 2 y la salida del amplificador 5 se suman en un sumador 9. La salida del sumador 9 se aplica a través de un amplificador pasabanda 10 a unos pri

413686

- 8 -

13



mero y segundo demoduladores 11 y 12, respectivamente. La salida del amplificador pasabanda 10 se aplica igualmente a una puerta de sobreimpulso 13 que produce entonces una señal de sobreimpulso. Un oscilador 14 recibe la señal de sobreimpulso y produce una señal de salida que se aplica al primer demodulador 11 como señal de referencia después de ser retardada su fase 45° por un desfasador 15. La salida del desfasador 15 se aplica al segundo demodulador 12 como señal de referencia después de ser retardada por un desfasador 16 que retarda 90° la fase de la señal que se le aplica.

En un restador 17, se resta la salida del amplificador 5 de la salida del circuito de conmutación 2. La salida del restador 17 se aplica a un amplificador 18 provisto de control de ganancia que puede funcionar igualmente como puerta de sobreimpulso y producir una señal de sobreimpulso. La señal de sobreimpulso así conmutada se aplica a una puerta 19 que recibe igualmente la señal de salida procedente de un generador 20 de señal de puerta accionado por la señal de sincronización vertical VD. La señal procedente del generador 20 de señal de puerta puede abrir la puerta 19 o hacer que la puerta 19 sea conductora durante 1H (H representa un intervalo de línea) solamente a partir del momento en que han transcurrido 7H después del borde ascendente de la señal de sincronización vertical VD. De este modo, la puerta 19 proporciona solamente la señal de sobreimpulso que existe a la salida del amplificador 18 con control de ganancia durante un 1H predeterminado a un detector 21 que realiza la detección de amplitud de la señal de sobreimpulso y aplica la señal así detectada al flip-flop 8 bajo la forma de una señal de corrección.

413686

- 9 -

13 A



Con el circuito descrito más arriba con relación a la figura 3, cuando los circuitos de conmutación 2 y 3 toman las posiciones ilustradas al llegar la señal mas, mientras toman la posición inversa al llegar la señal menos, el

5 circuito de conmutación 12 produce señales tales como F_n , F'_n , F_{n+2} , F'_{n+2} , F_{n+4} , F'_{n+4} ,, secuencialmente, es decir aquellas señales que consisten en las señales mas originales y en las señales obtenidas retardando las señales mas originales un intervalo de línea alternativamente, mientras que

10 el amplificador 5 produce señales tales como F'_{n-2} , F'_n , F'_{n+2} , F'_{n+4} ,, secuencialmente, es decir aquellas señales que consisten en señales obtenidas demorando las señales mas originales un intervalo de línea y las señales obtenidas demorando además estas primeras señales un

15 intervalo de línea alternativamente. En otras palabras, las señales mencionadas más arriba procedentes del amplificador 5 son las mismas que las que se obtienen demorando las señales procedentes del circuito de conmutación 2 un intervalo de línea. Como resultado de ello, en el sumador 9 se hacen las su-

20 mas de $F_n + F'_{n-2}$, $F'_n + F'_n$, $F_{n+2} - F'_{n+2}$, $F'_{n+2} + F'_{n+2}$, $F_{n+4} - F'_{n+4}$, $F'_{n+4} - F'_{n+4}$,, es decir que, durante un cierto intervalo de línea cada segundo intervalo de línea, se hace la suma de una señal de línea original con la señal situada dos líneas antes mientras que durante el siguiente intervalo de línea adyacente, se suman conjuntamente señales

25 retardadas en un intervalo de línea. De este modo, el sumador 9 produce solamente señales mas continuamente, las cuales se aplican a los demoduladores 11 y 12 a través del amplificador pasabanda 10.

30

Por el contrario, durante un cierto intervalo

413686

- 10 -



de línea en cada segundo intervalo de línea, las señales de línea anteriores en dos intervalos de línea respecto a las señales de línea originales, se substraen de estas últimas en el restador 17 de la manera siguiente $F_n - F'_{n-2}$, $F'_n - F'_n$, $F_{n+2} - F'_{n+2}$, $F'_{n+2} - F'_{n+2}$, $F_{n+4} - F'_{n+4}$, $F'_{n+4} - F'_{n+4}$, ... mientras que durante el siguiente intervalo de línea adyacente se añaden conjuntamente las señales de línea demoradas un intervalo de línea.

Por consiguiente, en este caso, el estado de las señales de sobreimpulso en las señales obtenidas en las partes respectivas es el que se representa en la figura 4 en la porción inicial de cada intervalo de trama y por tanto la señal de sobreimpulso B+ idéntica a la primera señal de sobreimpulso B+ contenida en la señal procedente del amplificador pasabanda 1, se obtiene a partir del amplificador de ganancia controlada 18 solamente durante el intervalo de línea H_1 en el cual existe la primera señal de sobreimpulso B+. De hecho, en la señal PAL, el tiempo inicial del intervalo de trama en el intervalo de línea H_1 en el cual se obtiene la primera señal de sobreimpulso B+ de cada intervalo de trama, es decir el periodo de tiempo desde el borde ascendente de la señal de sincronización vertical VD cambia cada cuatro intervalos de trama según se representa en la figura 6A, y por tanto el periodo de tiempo que transcurre desde el momento de producirse el borde ascendente de la señal de sincronización vertical VD hasta el intervalo de línea H_1 en el cual se obtiene la primera señal de sobreimpulso B+ de este intervalo de trama, es 6H en el primer intervalo de trama, 5,5H en el segundo intervalo de trama, 5H en el tercer intervalo de trama y 6,5H en el cuarto intervalo de trama, respectivamente. Por

413686

- 11 -



consiguiente, según se representa en la figura 6C, se aplica una señal de puerta G a la puerta 19 a partir del generador de señal de puerta 20 y esta señal de puerta G puede abrir la puerta 19 durante el periodo de tiempo 1H que se inicia en cada intervalo de trama 7H a partir del momento en que se produce el borde ascendente de la señal de sincronización vertical VD, de modo que en este caso, la puerta 19 no dejará pasar ninguna señal de sobreimpulso y por tanto el detector 21 no producirá tensión de salida detectada alguna haciendo que la posición del flip-flop 8 se mantenga sin cambio. Por consiguiente, los circuitos de conmutación 2 y 3 no cambiarán de posición, según se describe más arriba y aplicarán la señal mas a los demoduladores 11 y 12, continuamente, en el estado mencionado más arriba.

Además, en este caso, puede observarse que, incluso en el intervalo en el cual se obtiene la señal de puerta G indicada por círculos negros en las figuras 4 y 6A, se mezcla una componente de ruido con la entrada del amplificador de ganancia controlada 18. Sin embargo, ya que el amplificador de ganancia controlada 18 está constituido de tal manera que la ganancia del amplificador 18 que actúa igualmente como puerta de sobreimpulso pueda tomar el valor máximo en el momento de la obtención de la señal de sobreimpulso, según se representa en la figura 6A por líneas de puntos 22, y puede disminuir bruscamente a continuación, es posible reducir mucho la componente de ruido. Por consiguiente, se utiliza la salida detectada como señal de corrección que se aplica al flip-flop 8 y de este modo se impide que el flip-flop 8 se invierta.

Por el contrario, cuando los circuitos de con-



mutación 2 y 3 pasan a las posiciones inversas de las que se representan en la figura 3 a la llegada de la señal de línea mas, mientras que pasan a las posiciones ilustradas cuando llega la señal de línea menos, el circuito de conmutación 12
 5 deja pasar una señal que consiste en las señales de línea menos originales y en las señales de línea procedentes de las primeras demoradas un intervalo de línea alternativamente tales como F_{n+1} , F'_{n+1} , F_{n+3} , F'_{n+3} , F_{n+5} , F'_{n+5} , ----- y el amplificador 5 producirá una señal consistiendo en señales de
 10 línea obtenidas retardando las señales de línea menos originales un intervalo de línea y aquellas señales retardadas un intervalo de línea procedentes de las primeras, alternativamente, tales como F'_{n+1} , F'_{n+1} , F'_{n+1} , F'_{n+3} , F'_{n+3} , F'_{n+5} ,
 es decir las mismas que las señales procedentes del
 15 circuito de conmutación 2 retardadas un intervalo de línea. Por consiguiente, en este caso, en el sumador 9, durante un intervalo de línea cada segundo intervalo de línea, se suman conjuntamente la señal de línea original en este intervalo de línea y la señal que se ha producido dos intervalos de línea
 20 antes, mientras que, durante el siguiente intervalo de línea adyacente, se añaden conjuntamente las señales demoradas un intervalo de línea tales como $F_{n+1} + F_{n-1}$, $F'_{n+1} + F'_{n+1}$,
 $F_{n+3} + F'_{n+1}$, $F'_{n+3} + F'_{n+3}$, $F_{n+5} + F'_{n+3}$, $F'_{n+5} + F'_{n+5}$,
 Por consiguiente, el sumador 9 aplica solamente las
 25 señales de línea menos a través del amplificador 10 a los demoduladores 11 y 12.

Mientras tanto, en este caso, en el restador 17, durante un cierto intervalo de línea cada segundo intervalo de línea, las señales de línea anteriores en dos intervalos
 30 de línea a las señales de línea originales de este intervalo,

413686

- 13 -



se restan de las últimas mientras que durante el siguiente intervalo adyacente se restan las señales de línea demoradas un intervalo de línea, tales como $F_{n+1} - F'_{n-1}$, $F'_{n+1} - F'_{n+1}$, $F_{n+3} - F'_{n+1}$, $F'_{n+3} - F'_{n+3}$, $F_{n+5} - F'_{n+3}$, $F'_{n+5} - F'_{n+5}$,...

5 Por consiguiente, el estado de las señales de so
breimpulso en las señales de línea obtenidas a partir de los
elementos respectivos pasa a ser el que se representa en la
figura 5 en la porción inicial de cada intervalo de trama,
dando lugar a que se obtenga la señal de sobreimpulso B- a
10 partir del amplificador de ganancia controlada 18 solamente
durante el intervalo de línea H_2 que sigue el intervalo de
línea H_1 dentro del cual existe la primera señal de sobreim-
pulso B+ en la señal procedente del amplificador pasabanda 1.
Según se representa en la figura 6B, el periodo de tiempo que
15 transcurre a partir del borde ascendente de la señal de sin-
cronización vertical VD hasta el intervalo de línea H_2 den-
tro del cual se obtiene la señal de sobreimpulso B- a partir
del amplificador de ganancia controlada 18 es de $7H$ en la
primera trama, $6,5H$ en la segunda trama, $6H$ en la tercera
20 trama y $7,5H$ en la cuarta trama, respectivamente. Por consi-
guiente, en este caso, la puerta 19 que recibe la señal de
puerta G mencionada más arriba, deja pasar la señal de sobre-
impulso B-, en la primera o en la cuarta trama. La señal de
sobreimpulso B- es detectada por el detector 21 y constituirá
25 la señal de corrección. Como resultado de esto, en este ca-
so, el flip-flop 8 que conserva su posición invertida, según
se representa en la figura 7A, invierte su funcionamiento se-
gún se representa en la figura 7C bajo el efecto de la señal
de corrección representada en la figura 7B, de modo que los
30 circuitos de conmutación 2 y 3 tomen las posiciones ilustra-



das, respectivamente, a la llegada de la señal de línea mas,
y las posiciones inversas a la llegada de la señal de línea
menos, inversas de las del primer caso. Por consiguiente,
los demoduladores 11 y 12 reciben continuamente la señal de
5 línea mas después del estado mencionado más arriba.

Por consiguiente, con el circuito cuya construc-
ción ha sido descrita más arriba, los demoduladores 11 y 12
reciben siempre las señales de línea mas secuencialmente.
Como se ve en la figura 4, la señal de sobreimpulso que está
10 en fase con la señal de sobreimpulso B+ y cuya amplitud es
doble respecto a la de la señal de sobreimpulso B+ se obtie-
ne siempre a partir de la puerta de sobreimpulso 13. Por
tanto, el oscilador 14 produce siempre una señal de salida
en fase con la señal de sobreimpulso B+ y por tanto el des-
fasador 15 aplica siempre al demodulador 11 una señal de re-
15 ferencia en fase con el eje R-Y mientras que el desfasador
16 suministra siempre al demodulador 12 una señal de refe-
rencia en fase con el eje B-Y haciendo que los demoduladores
11 y 12 produzcan siempre señales de color demoduladas en
20 secuencia.

La figura 8 representa otro ejemplo del inven-
to en el cual unos números de referencia similares a los de
la figura 3 designan elementos similares. En el ejemplo de
la figura 8, dos circuitos de retardo 4A y 4B, los cuales
25 demoran cada uno la señal que se le aplica en un intervalo
de línea, se utilizan para suprimir uno de los dos circui-
tos de conmutación 2 y 3 empleados en el ejemplo de la figu-
ra 3, por ejemplo el circuito de conmutación 3. En el ejem-
plo de la figura 8, la señal de crominancia procedente del
30 amplificador pasabanda 1 se aplica a un terminal de entrada

413686

- 15 -

13



del circuito de conmutación 2 tal como está, pero el otro terminal de entrada de este circuito recibe esta señal a través del circuito de retardo 4A que retarda la señal que se le aplica un intervalo de línea según se menciona más arriba, e igualmente a través de un amplificador 5A. En tal caso, el circuito de conmutación 2 cambia de estado cada intervalo de línea como en el caso anterior. La salida del circuito de conmutación 2 se aplica a través del circuito de retardo 4B a un amplificador 5B. En el sumador 9, se suman conjuntamente las salidas del circuito de conmutación 2 y del amplificador 5B, mientras que en el restador 17, se resta, por ejemplo, la salida del amplificador 5B, de la salida del circuito de conmutación 2. Los demás detalles de construcción y de funcionamiento de este circuito son substancialmente los mismos que los de la figura 3, y por tanto, para mayor sencillez se omitirá su descripción.

La figura 9 representa otro ejemplo del invento en el cual unos números de referencia idénticos a los de las figuras 3 y 8 designan los mismos componentes. En este ejemplo, se utiliza un solo circuito de conmutación, es decir que se utilizan el circuito de conmutación 3 y el circuito de retardo 4. En este ejemplo, la señal de prominencia procedente del amplificador pasabanda 1 se aplica a un terminal de entrada del circuito de conmutación 3 y la salida de este último se aplica al otro terminal de entrada del mismo a través del circuito de retardo 4, el cual retarda la señal que se le aplica en un intervalo de línea, así como a través del amplificador 5 y del separador 6. Además, el circuito de conmutación 3 se conmuta alternativamente cada intervalo de línea, y en el sumador 9 se suman las salidas

413686

- 16 -

33



5 del circuito de conmutación 3 y del amplificador 5, mientras que en el restador 17, se resta, por ejemplo, la salida del amplificador 5 de la salida del circuito de conmutación 3. Los otros detalles de construcción y de funcionamiento del
5 circuito son substancialmente los mismos que en el ejemplo anterior, de modo que, para más brevedad, se omitirá su descripción.

10 Puede verse que los ejemplos representados en las figuras 8 y 9 pueden funcionar de la misma manera que los ejemplos representados en la figura 3.

15 Pueden tenerse en cuenta varios métodos para obtener la señal de referencia de demodulación, distintos de los que se han mencionado más arriba. A título de ejemplo, es posible hacer a este efecto que las señales de sobreimpulso B+ y B- de la señal de crominancia procedente del
15 amplificador pasabanda 1 sean aplicados a un oscilador para obtener a partir de éste una señal de salida que esté en fase con el eje -(B-Y) justo entre las señales de sobreimpulso B+ y B- y desfasar la señal de salida así obtenida.

20 Con los circuitos del invento descritos más arriba, puede mejorarse la calidad de la imagen reproducida.

25 Para conseguir la demodulación utilizando una señal de referencia que tiene una fase predeterminada, puede preverse que las señales correspondientes a la salida del circuito de conmutación 2 que incluye las señales de crominancia originales y las señales obtenidas retardando estas un intervalo de línea cada intervalo de línea, que se obtienen alternativamente, sean aplicadas a los demoduladores
30 11y 12, tal como están, según se describe en la Solicitud correspondiente mencionada más arriba nº 409.441. Sin embar

413686

- 17 -



go, con este método, si se produce un pequeño error en el tiempo de retardo producido por el circuito de retardo que produce un desfase de θ en el retardo de un intervalo de línea, cuando las imágenes tienen una relación mútua vertical, puede producirse un error de fase θ entre las señales que han de ser demoduladas durante los intervalos de línea impares y los intervalos de línea pares, según se representa en la figura 10A. Esto puede dar lugar a una reducción de la calidad de las imágenes reproducidas que se llama "serpenteo".

Con el presente invento, durante un cierto intervalo de línea cada dos intervalos de línea, la señal producida por medio de la suma de la señal de línea original a la señal anterior en dos líneas a ésta tal como $F_n + F'_{n-2}$, $F_{n+2} + F'_n$,, es modulada. Si el desfase θ es producido por retardo de la señal de un intervalo de línea y por consiguiente en el caso de que la señal sea retardada otro intervalo de línea con el mismo circuito de retardo, se obtiene un desfase de 2θ , y el desfase de la señal que ha de ser demodulada pasa a ser θ durante el intervalo mencionado más arriba según se representa en la figura 10B. Por otra parte, durante el intervalo de línea adyacente al anterior, la señal obtenida sumando conjuntamente las señales de línea demoradas un intervalo de línea tales como $F'_n + F'_n$, $F'_{n+2} + F'_{n+2}$,, se demodula de modo que el desfase de la señal que ha de ser demodulada pasa a ser θ según se representa en la figura 10B. Por consiguiente, incluso si las imágenes tienen una relación mútua vertical, no se producirá desfase alguno entre las señales demoduladas durante los intervalos de línea adyacentes y por tanto el invento impedirá

413686



que se produzca el llamado "serpenteo".

En el caso en que el nivel de la señal de línea varíe durante el retardo de un intervalo de línea cuando la señal correspondiente a la salida del circuito de conmutación 2 se aplica a los demoduladores 11 y 12, tal como está, para conseguir su demodulación de la manera descrita más arriba, si se supone que el nivel de la señal de línea original tiene el valor 1 y si se da el valor a a la señal retardada un intervalo de línea, la diferencia de nivel entre las señales demoduladas en intervalos de dos líneas adyacentes, será $1-a$.

Por otra parte, según el circuito del invento, el nivel de la señal de línea toma un valor igual a a veces el valor del nivel original si se demora un intervalo de línea y por tanto, si se retarda la señal con el mismo circuito de retardo un intervalo de línea mas, el nivel de la señal retardada pasará a tomar un valor a^2 veces el nivel original. De este modo durante el intervalo de línea en el cual se suma la señal de línea original a la señal que se ha producido dos líneas antes, el nivel de la señal de línea que ha de ser demodulada pasa a ser $1+a^2$ mientras que durante el periodo de línea en el cual las señales demoradas un intervalo de línea se añaden conjuntamente, el nivel de la señal de línea que ha de ser demodulada pasará a ser $2a$. Por consiguiente, la diferencia de nivel entre los dos casos mencionados más arriba pasa a ser $(1+a^2) - 2a = (1-a)^2$. Por consiguiente, si se tiene en cuenta que el valor del factor a es aproximadamente 1 y por tanto si se satisface la ecuación $1-a \ll 1$, se satisfará la ecuación $1-a > (1-a)^2$. Por este motivo, se entiende que la diferencia de nivel puede ser re-

413686

- 19 -



ducida mucho suprimiendo el serpenteo de línea por medio del circuito del invento.

5 Además, cuando el contenido de la señal de crominancia original cambia secuencialmente entre cada intervalo de línea como se representa en la figura 11A y cuando una línea inclinada que se representa en la figura por una línea de puntos aparece en una imagen reproducida, si se aplica la señal que corresponde a la salida del circuito de conmutación 2, tal como está, a los demoduladores 11 y 12, para su demodulación, la línea de puntos de la figura 11A no estará inclinada sino que tomará la forma de una escalera según se representa en la figura 11B ya que las señales se repiten dos veces en el mismo intervalo de línea.

10 Sin embargo, con el invento, el contenido de las señales que han de ser demoduladas varía secuencialmente entre intervalos de línea sucesivos y la línea inclinada esta reproducida con gran fidelidad según se representa en la figura 11C.

15 Tal y como se ha descrito más arriba, por medio del invento se obtiene siempre positivamente una señal de color demodulada predeterminada, mediante una construcción sencilla.

20 Además, en este invento, cuando se utiliza un amplificador de ganancia controlada dotado de una característica específica tal como la que se menciona más arriba para producir una señal de sobreimpulso destinada a controlar el circuito de conmutación, se obtiene un funcionamiento estable incluso cuando el campo eléctrico de la señal transmitida es débil y contiene una componente de ruido.

25 Además, el invento puede ser utilizado incluso



si las dos señales de color son señales Q- e I-.

Se observará que pueden realizarse numerosas modificaciones y variantes sin salirse del espíritu y del alcance de los conceptos nuevos del invento.

5 En resumen: La Patente de Invención que se solicita deberá recaer sobre las siguientes

REIVINDICACIONES

1. Sistema de decodificación para receptor de televisión en color adaptado para recibir una señal de crominancia transmitida de acuerdo con un sistema de inversión de fase en líneas alternas que incluye un circuito de transformación de la señal y un circuito de demodulación para demodular la señal de crominancia transformada procedente de dicho circuito de transformación de la señal, caracterizado porque dicho circuito de transformación de la señal incluye un primer circuito de proceso para producir una primera señal que consiste en segmentos de la señal de crominancia entrante iguales substancialmente a un intervalo de línea y sus réplicas retardadas, substancialmente un intervalo de línea, dispuestas secuencialmente de manera alterna, un segundo circuito de proceso para producir una segunda señal formada retardando dicha primera señal substancialmente un intervalo de línea y unos medios de circuito sumador para sumar dichas primeras y segundas señales las unas con las otras para producir la señal de crominancia transformada.

2. Sistema de decodificación según la reivindicación 1, caracterizado porque dicho primer dispositivo de circuito de proceso incluye un primer dispositivo de retardo para retardar la señal de crominancia entrante substancialmente un intervalo de línea y un dispositivo de con-

ME



413686

mutación para derivar la señal de crominancia entrante y la
 señal de crominancia retardada alternativamente cada perio-
 do de línea y caracterizado además porque dicho segundo dis-
 positivo de circuito de proceso incluye un segundo disposi-
 5 tivo de retardo dotado de un tiempo de retardo igual subs-
 tancialmente a un intervalo de línea, conectado a la salida
 de dicho dispositivo de conmutación.

3. Sistema de decodificación según la reivindi-
 cación 2, caracterizado porque dicho dispositivo de circuito
 10 sumador está conectado en paralelo sobre dicho segundo dis-
 positivo de retardo.

4. Sistema de decodificación según la reivindi-
 cación 1, caracterizado porque dicho primer dispositivo de
 circuito de proceso incluye un dispositivo de retardo para
 15 retardar la señal de crominancia entrante substancialmente
 un intervalo de línea y un dispositivo de conmutación para
 derivar la señal de crominancia entrante y la señal de cromi-
 nancia retardada alternativamente, cada periodo de línea, y
 caracterizado además porque dicho segundo dispositivo de cir-
 20 cuito de proceso incluye dicho dispositivo de retardo y di-
 chos medios de realimentación para aplicar de nuevo la sali-
 da de dicho dispositivo de retardo a dicho dispositivo de re-
 tardo cada periodo de línea.

5. Sistema de decodificación según la reivin-
 25 dicación 4, caracterizado porque se utiliza un dispositivo
 de conmutación suplementario en común con dichos primero y
 segundo medios de circuito de proceso, estando dicho dispo-
 sitivo de conmutación conectado a la entrada de dicho dispo-
 sitivo de retardo y aplicando la señal de crominancia entran-
 30 te y la señal de crominancia retardada obtenida a partir de

mlc

413686

- 22 -

13 ABR



dicho dispositivo de retardo, alternativamente, a dicho dispositivo de retardo, cada periodo de línea.

5 6. Sistema de decodificación según la reivindicación 4, caracterizado porque dicho dispositivo de conmutación de dicho primer dispositivo de circuito de proceso se utiliza en común para una parte de dicho dispositivo de realimentación de dicho segundo dispositivo de circuito de proceso.

10 7. Sistema de decodificación según la reivindicación 1, caracterizado porque dichos primero y segundo medios de circuito de proceso están provistos de un conmutador que tiene dos terminales de entrada y un terminal de salida, conectándose dichos terminales de entrada alternativamente a dicho terminal de salida cada periodo de línea, un dispositivo de retardo con un tiempo de retardo igual substancialmente a un intervalo de línea conectado entre uno de dichos terminales de entrada y dicho terminal de salida y una línea de suministro de señal para aplicar la señal de crominancia entrante al otro de dichos terminales de entrada.

15 8. Sistema de decodificación según la reivindicación 7, caracterizado porque dicho dispositivo de circuito sumador está conectado en paralelo sobre dicho dispositivo de retardo.

20 9. Sistema de decodificación según la reivindicación 4 o 7, caracterizado porque dicho dispositivo de circuito de resta está montado en paralelo sobre dicho circuito sumador para obtener el resultado de la substracción entre dichas primera y segunda señales con el fin de controlar el funcionamiento de dicho dispositivo de conmutación de acuerdo con el resultado de dicha substracción.

30

mc

413686

- 23 -



10. Se reivindica por último como objeto sobre el que ha de recaer la patente de invención que se solicita: SISTEMA DE DECODIFICACION PARA RECEPTOR DE TELEVISION EN CO LOR.

5 . Todo conforme queda descrito y reivindicado en la presente memoria descriptiva que consta de veintitrés páginas mecanografiadas y dibujos adjuntos.

Madrid, 13 abril 1.973

BERNARDO UNGRIA
p.p.

10

15

20

25

30

413686



Fig. 1

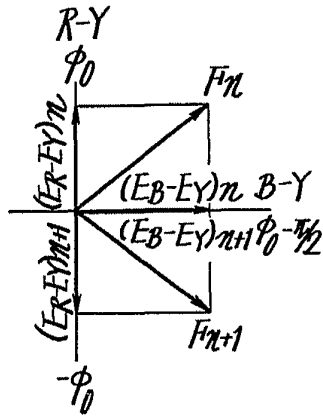


Fig. 2

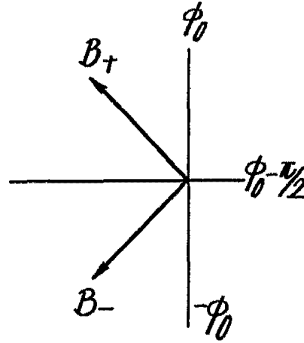
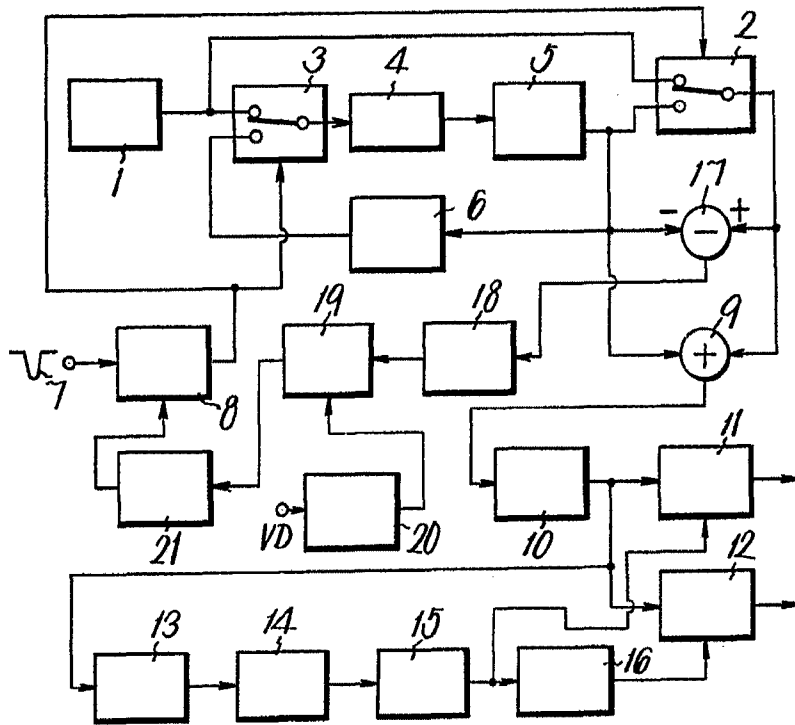


Fig. 3



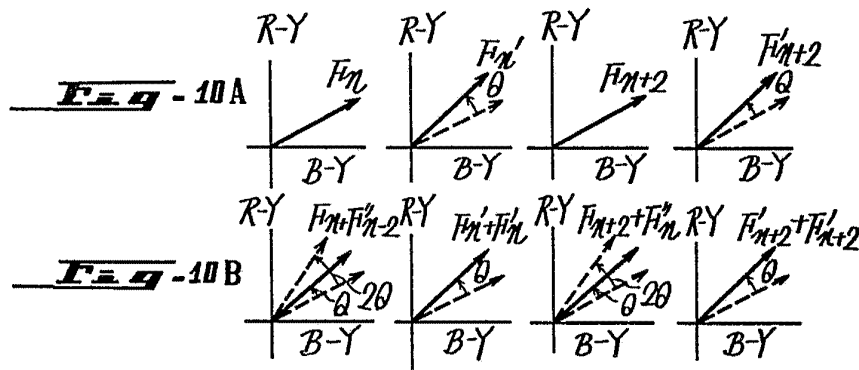
ESCALA VARIABLE
 MADRID, 13 DE Abril DE 1973
 BERNARDO UMERÍA
 P. P.

413686



Fig - 4

	H ₀	H ₁	H ₂	H ₃	H ₄	H ₅
	+	\downarrow B ₊	\downarrow B ₋	\downarrow B ₊	\downarrow B ₋	\downarrow B ₊
	+	\downarrow B ₊	\downarrow B' ₊	\downarrow B ₊	\downarrow B' ₊	\downarrow B ₊
	+	+	\downarrow B' ₊	\downarrow B'' ₊	\downarrow B' ₊	\downarrow B'' ₊
	+	\downarrow B ₊	\downarrow B' ₊ +B' ₊	\downarrow B ₊ +B'' ₊	\downarrow B' ₊ +B' ₊	\downarrow B ₊ +B'' ₊
	*	\downarrow B ₊	*	+	*	+
		\downarrow B ₊	\downarrow B' ₊ -B' ₊	\downarrow B ₊ -B'' ₊	\downarrow B' ₊ -B' ₊	\downarrow B ₊ -B'' ₊



ESCALA VARIABLE
MADRID, 13 DE Abril DE 1973
BERNARDO UNGRIN
P. P.



97 JUN 1973

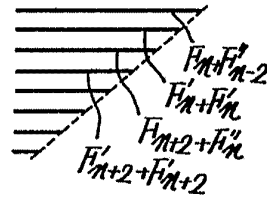
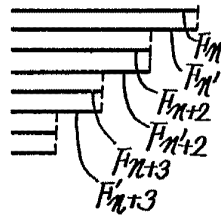
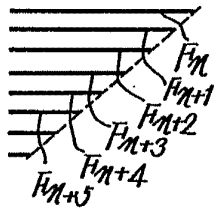
Fig - 5

	H_0	H_1	H_2	H_3	H_4	H_5
	+	B_+	B_-	B_+	B_-	B_+
	+	+	B_-	B'_-	B_-	B'_-
	+	+	+	B'_-	B''_-	B'_-
	+	+	B_-	$B'_+B'_-$	$B''_+B''_-$	$B'_+B'_-$
	+	*	B_-	$B_-B'_-$	$B_-B''_-$	$B'_-B'_-$

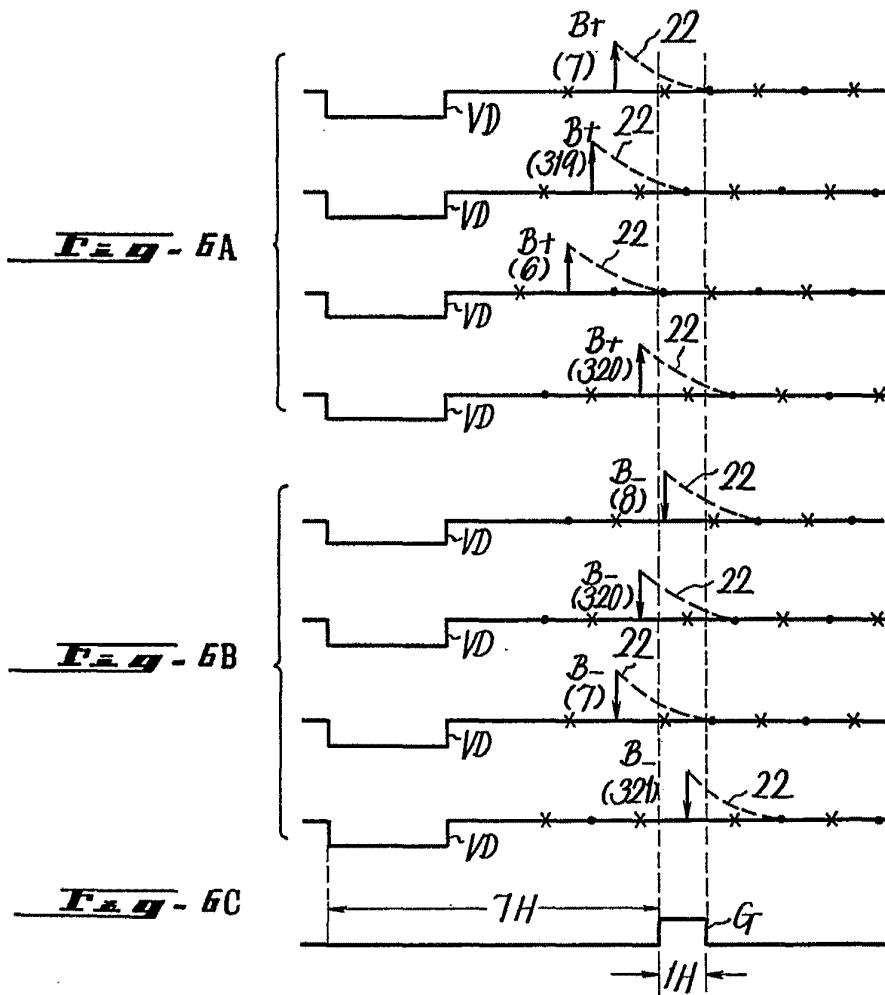
Fig - 11A

Fig - 11B

Fig - 11C



ECCALA VARIABLE
 MADRID, 13 DE Abril DE 1973
 BERNARDO UNGRÍA
 P. P.



ESCALA VARIABLE
 MADRID, 13 DE Abril DE 19 73
 BERNARDO UNGRÍA
 P. P.



1973

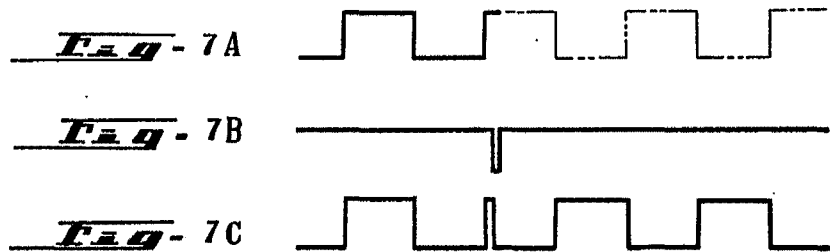
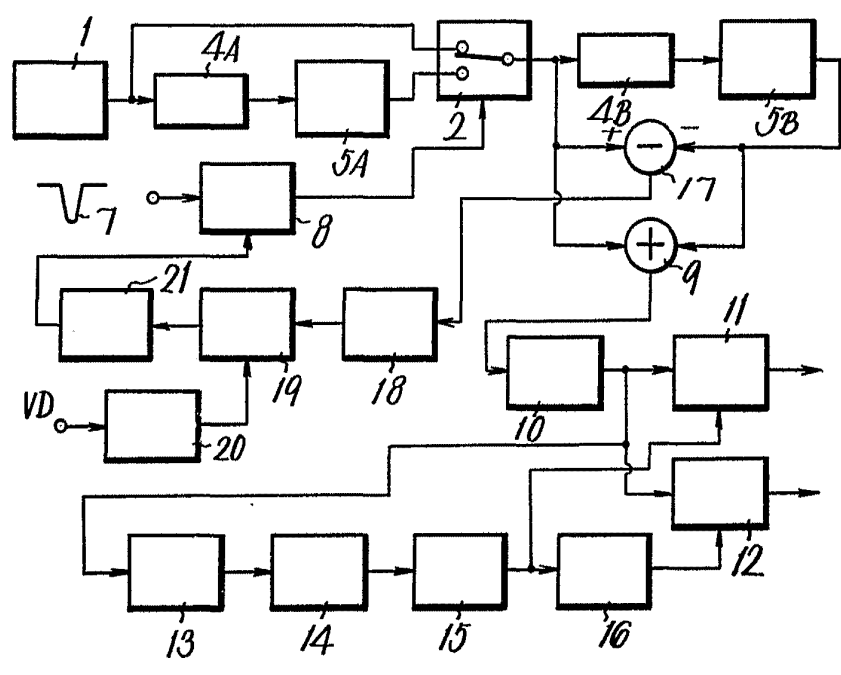


Fig - B



ESCALA VARIABLE
MADRID, 13 DE Abril DE 1973
BERNARDO UNGRÍA
P. P.

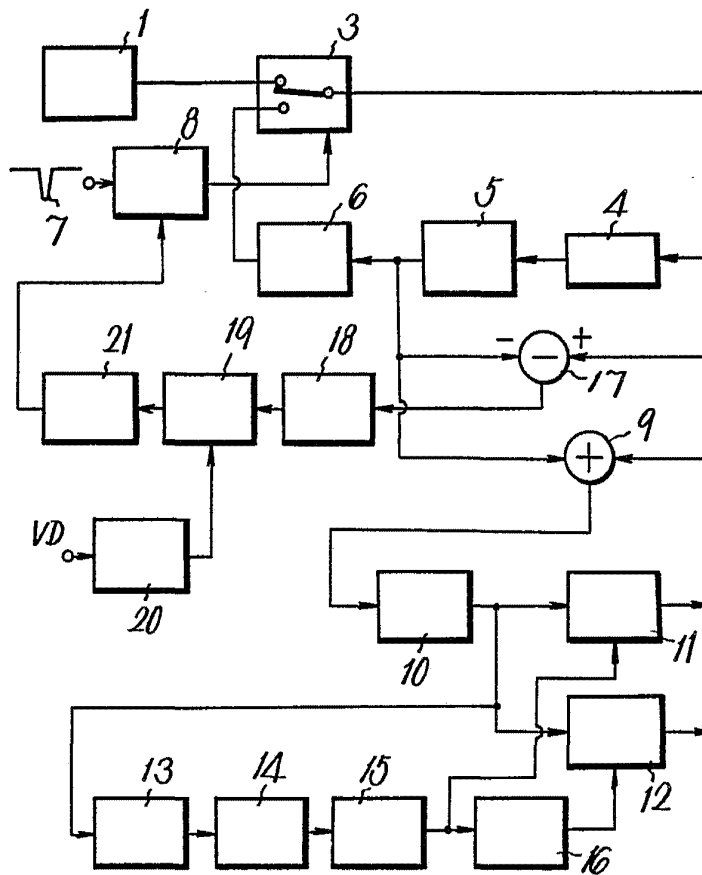
413686

SONY CORPORATION

SEIS/HOJAS-6



Fig. 9



ESCALA VARIABLE
MADRID, 13 DE Abril DE 1973
BERNARDO UMERIA
P.R.