



B. Villinger 3.

F.C. 14-V-75

413598

Int. Cl.²: H04L

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN
ESPAÑA POR: "UN METODO PARA INDICAR EL DESLIZAMIENTO DURAN-
TE LA TRANSMISION DE DATOS", A NOMBRE DE STANDARD ELECTRI-
CA, S.A., CON DOMICILIO EN MADRID, CALLE DE RAMIREZ DE PRA-
DO, N^o 5.

5 El presente invento se refiere a un método para
indicar el deslizamiento durante la transmisión de datos,
por una vía de transmisión en donde los cambios en el dia-
grama de tiempo entre los equipos anterior y posterior se
compensan mediante memorias intermedias.

10 Si ocurre tal deslizamiento, se omite un item de
datos si el ritmo de reloj del equipo siguiente es menor
que el del precedente, o se repite si el ritmo de reloj
del equipo siguiente es superior al del equipo anterior.
Ambos tipos de deslizamiento provocan errores en la trans-
misión de datos. Dependiendo de la técnica que se emplea
en la transmisión de datos y del diseño de las memorias



intermedias, el ítem de datos afectado por el deslizamiento comprende un bit de datos, una palabra de datos o un bloque de datos.

La solicitud de Patente nº 411.569 propone un método para indicar el deslizamiento durante la transmisión de datos, en el que sobre una vía de transmisión, además de los datos, se transmite una señal de comprobación que, para un intervalo de tiempo de la duración de un posible deslizamiento, difiere en su valor, de los intervalos de tiempo adyacentes, en un valor predeterminado, y en el que, en el final de recepción, la señal de comprobación, se determina comparando la señal de comprobación de los intervalos de tiempo adyacentes si se está manteniendo la secuencia predeterminada de los valores de la señal, y en donde una desviación de esta secuencia se indica como un signo de deslizamiento.

Según la reivindicación 4 de la solicitud 411.569, la señal de comprobación consiste de una secuencia alternativa de dos valores de señal, con un bit adicional que se transmite por cada ítem de datos. Este método permite solamente el reconocimiento de un deslizamiento, sin permitir una distinción entre una omisión y una repetición. Para evitar errores en la transmisión de datos, la transmisión de los ítems de datos posiblemente afectados por el deslizamiento (esto es, de los dos últimos ítems de datos transmitidos) debe repetirse en cada caso.

Según las reivindicaciones 5, 7 y 8 de la solicitud de Patente 411.569, la señal de comprobación consiste de dos bits por ítem de datos y permite una distinción entre una omisión y una repetición, evaluando solamente el ítem de datos recibido repentinamente que tiene que ser suprimido en caso de repetición.

413598

3. 10



El método según el presente invento esta caracterizado porque, en el caso de datos sucesivos, la señal de comprobación tiene un valor predeterminado, que la señal de comprobación por cada ítem de datos (bit de datos, palabra de datos o bloque de datos) de la duración del posible deslizamiento es solamente una señal binaria sumada, que el valor de la señal cambia cada dos ítems sucesivos de datos y que, en el receptor de la señal de comprobación se evalúa una secuencia de tres valores iguales de la señal como un signo de repetición, mientras que un único valor de la señal de comprobación se evalúa como signo de omisión. La ventaja del método, según el invento, reside en que solamente se necesita un bit por ítem de datos para una señal de comprobación y que, puede hacerse una distinción entre una omisión y una repetición.

Una configuración preferida del método del invento esta caracterizada porque en caso de repetición (tres señales de repetición sucesivas equivalentes), el ítem de datos asociado con la señal de comprobación media equivalente se suprime durante la evaluación. Aunque la repetición puede haber ocurrido en el primero o en el segundo ítem de datos transmitido con una señal de comprobación equivalente, el error puede eliminarse en el receptor de datos sin más examen y uniformemente, suprimiendo el ítem de datos asociado con la señal de comprobación media equivalente. Si el primer ítem de datos transmitido estaba repetido a través del deslizamiento, el primer ítem de datos repetido se suprimirá. Si el segundo ítem de datos transmitido fué repetido a través del deslizamiento, se suprimirá el segundo ítem de datos original, mientras que será evaluado el segundo ítem de datos repetido.



Un circuito para evaluar la señal de comprobación del método del invento esta caracterizado por dos flip-flops conectados en serie cuyas entradas de impulsos de reloj estan conectadas a un generador de reloj que sincroniza su ritmo de reloj con la señal de comprobación que se recibe, mediante un primer circuito exclusivo-OR, que conecta la entrada de señal de comprobación con la salida invertida del primer flip-flop. por un segundo circuito exclusivo-OR que conecta entrada invertida de señal de comprobación con la salida invertida del segundo flip-flop, y por dos circuitos-AND, el primero de los cuales interconecta las salidas de los dos circuitos exclusivos-OR para la indicación de una repetición, mientras que el segundo conecta la salida del segundo circuito exclusivo-OR con la salida negativa del primer circuito exclusivo-OR para la indicación de una omisión.

El invento será mejor explicado refiriéndonos a los dibujos que se acompañan, en los cuales:

- la Fig. 1 muestra varios diagramas de tiempo de la señal de comprobación, en el método del invento.
- la Fig. 2 muestra un circuito para evaluar la señal de comprobación del método del invento.
- la Fig. 3 muestra un circuito para corregir el error causado por el deslizamiento.
- la Fig. 4 muestra varias señales y secuencias de datos que tienen lugar en el circuito de la Fig. 3 en el caso de una repetición, y
- la Fig. 5 muestra varias secuencias de datos y señales que tienen lugar en el circuito de la Fig. 3 en el caso de una omisión.

Refiriéndonos a la Fig. 1, el diagrama de tiempo

413598

5.

18 JUN



superior muestra la señal de comprobación que se transmite
Ks. Según el invento, esta señal de prueba consiste de un
bit por ítem de datos. Dependiendo de la técnica de la trans-
misión, el ítem de datos comprende un bit de datos (como,
5 por ejemplo, en la transmisión de datos paralelo por bit),
una palabra de datos o un bloque de datos que consiste de
dos o más palabras de datos. Para el método del invento,
es importante que el ítem de datos corresponda a la cantidad
de datos que sea afectada en el caso de un deslizamiento.
10 Esto viene determinado por el diseño y modo de funcionamiento
de las memorias intermedias en la vía de la transmisión de
datos.

Las señales de supervisión Ks, que se transmiten
(y se reciben sin deslizamiento), consisten, cada una, de
15 una secuencia de dos señales con el valor 1 y dos señales
con el valor 0, y de nuevo, dos señales con el valor 1, etc.

La segunda de las Figs. 1 muestra una secuencia
de las señales de comprobación recibidas Ke1 formadas, en el
caso de una repetición, por el ítem de datos asociado con la
20 señal de comprobación transmitida que tiene el número 1.

En este caso, la señal de comprobación recibida
Ks muestra además, una repetición de la señal respectiva con
el valor 1, y se obtiene una secuencia de tres señales de com-
probación con el valor 1. Esta irregularidad puede explicar-
25 se con un circuito que se explicará después, y puede supri-
mirse el ítem de datos repetido durante la evaluación por
medios que son bien conocidos.

En la tercera línea de la Fig. 1, se muestra que
también si la señal de comprobación con el número 2, se repite,
30 se obtiene una secuencia de señales de comprobación Ke2 en



la que tres señales en sucesión tienen el valor 1. Esta secuencia de señal no puede distinguirse de la secuencia de señal, en el caso de una repetición, de la señal de prueba número 1 (línea 2 de la Fig. 1); en ambos casos, sin embargo, el error inmanente durante la transmisión de datos puede impedirse sin esta distinción, simplemente suprimiendo el ítem de datos asociado con la señal de comprobación equivalente media.

La cuarta línea de la Fig. 1 muestra una secuencia de las señales de comprobación recibidas Ke_3 , que tienen lugar si se omite la señal de comprobación que se transmite con el número 1 (y el ítem de datos asociado). Durante la recepción de la señal de comprobación con el número 3, puede observarse que se pierde una señal de comprobación con el valor 1. La misma secuencia de señal se obtiene si se omite el ítem de datos con la señal de comprobación número 2, como se indica en la última línea de la Fig. 1. En el último caso, podría evitarse un error durante la transmisión de datos requiriendo, durante la repetición de la omisión (que tiene lugar a la vez que se recibe la señal de comprobación Ke_4 con el número 3), la repetición del ítem de datos asociado con la señal de comprobación número 2 (esto es, solamente durante el último ítem de datos). Sin embargo, ya que no puede hacerse distinción entre los casos mostrados en las líneas 4 y 5 de la Fig. 1, es necesario que, en el caso de una omisión, se requiera, en cualquier caso, la repetición de los dos últimos ítems de datos, y que se suprima la evaluación del ítem de datos recibido previamente con la única señal de comprobación.

El circuito de la Fig. 2 sirve para indicar una repetición o una omisión. La señal de prueba que se recibe se

413598

7. 48



aplica a la entrada de la señal de comprobación KeE. Esta
señal de comprobación se emplea primeramente para sincronizar
un generador de reloj TG, de diseño conocido, a una frecuencia
doble de las señales de comprobación recibidas, con ligeras
5 desviaciones debidas a omisiones y repeticiones raras que no
tienen efectos desfavorables en la frecuencia del generador
de reloj TG. Este último alimenta las dos entradas de impulso
de reloj T de dos flip-flops FF1 y FF2. La señal de compro-
bación que se recibe se aplica al primer flip-flop FF1, y la
10 señal que aparece en la salida negativa de dicho flip-flop,
se aplica al segundo flip-flop FF2. Cuando aparece una señal
de comprobación Kx en la entrada de señal de comprobación KeE,
la señal de comprobación eliminada Kx-1 aparece en la salida
eliminada del primer flip-flop FF1, y la señal de comprobación
15 Kx-2 aparece en la salida eliminada del segundo flip-flop FF2.
Con la ayuda del circuito exclusivo-OR E01 se determina si
la señal Kx esta de acuerdo con la señal eliminada Kx-1. En
este caso, aparecerá una señal 0 en la salida del circuito
exclusivo-OR E01, pero si $Kx=Kx-1$, aparecerá una señal 1.
20 Con la ayuda del circuito exclusivo-OR E02 se determina si
la señal eliminada Kx esta de acuerdo con la señal Kx-2 a
la salida del segundo flip-flop FF2. En este caso, aparecera
una señal 0 a la salida del circuito E02, pero si $Kx=Kx-2$,
aparecera una señal 1.
25 Un primer circuito-AND, U1 interconecta las salidas
de los dos circuitos exclusivos-OR E01, E02. Un segundo
circuito-AND U2 conecta la salida eliminada del circuito ex-
clusivo-OR E01 con la salida del circuito exclusivo-OR E02.
Con el relé W, mostrado simbolicamente a la salida del cir-
30 cuito-AND U1, aparece una indicación cuando $Kx=Kx-1$, simul-



taneamente $Kx=Kx-2$, esto es, cuando la señal de comprobación Kx es la tercera señal equivalente de comprobación sucesiva.

Con el relé A, mostrado simbólicamente a la salida del circuito-AND, U2, se tiene una indicación cuando $Kx=Kx-2$, pero $Kx \neq Kx-1$, esto es, cuando la señal de comprobación $Kx-1$ es una única señal de comprobación equivalente. Así, con este relativamente sencillo circuito, se pueden indicar ambos, una omisión (relé A) y una repetición (relé W).

La Fig. 3 muestra un circuito ya conocido. Tales circuitos se emplean, por ejemplo, para suprimir errores en la transmisión de datos detectados con la ayuda de una comprobación de paridad. Este circuito puede emplearse también para suprimir los errores en la transmisión de datos causados por deslizamiento, e indicados por el método del invento. El circuito comprende, esencialmente, tres etapas de almacenaje $Sp1$, $Sp2$, $Sp3$ en los que los datos recibidos se escriben ciclicamente a través de los circuitos-AND $Ue1$, $Ue2$, $Ue3$. También, y a través de los circuitos-AND $Ua1$, $Ua2$, $Ua3$ se leen los almacenajes $Sp1$, $Sp2$, $Sp3$ ciclicamente, pero con un retraso de dos impulsos de reloj en relación al ritmo de reloj T' de la operación de escritura. Como resultado, los datos pasan a través del contacto w del relé W a la salida F con un retraso de dos impulsos de reloj, respecto a la entrada de datos De . Por ejemplo, en el impulso de reloj 1, se escribe un ítem de datos en el almacenaje $Sp1$ paralelo por bit, y se extrae simultáneamente un ítem de datos del almacenaje $Sp2$. El ítem escrito en $Sp1$ no se extrae, a través del circuito-AND $Ua1$, hasta el impulso de reloj 3.

La Fig. 4 muestra cómo, en el caso de una repetición causada por deslizamiento, la secuencia de datos $D(V)$,

413598

9.



que todavía es errónea en el punto de distribución V de la Fig. 3, vuelve, a través de la secuencia de datos D(S) al punto S de la Fig. 3, en una secuencia de datos libre de error D(E) en la salida F de la Fig. 3.

5 La Fig. 4 muestra, a la izquierda, el diagrama de tiempo de la señal de comprobación recibida Ke. La señal de comprobación número 4 muestra, como la señal de comprobación equivalente tercera, que ha ocurrido una repetición. Por esta repetición, ha sido escrito nuevamente un item de
10 datos D13 en el almacenaje Sp2 (Fig. 3) en el impulso de reloj 2 del ritmo de reloj T', aunque había ya sido escrito en el almacenaje Sp1 (Fig. 3) en el impulso de reloj 1, o el item de datos D14 ha sido escrito nuevamente en el almacenaje Sp3 (Fig. 3) en el impulso 3, aunque había sido ya es-
15 crito en el almacenaje Sp2 (Fig. 3) en el impulso 2.

 Según esto y como resultado del ritmo de reloj T', los item de datos D13 o el D14 aparecen dos veces en la secuencia de items de datos cambiados por dos impulsos de reloj. Sin embargo, esto no ocurre hasta que la repetición
20 ha sido indicada por la señal de comprobación 4, en cuyo caso, en el instante de la indicación, el item de datos aún correcto D13 esta pasando por el primer momento a través del punto S(Fig. 3) en el impulso de reloj 3. En respuesta a la indicación de repetición, debe asegurarse solamente que
25 en el siguiente impulso de reloj 1, mientras se esta recibiendo la señal de comprobación número 5, no tiene lugar la evaluación del item de datos D13 o D14 almacenado en el almacenaje Sp2 (simbólicamente: el contacto w, Fig. 3, esta abierto). Además del relé de tiempo de retardo W, existen, por supuesto, so-
30 luciones electrónicas equivalentes a disposiciones de aquellas



personas familiarizadas con estas técnicas. La Fig. 4 muestra, a la derecha, que la secuencia de datos $D(F)$, a la salida de F (Fig. 3), esta libre de errores en cualquier caso, sin importar que el item de datos haya sido repetido durante el deslizamiento.

5 Analogamente a la Fig. 4, la Fig. 5 muestra cómo, en el caso de una omisión provocada por deslizamiento, se obtiene una secuencia de datos libre de error $D(F)$ a la salida F (Fig. 3) a partir de la secuencia errónea de items de datos $D(V)$ que tienen lugar en el punto de distribución V (Fig. 3),

10 En caso de una omisión, el item de datos respectivo se pierde completamente. Por lo tanto, debe ser nuevamente requerido desde el transmisor, tan rápidamente como sea posible. En la Fig. 5 se supone que la transmisión repetida después del item de datos D_{10} , que es seguro no ha sido afectada todavía por el

15 deslizamiento, comienza con el item de datos D_{11} en el impulso de reloj l siguiendo la indicación A . Puede permitirse un tiempo de respuesta más largo que la indicación A si fuera necesario. Sin ninguna interrupción del ritmo de reloj T' , los items de datos transmitidos de nuevo se escriben en el almacenaje que

20 corresponde a la escritura. En la secuencia de datos $D(F)$ en la salida F (Fig. 3), solamente los dos items de datos entre el último item de datos recibido correctamente D_{10} y el primer item repetido D_{11} , son suprimidos. Esto puede conseguirse del mismo modo a como se ha explicado con referencia a la Fig. 4,

25 esto es, abriendo un contacto, no mostrado, del relé A de la Fig. 2. Entonces, la secuencia de items de datos $D(F)$ obtenida, está, en cualquier caso, libre de omisiones u otros errores.

Resumiendo, se puede decir que el método del invento. permite una sencilla y subsecuente corrección del error indicado.

30 do.

413598

11.



Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de ejemplo y no ha de considerarse como limitación de su alcance.

Este invento corresponde a una solicitud de patente
5 formulada en Alemania el día 11 de Abril de 1972, señalada con el nº P 22 17 364.4 y se acoge, por tanto, a los beneficios que otorgan los convenios internacionales vigentes.

- - - - -NOTA- - - - -

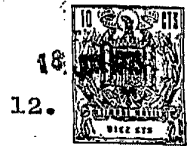
1.- Un método para indicar el deslizamiento durante
10 la transmisión de datos sobre una vía de transmisión en la que los cambios en los modelos de tiempo entre los equipos precedentes y siguientes se compensan por memorias de almacenamiento, y en donde, además de los datos, se transmite una señal de comprobación sobre la misma vía de transmisión. Caracterizado
15 porque, en caso de datos sucesivos, la señal de comprobación tiene un valor predeterminado, que la señal de comprobación por cada item de datos (bit de datos, palabra de datos o bloque de datos) de la duración del posible deslizamiento, es solamente una señal binaria sumada, que el valor de la señal cambia cada
20 dos items de datos sucesivos, y que, en el receptor de la señal de comprobación, una secuencia de tres valores iguales de señal se interpreta como signo de repetición, mientras que un único valor de la señal de comprobación se interpreta como signo de omisión.

25 2.- Un método, según el punto 1, caracterizado porque, en caso de repetición (tres señales sucesivas de comprobación equivalentes), el item de datos asociado con la señal de comprobación equivalente central, se suprime durante la evaluación.

3.- Un método, según el punto 1, en el que existe

30

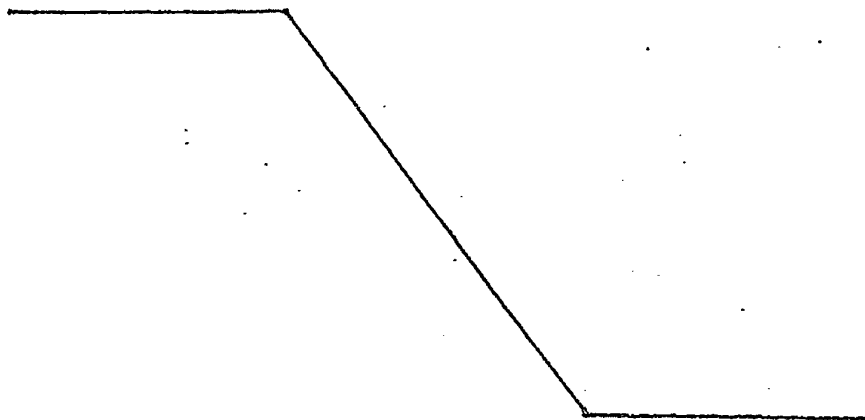
413598



un circuito para evaluar la señal de comprobación mencionada, caracterizado porque incluye dos flip-flops conectados en serie (FF1, FF2) cuyas entradas de impulso de reloj (T) están conectadas a un generador de reloj (TG) que sincroniza su ritmo de reloj con las señales de comprobación que se reciben (Ke), mediante un primer circuito exclusivo-OR (E01), que conecta la entrada de señal de comprobación (KeE) con la salida invertida del primer flip-flop (FF1), mediante un segundo circuito exclusivo-OR (E02), que conecta la entrada de comprobación invertida con la salida invertida del segundo flip-flop (FF2), y por dos circuitos-AND (U1, U2), el primero de los cuales interconecta la salida del segundo circuito exclusivo-OR (E02) con la salida negativa del primer circuito exclusivo-OR (E01), para la indicación (A) de una omisión.

4.- Un método para indicar el deslizamiento durante la transmisión de datos.

Tal y como se describe en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.



413598

13.



Esta memoria consta de trece hojas escritas por una, sola cara.

MADRID, 17 JUN. 1973

M. G. SANTAMARIA
VICE-SECRETARIO GENERAL



2/1 413598

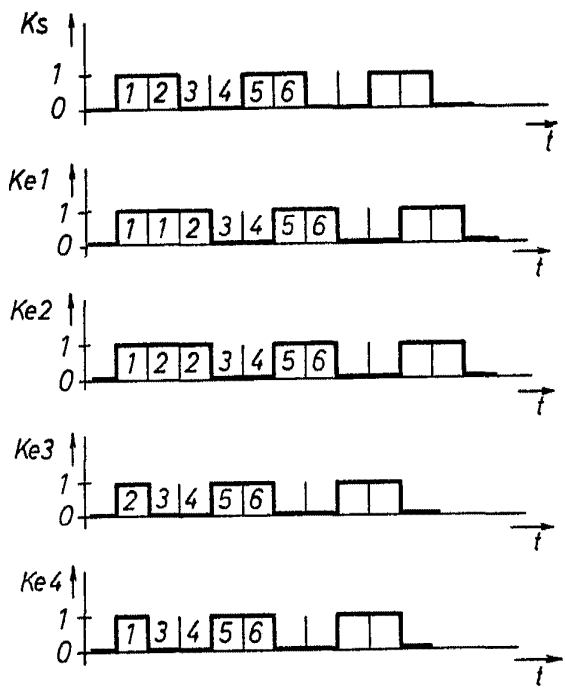


Fig.1

17 JUN. 1973

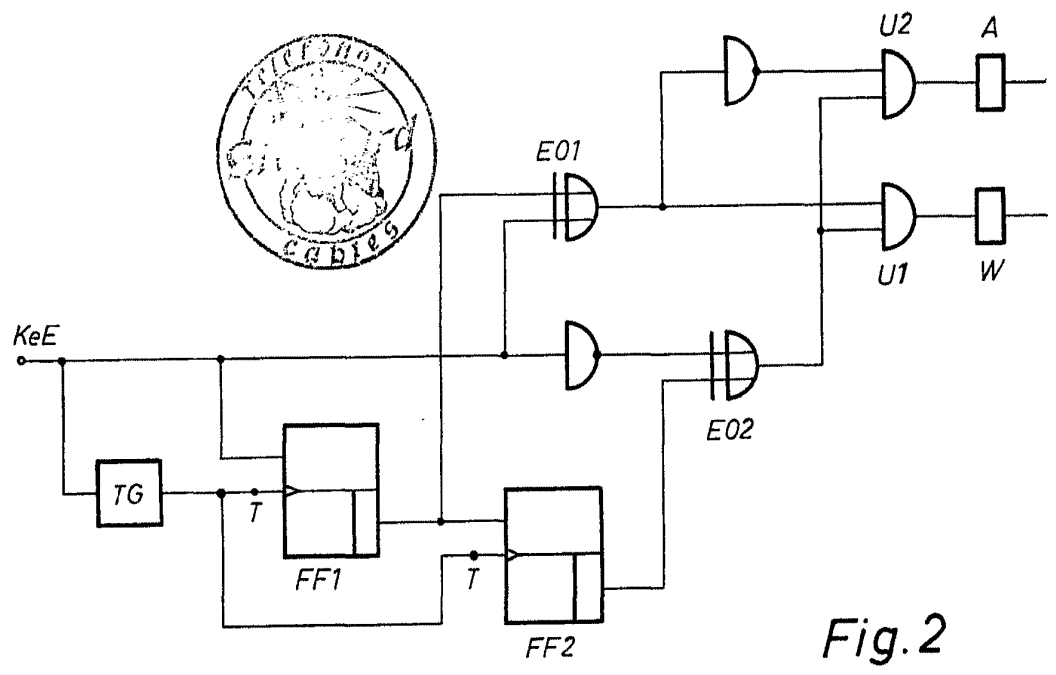


Fig.2

M. G. Santamaria
 M. G. SANTAMARIA
 VICE-SECRETARIO GENERAL

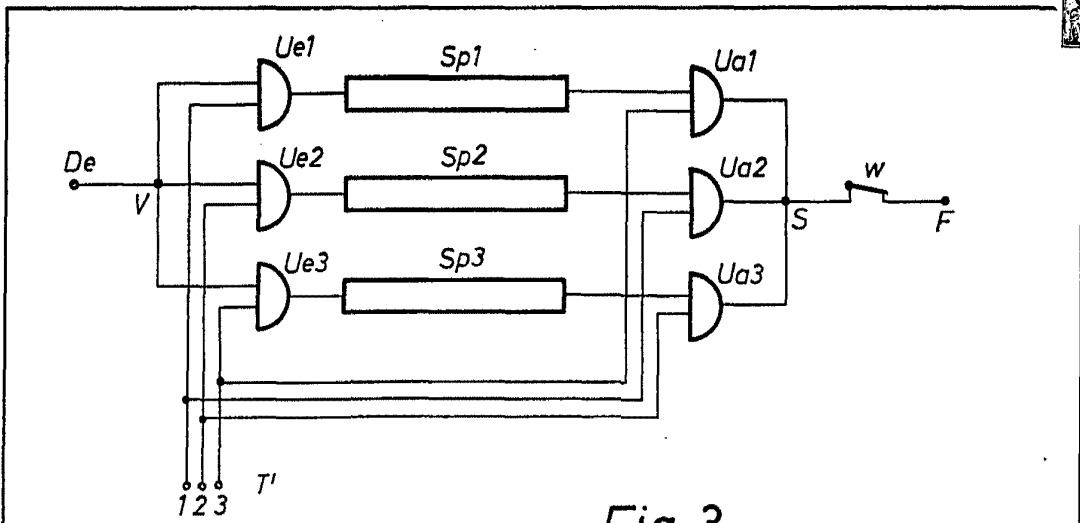


Fig. 3

JUN. 1973

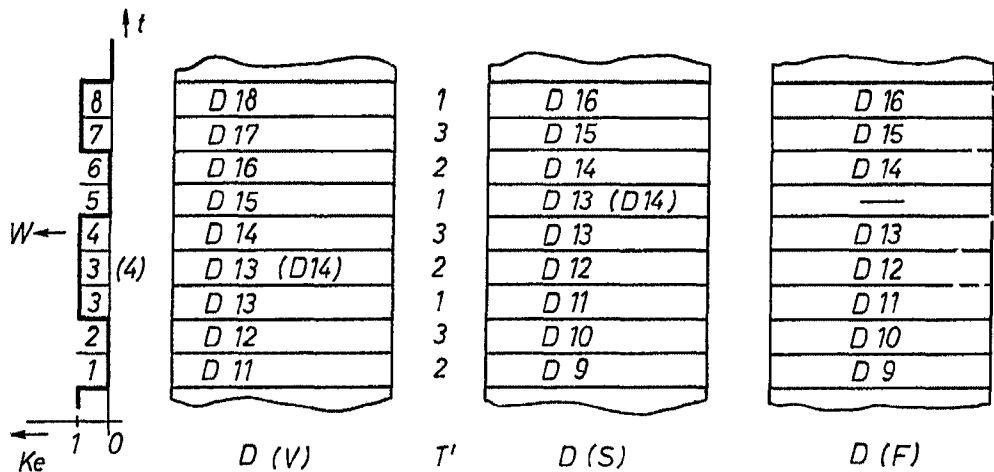


Fig. 4

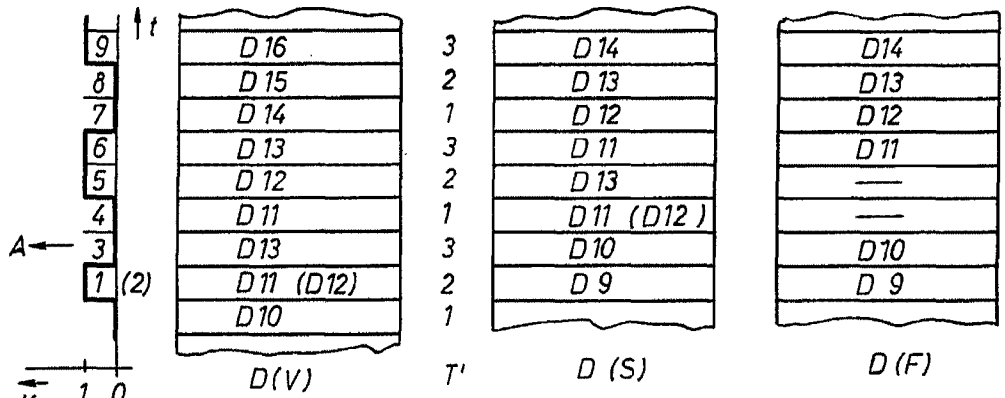


Fig. 5

M. G. Santamaria
 M. G. SANTAMARIA
 VICE-SECRETARIO GENERAL

