

413349



MEMORIA DESCRIPTIVA

Correspondiente a la solicitud de una

PATENTE DE INTRODUCCION

Solicitante: NORTHROP CORPORATION

Residencia: 1800 CENTURY PARK EAST/LOS ANGELES/
CALIFORNIA 90067/U.S.A.

Enunciado: OSCILADOR CONTROLADO POR TENSION QUE
INCLUYE UN INTEGRADOR.

ANULADO
PROHIBIDA: LA CONSULTA
Y LA EXPEDICION DE COPIAS
Y CERTIFICACIONES.

ML.



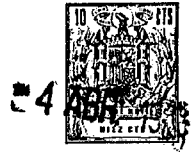
EXTRACTO DE LA DESCRIPCION

Para ser utilizado en un sistema de navegación VLF tal como un Sistema de Navegación Omega, un bucle seguidor de fase montado en un receptor recibe las señales procedentes de las estaciones transmisoras. El bucle seguidor contiene cuatro pseudo osciladores controlados por tensión, con control electrónico, para eliminar la necesidad de más de un oscilador de cristal principal, cuyas salidas proporcionan las señales necesarias en el interior del receptor. El pseudo oscilador incluye un integrador y un convertidor de tensión-fase que utiliza una entrada externa de impulsos de reloj y una lógica de control adecuada. El convertidor tensión-fase incluye un multivibrador monoestable en el cual el tiempo de retardo es proporcional al nivel de la señal de entrada. Por tanto, los periodos que transcurren entre los tiempos de retorno del multivibrador monoestable a su estado original, proporcionan una frecuencia que está controlada por el nivel de la tensión de entrada. Cuando la gama de variación de fase rebasa $\pm 90^\circ$, el impulso de disparo aplicado al multivibrador monoestable se adelanta o se retrasa, y se hace volver a cero el integrador.

DESCRIPCION DEL INVENTO

El presente invento está relacionado con osciladores controlados por tensión, y más particularmente, a un pseudo oscilador controlado por tensión que tiene un elevado grado de estabilidad.

Los osciladores controlados por tensión encuentran aplicaciones como moduladores en transmisores modulados por fase o frecuencia y en bucles con sincronización de fase utilizados en telemetría. La estabilidad de un os-



5 cilador controlado por tensión, es decir su capacidad en mantener una frecuencia constante con una tensión de entrada nula tiene una importancia considerable en numerosas aplicaciones. En un transmisor, éste determina la frecuencia central, y en el caso de un bucle con fase sincronizada de anchura de banda muy estrecha, esto influye sobre la capacidad del bucle para adquirir la señal.

10 Una solución que ha sido utilizada para fabricar un oscilador controlado por tensión estable consiste en fabricar un oscilador de cristal y en controlar la frecuencia por medio de un varicap en paralelo sobre el cristal. Si el cristal y el circuito asociado se sitúan en un recinto cuya temperatura está controlada, es posible hacer que el circuito sea extremadamente estable. Sin embargo, cuando se
15 necesitan varios osciladores controlados por tensión, esta solución conduce a un tamaño y a un coste prohibitivos.

Un objeto del invento consiste en solucionar estos problemas proporcionando un oscilador controlado por tensión que tiene el mismo elevado grado de estabilidad que
20 un oscilador controlado por cristal.

25 Cuando se necesitan en un sistema dado varios osciladores controlados por tensión extremadamente estables, otro objeto del invento consiste en proporcionar varios pseudo osciladores controlados por tensión todos supeditados al funcionamiento de un oscilador principal que puede ser un oscilador de cristal, de modo que la estabilidad de las varias unidades auxiliares sea tan buena como la del oscilador principal de alta calidad.

30 En resumen, el invento incluye de manera general, un convertidor tensión-fase precedido por un integrador



al cual se aplica la señal de tensión entrante. Una señal de frecuencia de referencia procedente de un oscilador principal se aplica igualmente al convertidor. La salida del convertidor constituye la señal de oscilador controlada por tensión deseada. En una forma preferida del invento, el convertidor tensión-fase incluye un multivibrador monoestable al cual se aplica la frecuencia de referencia en forma de impulso de disparo. Mezclada con la entrada de disparo está la salida de un amplificador operacional obtenida a partir del integrador mencionado más arriba. Un circuito de realimentación procedente de la salida del multivibrador conduce igualmente hasta la entrada del amplificador operacional. El circuito de realimentación puede incluir un troceador y un filtro pasa bajo. Para que el sistema pueda funcionar continuamente cuando la salida de fase desplazada del multivibrador rebasa un valor máximo, un dispositivo lógico está conectado a la salida del multivibrador. Este dispositivo incluye un par de flip-flops de detección del punto de cruce y varias puertas conectadas para retrasar o para adelantar el impulso de disparo aplicado al multivibrador, según las necesidades, e incluye además unos medios para hacer volver a cero el integrador al mismo tiempo.

El presente invento se entenderá más claramente leyendo la descripción detallada de unos modos de realización particulares que se dan a continuación con referencia a los dibujos ilustrativos adjuntos.

En los dibujos:

La figura 1 es un diagrama en bloques de un bucle seguidor utilizado en un receptor de navegación, que representa en que punto está conectado el oscilador contro-



lado por tensión de acuerdo con el invento;

La figura 2 es un diagrama en bloques que representa de qué manera varios bucles seguidores están incorporados en un receptor real;

5; La figura 3 es un diagrama en bloques que representa los elementos constitutivos básicos del seudo oscilador controlado por tensión;

La figura 3a es un diagrama en bloques de un seudo oscilador controlado por tensión completo, utilizado en el receptor de navegación;

10 La figura 4 es un diagrama en bloques de la porción de convertidor tensión-fase del seudo oscilador controlado por tensión;

La figura 5 es un diagrama esquemático completo del convertidor de tensión-fase, que representa el circuito de un amplificador operacional, de un multivibrador monoestable, de un troceador y de un filtro pasa bajo;

La figura 6 es un diagrama esquemático del integrador;

20 La figura 7 es un diagrama de circuito de la lógica de control, que representa todos los flip-flops y las puertas utilizados en un sistema preferido. Para evitar la confusión de los hilos, se representan letras de identificación. Los puntos provistos de las mismas letras de identificación se conectan directamente entre sí;

La figura 8 es un diagrama esquemático de un flip-flop típico utilizado en el circuito de la figura 7; y

Las figuras 9, 10, 11 y 12 son formas de onda que representan la programación en el tiempo de las varias señales de impulsos para el control del oscilador controla-

30



do por tensión según el invento.

Haciendo ahora referencia a la figura 1 para una descripción detallada del invento, se ve que se representa en ella un diagrama en bloques de un bucle seguidor montado en un receptor de Sistema de Navegación Omega. El bucle seguidor incluye un detector de fase 20 en el cual penetra la señal de frecuencia intermedia Omega procedente de una estación transmisora. La salida del detector de fase es aplicada a un integrador 21 capaz de volver a cero, y atraviesa a continuación un filtro de bucle seguidor 22 que corresponde a la estación particular que se recibe en este momento. Un oscilador 24 controlado por tensión está dispuesto a continuación, y una línea de realimentación 25 conecta de nuevo la señal de bucle al detector de fase 20.

En la realidad, el receptor contiene cuatro filtros de bucles seguidores 22 según se representa en la figura 2, uno para cada una de las cuatro estaciones transmisoras relativamente distanciadas que se reciben, y existen cuatro pseudo osciladores controlados por tensión 26, conjuntamente con unos medios de conmutación 27 y 28 que no se describen en la presente Memoria. Los puntos a y b de la figura 2 están conectados al circuito de la figura 1 en los puntos correspondientes que se indican. Se utiliza un solo oscilador principal 29, y los divisores de frecuencia 30 pueden ser utilizados para producir cualquier señal de frecuencia de referencia deseada para sincronizar los pseudo osciladores controlados por tensión 26.

La figura 3 representa la idea básica del presente pseudo oscilador controlado por tensión (llamado a continuación pseudo VCO). Este incluye un integrador 31 que



recibe la entrada procedente del filtro de bucle seguidor
22, seguido por un convertidor tensión-fase 32 que recibe
igualmente una señal de disparo por una línea de disparo
34, que es una frecuencia de referencia mencionada más arri-
5. ba.

La porción de integrador de la figura 3 se
representa detalladamente en la figura 6. Los transistores
Q9 y Q10 cuando son conductores, cortocircuitan el condensa-
dor integrador C2. Esta acción es debida al funcionamiento
de un transistor Q11 y de una señal Y que se aplica a su en-
10 trada, todo lo cual se describirá mas adelante.

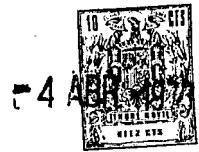
El convertidor de tensión-fase 32 se repre-
senta más detalladamente en la figura 4. Una señal Tr trans-
mitida por la línea de disparo 34 activa un multivibrador
monoestable 35 cuya función consiste en proporcionar un
15 tiempo de retardo proporcional al nivel de la señal de entra-
da. Un amplificador operacional 36 está dispuesto antes del
multivibrador monoestable 35, y la entrada de este amplifi-
cador procede del integrador 31. La precisión del tiempo
de retardo mencionada más arriba (o desplazamiento de fase)
20 es mantenida por un circuito de realimentación 37 desde la
salida del multivibrador hasta el amplificador operacional
36, incluyendo preferentemente este último circuito un tro-
ceador 39 y un filtro pasa bajo 40. De este modo, el conver-
25 tidor de tensión-fase 32 es un desfasador que transforma una
corriente continua o una señal eléctrica que varía lentamen-
te en una información de fase.

La figura 5 representa un modo de realización
preferido de un convertidor tensión-fase 32. Los transis-
30 tores Q1, Q2 y Q3 constituyen el amplificador operacional 36.



Q4 es un transistor de control para el multivibrador mono-
estable 45 que está constituido por Q5, Q6 y el condensador
C. Una primera puerta NAND 41 y una segunda puerta NAND 42
proporcionan dos salidas de polaridades opuestas marcadas OS
y (OS)' respectivamente. Q7 y Q8 constituyen el troceador
39 mientras que el condensador C1 y la resistencia R4 actúan
como filtro pasa bajo 40. La señal de realimentación es
llevada a la base del transistor Q2.

El punto X de la figura 5 es la unión de suma
del amplificador operacional 36. Las resistencias R1, R2 y
R3, conectadas al punto X, proporcionan una tensión en X de
+ 3 voltios, + 2 voltios y + 1 voltio para las tensiones de
entrada respectivas de + 4 voltios, 0 voltios y - 4 voltios
a partir del integrador 31 en la extremidad izquierda de R1.
La base de Q2 está polarizada por la corriente continua me-
dia de la señal de salida del multivibrador que está confor-
mada por el troceador Q7 y Q8 y el filtro pasa bajo R4 y C1.
El funcionamiento del amplificador operacional 36 es tal que
la tensiones de corriente continua que aparecen en las bases
de Q1 y Q2 sean iguales. La salida de la etapa Q3 controla
la corriente a través de Q4, la cual a su vez controla el
tiempo de activación de Q5 después de que ha sido desacti-
vado por el borde posterior del impulso cuadrado Tr. La sa-
lida del multivibrador procedente de Q6 es reformada por las
puertas 41 y 42 y se aplica igualmente al troceador Q7 y Q8.
Por tanto, la frecuencia de repetición de la salida OS ó
(OS)' es la misma que la del impulso Tr. Sin embargo, el
tiempo de caída de (OS)' o el tiempo de subida de OS es fun-
ción del nivel de la señal de entrada procedente del inte-
grador 31. Este principio se ilustra en la figura 9. Los



valores de tensión son por tanto los que existen en tiempos diferentes en la salida del integrador 31.

5 Durante el funcionamiento, supongamos que existe una señal de 0 voltio en la entrada y en la salida del integrador 31. La salida del multivibrador será una onda cuadrada con ciclo de trabajo de 50% a la frecuencia de la señal Tr. Esta frecuencia podría llamarse frecuencia f_0 del sistema. Ahora bien si una pequeña tensión de corriente continúa positiva o negativa aparece a la entrada del integrador 10 31, la salida del integrador se transforma en una señal de rampa y el tiempo de caída de la salida del multivibrador (OS)' que se representa en la figura 9 retardará o avanzará lentamente, progresivamente a cada ciclo sucesivo. Por tanto, una frecuencia modulada por los tiempos de caída de (OS)' 15 será la salida VCO deseada, y puede verse que el integrador 31 y el desfasador 32 forman un VCO. En este ejemplo, el integrador 31 tiene una salida negativa cuando su entrada es positiva y viceversa.

20 Puede verse en la figura 9 que la gama de variación de fase máxima es de $\pm 135^\circ$. Por tanto, si se desea hacer variar la fase en una dirección continuamente con relación a la señal de referencia, la base de tiempo de disparo del multivibrador monoestable 35 debe conmutarse en algún punto preajustado antes de rebasar la gama. En este modo de 25 realización preferido que se describirá, el punto preajustado está situado en $\pm 90^\circ$.

30 El cruce en $\pm 90^\circ$ se detecta y se hacen las operaciones necesarias en los circuitos por medio de la lógica de control 44 de la figura 3a, que se representa más detalladamente en la figura 7. En este dibujo detallado,



5 todos los símbolos de puerta representan puertas NAND, y los cuadrados son flip-flops biestables, con interconexiones, indicadas por las letras correspondientes. La línea discontinua que conecta todos los puntos o terminales De representa estas conexiones. La mayoría de los flip-flops pueden ser flip-flops tipo R-S idénticos según se representa en la figura 8, por ejemplo. El flip-flop de salida 0 puede ser similar, pero es preferentemente un flip-flop J-K. Las entradas necesarias en la figura 7 son dos señales de impulso de reloj CL_1 y CL_2 , según se representa en las figuras 11 y 12. Estas señales de reloj se obtienen a partir del oscilador principal 29 a través de algunas partes de unos divisores de frecuencia 30 indicados en la figura 2. Las entradas OS y (OS)' de la figura 7 proceden de las puertas 10 41 y 42 de la figura 5.

15 Los flip-flops A y B son efectivamente contadores, los cuales conjuntamente con las puertas representadas, proporcionan las siguientes señales lógicas:

$$\begin{aligned} Tr &= CL_2 A' B' \\ 20 \quad Cad &= CL_2 AB' \\ Cde &= CL_2 AB \end{aligned}$$

La entrada aplicada a los flip-flops A y B de la figura 7 es principalmente CL_1 pero se aplican al flip-flop A entradas suplementarias Ad' y De. Las señales 25 mencionadas más arriba Cad y Cde se aplican a los terminales de entrada 13 de los flip-flops Ad y De, respectivamente, mientras que la señal Tr es proporcionada naturalmente a un multivibrador moncestable 35. Las señales de reloj CL_1 y CL_2 tienen una frecuencia igual a cuatro veces la frecuencia normal Tr, o la relación entre la frecuencia de re- 30



loj y Tr puede ser cualquier potencia de dos veces cuatro. En un sistema típico, CL_1 y CL_2 son 816 Hz y Tr es 204 Hz.

Como se ha indicado más arriba, cada vez que la variación de fase rebasa el valor preajustado de $\pm 90^\circ$, la señal Tr debe adelantarse o retrasarse con respecto al tiempo de referencia representado por los impulsos de reloj. Ad y De indican el avance y el retardo. Nótese que en la figura 10, Cad retarda respecto a Tr en $T/4$ y Cde retarda respecto a Tr en $3T/4$. Por tanto, se utilizan Cad y Cde para detectar $+90$ y -90° respectivamente.

Como se ve en la figura 7, el flip-flop Ad se disparará al existir simultáneamente Cad y Y (OS). Esto hace que la señal Ad en el terminal de salida 11 tome el valor "1" (estado de nivel alto) y la señal Ad' del terminal 5 toma el valor "0" (estado de nivel bajo). Cuando Ad' toma el valor "0", el flip-flop A vuelve a cero, lo que significa que la salida del flip-flop A adelantará un impulso de reloj, según se representa en la figura 11. La línea de puntos en la parte central de la figura 11 indica la forma de onda A si no ha cambiado.

Igualmente, cuando Ad toma el valor "1" el flip-flop Ad volverá a cero por sí mismo en el terminal 10 con la subida de CL_1 . Por tanto, Ad' toma de nuevo un valor alto, lo que capacita al flip-flop A para oscilar de nuevo libremente con la señal de reloj CL_1 .

El flip-flop De se disparará al existir simultáneamente Cde y Y (OS)' simultáneamente, dando lugar a que la señal De tome el valor "1". Según se representa en las figuras 7 y 12, cuando De toma el valor "1", este fenómeno bloquea el impulso CL_1 procedente del flip-flop A, haciendo

4 ABR 1973

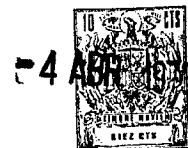


que la salida A sea demorada un impulso de reloj. La línea de puntos en la parte central de la figura 2 indica de nuevo la forma de onda A, si no ha sido cambiada. Igualmente, el flip-flop De volverá a cero por sí mismo con la subida de CL_2 , lo que capacita cada disparo del flip-flop De para bloquear cualquier impulso CL_1 .

Ya que A y B, conjuntamente con CL_2 , determinan Tr, a través de las puertas representadas en la figura 7, el retardo o el avance mencionados más arriba produce un retardo o un avance similar de la señal Tr.

Cada vez que el impulso Tr se avanza o se retarda, el circuito de retardo del multivibrador exige un cierto tiempo para recuperar su estado de funcionamiento constante. Durante este periodo transitorio, la tensión del VCO ha de ser constante, y debe conservar su programación en el tiempo. Los flip-flops C y D son contadores encargados de cuidarse de este tiempo transitorio. Al ser disparado bien Ad o bien De, el flip-flop Y volverá a cero y C y D empezarán a hacer fluctuar CL_2AB , según se representa en la figura 7 por la conexión en el punto P. El flip-flops Y se energizará de nuevo en el tiempo de caída de la señal D. Durante el tiempo en el cual Y tiene el valor cero (el valor de Y' es 1), la señal en el flip-flop de salida O es $Y'CL_2A'B$ a través de la puerta 45 en lugar de Y (OS) a través de la puerta 46, mientras que la señal OS vuelve a un valor constante respecto a su estado transitorio producido por el cambio de la programación en el tiempo de la señal Tr. Por tanto, la pseudo salida VCO del detector de fase 20 no será perturbada durante el intervalo transitorio.

Igualmente, mientras Y tiene el valor cero, el



integrador 31 de la figura 6 vuelve a cero energizando el transistor Q11 lo que hace que Q9 y Q10 descarguen el condensador C2. De este modo, el suerdo VCO está dispuesto a "empezar a funcionar de nuevo" hasta que la variación de fase alcance nuevamente $\pm 90^\circ$.

De este modo, se ve que ya que el impulso Tr puede cambiar su programación en el tiempo con respecto a una frecuencia de referencia procedente del oscilador maestro 29, pero siendo accionado o controlado por el oscilador principal, el integrador 31, el convertidor de fase 32 y la lógica de control 44 forman un pseudo oscilador controlado por tensión completo. El convertidor o variador de fase 32 descrito en el modo de realización preferido es enteramente electrónico aunque para otras aplicaciones pueda ser de tipo o naturaleza diferente, por ejemplo estar constituido por un variador o reductor de fase mecánico dotado de un elemento giratorio. Cualquier número de pseudo VCO del tipo descrito aquí puede ser accionado a partir de un solo oscilador maestro, y todos tendrán la misma estabilidad a la salida que el oscilador maestro.

Aunque para cumplir con las normas el invento haya sido descrito en un lenguaje más o menos específico por lo que se refiere a sus características de construcción, queda entendido que el invento no se limita a estas características particulares que han sido representadas, sino que los medios y la construcción descritos aquí constituyen la forma preferida de llevar a la práctica el invento y por tanto se reivindica el invento en cualquiera de sus formas o modificaciones dentro del alcance legítimo y válido de las reivindicaciones adjuntas.



En resumen: La Patente de Introducción que se solicita deberá recaer sobre las siguientes:

REIVINDICACIONES

- 5 1. Oscilador controlado por tensión que incluye un integrador, unos medios para conectar una tensión de control deseada a la entrada de dicho integrador, un multivibrador monoestable, unos medios para conectar la salida del integrador a la entrada de dicho multivibrador monoestable, una fuente de frecuencia de referencia y unos medios
10 para conectar dicha fuente de frecuencia de referencia a dicha entrada del multivibrador para disparar dicho multivibrador, con lo cual el tiempo de retardo de dicho multivibrador es proporcional a la integral de dicha tensión de control.

- 15 2. Aparato según la reivindicación 1, caracterizado porque dichos medios para conectar dicho integrador a dicho multivibrador incluyen un amplificador operacional e incluyen un circuito de realimentación a partir de la salida de dicho multivibrador hasta una entrada de dicho amplificador.
20

3. Aparato según la reivindicación 2, caracterizado porque dicho circuito de realimentación incluye un troceador y un filtro pasa bajo.

- 25 4. Aparato según la reivindicación 1, caracterizado porque incluye una lógica de control para adelantar o retardar el disparo de dicho multivibrador por un impulso de referencia cuando la variación de fase de dicho multivibrador rebasa un número predeterminado de grados bien positivos o bien negativos, respectivamente, y para hacer volver a
30 cero simultáneamente dicha salida del integrador, con



lo cual la fase de dicho multivibrador se desplazará en una u otra dirección continuamente para realizar la acción de VCO deseada.

5 5. Aparato según la reivindicación 1, caracterizado porque incluye un primer flip-flop para detectar una variación de fase positiva del multivibrador de una cantidad predeterminada, un segundo flip-flop para detectar una variación de fase negativa de dicha cantidad predeterminada, un dispositivo contador alimentado por impulsos de reloj procedentes de dicha fuente de frecuencia de referencia, un
10 dispositivo de puerta para obtener dichos impulsos de disparo a partir de dicho dispositivo contador, teniendo dichos impulsos de reloj una frecuencia que es un múltiplo predeterminado de la frecuencia de los impulsos de disparo, y
15 unas conexiones a partir de dichos primero y segundo flip-flops hasta dicho dispositivo contador para avanzar o retardar la forma de onda a la salida de dicho dispositivo contador en respuesta a dicha detección con el objeto de avanzar o retardar dichos impulsos de disparo en una cantidad equivalente a un impulso de reloj, y unos medios para hacer volver a cero el nivel de la tensión de control en dicha entrada del multivibrador de manera substancialmente simultánea con el ajuste de dichos impulsos de disparo, con lo cual se
20 obtiene una variación de fase continua respecto a dicha frecuencia de referencia.
25

 6. Aparato según la reivindicación 5, caracterizado porque dicho dispositivo de reposición incluye un tercer flip-flop conectado de manera que pueda ser disparado momentáneamente por uno u otro de dichos primero y segundo
30 flip-flops, un dispositivo de conmutación normalmente abier



to conectado a dicho integrador y unos medios que responden al disparo de dicho tercer flip-flop cerrando dicho dispositivo de conmutación, con lo cual dicho integrador vuelve a cero.

5, 7. Aparato según una cualquiera de las reivindicaciones 1-6, caracterizado porque incluye una pluralidad de osciladores controlados por tensión, estando cada uno de dichos osciladores relacionados con dicha fuente de frecuencia de referencia con lo cual todos dichos osciladores tienen la misma estabilidad que la fuente de referencia.

10 8. Se reivindica por último, como objeto sobre el que ha de recaer la patente de introducción que se solicita: OSCILADOR CONTROLADO POR TENSION QUE INCLUYE UN INTEGRADOR.

15 Todo conforme queda descrito y reivindicado en la presente Memoria descriptiva, que consta de dieciseis páginas mecanografiadas y dibujos que se acompañan.

Madrid, 4 de abril de 1.973
BERNARDO UNGRIA
P.P.

20

25

30



Fig. 1

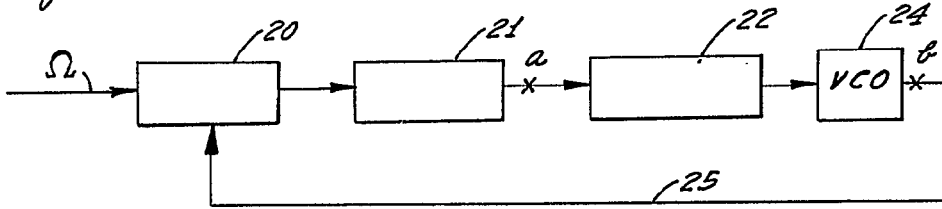


Fig. 3

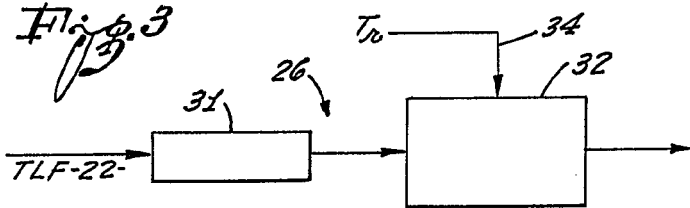


Fig. 3a

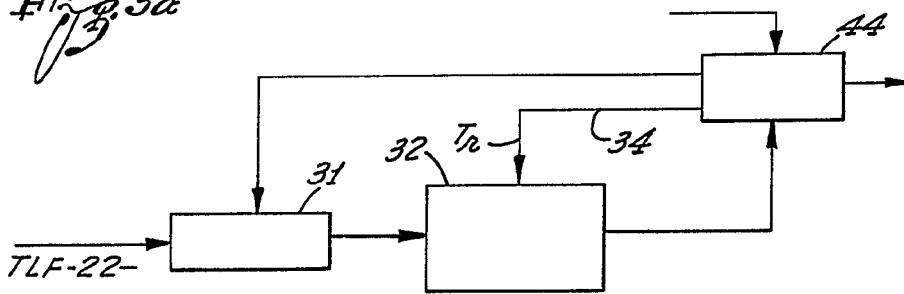
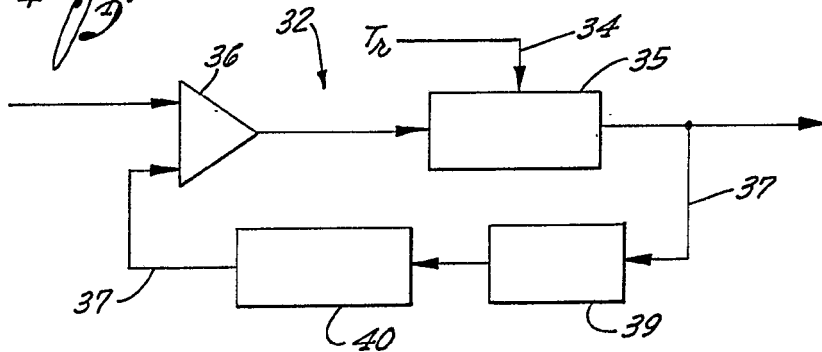


Fig. 4



ESCALA VARIABLE
 MADRID, 4 DE abril DE 1973
 BERNARDO UNGRÍA
 P. P.

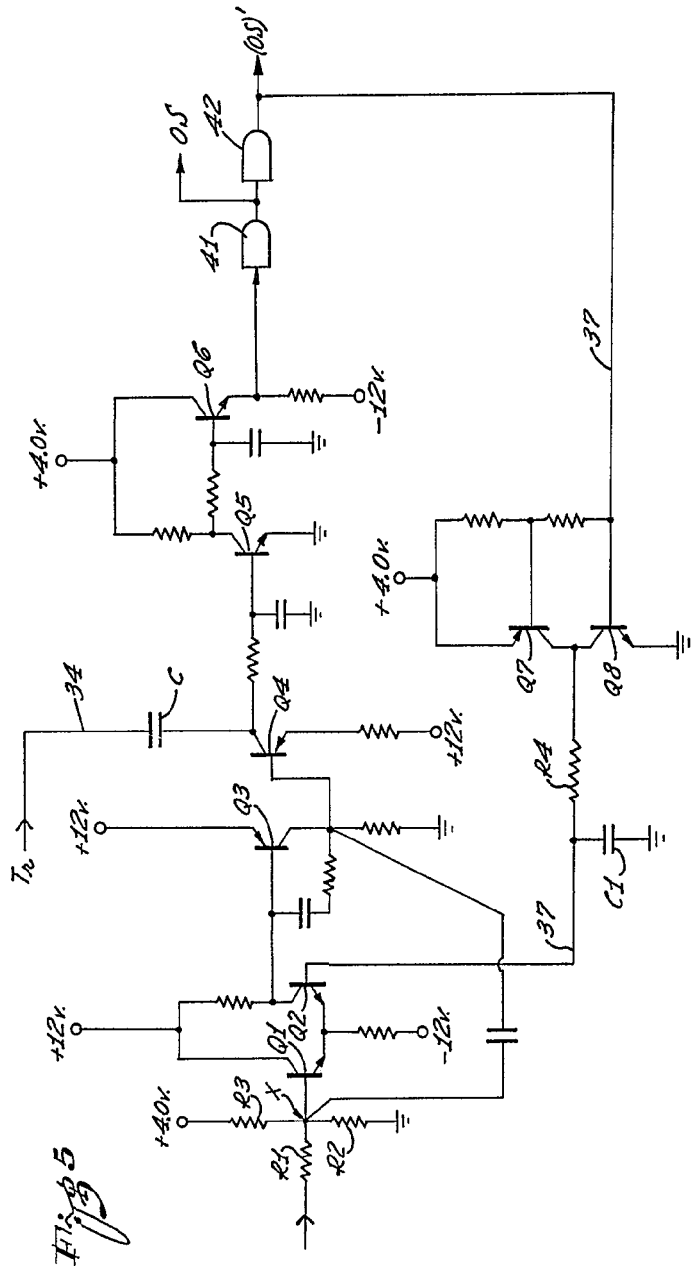


Fig 5

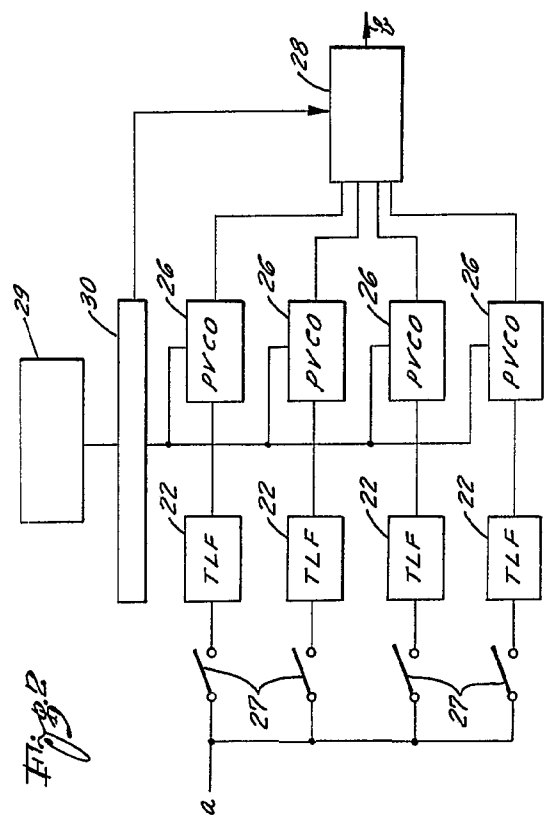


Fig 6

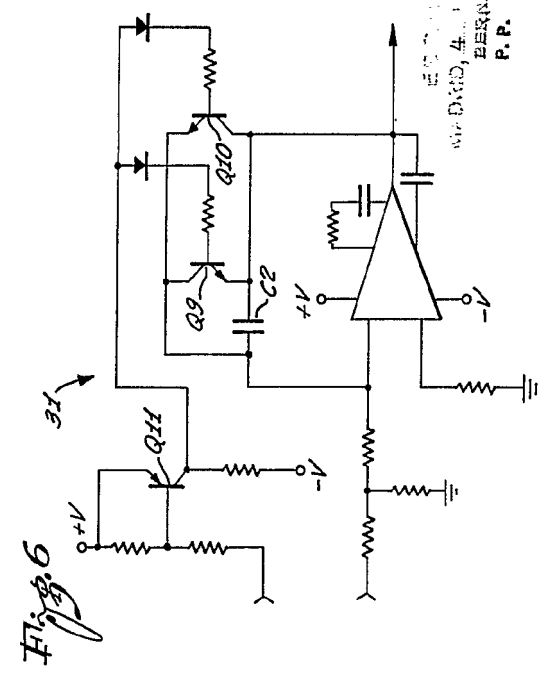


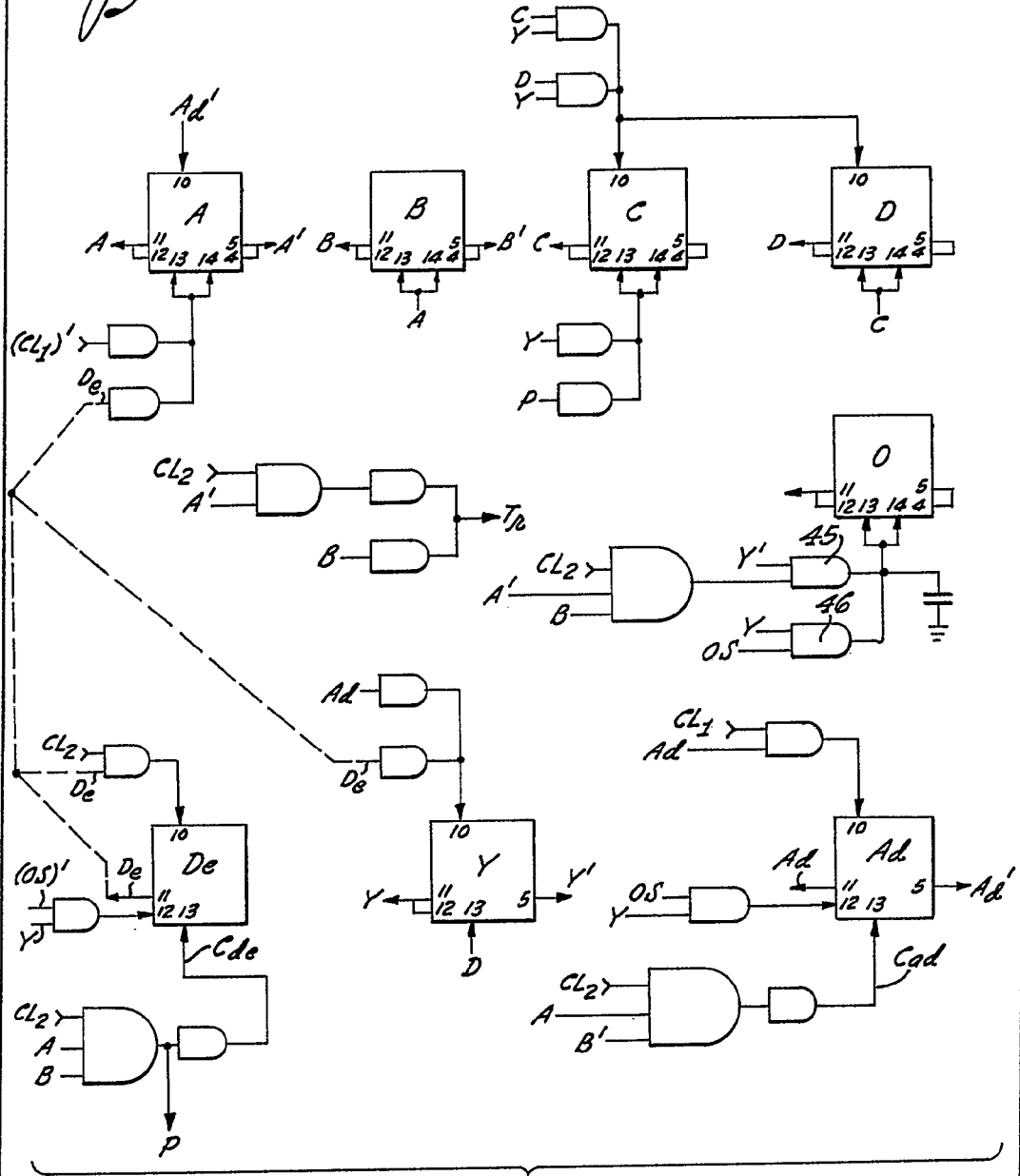
Fig 7



RECIBIDO EN EL
 MAR DICIEMBRE DE 1973
 ABRIL DE 1973
 BERNARDO UNGERIA
 P. P.



Fig. 6.7



44

ESCALA VARIABLE
 MADRID, 4 DE abril DE 1973
 BUDAPEST, HUNGRIA
 [Signature]



Fig. 8

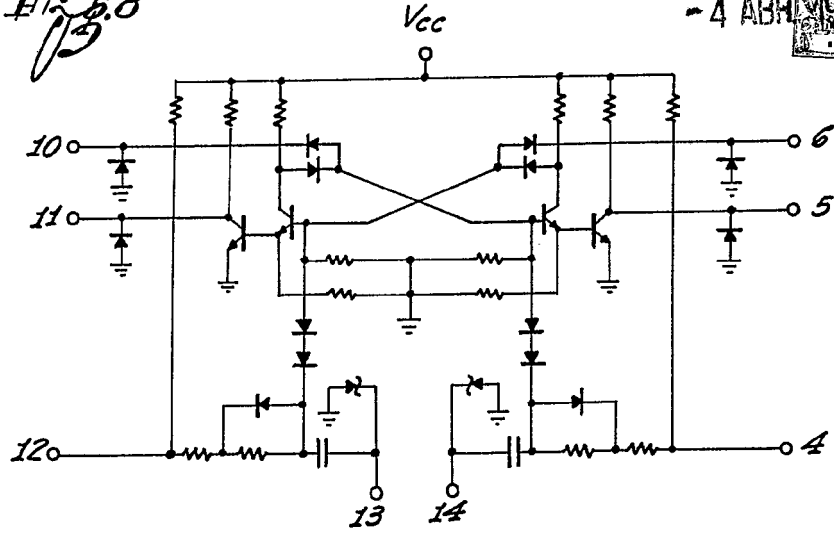


Fig. 9

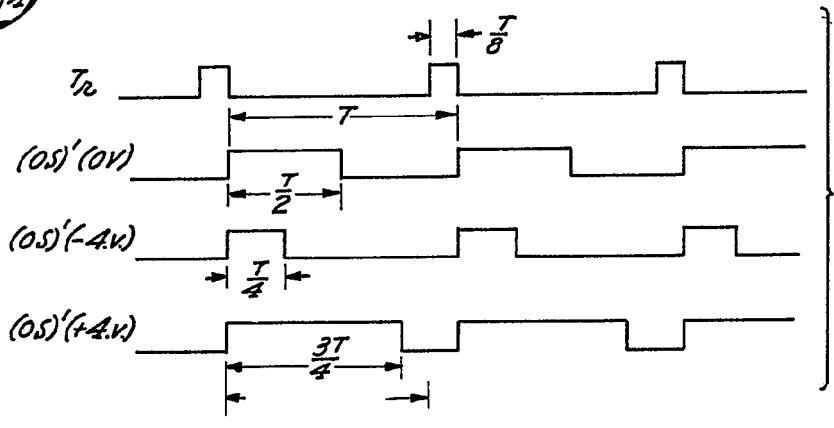
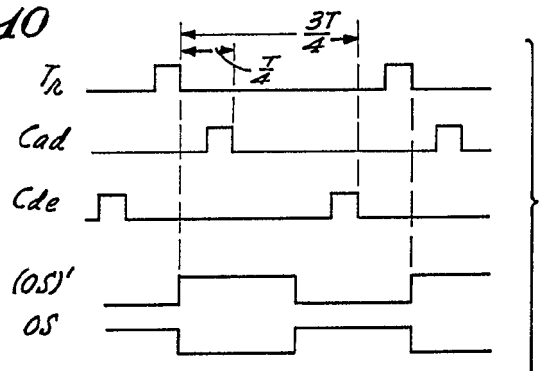


Fig. 10



ESCALA VARIABLE
 MADRID, 4 DE abril DE 1973
 BERNARDO UNGRÍA
 P. P.



Fig. 6.11

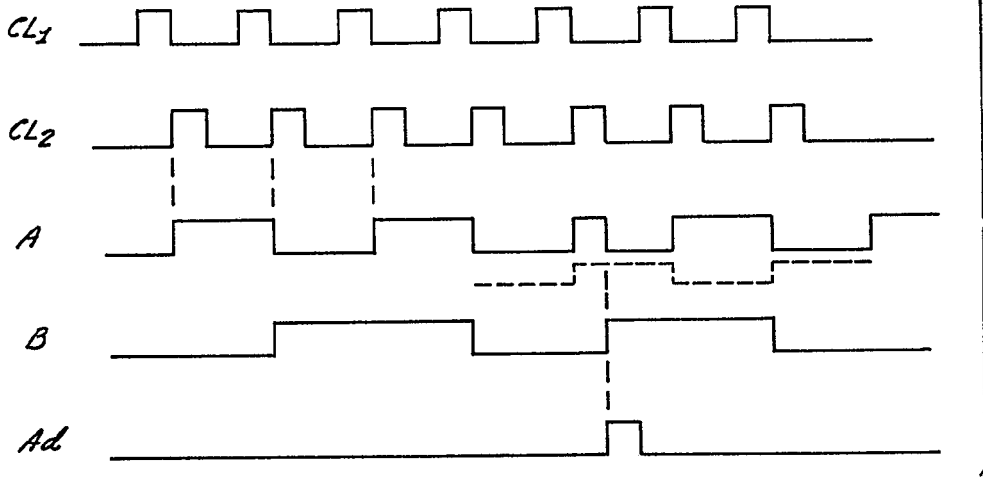
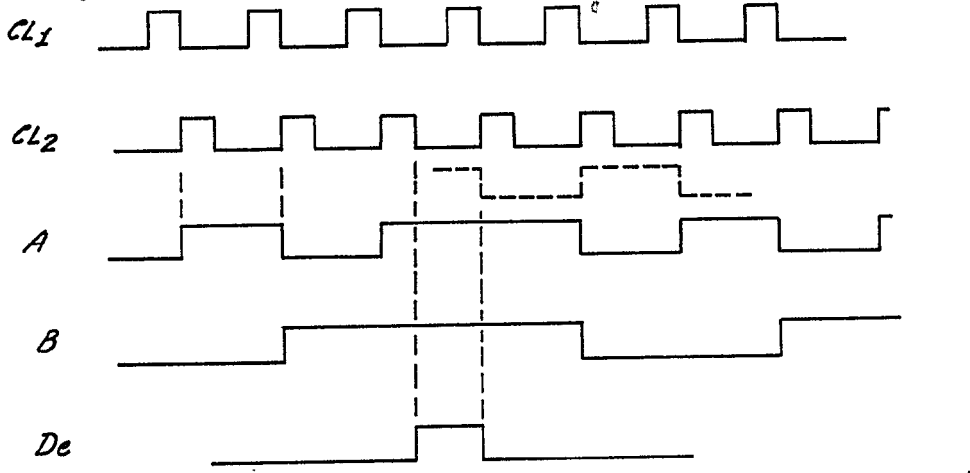


Fig. 6.12



ESP. DE VARIABLE
MADRID, 4 de abril DE 19 73
BERNARDO UNGRÍA
P. P.