

412363

Int. Cl.: H03K, H04M

27 OCT 1975

CONCEDIDA

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE INVENCION EN
ESPAÑA POR: "UN SISTEMA DE SEÑALIZACION DE DOS NIVELES PARA
CONMUTACION TELEFONICA", A NOMBRE DE STANDARD ELECTRICA. S.A.
DOMICILIADA EN MADRID, CALLE DE RAMIREZ DE PRADO? No 5.

El presente invento se refiere a un sistema de señalización de dos niveles.

En el sistema de conmutación para telecomunicación controlado por computador, según la patente nº 349.576 (S. Kobus 19.4.1.2.13), los impulsos de disco formados por la apertura del bucle de la línea de abonado, se detectan a la salida de dicha línea por dispositivos de exploración controlados por computador, el cual explora la salida de línea cada $\frac{1}{4}$ milisegundos. El computador memoriza los estados explorados de la salida de línea como un bit binario, esto es, 1 y 0 para una línea cerrada y abierta, respectivamente. En la memoria se registra un impulso de disco, o apertura de bucle, cuando se detecta la transición de 1 a 0, después de comparar los re-

sultados de dos operaciones de exploración sucesivas en la salida de la línea.

Una desventaja de este sistema está en que un impulso espúreo o una apertura de línea que no ha comenzado y terminado entre dos exploraciones sucesivas de dicha línea, esto es, dentro de un período de exploración, se registra, erróneamente, como un impulso de disco.

Para eliminar esto, una posible solución está en registrar una apertura de línea solamente cuando tres exploraciones sucesivas han dado el resultado 100. Sin embargo, esto significa que, para que todos los impulsos de disco queden registrados, tendrían que tener una duración casi igual al doble del período de exploración o, alternativamente, el período de exploración tendría que ser igualar a casi dos veces la duración del menor de los impulsos de disco. Ya que esta última duración puede ser de unos 16 milisegundos, el período de exploración tendría que ser igual a unos 8 milisegundos. Una frecuencia de exploración tan elevada, puede constituir demasiada carga para un computador.

A la vista de esto, un objetivo del presente invento es proporcionar un sistema de señalización a dos niveles, preparado para impedir que impulsos espúreos de entrada a dos niveles almacenen su salida y sean explorados.

El presente sistema de señalización a dos niveles está caracterizado porque incluye un filtro para eliminar impulsos de entrada a dos niveles de duración menor que una pre-determinada. Dicho filtro incluye elementos primero y segundo de retardo que pueden reaccionar a cambios positivos y negativos de nivel, y cuyas señales de salida provocan el disparo de un elemento biestable a una o a otra posición, respectivamente. Dichos primero y segundos elementos de retardo producen

una señal de salida solamente si el nuevo nivel, tiene una primera y segunda duración mínima predeterminada, respectivamente .

Empleado en el sistema de conmutación para tele-
comunicación, mencionado anteriormente, el presente sistema
de señalización permite registrar correctamente todos los
5 impulsos de disco sin necesidad de que sea demasiado elevada
la frecuencia de exploración de la salida del dispositivo
biestado.

Cuando, en el sistema que estamos tratando, por
ejemplo, se aplican señales de entrada importantes a su en-
10 trada, debido a un fallo, y cuando estas señales tienen una
frecuencia dentro del margen que elimina el filtro, no apa-
recerán a la salida del sistema, de tal manera que, dicha sa-
lida no se entera del fallo.

Otro objetivo del presente invento es proporcionar
15 un sistema de señalización que incluye un receptor para recibir
las señales de entrada aplicadas a su entrada, y adaptado no
solamente para eliminar las señales de entrada con una dura-
ción menor que una predeterminada, sino también , para detectar
la presencia de un fallo como el mencionado anteriormente.

El presente sistema de señalización está carac-
20 terizado porque el receptor incluye un filtro que impide
que las señales de entrada, con una frecuencia dentro de
un margen predeterminado, aparezcan a su salida. Además, tiene
elementos para detectar las señales de entrada con una fre-
25 cuencia dentro de dicho margen predeterminado.

Los objetivos mencionados anteriormente y otras
características del invento, serán mejor entendidos refirien-
donos a la siguiente descripción y a los dibujos que se acom-
pañan, en los cuales:

30 La Fig. 1 muestra un sistema de señalización,

según el presente invento.

La Fig. 2 es un circuito receptor que forma parte del sistema de señalización;

La Fig. 3 muestra las curvas de carga y descarga de los condensadores incluidos en el circuito receptor RC
5 de la Fig. 2.

Refiriendonos principalmente a la Fig. 1, el sistema de señalización forma parte de un sistema de conmutación telefónica controlado por computador. Incluye varios aparatos
10 de abonado, tal como SS, acoplados, cada uno, a una entrada, tal como Im, de una red de conmutación principal MSN, a través de una línea telefónica, tal como a, b. Cada estación de abonado, SS, incluye un aparato telefónico (no mostrado) con un disco (que tampoco se muestra), y un contacto de gancho
15 hc, conectado entre los conductores de la línea telefónica a y b. Este contacto de gancho hc se cierra cuando el abonado descuelga su microteléfono. La red MSN está constituida por varias etapas de conmutación interconectadas (no mostradas) y tiene varias salidas, tal como Om, acopladas a la entrada
20 de un circuito junctor primero, tal como OJC. Cada uno de estos circuitos está conectado a una entrada, tal como Is, de una red de conmutación para señalización SSN, constituidas por varias etapas de conmutación interconectadas (no mostradas), con varias salidas, tal como Os, cada una de
25 ellas acoplada a la entrada Ir de un circuito receptor, tal como RC. Finalmente, el sistema incluye un computador CO adaptado para controlar el establecimiento y reposición de una vía entre la estación de abonado SS y un circuito receptor RC y, por lo tanto, adaptado para controlar el MSN, el OJC,
30 el SSN y el RC, como esquemáticamente se indica por las líneas

de flechas. El computador CO controla la exploración de las salidas, tal como Or, de los circuitos receptores, tal como RC, mediante la intervención de uno de sus circuitos exploradores, tal como SC (Fig. 2), a fin de recibir los impulsos de disco y almacenarlos en un contador, tal como CR.

Refiriéndonos a la Fig. 2, el circuito receptor RC, tiene una entrada Ir que comprende los dos terminales de entrada Ira e Irb acoplados, por una parte, a los conductores de línea a y b, y por otra parte, a los polos positivo y negativo de la fuente DC, E, de 48V, con el terminal positivo a tierra. Más particularmente, el terminal de entrada Ira está acoplado al polo positivo de tierra de la fuente DC, E, a través de la conexión serie de un contacto e1, del arrollamiento w1 de un transformador, y de una resistencia R1.

El terminal de entrada Irb está acoplado al polo negativo, o batería, de la fuente DC, E, a través de la conexión serie del contacto e2, el arrollamiento w2 del transformador anterior y la resistencia R2. El transformador w1, w2 se emplea para aplicar el tono del disco a la línea. Los contactos e1 y e2 son contactos de un relé Er, que está controlado por el computador CO. El terminal de entrada Irb está conectado también a la base de un transistor NPN, T1, a través de las resistencias R3, R4 y R5, conectadas en serie. El punto de unión de las resistencias R3 y R4, está conectado a batería a través del diodo d1, mientras que el punto de unión de las resistencias R4 y R5 está conectado a la toma P1 de un potenciómetro constituido por las resistencias R6 y R7, a través del diodo d2 y la resistencia R21. Este potenciómetro está derivado entre los polos de la fuente DC, E. Otro potenciómetro, constituido por las resistencias R8, R9, R10, R11 está también

conectado a través de esta fuente DC, E. El punto de unión de la resistencia R5 y la base del transistor T1, está conectado a batería, a través del condensador C3; El emisor de este transistor T1 está conectado al punto de unión de la resistencia R20 y R21, que forman otro potenciómetro entre tierra y batería. El colector del transistor T1 está conectado, por una parte, a tierra, a través de la conexión serie de las resistencias R13 y R14, por otra parte, a la batería, a través de la conexión serie de la resistencia R15 y el condensador C1; el diodo d7 se conecta en paralelo con R15. El punto de unión de la resistencia R15 y el condensador C1 se conecta a la toma P1 del potenciómetro R8-R11, a través del diodo d3, manteniéndose así al potencial de este punto. El punto de unión de R15 y C1 se conecta también a la toma P1 del potenciómetro R6, R7 a través de la conexión serie del diodo d4 y el condensador C2, en paralelo con la resistencia R16, El punto de unión del diodo d4 y el condensador C2 se conecta a la toma P4 del potenciómetro R8-R11, a través del diodo d5, manteniéndose así al potencial de este punto de unión. El punto de unión de d4 y C2 se conecta también al de las resistencias R13 y R15, a través de la resistencia R17 y el cátodo del diodo d6, cuyo ánodo está conectado a la base del transistor NPN, T2, esta base se conecta a tierra a través de la resistencia R18. El emisor del transistor T2 se conecta a la toma P3 del potenciómetro R8-R11, y su colector a tierra, a través de la resistencia R19. Este colector, que constituye la salida Or del circuito receptor RC, está conectado a un circuito explorador SC del computador CO, que está adaptado para explorar esta salida. Este circuito explorador SC está conectado a un contador CR.

Los valores de las resistencias y condensadores son:

R1	100 ohmios	R13	16 K-ohmios
R2	100 "	R14	33 K-ohmios
5 R3	12 K-ohmios	R15	62 "
R4	8,2 "	R16	200 "
R5	8,2 "	R17	1 Megohmios
R6	18 "	R18	1,6 "
R7	4,7 "	R19	300 K-ohmios
10 R8	5,6 "	R20	11,5 "
R9	750 ohmios	R21	20 "
R10	43 "	C1	0,22 microfaradios
R12	330 "	C2	0,1 "
		C3	0,1 "

15 Describiremos seguidamente el funcionamiento del sistema de señalización que nos ocupa. Por razones de simplicidad, despreciaremos la caída de tensión a través de los diodos, cuando estos conducen.

Desde el momento en que entra en servicio el
20 circuito receptor RC, debido a que se encuentra derivado entre los polos de la fuente DC, E, se establece el paso de corriente en los siguientes circuitos:

(1) Tierra, R8, R9, R10, R11, batería;

Con los valores dados anteriormente, para las
25 componentes, los potenciales en los puntos P2, P3 y P4 son iguales a unos -27, 7 voltios, -31,4 y -31,4, respectivamente.

(2) tierra, R6, R7, batería;

(3) tierra, R14, R13, R15, C1, batería;

El condensador C1 se carga, en este circuito, de
30 batería a tierra, esto es, la tensión en el punto de unión

del condensador C1, resistencia R15 y diodos d3 y d4 aumenta gradualmente de batería a tierra, como se muestra en la Fig. 3, mediante la curva C0. Estos diodos d3 y d4 están bloqueados inicialmente, ya que sus ánodos están a -48V, mientras que sus cátodos están a unos -27,7 V y -31,7V, respectivamente. Nótese que, en este momento, los diodos d5 y d6 están conduciendo. Durante la carga del condensador C1 la tensión en el punto de unión de R13 y R14 aumenta desde -14,3 v.

(4) tierra, R8, R9, R10, d5, C2-R16, R7, batería;

El condensador C2 se carga, en este circuito, entre los potenciales en los puntos P1 y P4, ya que el diodo d5 mantiene la tensión del punto superior de unión de C2 y R16 a la de P4, esto es, impide que este punto de unión disminuya por debajo de -31,7 V.

(5) tierra, R20, R12, batería;

Debido a esto, el potencial del emisor del transistor T1, es de unos -46,7 V.

(6) tierra, R14, R17 en paralelo con R18, d6, C2-R16, R7, batería.

En este circuito de carga adicional, el condensador C2 se carga mucho más lentamente que en el circuito (4), debido a que las resistencias incluidas en el mismo son mucho mayores que las del último. La corriente que pasa por este circuito (6) es menor, ya que los valores de las resistencias R17 y R18 son relativamente elevados, y ya que la tensión del punto de unión de C2 y R16 se mantiene a unos -31,7V.

Nótese que la tensión en el punto de unión de R13 y R14 aumenta desde unos -14,3 V a unos -9,1 V, ya que la carga del condensador C1 cambia desde unos -48V a -27,7V, como será aclarado

más tarde.

El transistor T1 no conduce, ya que su base y emisor están a potencial de batería y a $-46,7$ V, respectivamente. Tampoco conduce el transistor T2, ya que su emisor
 5 está a un potencial más elevado que su base, debido a la corriente que pasa a través de R18 y d6. La diferencia de potencial es igual a la caída de tensión sobre la resistencia R10, esto es, igual a unos $0,3$ V.

Cuando la carga del condensador C1 alcanza un
 10 valor tal que el diodo d4 conduce, aumenta por encima de $-31,7$ V., (punto A de la Fig. 3), la conexión serie del diodo d3, las resistencias R9, y R10 y el diodo d5 es, prácticamente un cortocircuito, dado que d4 conduce y d5 está bloqueado. El condensador C2 se carga entonces a tierra en el siguiente
 15 circuito tierra, R14, R13, R15, d4, C2-R16, R7, batería. Los condensadores C1 y C2 se cargan juntos a tierra con, prácticamente, la misma constante de tiempo (parte AC de la Fig. 3). Por razones de simplicidad, estas constantes de tiempo se toman iguales en la Fig. 3.

20 Cuando los condensadores C1 y C2 se cargan por encima de $-31,4$ V (punto B de la Fig. 3), de tal manera que el potencial de la base del transistor se hace superior al potencial de su emisor, el transistor T2 conduce y el diodo d6 se bloquea. Consecuentemente, aparece una tensión negativa
 25 a la salida Or de este transistor T2.

Nótese que, cuando el transistor T2 conduce, los potenciales en los puntos P2 y P4 permanecen sustancialmente los mismos, debido a que la resistencia R19 tiene un valor relativamente elevado.

30 Los condensadores C1 y C2 continúan cargándose

hasta que la tensión en el punto de unión de C1, R15, d3 y d4 alcanza el valor de la del punto P2, esto es, $-27,7V$ (punto C de la Fig. 3). El diodo d3, que entonces conduce, mantiene la carga de los condensadores C1 y C2 a este potencial, esto es, impide que aumente por encima de este potencial.

Nótese que las constantes de tiempo de los circuitos de carga de los condensadores C1 y C2 han de elegirse de tal manera que el transistor T2 conduzca 10 milisegundos (punto B de la Fig. 3) después de que el condensador C1 terminó de cargarse (punto O de la Fig. 3) y que la carga de los condensadores C1 y C2 se detiene 16 milisegundos (punto C de la Fig. 3) después de que se ha cargado el condensador C1.

De lo anterior se deduce que, en la situación de reposo del circuito receptor, esto es, 16 milisegundos después de que ha sido puesto en servicio, los transistores T1 y T2 no conducen y conducen, respectivamente, y que las placas superiores de los condensadores C1 y C2 se cargan a unos $-27,7 V$.

Los diodos d3 y d4 conducen, mientras que los d5 y d6 están bloqueados.

Cuando un abonado, en la estación SS, levanta su microteléfono, el contacto hc y el bucle de línea, que incluye los conductores a, b se cierran, debido a lo cual se establece una vía desde esta estación SS a un circuito receptor RC, a través de la red de conmutación principal MSN, un circuito junctor primero OJC y la red de conmutación de señalización SSN. Más concretamente, los contactos el y e2 del relé Er, en el circuito receptor, se cierran por un circuito periférico (no mostrado), que está controlado por el

ordenador CO. Estas operaciones no serán descritas con más detalle ya que carecen de importancia para el invento y, además, son clásicas en la técnica de conmutación.

5 Cuando se cierran los contactos e1 y e2 el potencial de la base del transistor T1 aumenta a un valor suficiente para hacer que conduzca dicho transistor, mientras que el valor de la resistencia de la línea telefónica y la vía de conexión entre la estación SS y el receptor RC sea menor que 2 K-ohmios.

10 Debido a que el transistor T1 conduce, el condensador C1 se descarga muy rápidamente hacia batería, en el siguiente circuito, y según la curva CC1 de la Fig. 3:
(7) batería C1, d7, T1, R12, batería.

15 Dado que los valores de C1 y R12 son pequeños, los diodos d3 y d4 se bloquean inmediatamente.

Como consecuencia, el condensador C2 se descarga (curva CC2 de la Fig. 3), principalmente a través de la resistencia R16 y también, lentamente, a través de la resistencia R17, debido a que el valor de R17 es mucho mayor que el de R16 y que está conectado al punto de unión de las resistencias R14 y R13, cuya tensión es de unos -32,1V. El punto de unión entre las resistencias R13 y R15, está a unos -48V, ya que el condensador C1 se descarga muy rápidamente. Cuando el condensador C2 se descarga por debajo de -31,4 V (punto E de la Fig. 3); el transistor T2 se bloquea y el diodo d6
25 conduce. Como consecuencia, aparece una tensión positiva a la salida Or del T2. Un instante después, la carga del condensador C2 alcanza un valor tal (punto F de la Fig. 3) que el diodo d5 conduce, manteniendo la tensión del punto de unión
30 de C2 y R16, a -31,7V. Las constantes de tiempo de los circui-

tos de descarga de los condensadores C1 y C2 se eligen de tal manera que el transistor T2 se bloquea 10 milisegundos después de que C1 y C2 empiezan a descargarse, y que C2 se descarga a -27,7 V, 16 milisegundos después de este comienzo.

5 En resumen, cuando el bucle de línea a, b, hc se cierra:

- el transistor T1 conduce inmediatamente;
- el transistor T2 se bloquea 10 milisegundos después de esto, produciendo una tensión de salida positiva en la salida Or;
- 10 - 16 milisegundos después del cierre, ambos condensadores C1 y C2 se descargan a unos -48V y -31,7V, respectivamente. Los diodos d3 y d4 no conducen, mientras que los diodos d5 y d6 conducen.

15 Cuando un abonado, en la estación SS, marca un número telefónico, el bucle de línea, a, hc, b se abre en cada impulso de disco. Durante cada una de dichas aperturas, el circuito receptor RC tiende a volver a su condición de reposo mencionada anteriormente:

- se bloquea inmediatamente el transistor T1;
- 20 - el transistor T2 conduce, 10 milisegundos después de eso, produciendo una tensión negativa en la salida Or;
- 16 milisegundos después de esta apertura, los condensadores C1 y C2 se cargan a unos -27, 7 V.

25 De lo anterior se deduce que, cada apertura de línea de una duración predeterminada mínima, produce, 16 milisegundos después, en la salida Or, una tensión negativa de la misma duración; y que cada cierre de línea de una duración mínima, produce, 10 milisegundos después, en la salida Or, un impulso de tensión positiva de la misma duración. En
30 otras palabras, cada impulso, tal como un impulso de disco,

aplicado al circuito receptor RC, aparece, 10 milisegundos después en la salida Or, donde es detectado cuando esta salida se explora por el explorador SC, siendo almacenado en el contador CR. Estas operaciones se realizan bajo el control del
5 computador CO.

Nótese que, para que un único impulso producido por una apertura o cierre del bucle de la línea telefónica se retrase exactamente 10 milisegundos sin sufrir mutilación, la apertura de bucle debe tener, por lo menos, una duración de
10 10 milisegundos y estar precedido por un cierre de bucle de, por lo menos, 16 milisegundos, mientras que el cierre de bucle debe tener una duración de, por lo menos, 10 milisegundos, y estar precedido por una apertura de bucle de, por lo menos, 16 milisegundos. En realidad:

15 - el transistor T2 conduce exactamente 10 milisegundos (punto A de la Fig. 3), después de una apertura de bucle, bajo la condición de que el condensador C2 se haya descargado durante un cierre de bucle anterior, siendo el tiempo de descarga de 16 milisegundos;

20 - el transistor T2 se bloquea exactamente 10 milisegundos (punto E de la Fig. 3) después de un cierre de bucle, bajo la condición de que el condensador C2 se haya cargado completamente durante una apertura de cierre anterior, siendo el tiempo de carga de 16 milisegundos.

25 En otras palabras, los impulsos sucesivos formados por aperturas y cierres de la línea telefónica se retrasan exactamente 10 milisegundos, sin ser mutilados, cuando tienen duraciones de, por lo menos, 16 milisegundos. Este valor puede variarse modificando las constantes de tiempo de los circuitos
30 de carga y descarga de los condensadores C1 y C2. Se ha elegido

este valor de 16 milisegundos, porque esta duración mínima corresponde a una máxima velocidad del disco. A fin de que sea detectado un impulso de disco con una duración mínima, el período de exploración de la salida Or ha de ser igual a 5 14 milisegundos. Las aperturas y cierres de línea con duraciones menores de 10 milisegundos y precedidas por aperturas de, por lo menos, 16 milisegundos, no aparecen en la salida Or del circuito receptor RC. Indudablemente, si la apertura de línea tiene una duración menor de 10 milisegundos, la 10 carga en el condensador C2, que se ha descargado a -31,7V durante un cierre anterior de línea, nunca alcanza el valor suficiente para hacer que conduzca el transistor T2, ya que solamente comienza la carga 10 milisegundos después de la apertura, mientras que si el cierre de línea tiene una duración 15 menor de 10 milisegundos, el condensador C2, que se ha cargado a -27.7V durante una apertura previa de la línea, nunca se descarga a un valor suficiente para hacer que conduzca el transistor T2. Al final de un corto cierre de línea, el condensador C2 comienza a cargarse inmediatamente, en el 20 circuito mencionado anteriormente (5).

El anterior valor de 10 milisegundos se ha elegido porque corresponde a la duración máxima de un cierre o apertura espúrea de la línea. Se ha encontrado, empíricamente, que las aperturas y cierres de línea telefónica, nunca 25 tienen duraciones comprendidas entre 10 y 16 milisegundos. Tales aperturas y cierres aparecerían a la salida Or del circuito receptor RC con un retraso menor de 10 milisegundos, como se deduce de lo anterior.

El condensador C3 se ha incluido para prevenir 30 cortas perturbaciones de la línea que puedan tener efecto sobre

el transistor T1.

Nótese que, los anteriores impulsos de disco no afectan al valor del potencial en el punto P1.

En el sistema de señalización anterior, los circuitos de carga y descarga de los condensadores C1 y C2 pueden considerarse como circuitos de retardo formando un filtro adaptado para eliminar impulsos de disco de dos niveles por debajo de una duración determinada de 10 milisegundos. Estos primero y segundo elementos de retardo pueden reaccionar a cambios de nivel causados por aperturas y cierres de línea, respectivamente, y producir una señal de salida en la placa superior del respectivo condensador C1 y C2, solamente si las respectivas aperturas y cierres de línea tiene una duración mínima. Estas señales de salida provocan el disparo de un elemento biestado T2, que conduce y no conduce, respectivamente.

La salida del primer dispositivo de retardo, esto es, la placa superior del condensador C1, se acopla al segundo elemento de retardo para prepararlo a fin de que, cuando reaccione a un cierre de bucle, pueda contar el intervalo de tiempo determinado de 10 milisegundos. El condensador C2 se carga, junto con el condensador C1, a -27,7V, a fin de que el condensador C2 pueda descargarse en 10 milisegundos y bloquear al transistor T2.

Cuando, debido a un fallo, se aplica entre los conductores a, b de la línea telefónica la tensión de alimentación de, por ejemplo 220V, 50 Hz, este fallo puede detectar muy rápidamente, como indicaremos seguidamente.

En este caso, la tensión de alimentación aparece en el conductor b aún cuando los contactos e1 y e2 estén

abiertos, ya que estos conductores de línea son transformadores acoplados por los arrollamientos w_1 y w_2 . Esta tensión de alimentación queda recortada a $-48V$ por el diodo rectificador d_1 , y, debido a que la tensión del punto de unión P_1 de las resistencias R_6 y R_7 es, normalmente, de unos $-38V$, la corriente solamente pasa a través del diodo rectificador d_2 cuando la tensión en el punto de unión de las resistencias R_4 y R_5 es más elevada que $-38V$. Esto significa que, cuando la tensión de alimentación se conecta entre batería y el conductor b , los medios ciclos negativos quedan completamente suprimidos, mientras que en el caso de que esta tensión se conecte entre tierra y el conductor b , queda suprimida una gran parte de las semiondas negativas. Consideraremos el último caso a modo de ejemplo.

Primeramente, consideraremos que el bucle de la línea está cerrado, que el transistor T_1 conduce y que el T_2 no conduce.

Durante la primera semionda negativa suprimida de la tensión alterna, y cuando la tensión en el punto de unión de las resistencias R_4 y R_5 es mayor que $-38V$; puede pasar una corriente desde el conductor b al punto de unión P_1 , a través de las resistencias R_3 y R_4 y el diodo rectificador d_2 , debida a la cual, la tensión en el punto P_1 aumenta. Sin embargo, los valores de las resistencias se han elegido de tal modo que esta subida de potencial es insuficiente para bloquear el diodo d_6 y hacer que conduzca el transistor T_2 . Cuando el potencial del conductor b ha descendido por debajo del potencial del emisor del transistor T_1 , que es de unos $-46,7V$, T_1 se bloquea y el condensador C_1 comienza a cargarse. Ya que la duración máxima de la semionda

negativa suprimida es de 10 milisegundos, el transistor T1 está bloqueado solamente durante un intervalo de tiempo mayor de 10 milisegundos. Entonces, vuelve a conducir nuevamente antes de que el condensador C2 pueda empezar a cargarse. Consecuentemente, el condensador C1 se descarga. Nótese que no cambia la situación del transistor T2.

Durante la siguiente semionda positiva de la tensión de alimentación, el transistor T1 permanece conduciendo. Este transistor es de potencia, de tal modo que puede soportar una corriente de base relativamente grande, que puede pasar por él sin tener en cuenta la existencia de las resistencias R3, R4, R5 y R12. También pasa una corriente hacia el punto de unión P1, cuyo potencial aumenta. Cuando este aumento es suficientemente grande, el diodo rectificador d6 se bloquea, debido a lo cual el transistor T2 conduce y la tensión del terminal de salida Or disminuye.

De lo anterior se deduce que solamente las semiondas positivas de la tensión de alimentación aparecen en el terminal Or del circuito receptor RC, como impulsos de duración algo menor de 10 milisegundos.

En segundo lugar, supongamos que el bucle de línea está abierto, el transistor T1 no conduce y el T2 conduce.

Durante la primera semionda negativa suprimida de la tensión de alimentación, el transistor T1 permanece bloqueado.

Durante la siguiente semionda positiva el transistor T1 conduce debido a lo cual, el condensador C1 se descarga inmediatamente, mientras que el condensador C2 se descarga más lentamente, a través de la resistencia R16. Ya

que esta descarga tiene una duración de 10 milisegundos, que es la duración máxima de la semionda positiva, el transistor T2 no se bloquea, Esta semionda positiva se aplica también al punto de unión P1, debido a lo cual se impide también
5 que el transistor T2 quede bloqueado.

Durante la siguiente semionda negativa, el transistor T1 se bloquea de nuevo, y el condensador C1 se carga, mientras que se impide hacerlo al condensador C2 ya que la duración máxima de esta semionda negativa es de 10 milisegun-
10 dos.

Durante la siguiente semionda positiva, los transistores T1 y T2 están en la misma situación que la considerada en la primera semionda positiva.

De lo anterior se deduce nuevamente que las medias ondas positivas aparecen en el terminal de salida Or del circuito receptor RC como impulsos de una duración algo menor de 10 milisegundos. Estos impulsos se detectan por el computador C0 cuando actúa su explorador SC, siendo, dichos impulsos, almacenados en el contador CR. Debido a que la exploración
15 se realiza cada 14 milisegundos, algunos de estos impulsos pueden perderse, pero esto no tiene importancia, ya que el computador solamente actúa la alarma cuando 15 de estos impulsos se han registrado en el contador CR.

El anterior sistema de señalización es no sólo
25 capaz de eliminar los impulsos de entrada con duración menor de 10 milisegundos, esto es, que caen dentro de una banda de frecuencia predeterminada, sino que también puede detectar impulsos de entrada con duración menor de 10 milisegundos, esto es, que caen dentro de esta banda de frecuencias. El cir-
30 cuito de detección está constituido por dispositivos para

acoplar el terminal de entrada Irb a la base del transistor T2.

Ha de quedar entendido que la anterior descripción de una forma determinada del invento, se hace a modo de ejemplo y no ha de considerarse como limitación de su alcance.

Este invento corresponde a una solicitud de patente formulada en Belgica el día 6 de Marzo de 1972, señalada con el Número 780235 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

-----NOTA-----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años son los siguientes:

1. Un sistema de señalización, de dos niveles, para conmutación telefónica caracterizado porque incluye un filtro para eliminar los impulsos de entrada de dos niveles por debajo de una duración determinada. Dicho filtro incluye un primer y segundo elemento de retardo que pueden reaccionar a cambios de nivel positivos y negativos, respectivamente, y cuyas señales de salida disparan un dispositivo biestable (T2), a uno u otro de sus estados. Dichos elementos de retardo producen una señal de salida solamente si el nuevo nivel tiene una mínima duración primera y segunda, respectivamente.

2. Un sistema de señalización, de dos niveles, según el punto 1, caracterizado porque la salida del primer elemento de retardo se acopla al segundo, para ponerle en condiciones de responder a un cambio de nivel negativo, de tal manera que puedan contar la duración segunda.

3. Un sistema de señalización, de dos niveles,

según el punto 2, caracterizado porque el primer elemento de retardo incluye un primer circuito de carga y descarga de un condensador, mientras que el segundo elemento de retardo incluye un segundo circuito de carga y descarga de un condensador. Ambos circuitos tienen una resistencia de carga común (R14, R13, R15) y un primero (C1) y segundo (C2) condensador. El punto de unión del primer condensador y la resistencia común, está acoplados, por una parte, a la entrada (Irb) del sistema y, por otra parte, a través de un primer conmutador (d4), al condensador (C2) y al dispositivo biestado (T2). Este primer conmutador se cierra cuando la carga del primer condensador excede un valor predeterminado (-31,7V), estando el punto de unión de este primer conmutador y el segundo condensador acoplado al dispositivo biestado.

4. Un sistema de señalización, de dos niveles, según el punto 3, caracterizado porque el primer conmutador está constituido por un primer diodo (d4).

5. Un sistema de señalización, de dos niveles, según el punto 3, caracterizado porque el circuito de carga y descarga del primer condensador, incluye un primer camino de descarga derivado a través del primer condensador (C1) y que incluye la conexión serie de un segundo conmutador (T1) y una primera resistencia de descarga (R12). Este segundo conmutador está acoplado a la entrada (Irb) del sistema y controlado por los impulsos de entrada.

6. Un sistema de señalización, de dos niveles, según el punto 5, caracterizado porque el primer camino de descarga incluye también un segundo diodo (d7) que shunta parte (R15) de la resistencia común.

7. Un sistema de señalización, de dos niveles,

según el punto 3, caracterizado porque el circuito de carga y descarga del segundo condensador incluye un segundo camino de descarga derivado a través del segundo condensador (C2), y constituido por una segunda resistencia de descarga (R16).

5 8. Un sistema de señalización, de dos niveles, según el punto 4, caracterizado porque el punto de unión del segundo condensador (C2) y el primer diodo (d4) está acoplado a una toma de la resistencia de carga común, a través de una tercera resistencia (R17).

10 9. Un sistema de señalización, de dos niveles, según el punto 4, caracterizado porque dicho filtro incluye además, un primer circuito potenciómetro (R8-R11) con dos tomas (P2,P4) conectadas al punto de unión del condensador (C1) y la resistencia de carga común (R14, R13, R5), a través de un tercer diodo (d3), y al punto del segundo condensador (C2) y el primer diodo (d4), a través de un cuarto diodo (d5), respectivamente.

15 10. Un sistema de señalización, de dos niveles, según el punto 9, caracterizado porque los primeros electrodos del primero (d4) y tercer diodos (d3) están interconectados , y también lo están los segundos electrodos del primero (d4) y cuarto (d5) diodos.

20 11. Un sistema de señalización, de dos niveles, según el punto 4, caracterizado porque el filtro incluye un segundo circuito potenciómetro (R6, R7) con una toma (P1) conectada a la placa del segundo condensador (C2), distinta de la conectada al primer diodo (d4).

25 12. Un sistema de señalización, de dos niveles, según el punto 9, caracterizado porque el dispositivo biestado está constituido por un amplificador con, por lo menos, un
30

primero; un segundo y un tercero electrodo. El primer electrodo está acoplado, por una parte, al punto de unión del segundo condensador (C2) y el primer diodo (d4), a través de un quinto diodo (d6) y, por otra parte, a un potencial de polarización a través de una cuarta resistencia (R18). El
 5 segundo electrodo está acoplado a una tercera toma (P3) del segundo circuito potenciómetro, situada entre la primera (P2) y la segunda (P4). El tercer electrodo está acoplado a dicho potencial de polarización a través de una quinta resistencia (R19).
 10

13. Un sistema de señalización, de dos niveles, según el punto 12, caracterizado porque el amplificador está constituido por un transistor cuya base constituye el primer electrodo.

14. Un sistema de señalización, de dos niveles, según el punto 5, caracterizado porque el segundo conmutador está constituido por un segundo transistor (T1) cuyo electrodo base está acoplado a la entrada (Irb) del sistema, y los otros electrodos están derivados entre el segundo diodo (d7) y la
 15 primera resistencia de descarga (R12).
 20

15. Un sistema de señalización, de dos niveles, según el punto 14, caracterizado porque el punto de unión de los electrodos y la resistencia de descarga está conectado a un potencial de polarización a través de una sexta resistencia (R20).
 25

16. Un sistema de señalización, de dos niveles, según el punto 1, caracterizado porque la entrada (Irb) del sistema está acoplada al elemento biestable (T2), a través de elementos de detección dispuestos para detectar las señales con una frecuencia tal que el filtro las impide disparar el
 30

elemento biestado.

17. Un sistema de señalización, de dos niveles, según los puntos 11 y 16, caracterizado porque los elementos de detección incluyen la conexión serie de una séptima resistencia (R3, R4, R21) y un sexto diodo (d2), conectado a la
5 toma (P1) del segundo potenciómetro.

18. Un sistema de señalización, de dos niveles, según el punto 17, caracterizado porque la entrada del sistema se conecta a un extremo del segundo potenciómetro (R6, R7) a
10 través de un séptimo diodo de bloqueo (d1), que también forma parte del elemento de detección.

19. Un sistema de señalización, de dos niveles, según los puntos 14 y 17, caracterizado porque la séptima resistencia está conectada a la base del segundo transistor a
15 través de una octava resistencia (R5).

20. Un sistema de señalización, de dos niveles, según el punto 19, caracterizado porque la entrada (Irb) del sistema está también acoplada a un polo de la fuente DC que alimenta al filtro, así como a uno de los conductores (b)
20 de conversación de varias líneas de telecomunicación (a,b), estando acoplados los otros conductores de conversación (a) al otro polo de la fuente DC.

21. Un sistema de señalización, de dos niveles, según el punto 20, caracterizado porque ambos (a) y (b) conductores de conversación están conectados a ambos polos de la
25 fuente DC, a través del primero (w1) y segundo (w2) arrollamientos de un transformador.

22. Un sistema de señalización, de dos niveles que incluye un receptor para recibir las señales aplicadas a su entrada, ca-
30 racterizado porque dicho receptor incluye un filtro que impide

un filtro que impida la entrada de señales con una frecuencia dentro de un margen predeterminado, de tal manera que no aparezcan a su salida. Incluye también elementos de detección de dicho margen predeterminado.

23.- Un sistema de señalización de dos niveles según el punto 22, caracterizado porque los elementos de detección hacen posible que dichos impulsos de entrada con una frecuencia dentro de un margen predeterminado, aparezcan a la salida del sistema, que está acoplado a un contador (CR) para estos impulsos de entrada.

24.- Un sistema de señalización de dos niveles, según el punto 22, caracterizado porque el filtro y los elementos de detección son los descritos en cualquiera de los puntos del 1 a 1 21.

25.- Un sistema de señalización de dos niveles para conmutación telefónica.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

Esta memoria consta de veinticuatro hojas escritas por una sola cara.

Madrid, 14 JUL. 1975



Eugenio Barroso

EUGENIO BARROSO
Secretario General

2/1

STANDARD ELECTRICAL S.

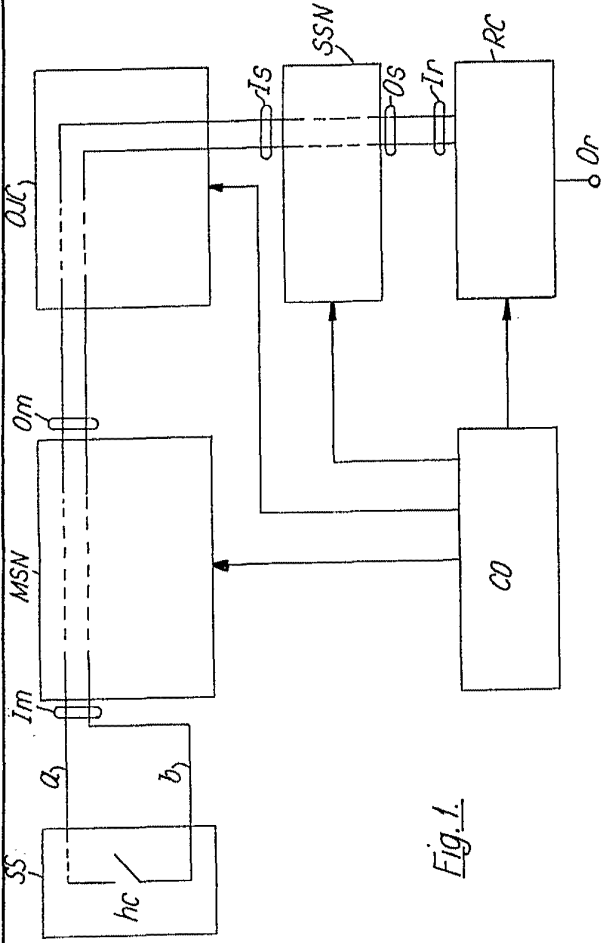


Fig. 1.

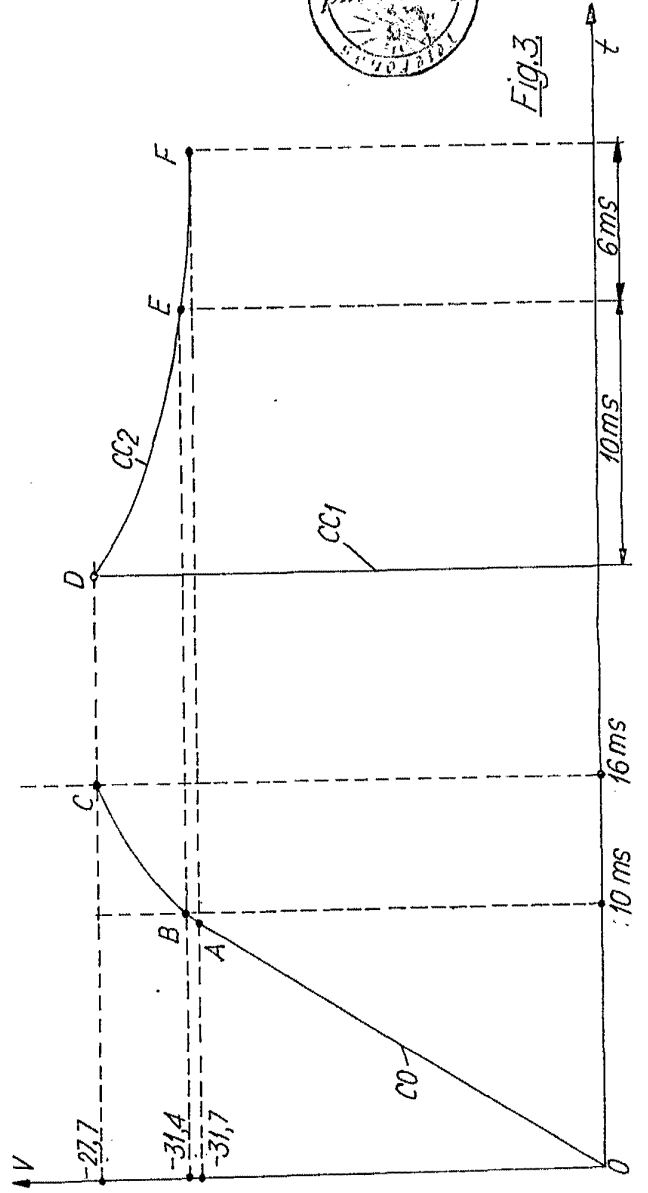


Fig. 3

24 OCT. 1973



M. G. SANTAMARIA
VICESECRETARIO GENERAL

Mr. J. Santamaria

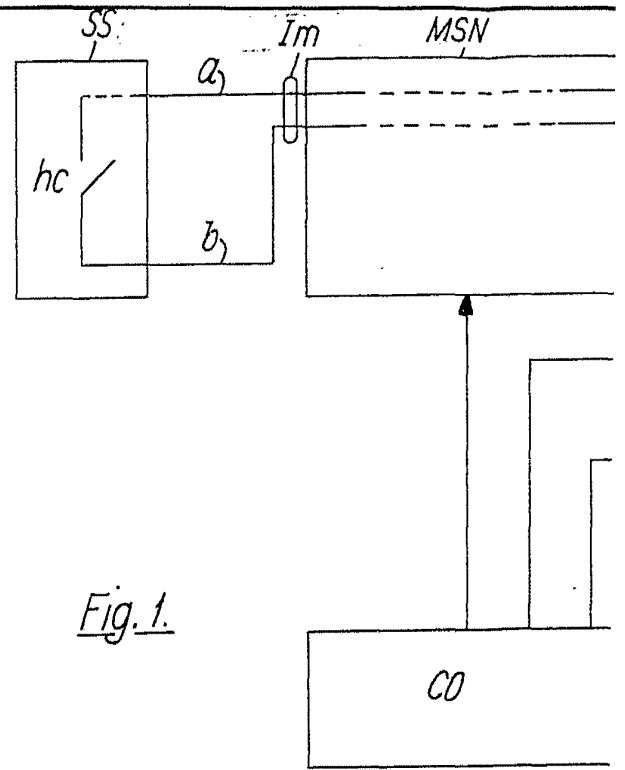
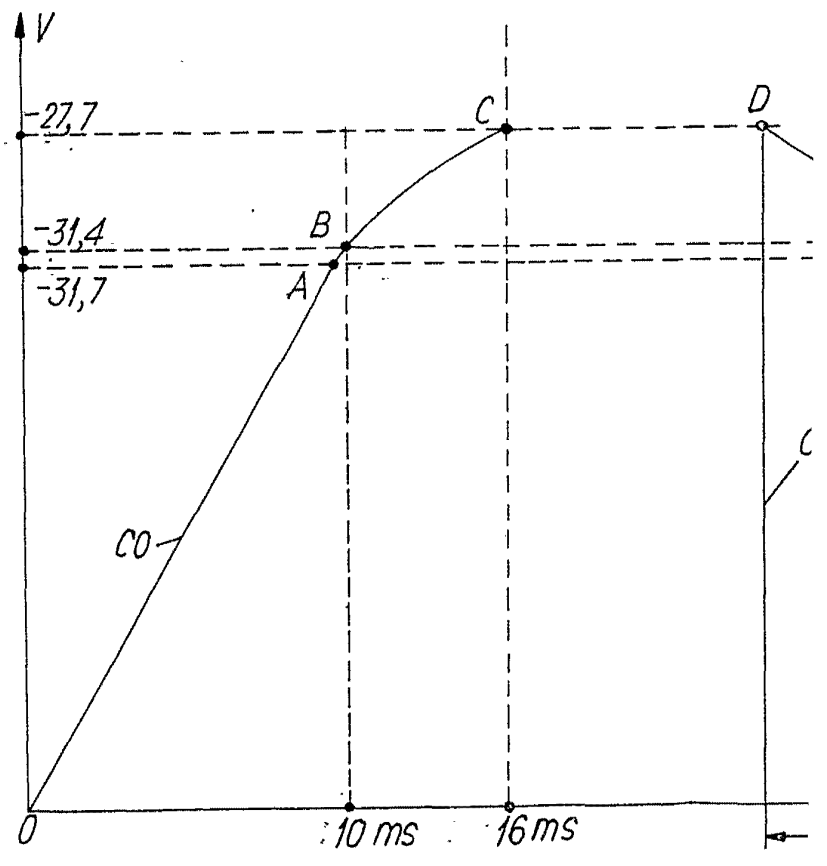
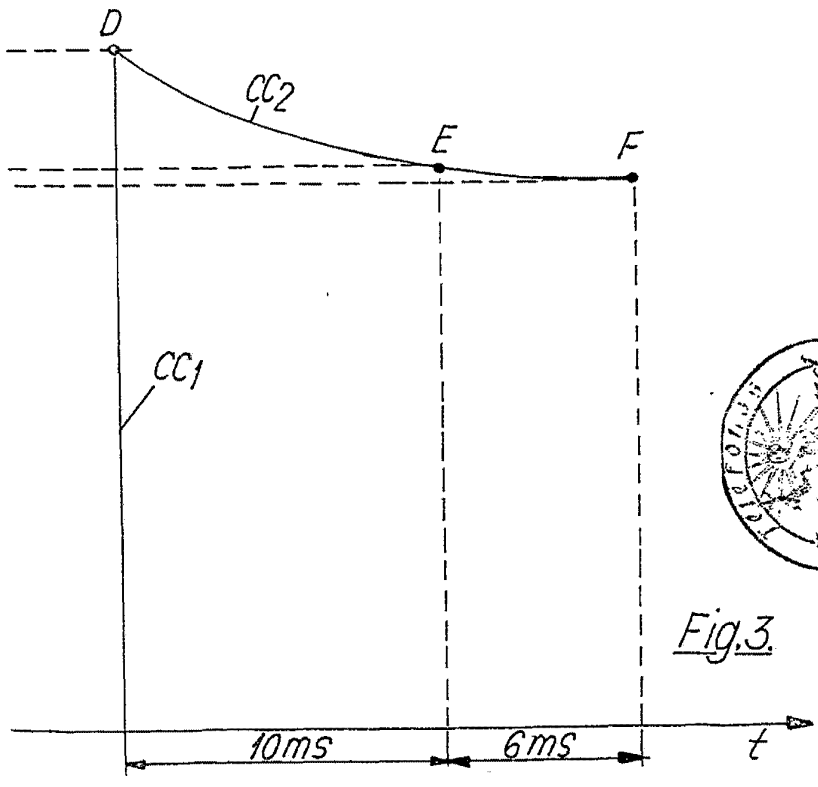
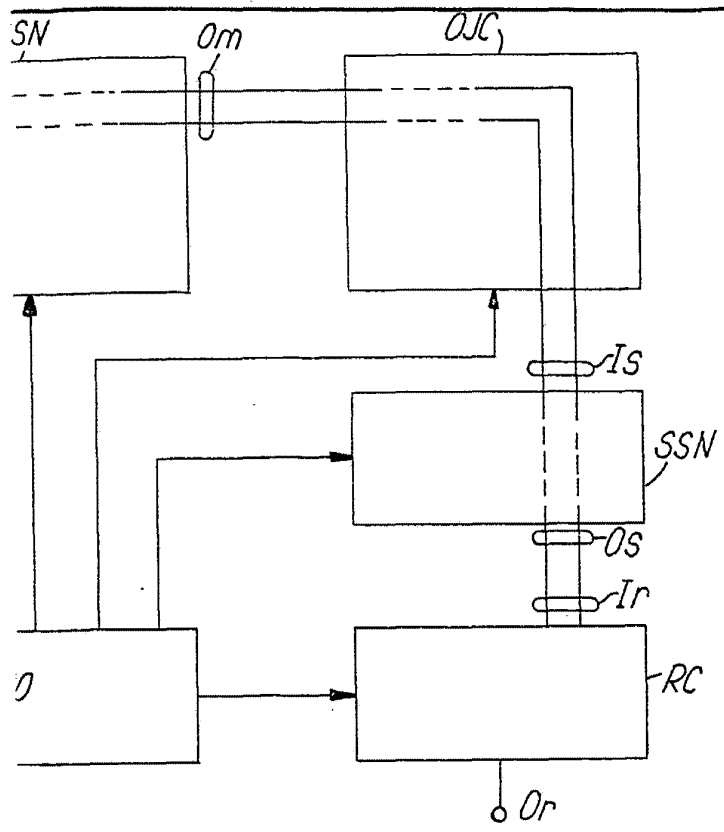
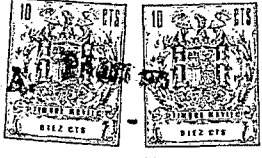


Fig. 1.





24 OCT. 1973

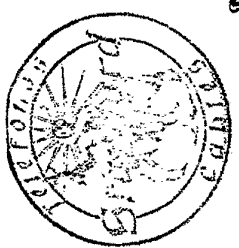


Fig.3.

M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

M. G. Santamaria

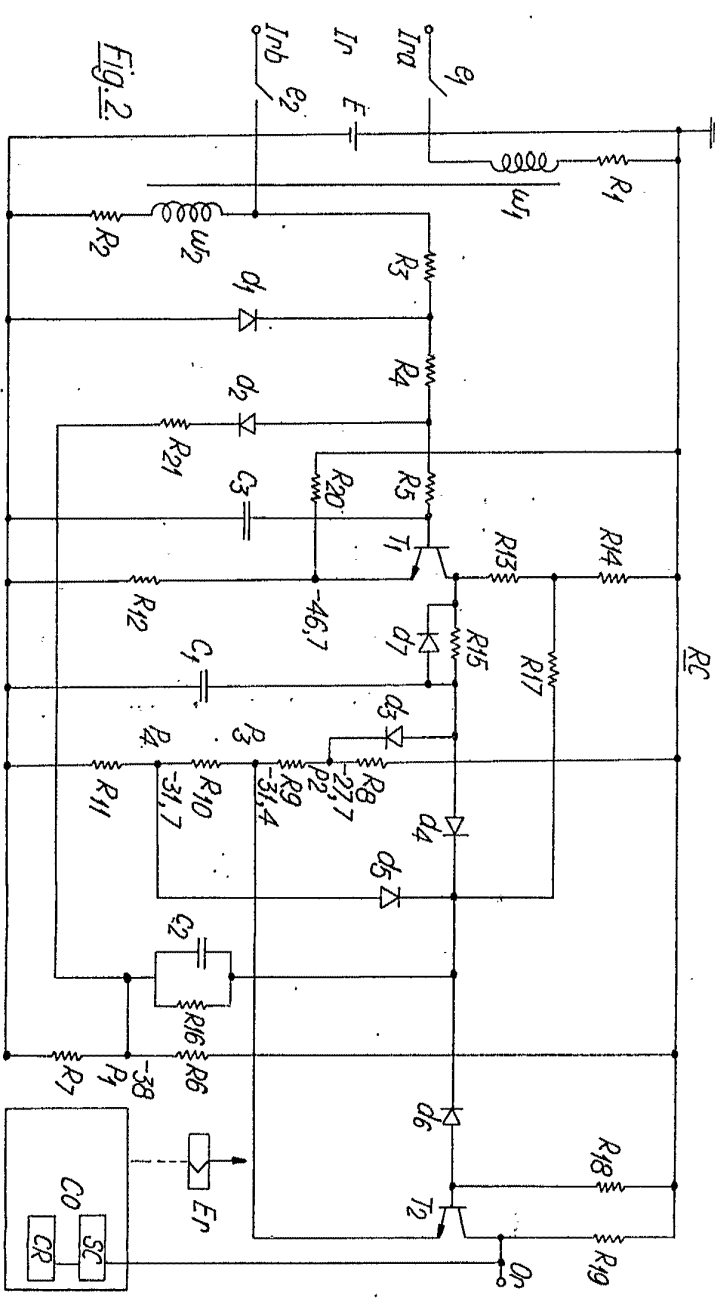


Fig. 2.

1. 1973

Dr. J. S. ...

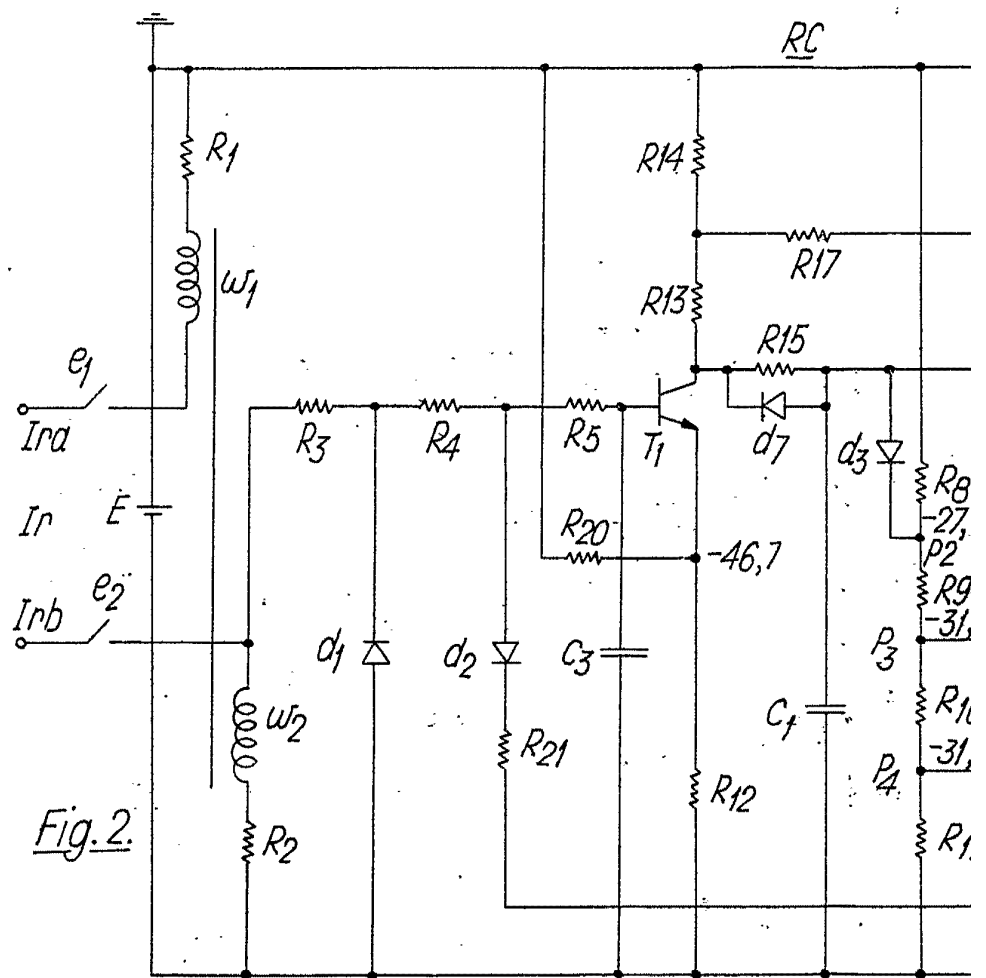
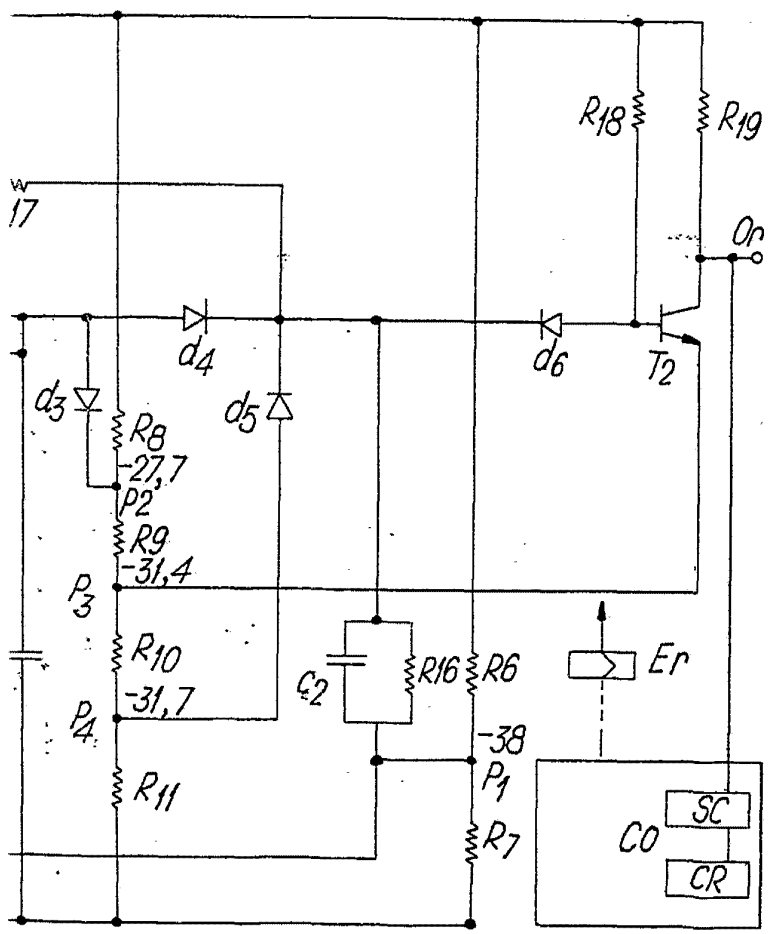


Fig. 2.

2/2

STANDARD ELECTRICA, S. A.



2 - OCT. 1973

Dr. J. Santacrua