

4 1 2 2 5 4

-4



P.- 53.576

PHN. 6147

Spain

VD/GB

Memoria descriptiva

Int. Cl.:

HOYN/HOLL

para solicitar PATENTE DE INVENCION por 20 años

a nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN

entidad / ~~de nacionalidad~~ holandesa

con domicilio en Emmasingel 29, Eindhoven, Holanda

por: "UN DISPOSITIVO PERCEPTOR PROVISTO DE UN PANEL
CAPTADOR"

(Clase Internacional H04b)

412254



El invento se refiere a un perceptor provisto de un panel captador formado con un sistema de barras cruzadas de conductores de fila y columna y elementos captadores que están dispuestos entre intersecciones, es

5 tando conectados dichos conductores a salidas de generadores de exploración de fila y columna cada uno de los cuales aplica impulsos sucesivos con una tensión de referencia a las salidas, estando conectado dicho panel a un circuito de salida para aplicar una señal de salida

10 a una salida del perceptor mediante una selección de fila y columna, estando conectadas las salidas del generador de exploración de filas a bases de transistores cada uno de cuyos emisores está conectado a un conductor de fila.

15 Ha sido descrito un perceptor de este tipo en un artículo en el "I.E.E.E. Journal of Solid State Circuits" de diciembre de 1.969, páginas 326 a 333. Pueden ser campos de aplicación del perceptor formado con elementos captadores fotosensibles, por ejemplo, cámaras de

20 televisión, lectores ópticos para computadores y dispositivos de reconocimiento de caracteres.

Ha sido establecido que el circuito de salida está acoplado a los conductores de columna y esto se realiza a través de varios transistores cada uno de los cuales está constituido con un electrodo de control aislado,

25

412254



tales como transistores de efecto de campo. Los transistores dispuestos en el circuito de salida son hechos conducir alternativamente por impulsos aplicados por el generador de exploración de columna a los electrodos de control.

5 El Artículo afirma que una exposición intensa localmente provoca una considerable interferencia de modulación cruzada en elementos captadores próximos.

Adicionalmente, cuando se utilizan los transistores de efecto de campo funcionando como conmutadores en el circuito de salida, cada uno de estos transistores tiene una resistencia considerable en su estado de conducción, cuyas resistencias tienen mutuamente una determinada dispersión. Cuando se reproduce la señal de salida proporcionada por el perceptor, la dispersión en estas resistencias se pone de manifiesto como franjas situadas en la columna o dirección vertical.

10 La utilización de fototransistores bipolares en el panel captador y transistores de efecto de campo en el circuito de salida requiere dos tecnologías diferentes en el caso de una estructura integrada en un único y mismo cuerpo semiconductor, lo cual es un inconveniente para el coste de fabricación porque se aumenta el número de pasos de tratamiento.

20 En la realización descrita del perceptor, los fenómenos de modulación cruzada entre los diversos elementos

412254



5 tos captadores provocada por acoplamientos parásitos y capacidades tienen lugar en un grado más o menos fuerte en la señal de salida y son apreciables en forma perturbadora fenómenos transistorios originados por la selección de fila y columna.

10 Un objeto del invento es crear un receptor en el cual los fenómenos transistorios perturbadores y la modulación cruzada son reducidos en un alto grado en la señal de salida, y a este respecto el receptor de acuerdo con el invento está caracterizado porque los colectores interconectados de dichos transistores conectados al generador de exploración de filas están conectados al circuito de salida.

15 Es posible una ulterior reducción de interferencia en un receptor provisto de elementos captadores formados con un transistor fotosensible cuyo emisor está conectado a uno de los conductores de columna y cuyo colector está conectado a uno de los conductores de fila, y que está caracterizado porque las salidas del generador de exploración de columna son portadoras de una determinada tensión que pone al corte los mencionados transistores en la ausencia transitoria del mencionado impulso con la tensión de referencia.

20 Es posible una reducción adicional de la interferencia en un receptor que está caracterizado porque los

412254



mencionados colectores interconectados están conectados a un emisor de al menos un transistor que se encuentra en el circuito de salida, estando conectada la base de dicho transistor a una fuente de polarización y estando
5 acoplado su colector a la salida del perceptor.

La estructura propuesta del perceptor elimina la influencia de capacidades parásitas. Este es el caso de los conductores de fila manteniendo constante la ten
sión aplicada al conductor de fila a través del mencio-
10 nado transistor conectado al mismo en una fila seleccionada utilizando conmutación de alta frecuencia entre las columnas, y en lo que respecta a los conductores de columna aplicando una tensión sobre estos conductores aun cuando está ausente el impulso con la tensión de referencia; nin
15 guno de los conductores de columna puede estar en vacío. Se consigue una eliminación adicional haciendo que el transistor en el circuito de salida aplique una tensión constante a los colectores interconectados de los transis-
tores que están conectados a los conductores de fila y
20 efectuando la conmutación en baja frecuencia entre los con ductores de fila. Debido a las mencionadas medidas adoptadas ya no se presentan de manera apreciables en forma perturbadora, en la señal de salida del perceptor, la in
termodulación y los fenómenos transistorios.

25 Se describirá el invento con mayor detalle con

412254

-4



referencia a las siguientes Figuras, como ejemplo, en las cuales:

La Figura 1 representa un diagrama de circuito de conmutación de un perceptor de acuerdo con el invento,

5

La Figura 2 representa una segunda realización de un circuito de salida adecuado para este perceptor de acuerdo con el invento, y

Las Figuras 3a a 3d representan la estructura de un panel captador que se encuentra en el perceptor de acuerdo con la Figura 1, en un cuerpo semiconductor.

10

En el perceptor representado en la Figura 1, de acuerdo con el invento, los conductores de fila y columna que constituyen un sistema de barras cruzadas están designados sucesivamente por A_{10} , A_{20} , A_{30} , A_{Y0} y A_{01} , A_{02} , A_{03} , A_{0X} . Las referencias A_{01} , A_{02} , A_{03} , y A_{0X} no solamente designan los conductores de columna sino también las señales de que son portadores a medida que son conectados a las salidas de un generador de exploración de columna designado por G_X . Los conductores A_{10} , A_{20} , A_{30} y A_{Y0} de fila están conectados a los emisores de transistores T_{10} , T_{20} , T_{30} y T_{Y0} , respectivamente, cuyas bases están conectadas, a través de conexiones con algunas señales representadas por A_{11} , A_{21} , A_{31} y A_{Y1} , a las salidas de un generador G_Y de exploración de fila. Para obtener un acoplamiento entre los instantes en que se presentan dichas

15

20

25

412254



5 señales $A_{11} \dots A_{Y1}$ y $A_{01} \dots A_{OX}$, ha sido representado que se aplica una señal S de sincronismo a los generadores G_Y y G_X . Esta señal S puede ser, por ejemplo, una señal de sincronismo de televisión. X designa el número de puntos de imagen que constituyen una línea de televisión e Y es el número de líneas que constituyen una imagen de televisión. El entrelazado es posible en este caso.

10 Los colectores de los transistores $T_{10}, T_{20} \dots T_{Y0}$ están conectados entre sí y están conectados, a través de un conductor A_{00} de salida, a una entrada Z_0 de un circuito Z de salida y están conectados en él a los emisores de dos transistores T_1 y T_2 . Las bases de los transistores T_1 y T_2 están conectadas a dos salidas de una fuente W_1 de
15 tensión. La señal S de sincronismo está aplicada a la fuente W_1 y, bajo su control, la fuente W_1 proporciona una tensión M_1 y \bar{M}_1 que está compuesta por una tensión de polarización que tiene un valor de $+U_1$ y una tensión alterna de variación en onda rectangular. La tensión alterna de onda
20 rectangular tiene lugar en las tensiones M_1 y \bar{M}_1 en oposición de fase y el resultado es que los transistores T_1 y T_2 están alternativamente conduciendo y al corte.

25 Además el circuito Z de salida está provisto de una segunda fuente W_2 de tensión sincronizada por la señal S y que proporciona tensiones M_2 y \bar{M}_2 . Se ha mostrado pa-

412254



ra las tensiones M_2 y \bar{M}_2 , que tienen una variación en on
da cuadrada en oposición de fase entre los valores de $+U_2$
y $+U_3$. La tensión \bar{M}_2 está aplicada al ánodo de un diodo
 D_1 cuyo cátodo está conectado al colector del transistor
5 T_1 . El punto de conexión del diodo D_1 y el transistor T_1 ,
designado por Z_1 , está conectado a través de un condensa-
dor C_1 y en paralelo con el mismo una disposición en serie
de un diodo D_2 y una resistencia R_1 a una conexión la cual
es portadora de una tensión continua del valor $+U_3$. Del
10 mismo modo la salida de la fuente W_2 , que es portadora
de la tensión M_2 , está conectada a través de un diodo D_3
al colector del transistor T_2 y un punto Z_2 de conexión
así formado está conectado a través de un condensador C_2
y un diodo D_4 en serie con la resistencia R_1 a la con-
15 ección que transporta la tensión $+U_3$ continua. La tensión
 $+U_3$ continua puede estar derivada de un modo no represen-
tado de una fuente de alimentación conectada a masa que,
por ejemplo, también alimenta la fuente W_2 . El punto de
unión de la resistencia R_1 y los diodos D_2 y D_4 está co-
20 nectado a una salida designada por Z_3 del receptor de
acuerdo con la Figura 1.

Para explicar el funcionamiento del circuito Z de
salida es válido lo siguiente: Se supone que los puntos
 Z_1 y Z_2 son portadores ambos de una tensión que es igual
25 a la tensión $+U_3$ menos una tensión U_D de umbral de diodo

412254



que se presenta, entre otros, a través de los diodos D_1 D_4 . La tensión $+U_3$ se presenta en la salida Z_3 . Se encuentra a partir de las tensiones M_1 y \bar{M}_1 representadas en la Figura 1 que en el caso de funcionamiento cíclico siempre conduce uno de los transistores T_1 y T_2 y el otro está al corte, mientras que se deduce de las tensiones M_2 y \bar{M}_2 que se cumple lo mismo para los diodos D_3 y D_4 . Cuando el transistor T_1 entra en conducción en un instante t_0 designado para la tensión M_1 en el cual el diodo D_1 está bloqueado y cuando la entrada Z_0 toma alguna corriente durante un corto período, la corriente se deriva, a través del transistor T_1 , del condensador C. La tensión en el punto Z_1 disminuye de este modo al tiempo que circula una corriente de fugas despreciable a través de la resistencia R_1 y el diodo D_2 hacia el punto Z_1 . La caída de tensión a través del punto Z_1 tiene lugar igualmente en la salida Z_3 .

Subsiguientemente el transistor T_1 y el diodo D_3 están bloqueados en un instante t_1 bajo el control de las tensiones M_1 y M_2 y bajo la influencia de las tensiones \bar{M}_1 y \bar{M}_2 entran en conducción el transistor T_2 y el diodo D_1 . La fuente W_2 aplica la tensión $+U_3$ al diodo D_1 de modo que la tensión en el punto Z_1 aumenta inmediatamente hasta la tensión $+U_3 - U_D$ mientras que la tensión U_D aparece a través del diodo D_1 . La salida Z_3 comenza-

412254



ría de este modo a transportar la tensión $+U_3$ si no fuese por la entrada Z_0 que toma alguna corriente durante un tiempo corto en el caso de conducción del transistor T_2 , cuya corriente, derivada del condensador C_2 , hace que disminuya la tensión en el punto Z_2 y por tanto en la salida Z_3 .

Cuando subsiguientemente entran en conducción el transistor T_1 y el diodo D_3 en el instante t_2 , se repite el efecto descrito.

10 Dos puntos importantes para el circuito Z de salida son los siguientes:

Puesto que siempre conduce el transistor T_1 o bien el transistor T_2 indistintamente, la salida Z_0 es portadora de una tensión $+U_4$ más o menos constante. Cuando, por ejemplo, se cumple que la tensión $+U_1$ es igual a $+5V$, la tensión M_1 varía entre $5+0,3V$ y que la caída de tensión base emisor que es tan grande como la tensión U_D , es igual a $+0,7V$, la entrada Z_0 es portadora de una tensión $U_4 = 4,7V$. La fuente W_1 está entonces activa como fuente de polarización para el transistor T_1 o el transistor T_2 en conducción.

25 Junto con el transistor T_1 y a través del diodo D_1 con la fuente W_2 , el condensador C_1 constituye un integrador (C_1, T_1, W_2). La fuente W_2 es activa con la tensión $+U_3$ como fuente de tensión de referencia. Con rela-

412254



ción a la tensión $+U_3 - U_D$ en la cual la tensión U_D tiene lugar a través del diodo D_1 , el punto Z_1 de conexión tiene una caída de tensión que está dada por la corriente que tiene lugar en la entrada Z_0 y que es integrada por el condensador C_1 . En este caso la caída de tensión máxima dada por la corriente integrada no debe exceder el valor $(U_3 - U_2)$ porque de otro modo el diodo D_1 puede empezar a conducir de un modo no deseado en el caso de que conduzca el transistor T_1 . Del mismo modo el condensador C_2 , el transistor T_2 y la fuente W_2 conectada al mismo a través del diodo D_3 constituyen un segundo integrador (C_2, T_2, W_2). Para las tensiones dadas puede cumplirse que la tensión de referencia $U_3 = 10V$ y que la tensión U_2 es aproximadamente igual a $7V$.

Las ventajas del circuito Z de salida son evidentes por la descripción adicional del panel captador conectado a la entrada Z_0 con elementos TC captadores que están dispuestos entre intersecciones. Están conectados transistores $T_{11} \dots T_{YX}$ n-p-n a las intersecciones entre los conductores $A_{10} \dots A_{Y0}$ de fila y los conductores $A_{01} \dots A_{0X}$ de columna. El colector de cada uno de los transistores $T_{11} \dots T_{YX}$ está conectado a uno de los conductores $A_{10} \dots A_{Y0}$ de fila y el emisor está conectado a uno de los conductores $A_{01} \dots A_{0X}$ de columna. Los transistores $T_{11} \dots T_{1X}; T_{21} \dots T_{2X}$;

412254



1373

T_{Y1} T_{YX} constituyen filas y los transistores T_{11}
 T_{Y1} ; T_{12} T_{Y2} ; T_{1X} T_{YX} constituyen
 columnas. Las bases de los transistores T_{11} T_{YX}
 están conectadas, a través de condensadores C_{11} C_{YX} ,
 5 a los colectores y no están conectadas adicionalmente. Los
 condensadores C_{11} C_{YX} pueden ser, por ejemplo, con-
 densadores que tienen un dieléctrico fotosensible, pero
 en una forma práctica estarán determinados por la unión
 base colector fotosensible que se presenta en los tran-
 10 sistores T_{11} T_{YX} y que está en un estado de cor-
 te.

Los conductores A_{10} A_{Y0} y A_{01} A_{0X}
 de fila y columna tienen capacidades parásitas que se ma-
 nifiestan mutuamente y a masa que están distribuidas a lo
 15 largo de los conductores pero que están indicadas en la
 Figura 1 por un único condensador C_{10} C_{Y0} y C_{01} ..
 C_{0X} a masa. El conductor A_{00} de salida tiene también
 una capacidad parásita distribuida que está indicada por
 un condensador C_{00} a masa. En el receptor de acuerdo con
 20 el invento las capacidades C_{10} C_{Y0} C_{01} C_{0X}
 parásitas y el condensador C_{00} que provocan normalmente
 una interferencia en la forma de fenómenos transitorios
 y modulación cruzada en la señal de salida del panel cap-
 tador, no originarán solamente interferencia.

25 Para explicar el funcionamiento del receptor

412254



de acuerdo con la Figura 1 se supone que los condensadores $C_{11} \dots C_{YX}$ constituidos por la unión base colector en estado de corte en los transistores $T_{11} \dots T_{YX}$ son irradiadas por luz después de cargarse a una tensión de referencia que se describirá posteriormente. Los fotones de la luz producen pares electrón hueco en las capas semiconductoras de los transistores $T_{11} \dots T_{YX}$. Dependiendo de la intensidad de la exposición local, los pares electrón hueco generados cerca de la unión base colector descargan los condensadores $C_{11} \dots C_{YX}$ que se manifiestan en esa zona. En un instante t_3 mostrado en la Figura 1 se cumple lo siguiente: ha sido establecido para la señal A_{11} que en el instante t_3 la base del transistor T_{10} proporciona una tensión $+U_5$ mientras que es evidente de las señales A_2 y A_{Y1} que las bases de los transistores $T_{20} \dots T_{Y0}$ tienen una tensión U_0 . La tensión U_0 puede ser la correspondiente al potencial de masa y por tanto $U_0 = 0V$. Se encuentra a partir de las señales $A_{01} \dots A_{OX}$ para los conductores de columna que en el instante t_3 se presenta una tensión $+U_6$ a través de los conductores de columna. Por ejemplo, para $U_5 = 3,7V$ y $U_6 = 3V$ ninguno de los transistores $T_{11} \dots T_{1X}$ pueden conducir. En el instante t_3 se presenta en la señal A_{01} un impulso con $U_0 = 0V$ que dura hasta el instante t_4 . El resultado es que con $0V$ a través del conductor A_{01} de columna y $U_5 = 3,7V$

412 254



a través de la conexión A_{11} , los transistores T_{10} y T_{11} entran en conducción. El condensador C_{11} , por ejemplo descargado parcialmente por los fotones, es cargado rápidamente a través del camino colector-emisor del transistor T_{10} hasta que se llega al estado en el cual el condensador C_{11} tiene una tensión de U_5 menos las caídas de tensión base emisor de los transistores T_{10} y T_{11} , es decir, hasta $U_5 - 2U_D = 2,3V$. La carga requerida para ello se deriva, a través del transistor T_2 controlado por la tensión \bar{M}_1 , del condensador C_2 . Cuando, por ejemplo, el condensador C_{11} es descargado por los fotones a 2V y cuando se cumple que $C_{11} = 1,4$ pF mientras que para un factor β de amplificación de corriente del transistor T_{11} se cumple que $\beta = 100$, es transportada una carga de aproximadamente $2 \times 1,4 \times 100$ picoculombios a través del transistor T_{10} . Para el valor del condensador $C_2 = C_1 = 100$ pF se deduce que la tensión a través del condensador C_2 se hace igual a 2,8V. Como resultado la tensión en la salida Z_3 del receptor disminuye desde $U_3 = 10V$ hasta $10 - 2,8 = 7,2V$. Esta tensión de 2,8V se presenta, por ejemplo, en el caso de una exposición máxima del condensador C_{11} .

El transporte de carga al condensador C_{11} se realiza muy rápidamente porque la resistencia es despreciable en el circuito de carga asociado con el condensador C_2 , los transistores T_2 , T_{10} y T_{11} y el conductor A_{01} . Cuando

412254



1573

el condensador C_{11} se ha cargado sustancialmente a la tensión de referencia con el valor 2,3V, los transistores T_2 y T_{10} , que son capaces de permanecer conduciendo bajo la influencia de las tensiones a través de las bases, conducirán una corriente muy baja hasta el instante t_4 en el cual faltan unos pocos milivoltios para llegar a la tensión de referencia.

En el instante t_4 finaliza el impulso en la señal A_{01} y comienza un impulso en la señal A_{02} . El transistor T_2 es puesto al corte entonces bajo el control de la tensión \bar{M}_1 , mientras que la tensión M_1 hace entrar en conducción al transistor T_1 . El resultado es que el condensador C_{12} es conmutado en un circuito de carga que comprende el condensador C_1 , los transistores T_1 , T_{10} y T_{12} y el conductor A_{02} de columna. Del modo descrito, se presenta una caída de tensión en la salida Z_3 cuya caída está determinada por la descarga del condensador C_{12} efectuada con anterioridad. Simultáneamente la fuente W_2 de tensión suministra la tensión $U_3 - U_D$ de referencia a través del diodo D_3 para el punto Z_2 de conexión. Cuando subsiguientemente se presenta un impulso en un instante t_5 en la señal A_{03} al tiempo que el impulso cae en la señal A_{02} , la carga a través del condensador C_{13} se lleva a cabo desde el condensador C_2 .

Para el último transistor T_{1X} en la primera fi-

412254



la de los transistores T_{11} T_{1X} , la Figura 1 muestra que el condensador C_{1X} en un instante t_6 está conectado, a través del transistor T_1 , al condensador C_1 . En un instante t_7 no solamente finaliza el impulso en la señal A_{OX} , sino también el de la señal A_{11} , mientras que en la señal A_{21} comienza un impulso. En un instante t_9 comienza un impulso en la señal A_{01} de modo que el primer condensador C_{21} en la segunda fila de transistores T_{21} T_{2X} está conectado, a través del transistor T_2 , al condensador C_2 . Sucesivamente, los condensadores C_{22} C_{2X} son conectados al circuito Z de salida. Ha sido indicado para la señal A_{Y1} que en el instante t_1 finaliza el impulso, mientras que se deduce de la señal A_{OX} que el condensador C_{YX} está conectado al circuito Z de salida en el instante t_0 anterior. Subsiguientemente, el siguiente ciclo de la conexión sucesiva de los condensadores C_{11} C_{YX} al circuito Z de salida comienza en el instante t_3 mediante la selección de fila y columna con las señales A_{11} A_{Y1} que tienen la tensión $+U_5$ de referencia y con las señales A_{01} A_{OX} que tienen el potencial U_0 de masa como referencia.

En la descripción del funcionamiento del receptor de acuerdo con la Figura 1, ha sido tenido en cuenta un período de supresión de señal, tales como los períodos de supresión de línea y cuadro comúnmente utilizados en

412254



televisión. Durante los periodos de supresión no hay información de señal de video y las interferencias en la señal de salida normalmente originadas por la generación de señales durante estos periodos son eliminadas posteriormente de la misma por circuitos de fijación. Se ha indicado para la Figura 1 que después de la conmutación en el instante t_7 del primer conductor A_{10} de fila al segundo conductor A_{20} de fila, el impulso en la señal A_{01} no tiene lugar inmediatamente, sino en el instante t_9 .

5

10 El tiempo comprendido entre los instantes t_7 y t_9 puede ser considerado como período de supresión de línea. En atención a una mayor simplicidad se ha tomado en este caso una duración en la cual de otro modo habrían sido leídos dos de los condensadores C_{11} C_{1X} de fila.

15 la práctica el período de supresión de línea es aproximadamente el 18% del periodo de línea. Del mismo modo se llega a un período de supresión de cuadro, porque en el instante t_1 comienza el impulso en la señal A_{11} y el impulso en la señal A_{01} comienza el instante t_3 . En la

20 práctica el periodo de supresión de cuadro asciende a algunos periodos de veinte líneas.

En el perceptor de acuerdo con la Figura 1 han sido utilizados de un modo favorable los instantes t_1 a t_3 , t_7 a t_9 , etc. Puesto que durante estos instantes pueden producirse fenómenos transitorios en la señal en la

25

412204



373

salida Z_3 , son introducidos en la misma deliberadamente, al tiempo que la especial estructura del perceptor de acuerdo con la Figura 1 asegura que los fenómenos transitorios no se presentan fuera de los períodos de supresión. Esto se ha conseguido conectando cada uno de los conductores A_{10} A_{Y0} de fila, a través del emisor de uno de los transistores T_{10} T_{Y0} , a los colectores interconectados conectados al circuito Z de salida, mientras que durante el periodo en que se realiza sucesivamente la selección de columna, el transistor (por ejemplo T_{20}) del conductor (A_{20}) de fila seleccionado tiene aplicada la tensión $+U_5$ de referencia en su base. Es eliminada así la influencia del condensador (C_{20}) parásito que podría producir fenómenos transitorios de interferencia en el caso de selección de columna en alta frecuencia. En efecto, al comienzo de la selección de fila el condensador (C_{20}) parásito libre es llevado a la tensión $U_5 - U_D$ de referencia durante el período (t_7 a t_9) de supresión de señal y el fenómeno transitorio originado por ello en la señal presente en la salida Z_3 se produce del modo admitido. Subsiguientemente, el transistor (T_{20}) permanece conduciendo durante todo el período de las subsiguientes selecciones de columna y mantiene el conductor (A_{20}) de fila, y por tanto el condensador (C_{20}) parásito, a la tensión $U_5 - U_D$. El transistor (T_{20}) seleccionado

412 254



conduce una corriente que varía pulsatoriamente bajo la influencia de la selección de columna.

Para fines de ilustración es válido que los condensadores C_{10} C_{Y0} tengan un valor de, por ejemplo, X veces 0,5 pF para una disposición constructiva, que se describirá adicionalmente con referencia a la Figura 3, del panel captador de acuerdo con la Figura 1 integrado en un cuerpo semiconductor.

Se obtiene una ulterior reducción de la interferencia no dejando libre ninguno de los conductores A_{01} A_{OX} de columna en la realización descrita de los elementos TC captadores con transistores fotosensibles bipolares, sino aplicando siempre una tensión sobre todos los conductores de columna. La tensión $U_6 = 3V$ a través de todos los conductores A_{01} A_{OX} de columna, excepto uno, asegura que con relación a los conductores A_{10} A_{Y0} de fila, todos los cuales están libres menos uno, las uniones base emisor de la parte de los transistores T_{11} T_{YX} presentes están al corte en todas las circunstancias. Se ha obtenido una sencilla selección de columna fiable utilizando las uniones base emisor de los transistores T_{11} T_{YX} cuando se conecta entre las columnas.

Para un elemento captador, por ejemplo (T_{22} , C_{22}), podría realizarse lo siguiente en el caso de un

412 254



conductor A_{20} libre de fila y un conductor A_{02} de columna.
El condensador C_{22} cargado a la tensión de referencia de
2,3V que representa la unión base colector en estado de
corte del transistor T_{22} n-p-n es descargado por la expo-
5 sición local debido a sus pares electrón hueco generados
fotónicamente. Particularmente son de importancia los elec-
trones generados en el colector de tipo n y los huecos
generados en la base de tipo p. En el caso de una inten-
sa exposición local, la unión base colector puede ser
10 completamente descargada y ya no está por consiguiente
en estado de corte. Una exposición adicional continua ge-
nerando pares electrón hueco mediante sus fotones mien-
tras subsiguientemente el colector actúa como emisor. El
transistor T_{22} se hace activo, por consiguiente, de un
15 modo inverso. Una tensión negativa está presente a través
del conductor A_{02} de columna y el condensador C_{02} parási-
to debido a la corriente de fugas que fluye a través del
condensador C_{20} fotosensible de modo similar. El resulta-
do es que la tensión negativa a través del conductor A_{02}
20 de columna producida por el transistor T_{22} , da lugar a
una selección de columna incorrecta en el instante erró-
neo. Esto ha sido evitado en el perceptor de acuerdo con
la Figura 1 aplicando a los conductores no seleccionados
de los conductores A_{01} A_{0X} de columna la tensión
25 $+U_6$ de modo que los conductores A_{01} A_{0X} de columna

412234



5 tengan una tensión definida. La disposición libre de los conductores A_{10} A_{Y0} de fila que no son seleccionados no presenta problemas porque del modo descrito son admisibles los fenómenos transitorios dentro del período de supresión de señal.

10 La tensión $+U_6$ sobre los conductores no seleccionados de los conductores A_{01} A_{0X} de columna no solamente ofrece la ventaja descrita sino también la ventaja de que los condensadores no representados que se manifiestan entre la base y el emisor de los transistores T_{11} T_{YX} y que pueden tener un valor de, por ejemplo, 0,4 pF, no originan ninguna interferencia de modulación cruzada.

15 Para fines de ilustración, es válido que los condensadores C_{01} C_{0X} tengan un valor de, por ejemplo, Y veces 0,4 pF en la construcción del perceptor que se describirá con referencia a la Figura 3.

20 Se consigue una reducción aún adicional de la interferencia por la estructura específica del circuito Z de salida del perceptor de acuerdo con la Figura 1. En el conductor A_{00} de salida que está constituido por los colectores interconectados de los transistores T_{10} T_{Y0} , está representado el condensador C_{00} parásito. El condensador C_{00} no tiene influencias de interferencia
25 porque, como se ha descrito con referencia al circuito Z

412 234



de salida, está presente la tensión $+U_4$ en el conductor A_{00} de salida.

5 Para fines de ilustración es válido que el condensador C_{00} tenga un valor de, por ejemplo, Y veces 0,7 pF en la realización del perceptor que se describirá con referencia a la Figura 3.

10 La realización más simple del circuito Z de salida que mantiene al mismo tiempo las ventajas que se han descrito con referencia a las posibles reducciones de interferencia, sería una realización que utilizara un solo transistor, por ejemplo, T_1 , cuya base está conectada a una fuente de polarización que proporciona una tensión constante mientras que el colector está directamente conectado, a través de una resistencia, por ejemplo, R_1 a la conexión con la tensión $+U_3$ (tensión de referencia).
15 La salida Z_3 conectada al punto de conexión del transistor (T_1) y la resistencia (R_1), transportaría impulsos de salida bajo la influencia de los picos de corriente a través de los transistores $T_{10} \dots T_{Y0}$ cuyos picos se producirían a partir de la tensión $+U_3$. Un inconveniente de esta realización es que el borde anterior de los impulsos de salida, que está determinado por la resistencia presente en el circuito (R_1 , T_1 , etc) de carga de los elementos TC captadores, es diferente para los diferentes
20 elementos TC captadores. El elemento (T_1 , C_{11}) captador,
25

412204



1973

tenido en cuenta hasta la entrada Z_0 , tiene una resistencia de carga diferente de la del elemento (T_{YX} , C_{YX}) captador más alejado. Esto tiene el inconveniente de que la amplitud de impulso obtenida en la señal de salida no es una medida de la luz incidente, sino que lo es el impulso integrado.

Debido a los mencionados inconvenientes, una realización mejor del circuito Z de salida es aquella en que se utiliza un integrador. De este modo, por ejemplo, el condensador C_1 conectado en paralelo con la resistencia R_1 podría estar conectado en serie con el transistor T_1 únicamente presente. Los picos de corriente originados por los elementos TC captadores tienen lugar de un modo integrado en la salida Z_3 . Un inconveniente es que la resistencia R_1 ha de tener un valor bajo a fin de asegurar que al final del corto período en que es leído un elemento TC captador mediante la selección de fila y columna el condensador C_1 se descargue a través de la resistencia R_1 y esté así dispuesto para el siguiente elemento TC captador. La constante $R_1 C_1$ de tiempo de descarga ha de ser pequeña con relación al período de selección. Por otra parte, sin embargo, es deseable que la constante $R_1 C_1$ de tiempo de descarga sea muy grande a fin de obtener una integración satisfactoria.

Una mejora es la realización del circuito Z de

412254



salida representada en la Figura 1, que comprende dos integradores (C_1, T_1, W_1) y (C_2, T_2, W_2) cuyos condensadores C_1 y C_2 están conectados, a través de los transistores T_1 y T_2 , alternativamente a elementos TC captadores sucesivos. La resistencia R_1 sirve solamente para hacer disponible la señal de salida. La pendiente del borde anterior de la señal de salida pulsatoria depende de la resistencia presente en el circuito de carga. Para el caso en que tal variación de pendiente sea indeseable, puede ser utilizada la realización del circuito Z de salida representada en la Figura 2.

En el circuito Z de salida de acuerdo con la Figura 2 el conductor A_{00} de salida conectado a la entrada Z_0 del panel captador descrito con referencia a la Figura 1, está conectado a los emisores de tres transistores T_3, T_4 y T_5 . Cada uno de los colectores de los transistores T_3, T_4 y T_5 está conectado a un terminal de un condensador C_3, C_4 y C_5 , respectivamente, cuyo otro terminal está conectado a masa. El punto de unión del condensador C_3 y el transistor T_3 está conectado al cátodo de un diodo D_5 y al electrodo de control de un transistor T_6 de efecto de campo. Del mismo modo, los transistores T_4 y T_5 están conectados a los diodos D_6 y D_7 , respectivamente, y a transistores T_7 y T_8 de efecto de campo. Los electrodos de salida interconectados de los tran

412 254



sistores T_6 , T_7 y T_8 están conectados, a través de una resistencia R_2 , a una conexión que tiene una tensión $+U_7$ y están conectados directamente a la salida Z_3 . El ánodo del diodo D_5 está conectado directamente a una salida de una fuente W_3 de tensión, el del diodo D_7 está conectado a través de un circuito E_1 de retardo a dicha fuente y el del diodo D_6 está conectado a través de un segundo circuito E_2 de retardo a la misma. La base del transistor T_4 está conectada directamente a una salida de una fuente W_4 de tensión, la del transistor T_3 está conectado a la salida de dicha fuente a través de un circuito E_3 de retardo y la del transistor T_5 está conectada a la misma a través de un segundo circuito E_4 de retardo. El electrodo de entrada del transistor T_8 de efecto de campo está conectado, a través de una resistencia R_3 , a la salida de una fuente W_5 de tensión. La fuente W_5 está además conectada, a través de un circuito E_5 de retardo y una resistencia R_4 , al electrodo de entrada del transistor T_7 de efecto de campo. El punto de conexión del circuito E_5 de retardo y la resistencia R_4 está conectado, a través de un circuito E_6 de retardo y una resistencia R_5 , al electrodo de entrada del transistor T_6 . Las fuentes W_3 , W_4 y W_5 de tensión proporcionan tensiones M_3 , M_4 y M_5 continuas en las salidas bajo el control de la señal S de sincronismo aplicada a las mismas. Las tensiones M_3 ,

412-34



1573

M_4 y M_5 tienen una variación pulsatoria con relación a un valor medio de $+U_8$, $+U_9$ y $+U_{10}$ respectivamente. Para las variaciones pulsatorias se cumple, por ejemplo, que
 $M_3 : U_8 (= 0,5V) \pm 1,5 V$, $M_4 : U_9 (= 5V) \pm 0,3V$ y $M_5 : U_{10} (= 7,5V) \pm 1,5 V$, mientras que para la tensión $+U_7$ continua constante se cumple que $U_7 = 12V$. Las tensiones M_3 y M_4 tienen un impulso dirigido positivamente que tiene una duración de τ que es igual a los tiempos de retardo de los circuitos $E_1 \dots E_6$ de retardo mientras que la tensión M_5 tiene un impulso dirigido negativamente. De las tensiones M_3 , M_4 y M_5 resulta un período de repetición de impulsos de 3τ .

El tiempo τ indicado en la Figura 2 corresponde al tiempo en que uno de los elementos TC captadores de la Figura 1 está conectado, a través de uno de los transistores $T_{10} \dots T_{Y0}$, al conductor A_{00} de salida. Para el tiempo τ dado en la Figura 2 se cumple que la tensión M_3 mantiene en conducción al diodo D_5 , la tensión M_4 mantiene en conducción al transistor T_4 y la tensión M_5 mantiene en conducción al transistor T_8 de efecto de campo. El resultado es que la fuente W_3 , activa como fuente de tensión de referencia, proporciona la tensión de referencia de $U_8 = 8,5V + 1,5V = 10V$ para el condensador C_3 . La corriente derivada de la entrada Z_0 está derivada del condensador C_4 a través del transistor

412 254



T₄ mientras que la conductancia del transistor T₈ de efecto de campo, que está determinada por la tensión a través del condensador C₅, proporciona una caída de tensión a través de la resistencia R₂. Durante la siguiente duración 5 τ de tiempo, el transistor T₃, el transistor T₇ de efecto de campo y el diodo D₇ conducirán mientras que subsiguientemente el transistor T₆ de efecto de campo, el diodo D₆ y el transistor T₅ conducirán. En vez de utilizar los circuitos E₁ E₆ de retardo, las fuentes 10 W₃, W₄ y W₅ pueden estar provistas de tres salidas que son portadoras de tensiones desfasadas 120°.

El resultado es que en un ciclo de tres pasos el condensador C₃, C₄ o C₅ se carga hasta la tensión de referencia, subsiguientemente sufre una descarga y es entonces 15 conectado a la salida Z₃. Puesto que los transistores T₆, T₇ y T₈ de efecto de campo están provistos de un electrodo de control aislado, no es influida la carga de los condensadores C₃, C₄ y C₅ al tener lugar su interconexión a la salida Z₃. De este modo la resistencia R 20 está conectada en el circuito Z de salida representado en la Figura 2 a un circuito de medida de carga que comprende los transistores T₆, T₇ y T₈ en serie con las resistencias R₅, R₄ y R₃ y la fuente W₅. Son posibles alternativamente otras realizaciones del circuito (T₆, T₇, T₈, 25 W₅) de medida de descarga. En las realizaciones represen-

412254



tadas en la Figura 2 no solamente se elimina la variación de la pendiente del borde anterior, sino que se obtiene una señal de salida cuyo valor es constante en todo el período de selección.

5 Las Figuras 3a a 3d representan una realización de un panel captador representado en la Figura 1 con los elementos TC captadores integrados en un cuerpo semiconductor. La Figura 3a es una vista en alzado de parte del cuerpo semiconductor. La figura 3b representa un corte transversal parcial del cuerpo semiconductor tomado sobre una línea K_1, K_2 . Las Figuras 3c y 3d representan cortes transversales en dirección transversal a la línea K_1, K_2 que están tomados sobre una línea L_1, L_2 y Q_1, Q_2 . La relación entre los diferentes cortes transversales está designada por L, Q y K.

10

15

Las Figuras 3a a 3d representan que el cuerpo semiconductor está compuesto de un substrato de material semiconductor de tipo p sobre el cual están formados compartimentos de material de tipo n por difusiones de separación de material de tipo p^{++} . En algunos compartimentos está dispuesta una llamada capa enterrada de material n^+ , como se utiliza comúnmente para fines de acoplamiento. En los compartimentos han sido formadas islas con material de tipo p^+ y n^{++} . Las notaciones más y menos utilizadas para el material semiconductor de tipo n y p indican una

20

25

4 12 254



1973

concentración más o menos fuerte de donadores o aceptadores. Las diferentes concentraciones se han puesto de relieve por medio de diferentes tipos y espesores de líneas en las Figuras 3a a 3d. En el compartimento la capa de tipo n, la capa enterrada de tipo n⁺ y una isla de tipo n⁺⁺ en forma de peine constituyen un colector común (Figuras 3a y 3b). Está dispuesta una capa aislante transparente, por ejemplo de óxido de silicio, no representada, a través del cuerpo semiconductor, cuya capa está provista de aberturas de conexión indicadas en la Figura 3a por rectángulos provistos de diagonales. Están dispuestas bandas eléctricamente conductoras, por ejemplo de aluminio, sobre la capa aislante y las aberturas de conexión. Las bandas están designadas por las referencias utilizadas en la Figura 1 para los conductores y conexiones A. En las Figuras 3b, 3c y 3d las islas de base de los transistores T₂₀, T₂₁ y T₂₂ están designadas por b, las islas de emisor están designadas por e y las islas de colector están designadas por c antes de la referencia T.

Los conductores A₀₁, A₀₂, etc. de columna están formados como bandas conductoras mientras que los conductores A₁₀, A₂₀, etc. de fila están formados como una isla de colector común en forma de peine que se extiende dentro del compartimento cT₂₁ = cT₂₂ = que tiene una conexión que tiene una banda corta (por ejemplo A₂₀ en

472234



las Figuras 3a, 3b y 3c). En comparación con una realización que utiliza dos grupos de bandas se tiene la ventaja de que se evitan cruces intrincados que requieren mucho espacio. En este caso se cumple que la isla $cT_{21} = cT_{22} =$
5 de colector común tiene una resistencia mayor que una banda de aluminio. La resistencia de la isla cT_{21} , cT_{22} , de colector puede ser, por ejemplo, de 30 ohmios por cada elemento TC captador en una fila. La mencionada resistencia de carga para el primero o el último
10 elemento captador en una fila ha aumentado por consiguiente en un factor de $(X - 1)$ veces 30 ohmios. Si la isla de tipo n^{++} en forma de peine en los compartimientos estuviese subdividida, la resistencia sería dos veces mayor. Utilizando la integración de señales en el circuito
15 Z de salida de la Figura 1, la resistencia no conduce a una distorsión inadmisibles de la señal de salida. La distorsión se pone de manifiesto en una pendiente de impulso diferente en la señal de salida. Para el circuito Z de salida de acuerdo con la Figura 2, se evita totalmente la
20 distorsión mediante la separación entre la integración de señales y su transmisión hasta la salida Z_3 .

Los condensadores C_{11} C_{YX} base colector de la Figura 1 están formados en las Figuras 3b y 3d en el área de las transiciones entre la isla de base de tipo p^+ , por una parte, por ejemplo bT_{21} , y, por otra parte,

412254



la isla cT_{21} de tipo n^{++} y la capa n en el compartimento. Los condensadores C_{11} C_{YX} se han hecho de la mayor capacidad posible solapando con la isla n^{++} a las islas de base, y se obtiene una fotosensibilidad satisfactoria haciendo pasar la banda de aluminio opaca del conductor A_{01} de columna sobre una parte estrecha. La capacidad base emisor no deseada entre la isla cT_{21} de emisor y la isla bT_{21} de base es tan pequeña como es posible. Extendiendo la isla de colector, por ejemplo cT_{22} , de la Figura 3b, dirigida más allá de la isla bT_{22} de base, hasta la isla bT_{21} de base en un modo de solapamiento, se ha conseguido que sean necesarios requerimientos de precisión menos rigurosos para formar las islas de base mediante difusiones. En resumen, la isla de colector común n^{++} en solapamiento proporciona las ventajas de una resistencia más pequeña, una mayor capacidad fotosensitiva y requerimientos de precisión menos rigurosos para la difusión de base.

Los condensadores C_{10} C_{Y0} parásitos descritos con referencia a la Figura 1 se presentan en una forma integrada entre la transición de la capa n y la capa n^+ al substrato p^- y de la capa n a las zonas de difusión de separación de tipo p^{++} .

Los transistores T_{10} T_{Y0} de la Figura 1 están formados de un modo simple en su propio comparti-

412254



miento que está dispuesto perpendicularmente a los compartimentos de los conductores A_{10} A_{Y0} de fila. Los colectores cT_{10} , cT_{20} , etc. están interconectados por una única banda de aluminio como conductor A_{00} de salida.

5 Aunque solamente se ha dado en su forma integrada en un cuerpo semiconductor la realización de los elementos TC captadores y los transistores T_{10} T_{Y0} , pueden estar alternativamente integrados en él los generadores G_Y y G_X de exploración.

10 La realización integrada del perceptor representada en las Figuras 3a a 3d es una realización que utiliza los llamados transistores bipolares. Esto es especialmente importante para los transistores T_{10} T_{Y0} . En efecto, se ha descrito anteriormente que la resistencia presente en el circuito de carga de un elemento TC
15 captador, por ejemplo (T_{11} , C_{11}) ha de ser tan baja que el condensador C_{11} al final del período de selección está cargado a la tensión de referencia. Sin embargo, cuando la resistencia de carga es tan grande que no se alcanza
20 la tensión de referencia, la insuficiencia de la carga remanente produce una interferencia de modulación cruzada en la siguiente selección. Puesto que la resistencia de carga está también determinada por la resistencia de los transistores T_{10} , T_{20} , o T_{Y0} en conducción,
25 es importante mantenerla lo más baja posible. Los tran-

412254



sistores bipolares tienen una resistencia despreciable en
contraste con los transistores de efecto de campo, por
ejemplo los transistores MOS, que tienen una resistencia
considerable entre los electrodos de entrada y salida.

5 Cuando se forman los transistores T_{10} T_{YO} como tran-
sistores de efecto de campo, pueden producirse fenómenos
de modulación cruzada de modo que la construcción bipolar
es con mucho preferida.

10 Esta solicitud que corresponde a la presentada
en Holanda, el día 4 de Marzo de 1.972, con el nº 7202906,
se acoge a los beneficios del artículo 51 del vigente Es-
tatuto sobre Propiedad Industrial.

15

Reivindicaciones

20 Los puntos de invención propia y nueva que se
presentan para que sean objeto de esta solicitud de Pa-
tente de Invención en España, por VEINTE años, son los
que se recogen en las reivindicaciones siguientes:

25 1ª.- Un dispositivo perceptor provisto de un
panel captador formado con un sistema de barras cruzadas

21.4.73

412254



de conductores de fila y columna y elementos captadores que aparecen entre las intersecciones, estando conectados dichos conductores a las salidas de generadores de exploración de fila y columna cada uno de los cuales aplica impulsos sucesivos con una tensión de referencia a las salidas, estando conectado dicho panel a un circuito de salida para aplicar una señal de salida a una salida del perceptor mediante una selección de fila y columna, estando conectadas las salidas del generador de exploración de fila a las bases de transistores cuyos emisores están conectados, cada uno, a un conductor de fila, caracterizado porque los colectores interconectados de dichos transistores conectados al generador de exploración de fila están conectados al circuito de salida.

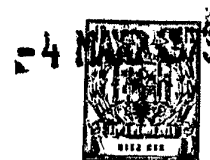
2ª.- Un dispositivo de acuerdo con la reivindicación 1ª, provisto de elementos captadores formados por un transistor fotosensible cuyo emisor está conectado a uno de los conductores de columna y cuyo colector está conectado a uno de los conductores de fila, caracterizado porque las salidas del generador de exploración de columna son portadoras de una determinada tensión que pone en estado de corte a los mencionados transistores en ausencia transitoria de dicho impulso que tiene la tensión de referencia.

3ª.- Un dispositivo de acuerdo con la reivindi-

21.4.73

A handwritten signature or initials, possibly 'kg', written in black ink.

412254



5. cación 1ª o la reivindicación 2ª, caracterizado porque los mencionados colectores interconectados están conectados a un emisor de al menos un transistor que se encuentra en el circuito de salida, estando conectada la base de dicho transistor a una fuente de polarización y estando acoplado su colector a la salida del receptor.

10 4ª.- Un dispositivo de acuerdo con la reivindicación 3ª, caracterizado porque está dispuesto un integrador con un condensador y una fuente de tensión de referencia en el circuito de salida entre la salida del receptor y el colector del mencionado transistor, conectándose dicho integrador a los elementos captadores mediante la selección con el generador de exploración de fila y columna.

15 5ª.- Un dispositivo de acuerdo con la reivindicación 4ª, caracterizado porque el circuito de salida tiene dos integradores cuyos condensadores están conectados alternativamente a elementos captadores sucesivos o están conectados a la tensión de referencia de la fuente de tensión.

20

25 6ª.- Un dispositivo de acuerdo con la reivindicación 4ª, caracterizado porque el circuito de salida incluye tres integradores cuyos condensadores están conectados alternativamente en un ciclo a la fuente de tensión de referencia, a uno de los elementos captadores y a un

Re

412254

19 00



circuito de medida de carga conectado a la salida.

5 7ª.- Un dispositivo de acuerdo con cualquiera
de las reivindicaciones precedentes, caracterizado
porque el perceptor está integrado al menos parcial-
mente en un cuerpo semiconductor, estando dispuestas
las filas de los elementos captadores formados como
transistores en compartimentos formados por zonas de di-
fusión de separación, estando formado el conductor de
fila como una isla de colector común que se extiende
10 en el compartimento y estando previsto el conductor de
columna como una banda conductora sobre el cuerpo semi-
conductor.

15 8ª.- Un dispositivo de acuerdo con la reivin-
dicación 7ª, caracterizado porque la mencionada isla de
colector está dispuesta en un modo de solapamiento a
través de islas de base separadas, de los transistores
en los elementos captadores.

20 9ª.- Un dispositivo de acuerdo con la reivin-
dicación 7ª o la reivindicación 8ª, caracterizado por-
que los mencionados transistores conectados al genera-
dor de exploración de fila están formados en un compar-
timento que está dispuesto perpendicularmente a los
compartimentos de las filas, mientras que está dispues-
ta la conexión entre los colectores como una banda con-
ductora sobre el cuerpo semiconductor.

25

10-X-73

pe

412254



10ª.- Un dispositivo perceptor provisto de un panel captador.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

5

Esta Memoria consta de treinta y siete hojas escritas a máquina por una sola cara.

19 OCT 1973

Madrid,

P.A.

Alfonso de Gijaburo
F. de G.

10-X-73
MCU.-

pe

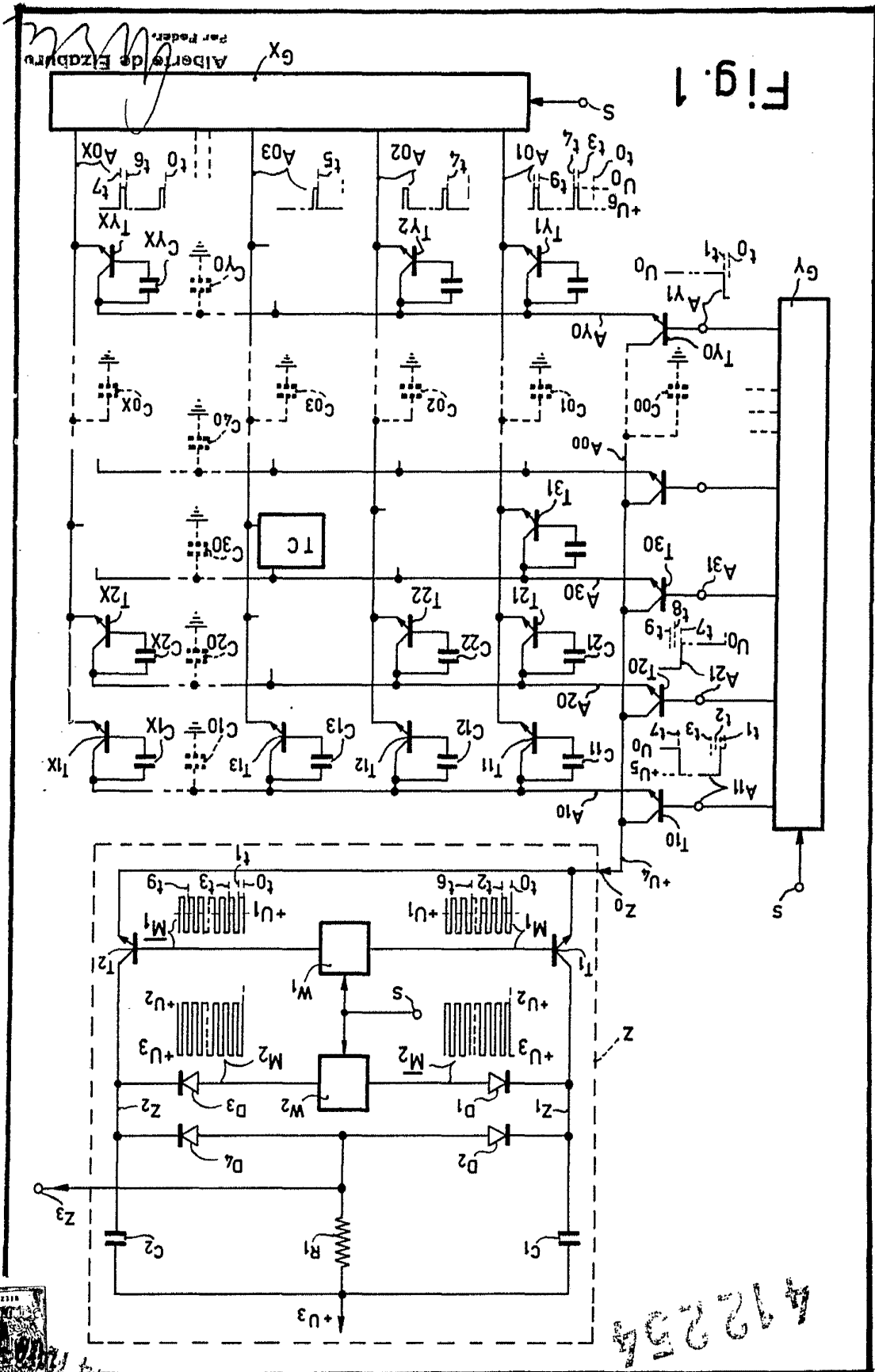


Fig. 1

Alberto de Izaburu
Par Feder.

412254



4.12.254

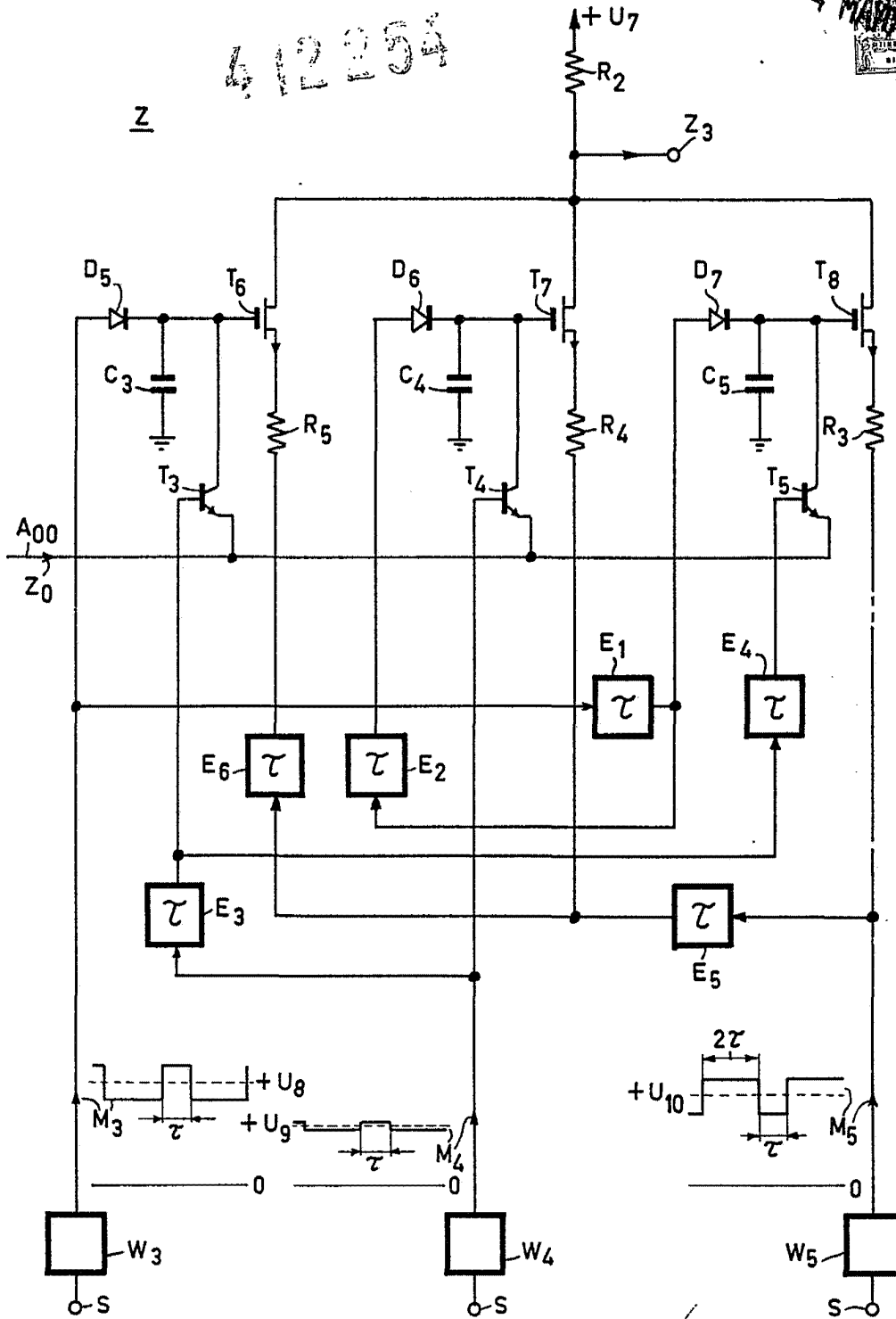


Fig. 2

Albertus de Einburu
Per P. 3000

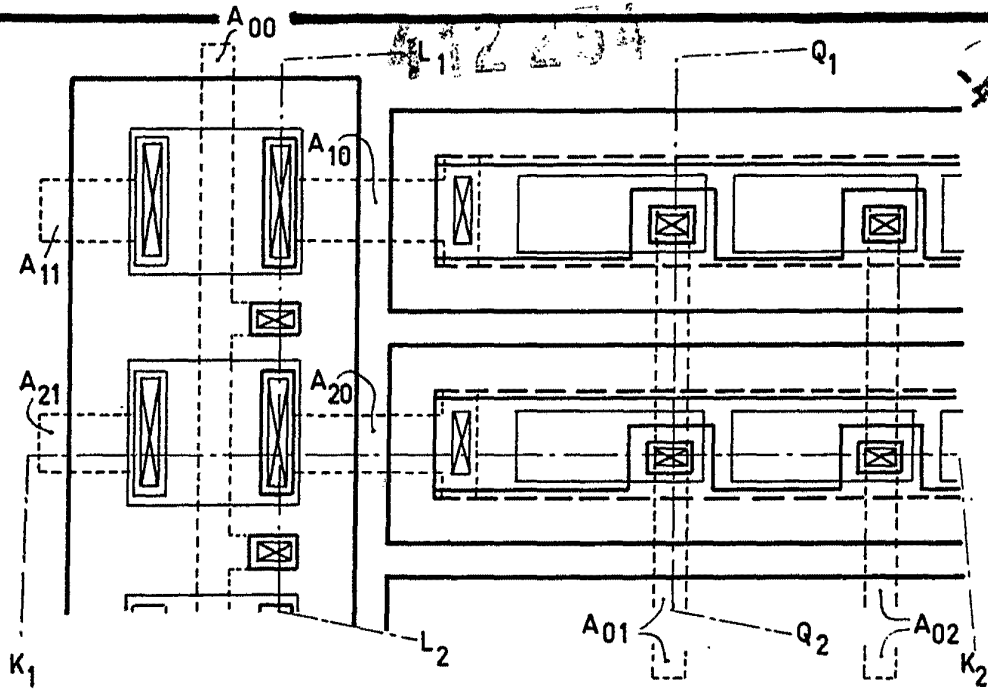


Fig. 3a

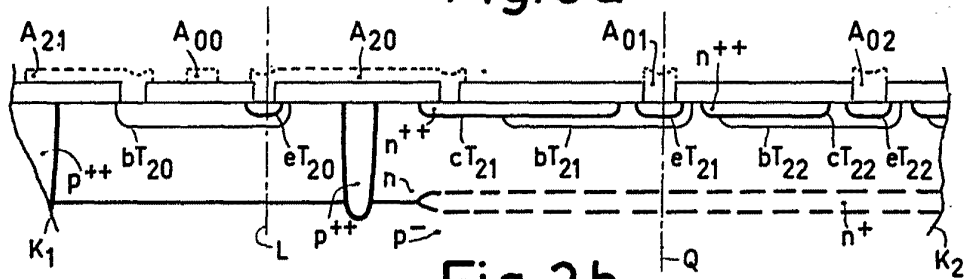


Fig. 3b

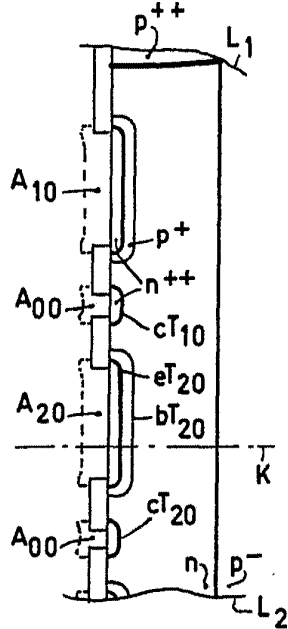


Fig. 3c

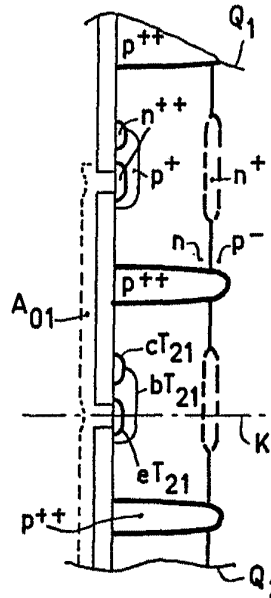


Fig. 3d

Alberto de Elizaburu
Per Federa