

E 118

411234

26 ENE. 1976

CONCEDIDA

MEMORIA DESCRIPTIVA
de una Patente de Invención a nombre de:
TRANSACTION TECHNOLOGY INC., una Corpora-
ción del Estado de Delaware, de naciona-
lidad estadounidense, domiciliada en
10880 Wilshire Blvd., Los Angeles, Cali-
fornia, (USA); por: "SISTEMA PARA CODIFI-
CAR E IDENTIFICAR INFORMACION".

-----ooo000ooo-----

5

El presente invento se dirige a sistema para regis-
trar y reproducir información de datos codificados sobre un
medio de registro y utilizar una pista de información cron-
ométrica también registrada sobre el medio de registro para con-
trolar la reproducción de la información de datos. El presen-
te invento será descrito con referencia al registro y la re-
producción de información de datos codificados sobre una tar-
jeta de crédito, pero se ha de apreciar que dicho registro y
dicha reproducción pueden ser previstos sobre otros tipos de
medios de registro.

10

La tarjeta de crédito puede ser del tipo que inclu-

ye una pluralidad de zonas discretas situadas a lo largo de pistas paralelas tales como orificios o trazos que forman zonas de diferente transmisividad que la de la zona circundante, las cuales zonas discretas son representativas de información de datos en forma binaria. Además de las pistas de información de datos codificados, la tarjeta de crédito incluye también al menos una pista de información cronométrica. Las pistas que almacenan la información binaria codificada pueden estar en número de cuatro para proporcionar de este modo el almacenamiento de dieciseis combinaciones binarias posibles utilizando todas las cuatro pistas. Por lo tanto, en diversas posiciones progresivas a lo largo de las pistas, caracteres o signos binarios diferentes pueden ser almacenados para codificar la información deseada. El almacenamiento de la información binaria se efectúa a intervalos regularmente distanciados a lo largo de las pistas de modo que la información binaria es almacenada en posiciones discretas a lo largo de las pistas.

Con el fin de proporcionar la reproducción de la información binaria almacenada en la tarjeta de crédito, una pista de información cronométrica está situada también sobre la tarjeta de crédito, la cual pista de información cronométrica es paralela a las pistas de información binaria. Específicamente, la pista central es la pista cronométrica, pero hay un menor número de posiciones discretas para la información cronométrica que para la información binaria. Específicamente, en una realización particular del invento, para cada otro carácter binario hay una señal cronométrica. La utiliza-

ción de un menor número de posiciones cronométricas con relación al número de posiciones para los caracteres binarios se efectúa para proporcionar un cronometrado positivo para la información y la eliminación de un falso cronometrado que puede aparecer debido a movimiento irregular de la tarjeta durante la reproducción.

La reproducción de las pistas de datos y de información cronométrica sobre la tarjeta de crédito se logra utilizando pares de diodos emisores y detectores de luz. Específicamente, se utiliza un par de ellos para leer cada una de las cuatro pistas de datos, y se utilizan dos pares para leer la única pista cronométrica. Además de ello, otros pares de diodos detectan el borde delantero de la tarjeta cuando ésta penetra en el lector de tarjetas y el mismo borde de la tarjeta cuando éste llega al fondo del lector de tarjetas. Suponiendo que las cuatro pistas de datos tienen orificios o trazos distanciados en una distancia particular a lo largo de las pistas para representar los caracteres binarios en posiciones sucesivas, la pista cronométrica, tal como arriba se indica, tendría un orificio o trazo para cada otro carácter.

Los dos pares de diodos utilizados para leer la pista cronométrica están distanciados en la misma distancia que entre los caracteres en las pistas de datos. Por lo tanto, cada diodo del par de diodos lee cada una de las señales cronométricas de manera que la reproducción de la información cronométrica se alterna entre los dos pares de diodos detectores cronométricos. Esta alternación puede ser utilizada para con-

trolar un circuito biestable de manera que la salida de un perceptor ajuste el circuito biestable y la salida del otro perceptor reajuste el circuito biestable.

5 Esta alternación del circuito biestable de acuerdo con la lectura progresiva de la información cronométrica por parte de los dos pares de perceptores cronométricos proporciona el control de la reproducción de la información en las pistas de datos y también proporciona la transmisión de esta información reproducida para almacenamiento. A cause del basculamiento biestable positivo del circuito biestable, el sistema cronométrico no alternará entre estados debido a pequeñas variaciones de movimiento cuando las zonas cronométricas discretas cruzan el umbral de detección de un perceptor.

10

 Los pares de emisor/detector específicos utilizados para proporcionar la reproducción de la información existente sobre la tarjeta de crédito pueden ser hechos trabajar en un modo de impulsos. Por ejemplo, los diodos emisores de luz que se utilizan para la detección cronométrica pueden ser hechos cambiar cada milisegundo. Cuando la tarjeta penetra en el lector, los diodos emisores de luz que leen tanto las pistas de datos como la pista cronométrica son sometidos a impulsos en esta cadencia de un milisegundo, y los detectores son también hechos accesibles sólo durante el tiempo en que son sometidos a impulsos los emisores. Esto reduce la probabilidad de introducir datos incorrectos.

15

20

25

 La forma particular de la tarjeta de crédito puede ser del tipo descrito en la solicitud también pendiente serial

número ... (Expediente del agente D-4536) presentada el 3 de febrero de 1.972, a nombre de John R. Scantlin y cedida al mismo cesionario que en el caso presente. Se ha de apreciar, sin embargo, que aunque la solicitud se describe con referen-
5 cia a una tarjeta de crédito, que puede ser del tipo descrito en la solicitud también pendiente a que arriba se hace referencia, el método y el aparato de almacenamiento y reproducción de información pueden ser previsto para otros tipos de tarjetas de crédito o para otros tipos de medios de registro.
10

Generalmente, la tarjeta de crédito es utilizada como parte de un sistema de autorización de créditos que proporciona preguntas acerca del estado de un crédito de un cliente, y con una respuesta a esta pregunta que o bien autoriza o bien rechaza el otorgamiento de un crédito para una transacción particular. Específicamente, esta pregunta y esta respuesta se realizan automáticamente mediante la utilización de la información codificada situada sobre la tarjeta de crédito, la cual información codificada es leída automáticamente por el movimiento de la tarjeta hasta los perceptores emisores/detectores arriba citados.
15
20

La información que es leída puede específicamente ser almacenada dentro de un terminal situado en el lugar de la transacción, y esta información puede ser transmitida luego a una calculadora central en momentos apropiados mediante la utilización de una red de comunicaciones. La pregunta acerca del otorgamiento del crédito puede ser respondida con ba-
25

se a la información almacenada en la calculadora en cuanto al crédito particular del cliente y un mensaje de respuesta puede autorizar o rechazar el otorgamiento del crédito o puede mostrar información adicional para ocuparse de casos especiales. Se ha de apreciar que con este tipo de sistema en el cual 5 terminales de autorización de créditos estarían situadas en una pluralidad de puestos de un almacén o comercio, la confiabilidad y el bajo costo son objetivos preeminentes en el proyecto. Por lo tanto, es necesario que el almacenamiento de la 10 información existente sobre la tarjeta de crédito sea seguro y difícil de copiar y duplicar, y además simple de leer y digno de confianza en la lectura.

Con el fin de proporcionar dicha lectura simple y digna de confianza de la tarjeta de crédito, la información es codificada mediante la utilización de zonas con transmisividad diferente de la de las zonas circundantes de la tarjeta y con una lectura óptica de estas zonas de diferente transmisividad. Normalmente, la tarjeta es leída colocando la tarjeta con relación al mecanismo de lectura y dejando caer la 15 tarjeta a través de una rendija de manera que la información contenida en las diversas pistas situadas sobre la tarjeta pasa por los perceptores de lectura. Los perceptores de lectura, tal como arriba se ha indicado, pueden ser diodos emisores de luz que generan radiación, tal como radiación de infrarojos, y con detectores tales como diodos que son sensibles 20 a la luz para detectar las zonas de transmisividad diferente existentes sobre la tarjeta.

Tal como se ha indicado arriba, la información de datos es registrada en cuatro pistas de datos para proporcionar una pluralidad de caracteres binarios y con dos pistas de datos situadas sobre cada lado de la pistas cronométrica. Los datos, por ejemplo, pueden consistir en un número de serie de once caracteres y estando cada caracter separado por una distancia de 4,5 mm. La distancia entre los datos cronométricos será el doble de ésta, dado que hay una señal cronométrica por cada otro caracter. Con el fin de proporcionar una señal cronométrica para cada caracter, el par de perceptores cronométricos distanciados en la distancia de un caracter se utilizan para leer alternadamente las señales cronométricas situadas por cada otro caracter. Las señales procedentes de los diferentes perceptores cronométricos pueden ser denominadas como señales cronométricas A y B, las cuales señales cronométricas A y B controlan un circuito biestable, que a su vez es utilizado para controlar la reproducción y el almacenamiento de la información de caracteres codificados. Esto elimina una falsa información que puede ser reproducida debido a un sacudimiento de la tarjeta cuando ésta pasa por los perceptores de reproducción, o incluso movimientos indeseables deliberados de la tarjeta por parte de la persona que coloca la tarjeta para ser reproducida.

El sistema cronométrico arriba indicado puede ser ampliado a una señal cronométrica por cada tercer caracter y con tres perceptores cronométricos, situados cada uno de ellos a una distancia de una fila, de modo que se proporcionen se-

tales cronométricas A, B y C. Esto eliminaría completamente cualquier reproducción de señales impropias dado que sería necesaria la sucesión A B C apropiada y no sería posible proporcionar dicha sucesión moviendo la tarjeta en una dirección impropia.

Una comprensión más clara del sistema y del método de codificación del presente invento se obtendrá haciendo referencia a la descripción y dibujos que siguen, en los cuales:

la figura 1a es un diagrama funcional del sistema lógico de lectura de tarjetas; la figura 1b es un diagrama cronológico, y la figura 1c es una ranura de tiempo típica;

la figura 2 ilustra una tarjeta de crédito codificada ópticamente que incorpora el sistema de codificación del presente invento;

la figura 3 ilustra esquemáticamente un lector de tarjetas y muestra la colocación de los perceptores para la lectura apropiada de la información situada sobre la tarjeta de la figura 2;

la figura 4 ilustra un diagrama lógico de la porción cronométrica del sistema reproductor;

la Figura 5 ilustra un diagrama lógico de todo el lector de tarjetas; y

la figura 6 ilustra un diagrama cronológico para el lector de tarjetas y la porción cronométrica de las figuras 4 y 5.

La figura 1a ilustra un diagrama funcional del sistema lógico del sistema lector de tarjetas del presente invento,

y la figura 1b ilustra la sucesión cronológica para diferentes funciones que se llevan a cabo en el sistema de la figura la mediante un único ciclo de impulsos. En la figura 1a, una rendija de lector de tarjetas 10 es utilizada para recibir una tarjeta de crédito que tiene datos codificados e información cronométrica de una manera mostrada en la figura 2. Con el fin de leer los datos codificados e información cronométrica y detectar la presencia de la tarjeta de crédito, se utilizan en el proceso de detección una pluralidad de pares de diodos emisores de luz y detectores de luz que constituyen perceptores de luz, a saber en un número de ocho. Específicamente, los perceptores de luz son un par de perceptores cronométricos que forman señales cronométricas A y cronométricas B y cuatro perceptores de datos que forman datos 0 hasta datos 3. Los perceptores de luz antes mencionados incluyen seis diodos emisores de luz agrupados conjuntamente en un primer bloque 12. Los últimos dos perceptores de luz incluyen diodos emisores de luz agrupados en un bloque 14 y están dispuestos para la percepción de la posición superior y la posición inferior de la tarjeta cuando ésta pasa a través de la rendija del lector de tarjetas 10.

Un primer grupo de detectores de luz 16 recibe la información codificada sobre la tarjeta según se determina por luz procedente de diodos emisores de luz en el grupo 12. Un segundo grupo de dos detectores de luz 18 recibe información con relación a la tarjeta que entra en la rendija y que llega al fondo de dicha rendija.

Específicamente, la información recibida por los perceptores formados por los diodos emisores de luz 14, y los detectores de luz 18 se utilizan para proporcionar señales a un Detector de Presencia de Tarjetas 20. El Detector de Presencia de Tarjetas produce una señal de salida (PARK +), la cual señal PARK + es utilizada para activar el grupo de diodos emisores de luz 12.

Las señales de salida producidas por los detectores de luz en el grupo 16 son alimentados a un grupo de amplificadores formados como un grupo 22. Las salidas de los amplificadores 22 son acopladas con un Sistema Lógico Cronométrico 24 y un Registro de Datos 26. Tanto el Sistema Lógico Cronométrico 24 como el Registro de Datos 26 son controlados por la señal CHIB-, que es una señal que inhibe la lectura de la tarjeta a menos que se satisfagan ciertas condiciones. Suponiendo que se satisfagan estas condiciones, el Registro de Datos 26 es todavía inhibido de funcionar para recibir información de datos y para transmitir esta información de datos hasta que el Registro de Datos reciba también la señal DRES + procedente del Sistema Lógico Cronométrico 24. La información transmitida desde el Registro de Datos 26 está acoplada con un Amortiguador 28 para almacenar la información hasta que el Amortiguador 28 sea escrutado por la red de comunicaciones y la calculadora, lo cual no forma parte de esta solicitud.

Con el fin de asegurar que las diversas operaciones arriba descritas con referencia al sistema de la figura 1a se logren sin ningún conflicto en los momentos apropiados, se rea

lizan acciones específicas durante ranuras de tiempo diferentes de un ciclo de impulsos completo. En particular, tal como se muestra en la figura 1b, un ciclo completo puede tener un período de tiempo de 1,04 milisegundos y con este período de ciclo básico subdividido en diez ranuras de tiempo iguales designadas por LT 0 hasta LT 9. Específicamente, en la ranura de tiempo LT 0 el sistema es escrutado para determinar si el Sistema Lógico de Control está libre. Las ranuras de tiempo LT 1 y LT 2 son utilizadas para percibir las señales cronométricas A y B, y los diodos emisores de luz correspondientes a la detección de señales cronométricas A y B son sometidos a impulsos sólo durante estas ranuras de tiempo. La LT 3 es una ranura de tiempo no utilizada disponible, y las ranuras de tiempo LT 4 hasta LT 7 son utilizadas para leer la información de datos codificados existentes sobre la tarjeta de crédito mediante la utilización de los perceptores de datos. LT 8 y LT 9 son las ranuras de tiempo utilizadas para detectar la posición de la tarjeta cuando ésta penetra en la rendija lectora de tarjetas y cuando ésta llega al fondo de la rendija lectora de tarjetas. La figura 1c ilustra una ranura de tiempo típica que tiene un período de 104 microsegundos y en que diez ranuras de tiempo constituyen el ciclo completo de impulsos. Puede verse que dentro de la ranura de tiempo mostrada en la figura 1c, el impulso cronométrico real (CK+) aparece al final y tiene un período de tiempo de 6,5 microsegundos.

Refiriéndose ahora a las figuras 2 y 3, una tarjeta de crédito ópticamente codificada 100 está mostrada en la fi-

gura 2 y estando mostrado en la figura 3 un Lector de Tarjetas 102 para recibir la tarjeta de crédito ópticamente codificada 100. La tarjeta de crédito 100 incluye una zona codificada 104 que tiene cinco pistas de información designadas por 106 hasta 114. La pista central 110 es la pista cronométrica y tiene una zona discreta para cada otro caracter formado por las zonas discretas en las otras cuatro pistas situadas a cada lado de la pista central. Las zonas discretas pueden ser zonas de transmisividad diferente de la de la zona circundante y puede ser de transmisividad mayor o menor que la de la zona circundante. Se observará que las zonas discretas de la pista de datos que forman cada caracter pueden estar desplazadas opcionalmente entre ellas para hacer máximo el tamaño de las zonas discretas pero para dejar todavía suficiente espacio entre las zonas discretas con el fin de efectuar una diferenciación entre las zonas. Por ejemplo, las zonas discretas en cada pista están separadas por una distancia de 4,5 mm y, tal como arriba se ha indicado, todo el caracter está constituido por un bitio procedente de cada una de las cuatro pistas de datos. Las pistas de datos interiores pueden estar distanciadas en 2,25 mm de las pistas de datos exteriores para permitir que las pistas sean colocadas sobre centros de 3,25 mm a suficiente distancia entre zonas discretas. Dado que las zonas de pista cronométrica están situadas para cada otro de los caracteres de datos, el distanciamiento entre las zonas de pistas cronométricas será de dos veces 4,5 mm, o sea 9 mm. Se ha de apreciar, desde luego, que se muestran zonas discretas

para todas las posiciones posibles de las pistas de datos, pero que para cualquier caracter binario particular las zonas discretas específicas que se proporcionan en las cuatro pistas de datos para el caracter particular dependen del valor binario de este caracter.

5

La figura 3 ilustra el Lector de Tarjetas 102 y, en particular, muestran la rendija 116 para recibir la tarjeta de crédito 100. Además, también se muestra la colocación de los perceptores para detectar la posición de la tarjeta y la información codificada sobre la tarjeta.

10

Específicamente, la posición del perceptor 118 detecta el borde delantero de la tarjeta cuando éste se mueve a través de la rendija para tarjetas 116. El perceptor 120 detecta cuando la tarjeta está totalmente asentada dentro de la rendija para tarjetas 116. Las posiciones de perceptor 122 y 124, que están señaladas por A y B, son los perceptores cronométricos y están situadas a una distancia de un caracter y se utilizan para leer las zonas cronométricas sobre la tarjeta 100 en la pista central 110. Las posiciones de perceptor 126 hasta 132, señaladas por 0, 1, 2 y 3, son los perceptores de datos y se utilizan para percibir zonas en las pistas de datos que representan caracteres individuales.

15

20

25

La figura 4 ilustra el diagrama lógico para la porción cronometradora del sistema lector de tarjetas, y la porción cronometradora de la figura 4 está incluida también en el sistema lector de tarjetas total de la figura 5. Generalmente, la utilización de un "." dentro de una puerta indica que la

puerta se utiliza para proporcionar una función "Y". También, la utilización de un "+" dentro de una puerta indica que la puerta está proporcionando una función "O exclusiva". Finalmente, la utilización de un " + " dentro de la puerta indica que la puerta está proporcionando una función "O exclusiva".

Tal como arriba se ha indicado, la pista cronométrica sobre la tarjeta de crédito está situada entre las pistas de datos y hay una zona cronométrica discreta para cada otro caracter de datos. La pista cronométrica es percibida utilizando el par de diodos emisores de luz y de diodos receptores de luz designados como los receptores A y B, y estando situados los receptores en las posiciones 122 y 124 en la figura 3. La finalidad del sistema lógico de la figura 4 es la de detectar el cambio en el estado cronométrico desde un estado A a un estado B, o desde un estado B a un estado A, y utilizándose este cambio de estado para controlar diversas funciones en el lector de tarjetas. Generalmente, estas funciones son primero la de transferir los datos corrientemente almacenados en el Registro de Datos 26 mostrado en la figura la para ser almacenado en el almacenamiento Amortiguador 28. En segundo término, el Registro de Datos 26 ha de ser dejado limpio de modo que almacene cualquier nuevo dato que sea reproducido por los detectores de luz mostrados en el bloque 16 de la figura 1.

Los receptores cronométricos A y B detectarán luz A y luz B, y estos nombres describen el estado en que se detecta un cambio de luz en una zona cronométrica discreta por

el perceptor A o por el perceptor B. El estado de los perceptores A y B designado como CEL1- y CEL2- es aplicado a un par de puertas NO 150 y 152. La otra entrada a la puerta 150 es una señal cronológica LT-1- y la entrada en la puerta 152 es una
5 segunda señal cronológica LBCK- que es derivada de la señal cronológica LC2- de una manera que se ha de describir. La salida de las puertas NO 150 y 152 es aplicada a un primer registro 154 que es un tipo de circuito biestable telemendado J-K que tiene un control adicional procedente de la señal cronométrica CK- también mostrada como una entrada en el circuito
10 biestable 154. Además, el circuito biestable 154 recibe la señal CHIB- descrita con referencia a la figura 1a que se utiliza para dejar libre el primer registro cronométrico 154.

La salida del primer registro cronométrico 154 es
15 aplicada a un segundo registro cronométrico 156, que similarmente es un tipo de circuito biestable telemandado J-K. El circuito biestable 156 recibe también una señal cronométrica CK+ y una señal CHIB- que en los momentos apropiados son utilizadas para dejar libre el circuito biestable 156. La señal BACX+
20 procedente del registro 156 y la señal BACT+ procedente del registro 154 se utilizan como entradas a la puerta O exclusiva 160. La salida de la puerta O exclusiva 160 es la señal DRES+ que indica que está presente información válida en el registro de datos 26 y hace además que sea hecha entrar información en el amortiguador 28 de una manera que se ha de describir.
25

Además de la producción de la señal DRES+, el siste-

ma lógico cronométrico de la figura 4 incluye también la producción de la señal LBCK- que es utilizada como una entrada en la puerta NO 152. Específicamente, la salida de la puerta NO 150, que es la señal LTA+, es aplicada directamente como una entrada a un circuito biestable telemandado J-K 172 y una segunda entrada al circuito biestable telemandado J-K 162 a través de un inversor 164.

La salida DLTA+ procedente del circuito biestable 162 es aplicada como una entrada a una puerta NO 166 y la segunda entrada a la puerta NO 166 es proporcionada por la señal cronológica LT2-. La salida de la puerta NO 166 según es invertida por el inversor 168 es la señal LBCK- que es aplicada a la puerta NO 152.

Puede verse, por lo tanto, que la puerta NO 152 bajará sólo cuando reciba la señal LBCK- para reajustar de este modo el circuito biestable 154 al final del período LT2. Este ajuste, sin embargo, es condicional al recibir la señal DLTA+ que inhibiría el reconocimiento de una señal cronométrica B en la ranura de tiempo LT2 si apareciese una señal cronométrica A en la ranura de tiempo LT1 del mismo ciclo de explotación. La función principal de esta porción del sistema es la de detectar (y rechazar) una tarjeta que no tenga las zonas de diferentes transmisividad. Cuando esto ocurre, un impulso cronométrico A ajustaría el circuito biestable 162 para inhibir de este modo la conmutación del circuito biestable 154 al estado B.

La figura 5 ilustra un diagrama lógico completo para

un lector de tarjetas que incorpora el sistema lógico cronométrico de la figura 4. Tal como puede verse en la figura 5, los diodos emisores de luz en los lugares 118 y 120 (mostrados en la figura 3) se utilizan para detectar el borde de la tarjeta cuando ésta penetra en la rendija y cuando llega al fondo. Específicamente, un diodo emisor de luz 200 es controlado por un transistor 202 para proporcionar la aplicación de corriente a través del diodo emisor de luz 200 y una resistencia de derivación 204. El transistor es accionado por la señal cronológica LT8-. El hecho de que el borde de la tarjeta llega a la posición de fondo es detectado de una manera similar utilizando el diodo emisor de luz 206, el transistor 208 y la resistencia 210 y siendo aplicada la señal cronológica LT9- para controlar el transistor 208.

Se transmite luz desde los diodos emisores de luz 200 y 206 a los diodos detectores complementarios 212 y 214 en los momentos apropiados. Los diodos 212 y 214 son derivados por corriente procedente de manantiales de tensión a través de resistencias 216 y 218. La salida del detector 212 es aplicada a la puerta NO 220 que tiene como su segunda entrada un impulso cronológico LT8-. La salida de la puerta NO 220 es aplicada como una entrada a una segunda puerta NO 222 que también recibe un impulso cronológico de entrada LT8-, y la salida de las puertas NO 220 y 222 son aplicadas como entradas para un circuito biestable 224. El circuito biestable 224 puede ser del tipo telemandado J-K e incluir también como entradas una señal cronométrica y también una señal de liberación BSR-.

La salida del detector 214 es aplicada a través de un inversor 226 como una primera entrada a una puerta NO 228 que tiene como su segunda entrada una señal cronológica LT9-. La salida de la puerta NO 228 es aplicada como una entrada a un circuito biestable telemandado J-K 230 que incluye también una entrada cronométrica y una señal de liberación BSR-. Las salidas COUT- y CDIN- de los circuitos biestables 224 y 230 son aplicadas como entradas a una puerta Y de inversión 232 para producir la señal PARK+.

La señal PARK+ es utilizada para controlar la aplicación de energía a los diodos emisores de luz utilizados para leer las pistas de información de datos codificados y la pista cronométrica. Específicamente, la señal PARK+ es aplicada a un transistor 234, el cual transistor tiene su base derivada por corriente a través de una resistencia 236. La salida del transistor 234 está acoplada desde un divisor de tensión, que incluye resistencias 238 y 240, a la base del transistor 242. El transistor 242 a su vez proporciona la aplicación de energía a través de una resistencia 244 a una pluralidad de diodos emisores de luz representados por un único diodo emisor de luz 246. En realidad, hay un número de seis diodos emisores de luz, que constituyen los seis diodos indicados como presentes dentro del bloque 12. Estos seis diodos están colocados tal como se muestra en la figura 3 en posiciones 122 hasta 132 de modo que leen las pistas de datos y la pista cronométrica. El único diodo 246 está mostrado como ilustrativo de los restantes diodos y el sistema de circuitos será similar para todos los diodos.

La aplicación de energía a los diodos es controlada por señales cronométricas LT1, 2, 4, 5, 6 y 7 que se muestran como aplicadas a una pluralidad de transistores situados dentro del bloque 248. La información de salida representativa de la información de datos y la información cronométrica existente sobre las diversas pistas informativas en la tarjeta de crédito son detectadas por correspondientes detectores representados por los detectores 250 hasta 260. Las salidas de estos detectores son aplicadas a la pluralidad de amplificadores que se muestran dentro del bloque 22. Las salidas de los amplificadores dentro del bloque 22 serán seis señales, cuatro de las cuales representan la información de datos y son aplicadas a una pluralidad de inversores representados por el único inversor 262 y dos de las cuales son las señales cronométricas A y B, aplicadas cada una de ellas individualmente a inversores 264 y 266. La porción restante del sistema lógico cronométrico es tal como se muestra en la figura 4 y no se repetirá en este lugar.

La información de datos procedente del inversor 262 es aplicada a una puerta NO 268, que es representativa de cuatro de tales puertas NO, siendo la segunda entrada a las puertas NO las señales cronológicas XLT4, 5, 6 y 7 que se derivan de las señales cronológicas LT4, 5, 6 y 7. La salida del inversor 268 es aplicada como una primera entrada a un circuito bistable telemandado J-K 270, que es representativo de cuatro de dichos circuitos biestables, y con la señal DRES+ procedente del sistema lógico cronométrico como la segunda entrada al cir-

cuito biestable 270. Una señal cronométrica y una señal CHIB-
son aplicadas también al circuito biestable 270. La salida del
circuito biestable es aplicada a una puerta Y de inversión
272. La salida de la puerta Y de inversión 272 es aplicada a
5 una puerta O 274, que es representativa de cuatro de tales
puertas O. Una segunda entrada a la puerta O 274 pueden ser en-
tradadas de botón pulsador procedentes de un teclado que deri-
varía la lectura automática de la tarjeta y permitiría una en-
trada manual de información. Las salidas de todas las puertas
10 O 274 son aplicadas como entradas de datos a almacenar en el
Amortiguador 28.

La señal CHIB- arriba citada es producida a partir
de un par de señales COUT+ y CHBX+ aplicada a una puerta NO
278. La salida de esta puerta NO 278 es aplicada a una puerta
15 Y 280 que tiene como una segunda entrada diversas señales inhi-
bitorias de manera que produce la señal CHIB-.

Las señales cronológicas XLT4-XLT7 son producidas a
partir de una pluralidad de puertas Y 282-288. Las puertas Y
282-288 tienen como entradas las señales cronológicas LT4-LT7
20 y una señal de salida RDOK+ procedente de un circuito biesta-
ble 290. Las entradas al circuito biestable 290 son una señal
de reajuste LTO+ y una señal de salida SROK+ procedente de una
puerta Y de inversión 292. Las entradas a la puerta Y de inver-
sión 292 son las salidas de un par de puertas Y de inversión
25 294 y 296. Las entradas a las puertas Y de inversión 292 y 294
son las señales BACT+ y BACT- y las señales cronométricas LTB+
y LTA+.

La figura 6 ilustra un diagrama cronológico para el lector de tarjetas de la figura 5 e ilustra la producción de las diversas señales indicadas en las figuras 4 y 5 y que será útil para la comprensión del funcionamiento del sistema. Suponiendo, en primer lugar, que no hay ninguna tarjeta en el lector, el sistema lógico lector de tarjetas es iniciado por la señal CHIB- que es baja cuando se impide que el lector de tarjetas lea una tarjeta. Entonces se introduce la tarjeta en el lector. Hay diversas condiciones que impedirían la lectura de una tarjeta que no son parte de este sistema y generalmente estas condiciones aparecerán cuando el terminal está desconectado de la línea; cuando hay una cantidad de tráfico relativamente elevada procedente de otros terminales; cuando el terminal ha sido seleccionado para escribir información previamente preguntada; o cuando hay una señal de Borrado especial que se produce a partir de la porción restante de la red de comunicaciones. Todas estas señales pueden ser consideradas como una única entrada para la puerta 280 que hace que la señal CHIB- sea baja.

Suponiendo que no se impida al sistema leer una tarjeta por las razones arriba indicadas, la señal CHIB- se hará alta cuando la señal CØUT+ se haga baja. La señal CØUT+ se hace baja cuando el detector de borde superior de tarjeta percibe la entrada de una tarjeta en el lector. El borde de la tarjeta es percibido por el par de diodos 200 y 212 mostrado en la figura 5 que forma dicho detector de borde de tarjeta. La señal CHIB-, mientras está en su estado bajo, deja libres los

dos circuitos biestables 154 y 156. Estos circuitos biestables, tal como se muestran en las figuras 4 y 5, son conectados como un registro de desplazamiento de entrada seriado de dos bits y son utilizados para detectar un cambio en el estado de las señales que se utilizan para cronometrar la reproducción de los caracteres de datos procedentes de la tarjeta.

Cuando la señal CØUT+ se hace baja, esto hace también que la señal PARK+, tal como se muestra en la figura 6, se haga alta. La señal PARK+ se utiliza también para hacer posible someter a impulsos todos los diodos emisores de luz utilizados para percibir información codificada sobre la tarjeta e incluyendo por lo tanto todos los diodos mostrados en el bloque 12 de la figura 1a. Tal como se muestra con referencia a la figura 1b, cada uno de los diodos emisores de luz es sometido a impulsos sólo durante una ranura de tiempo particular que forma parte de todo el ciclo de exploración.

Tal como se ha indicado arriba, inicialmente la señal CHIB- dejó libres los registros cronométricos 154 y 156 al estado bajo. Esto es equivalente al estado A ya que éste es el estado en que los registros responden al perceptor cronométrico A que percibe la presencia de una zona cronométrica sobre la pista cronométrica de la tarjeta. Cuando el borde delantero de la tarjeta entra en el lector, tal como se muestra en la figura 3, el perceptor cronométrico B en la posición 124 y los perceptores de datos 2 y 3 en las posiciones 130 y 132 son cubiertos por el borde delantero de la tarjeta antes de que la señal CØUT- active los diversos diodos emisores y detectores de luz

utilizados para leer las pistas cronométrica y de datos.

Después de que la señal CØUT- active los diodos emisores y perceptores de luz, los perceptores de datos 0 y 1 en posiciones 126 y 128 pueden detectar impulsos de luz antes de que sean cubiertos por el borde de la tarjeta. El perceptor cronométrico A mostrado en la posición 122 detectará normalmente impulsos de luz antes de que sea cubierto por la tarjeta. Con el fin de asegurar que esto no perturbe la información en el registro de datos, el registro de datos es ajustado previamente con un código particular (1011) por la señal CHIB-. Las situaciones del perceptor de datos y específicamente las situaciones 0 y 1 se escogen de tal manera que incluso aunque éstas puedan detectar impulsos de luz antes de que sean cubiertas por el borde de la tarjeta, esto no cambiaría la información presente en el registro de datos. Esto se debe a que los perceptores de datos 0 y 1 corresponden a las porciones del código preajustado que ya están en la posición 1, de manera que la recepción de luz por los perceptores no cambiaría este código preajustado.

Según continúa la tarjeta deslizándose dentro de la rendija del lector, el perceptor cronométrico B detecta la primera zona cronométrica. Los perceptores de datos en este tiempo pueden detectar impulsos de datos, pero son ignorados dado que la señal RDOK a la salida del circuito biestable 290 no se ha hecho positiva para proporcionar la sincronización de la salida del amplificador detector procedente del inversor 272 dentro del registro de datos 270 por las señales cronológicas

XLT4, 5, 6 y 7.

La salida del perceptor cronométrico B ajusta el circuito biestable 154 al final del período de tiempo LT2. Este ajuste es condicional de la señal DLTA+. La señal DLTA+ inhibe el reconocimiento de una señal cronométrica B en el período de tiempo LT2 si una señal cronométrica A apareciese en el período de tiempo LT1 del mismo ciclo de exploración. La principal función de la señal DLTA+ es la de detectar una tarjeta que sea transparente a los pares de emisores-perceptores. Esta señal DLTA+ asegure también que haya un mínimo de un ciclo de exploración entre un cambio desde el estado A al estado B. Esto es verdad también con un caso de un cambio del estado B al estado A, pero esto ocurre debido a que la señal cronométrica B es sondeada después de la señal cronométrica A.

Cuando la señal BACT+ procedente del circuito biestable 154 se hace positiva, la señal DRES+ se hace positiva. Esta señal DRES+ es la Señal de Reajuste de Datos que aparece cuando se detecta una transición desde el estado B al estado A, o viceversa. La señal DRES+ es la señal de salida procedente de la puerta O exclusiva 160 que tiene como su entrada la señal BACT+ y la señal BACX+. Dado que el circuito biestable 156 que produce la señal BACX+ está conectado como un registro de desplazamiento con el circuito biestable 154, la señal BACX+ está conectada como un registrador de desplazamiento con el circuito biestable 154, la señal BACX+ se hace positiva en la siguiente transición cronométrica. La señal DRES+ es por lo tanto un impulso positivo con una duración de una ranura de tiempo

po (104 microsegundos) que aparece en la ranura de tiempo que sigue a la detección de una transición cronométrica.

5 La señal DRES+ es utilizada para transferir el contenido de los registros de datos 270 al almacenamiento de amortiguación 28, y dicha transferencia se produce parcialmente a lo largo de la ranura de tiempo. En el borde saliente de la señal DRES+, el registro de datos 270 es dejado libre. Cuando la primera señal cronométrica B es detectada, el código de lectura de tarjetas preajustado que había sido situado en el registro por la señal CHIB- es transferido desde el registro de datos al almacenamiento de amortiguación 28. El registro de datos es dejado libre y la Señal de Lectura RDOK hace posible el sondeo de las salidas fotosensibles para leer el primer carácter de datos procedente de la tarjeta.

15 Cuando la información de datos es detectada por los perceptores, se ajustan los correspondientes bitios del registro de datos. El primer impulso detectado ajusta los bitios de manera que variaciones secundarias en el umbral de detección no provocarán problemas. A la velocidad normal para el movimiento de la tarjeta a través de la rendija, serán provocados diversos impulsos por cada zona cronométrica y por cada zona de datos. El caso límite lo constituye la piste cronométrica dado que dos impulsos cronométricos deban ser detectados por cada ciclo cronométrico. Sin embargo, para las velocidades normales de la tarjeta habrá un cierto número de impulsos detectados por cada zona en la tarjeta representando a la vez señales de datos y señales cronométricas.

La detección de la señal cronométrica A en la ranura de tiempo LT1 hace que la señal BACT+ se haga baja. Los circuitos biestables 154 y 156 que producen las señales BACT+ y BACX- están ahora en diferentes estados y la señal DRES+ resultante sincroniza los caracteres de datos reunidos durante el previo ciclo de exploración que aparecieron durante la señal cronométrica B, y con estos caracteres de datos reunidos ahora sincronizados con el almacenamiento de amortiguación 28. Tal como se ha indicado arriba, el registro de datos ha sido dejado libre. El ciclo alternado procedente de la detección de señal cronométrica A a detección de señal cronométrica B, a señal cronométrica A, etc., continúa hasta que se han leído todos los once caracteres de la tarjeta y se han almacenado en el amortiguador. El completamiento del proceso de lectura es provocado por la señal CDIN+, que es un nivel lógico positivo que aparece cuando el borde delantero de la tarjeta obstruye el diodo emisor de luz 206 que con el detector 214 forma el perceptor de fondo. Este perceptor determina cuando la tarjeta ha llegado al fondo de la rendija del lector de tarjetas.

El método y el aparato del sistema de codificación del presente invento proporciona la codificación de información sobre un medio de registro, tal como una tarjeta de crédito, y dicha información es leída de modo digno de confianza por un lector de tarjetas. La utilización de una pista cronométrica que contiene una señal cronométrica para cada otro de los caracteres de datos, y con un par de perceptores cronométricos para proporcionar una señal cronométrica producida por la alterna-

ción entre los receptores cronométricos A y B para aumentar la confiabilidad del sistema y proporcionar un simple autocronometrado de los caracteres de datos sobre la tarjeta. Aunque la tarjeta puede ser ligeramente ladeada en su movimiento durante la reproducción, esto normalmente no afectará la lectura de los caracteres de datos dado que la alternación de los cronometrados impide una falsa lectura. Además, la lectura real de la información de datos no se efectúa hasta que haya una señal cronométrica positiva, de manera que se superen los problemas provocados por períodos de transición de estados sin luz a estados con luz. También, la lectura real se efectúa en un punto particular en el ciclo de exploración y apareciendo el número de dichas lecturas para cada señal cronométrica y cada señal de datos. Esto asegura la apropiada lectura de los caracteres de datos incluso si una lectura inicial no hubiera sido apropiada. Esto elimina también el problema de la colocación ladeada ya que no es necesario que todos los caracteres de datos sean leídos al mismo tiempo, dado que cada bitio en el carácter de datos es leído de modo seriado un cierto número de veces para proporcionar la alta confiabilidad en el ciclo de lectura definitivo.

Si bien el invento ha sido descrito con referencia a una forma de realización particular, ha de apreciarse que pueden efectuarse diversas adaptaciones y modificaciones y que el invento sólo ha de ser limitado por las reivindicaciones siguientes:

N O T A

Se reivindica como nuevo y de propia invención.

5 1.- Sistema para codificar e identificar información, caracterizado por comprender un artículo de manufactura para almacenar información de datos e información cronométrica, que incluye: un medio de registro para recibir la información de datos y la información cronométrica, primeros medios que forman al menos una primera pista sobre el medio de registro para almacenar la información de datos en primeros intervalos prede-

10 terminados a lo largo de la primera pista sobre el medio de registro, y segundos medios que forman una segunda pista paralela a la primera pista sobre el medio de registro para almacenar la información cronométrica en segundos intervalos prede-

15 terminados a lo largo de la segunda pista sobre el medio de registro y apareciendo los segundos intervalos predeterminados no más que cada otro de los primeros intervalos predeterminados.

20 2.- Sistema, según reivindicación anterior, caracterizado porque la información de datos y la información cronométrica son almacenadas en el medio de registro en la forma de primeras zonas que tienen una transmisividad diferente de la de segundas zonas del medio de registro, como puede ser una tarjeta de crédito.

25 3.- Sistema, según reivindicaciones anteriores, caracterizado porque la información de datos es almacenada a lo largo de una pluralidad de pistas paralelas sobre el citado artículo manufacturado y estando la información almacenada en forma

binaria.

4.- Sistema, según reivindicaciones anteriores, caracterizado porque las primeras zonas sobre pistas adyacentes formen caracteres discretos y en que las primeras zonas en pistas adyacentes están desplazadas unas de otras.

5.- Sistema, según reivindicaciones anteriores, caracterizado porque los primeros y segundos intervalos predeterminados forman posiciones discretas a lo largo de la primera y segunda pistas y en que hay una posición discreta que representa información cronométrica para dos posiciones discretas que representan la información de datos.

6.- Sistema, según reivindicaciones anteriores, caracterizado por comprender un aparato para registrar y reproducir información sobre un medio de registro, que incluye al menos una primera pista de información de datos codificados que aparece en primeros intervalos predeterminados a lo largo de la primera pista y que incluye una segunda pista de información cronométrica que aparece en segundos intervalos predeterminados a lo largo de la segunda pista y apareciendo los segundos intervalos predeterminados no más que cada otro de los primeros intervalos predeterminados; primeros medios que responden a la primera pista de información de datos codificados para reproducir y almacenar la información de datos, y segundos medios acoplados a los primeros medios y que incluyen al menos un par de perceptores que responden a la segunda pista de información cronométrica, paralela a la primera pista de información, para controlar la reproducción y el almacenamiento de los primeros me-

5 dios de acuerdo con la información cronométrica y siendo la
información de datos codificados reproducida en al menos una
posición a lo largo de la primera pista por los primeros me-
dios como respuesta a la percepción de información cronométri-
ca particular por un perceptor primero del par de perceptores
y siendo almacenada la misma información de datos en una de
10 las posiciones a lo largo de la primera pista por los primeros
medios como respuesta a la percepción de la misma información
cronométrica particular por el perceptor segundo de los pares
de perceptores.

7.- Sistema, según reivindicaciones anteriores, caracte-
rizado porque la información de datos codificados en posicio-
nes progresivas a lo largo de la primera pista es reproducida
y almacenada progresivamente por los primeros medios de acuerdo
15 con la percepción alternada de la información cronométrica en
posiciones progresivas a lo largo de la segunda pista por el
par de perceptores.

8.- Sistema, según reivindicaciones anteriores, caracte-
rizado porque el aparato para reproducir información de datos
20 codificados e información cronométrica registradas incluye: pri-
meros medios para percibir la primera pista de información de
datos codificados y para reproducir sucesivamente la informa-
ción de datos en los primeros intervalos predeterminados a lo
largo de la primera pista; segundos medios acoplados con los pri-
25 meros medios y que responden a la información de datos reprodu-
cidos para almacenar la información de datos sucesivamente re-
producidos por los primeros medios; terceros medios para per-

cibir la segunda pista de información cronométrica y que incluye al menos un par de perceptores distanciados para reproducir sucesivamente la información cronométrica a lo largo de la segunda pista con cada uno de los perceptores para tener la reproducción sucesiva alternada entre los perceptores; y cuartos medios acoplados con los primeros, segundos y terceros medios para controlar la reproducción sucesiva por los primeros medios y el almacenamiento sucesivo por los segundos medios de acuerdo con la alternación sucesiva de la reproducción de las señales cronométricas por el par de perceptores incluidos dentro de los terceros medios.

9.- Sistema, según reivindicaciones anteriores, caracterizado porque los cuartos medios citados incluyen un circuito biestable y la percepción individual de la información cronométrica por cada perceptor del par de perceptores controla alternadamente el circuito biestable, y estando la reproducción y el almacenamiento progresivos de la información de datos codificados por los primeros y segundos medios de acuerdo con el estado alternado del circuito biestable.

10.- Sistema, según reivindicaciones anteriores, caracterizado porque los primeros y terceros medios incluyen medios para dirigir energía radiante hacia el medio de registro y perceptores para percibir las variaciones en la amplitud de la energía radiante procedente del medio de registro de acuerdo con las zonas de diferente transmisividad.

11.- Sistema, según reivindicaciones anteriores, ca-

5 racterizado porque los primeros medios incluyen una pluralidad de perceptores relacionados cada uno con una pista diferente de las pistas paralelas para reproducir la información de datos codificados almacenada en forma binaria a lo largo de la pluralidad de pistas paralelas.

10 12.- Sistema, según reivindicaciones anteriores, caracterizado porque los terceros medios están distanciados en una distancia tal que se proporcione una reproducción de la información cronométrica en cada posición discreta por ambos perceptores antes de cualquier reproducción de la información cronométrica en la siguiente posición discreta por cualquiera de los perceptores.

15 13.- Sistema, según reivindicaciones anteriores, caracterizado por prever la forma de almacenar información de datos codificados e información cronométrica sobre un medio de registro, que incluye las siguientes operaciones: formar al menos una primera pista sobre el medio de registro y almacenar la información de datos codificados sobre primeros intervalos predeterminados a lo largo de la primera pista del medio de registro, formar una segunda pista sobre el medio de registro y almacenar la información cronométrica en segundos intervalos predeterminados a lo largo de la segunda pista sobre el medio de registro, y proporcionar los segundos intervalos predeterminados en cantidad no mayor que cada otro de los primeros intervalos predeterminados, siendo estos segundos intervalos predeterminados proporcionados por cada otro de los primeros intervalos predeterminados.

20

25

14.- Sistema, según reivindicaciones anteriores, caracterizado por prever una forma de registrar y reproducir información sobre un medio de registro, que incluye las siguientes operaciones: proporcionar los segundos intervalos predeterminados en número no mayor que cada otro de los primeros intervalos predeterminados, reproducir la primera pista de información de datos codificados y almacenar la información de datos; proporcionar al menos un par de perceptores que responden a la segunda pista de información cronométrica, y controlar la reproducción y el almacenamiento de la información de datos codificados de acuerdo con la reproducción de la información cronométrica y con la información de datos codificados en al menos una posición a lo largo de la primera pista reproducida como respuesta a la percepción de información cronométrica particular por un perceptor primero del par de perceptores y estando almacenada la misma información de datos codificados en una de las posiciones a lo largo de la primera pista como respuesta a la percepción de la misma información cronométrica particular por el perceptor segundo del par de perceptores.

15.- Sistema, según reivindicaciones anteriores, caracterizado porque se preve que la información de datos codificados en posiciones progresivas a lo largo de la primera pista es reproducida y almacenada progresivamente de acuerdo con la percepción alternada de la información cronométrica por el par de perceptores en posiciones progresivas a lo largo de la segunda pista.

16.- Sistema, según reivindicaciones anteriores, caracterizado porque se preve que los segundos intervalos predeterminados son de longitud doble a la de los primeros intervalos predeterminados y el par de perceptores son dispuestos a una distancia de un intervalo predeterminado.

17.- Sistema, según reivindicaciones anteriores, caracterizado por prever la manera de reproducir información de datos codificados e información cronométrica registradas sobre un medio de registro y con la información de datos codificados registrada a lo largo de al menos una primera pista en primeros intervalos predeterminados y siendo la información cronométrica registrada a lo largo de una segunda pista en segundos intervalos predeterminados y apareciendo los segundos intervalos no más que cada otro de los primeros intervalos predeterminados, que incluye las siguientes operaciones: percibir la primera pista de información de datos codificados y reproducir sucesivamente la información de datos codificados en los primeros intervalos predeterminados a lo largo de la primera pista, almacenar la información de datos sucesivamente reproducida por los primeros medios, proporcionar un par de perceptores distanciados y percibir la segunda pista de información cronométrica y reproducir sucesivamente la información cronométrica a lo largo de la segunda pista con cada uno de los perceptores para tener la reproducción sucesiva alternada entre los perceptores, y controlar la reproducción sucesiva de la información de datos codificados y el almacenamiento sucesivo de la información de datos de acuerdo con la alternación suce-

siva de la reproducción de las señales cronométricas por el par de perceptores.

18.- "SISTEMA PARA CODIFICAR E IDENTIFICAR INFORMACION".

5 Tal como se describe y reivindica en la presente Memoria Descriptiva, que consta de treinta y cinco hojas escritas a máquina por una sola cara y de sus correspondientes dibujos.

Madrid, 2 FEB. 1973

CARLOS FERNANDEZ CANDELAS
P.P.



Fig. 1a

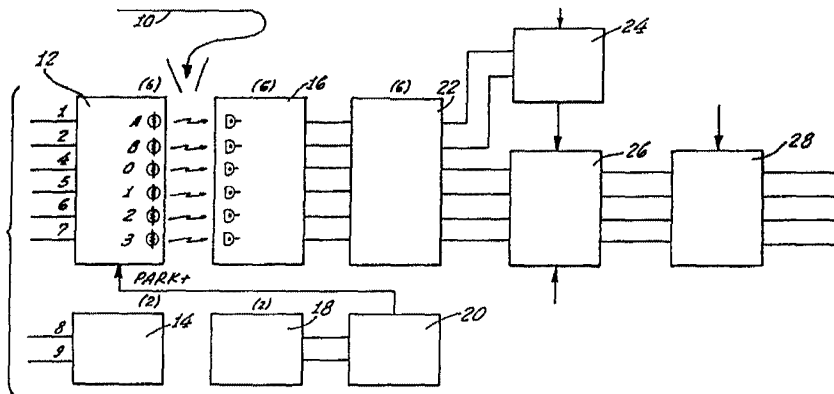


Fig. 1b

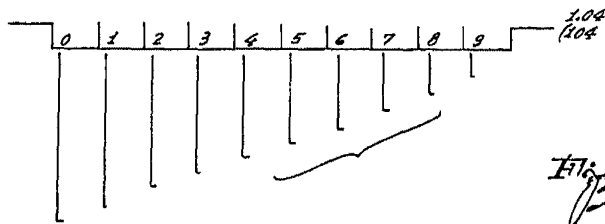
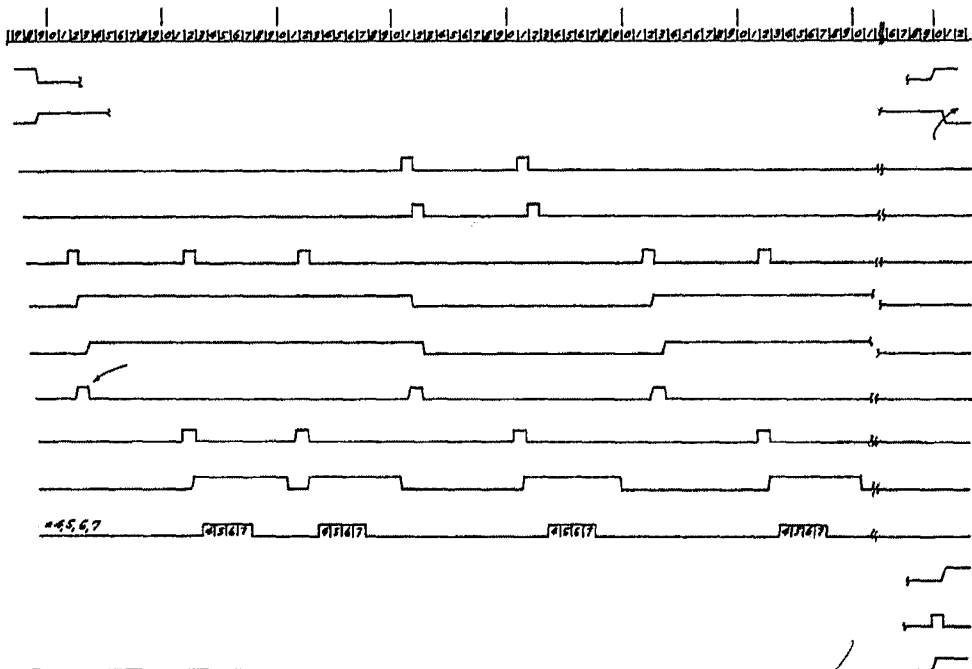


Fig. 1c

Fig. 2b



Escala variable

Madrid 2 Febrero 1973

[Handwritten signature]

Fig. 2

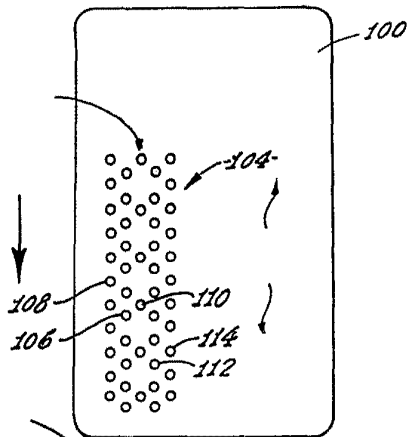


Fig. 3

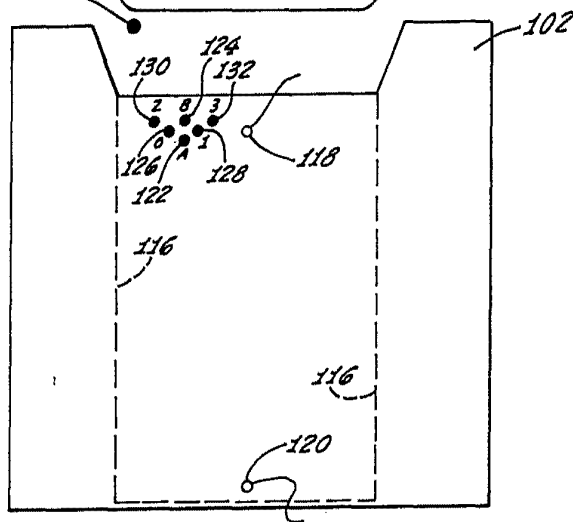
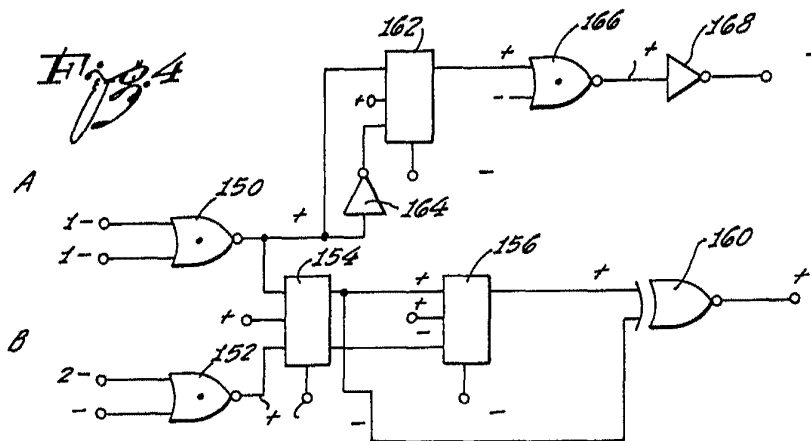


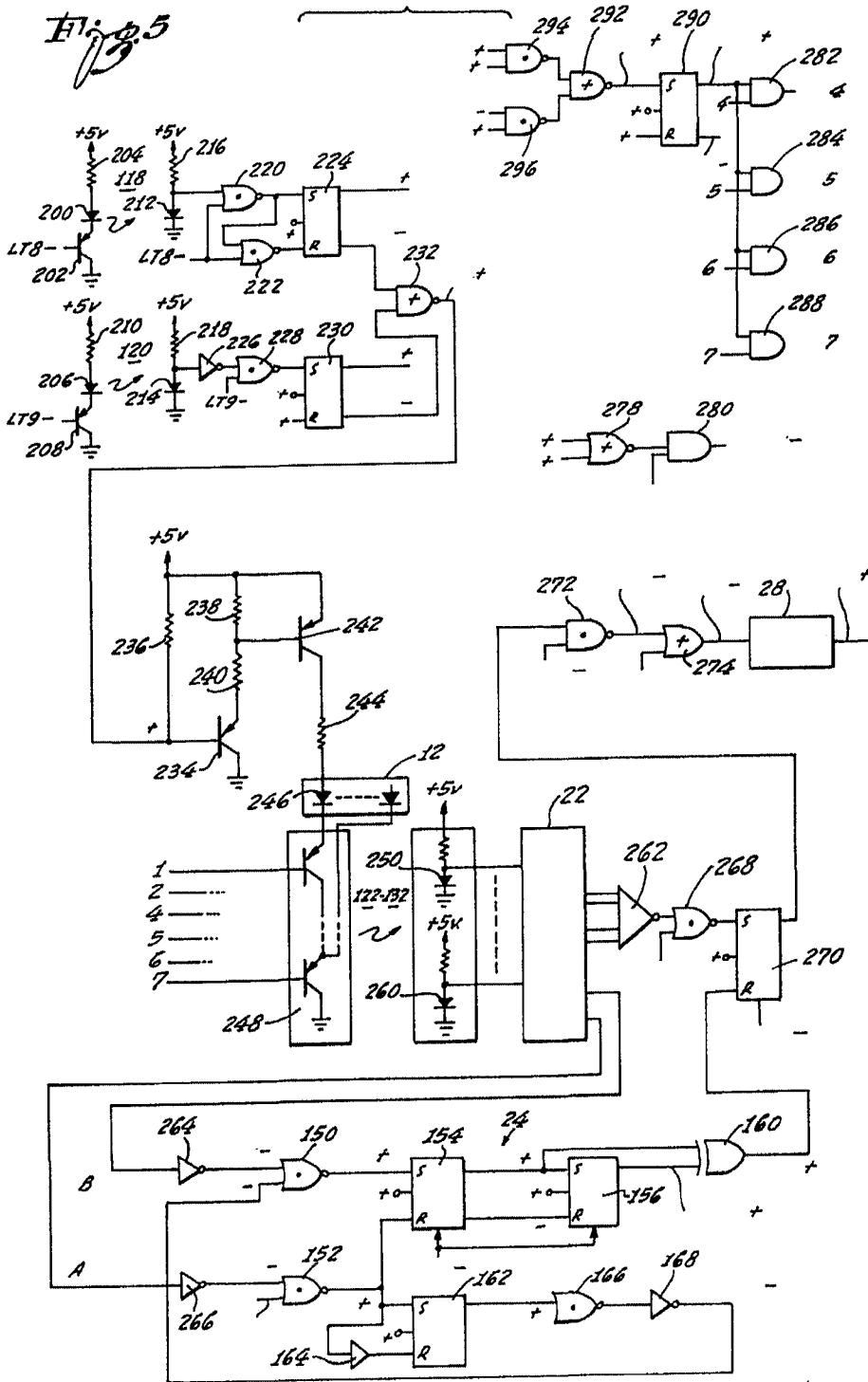
Fig. 4



Escala variable

Madrid 2 Febrero 1.973

Fig. 5



Escala variable

Madrid 2 Febrero 1.973