

409 120

46-96488



Cl.: H 04 N

Nº 409.120

MEMORIA DESCRIPTIVA

correspondiente a la solicitud de una

PATENTE DE INVENCION

SOLICITANTE: MATSUSHITA ELECTRIC INDUSTRIAL COMPANY,  
LIMITED.

RESIDENCIA: Nº 1006, Oaza Kadoma, Kadoma City, OSAKA,  
JAPON.

ENUNCIADO: UN RECEPTOR EN UN SISTEMA FACSIMIL

PRIORIDAD: De la solicitud de patente japonesa  
Nº 46-96488 del 29 Noviembre 1.971

RMB.

409 120

- 2 -



El invento se refiere a un sistema de facsimil y más particularmente a un sistema de facsimil mejorado que transforma una señal de facsimil en señales sucesivas con código de "longitud de carrera" que transmite las señales  
5        sucesivas de longitud de carrera con código binario, y transforma de nuevo las señales de longitud de carrera con código binario en la señal de facsimil original.

Un sistema de facsimil incluye generalmente un transmisor para transformar una imagen fotográfica sopor-  
10        tada por un medio de información tal como papel en una se-ñal eléctrica de imagen, es decir una señal de facsimil y para transmitir la señal de facsimil, y un receptor para recibir la señal de facsimil transmitida y para transfor-  
15        mar de nuevo la señal de facsimil en la imagen fotográfica original. Ya que la señal de facsimil consiste usualmente en señales de espacio (blanco) y de marca (negro) debido a la naturaleza de la imagen fotográfica, es posible transmi-  
20        tir la señal de facsimil bajo la forma de señales sucesivas adecuadamente codificadas con el objeto de estrechar el an-cho de la banda de frecuencias necesaria del canal de transmisión y para evitar los intervalos de transmisión. Por tanto se han desarrollado varios sistemas de facsimil que transmiten la señal de facsimil bajo la forma de señales co-  
25        dificadas. Sin embargo, ya que los sistemas de facsimil convencionales de este tipo necesitan memorias intermedias de gran capacidad, su construcción es complicada y son muy costosos.

De acuerdo con el invento, se proporciona un receptor en un sistema de facsimil, que recibe las señales  
30        de código binario sucesivas que representan respectivamente



409120.

5 las longitudes de carrera de por lo menos una señal de marca y por lo menos una señal de espacio que aparecen alternativamente la una después de la otra y una señal de impulsos de sincronización, que está caracterizado por: un decodificador para decodificar las señales de código binario en las  
10 señales de marca y de espacio; una memoria de longitud de carrera para memorizar de manera acumulativa la longitud de carrera de las señales de marca y de espacio, produciendo la memoria de longitud de carrera una señal de rebose cuando  
15 sememorizan longitudes de carrera iguales a la longitud de carrera total de una señal de facsimil 1-H; y unos medios de control para permitir que el decodificador produzca una señal de marca o de espacio que tenga una longitud de carrera igual a un intervalo de tiempo a partir del momento en el  
cual un impulso de la señal de impulsos de sincronización vertical aparece hasta otro momento en el que el decodificador produce la señal de rebose.

En los dibujos adjuntos:

20 La figura 1 es un diagrama que representa una forma de onda de una señal de facsimil;

La figura 2 es un diagrama que muestra señales de código binario sucesivas que representan las señales de facsimil de la figura 1;

25 La figura 3 es una tabla que representa un sistema de codificación utilizado para el sistema de facsimil del invento;

La figura 4A es un diagrama que representa un medio de información;

30 La figura 4B es un diagrama que representa las formas de onda producidas por la exploración con un punto



400120

luminoso del medio de información de la figura 4A;

La figura 4C es un diagrama que representa una forma de onda de una señal de facsimil transmitida por un transmisor del sistema de facsimil del invento;

5 Las figuras 5 y 6 son diagramas en bloques de un transmisor de un sistema de facsimil según el invento;

La figura 7A es un diagrama que representa un medio de información que ha de ser tratado por el transmisor de las figuras 5 y 6;

10 La figura 7B es un diagrama que representa una forma de onda de una señal de facsimil producida por el convertidor fotoeléctrico de la figura 5;

Las figuras 7C, 7D y 7E son diagramas que representan formas de onda de señales que aparecen en el transmisor de las figuras 5 y 6;

15 Las figuras 8A á 8D son diagramas que representan formas de onda de señales que aparecen en el transmisor de las figuras 5 y 6;

Las figuras 9A á 9P son diagramas que representan las formas de onda de las señales que aparecen en el transmisor de las figuras 5 y 6;

20 La figura 10 es un diagrama que permite explicar el funcionamiento de una porción de codificación del transmisor de las figuras 5 y 6;

25 Las figuras 11A á 11E son diagramas que representan las formas de onda de señales que aparecen en el transmisor de las figuras 5 y 6;

La figura 12 es un diagrama en bloques esquemático que representa un receptor de acuerdo con el invento;

30 Las figuras 13A á 13M y 14A á 14D son diagra-

409120

- 5 -



mas que representan las formas de onda de señales que aparecen en el receptor de la figura 12;

La figura 15 es un diagrama en bloques de una parte del receptor de la figura 12;

5 Las figuras 16A á 16H son diagramas que representan las formas de onda de las señales que aparecen en el receptor de la figura 12;

La figura 17 es una vista que representa un ejemplo del medio de información; y

10 Las figuras 18A á 18D son vistas que representan esquemáticamente unos ejemplos del medio de información.

Haciendo ahora referencia a los dibujos y más particularmente a la figura 1 de los mismos, se ilustra en ellos una forma de onda de una señal de facsimil de 1-H es decir producida concretamente por una exploración horizontal por medio de un punto luminoso de un medio de información que lleva en él la imagen fotográfica bajo la forma de letras o figuras. En este caso, se supone que la anchura total de la señal de facsimil 1-H es igual a 98 unidades de tiempo y que las señales de marca y de espacio de la señal de facsimil tienen respectivamente unas anchuras tal como se indican por números basándose en la unidad de tiempo particular. Se observará ahora que la anchura de la señal de marca o de espacio se llama usualmente "longitud de carrera".

25 En la figura 2, se representan señales de código binario sucesivas que representan respectivamente la longitud de carrera de las señales de marca y de espacio en la señal de facsimil representada en la figura 1. La señal de código binario de la figura 2 está basada en un sistema de  
30 codificación binario que se representa en la tabla de la fi-



409 120

5 gura 3. Según se indica en la figura 2, el número total de bits de las señales de código binario es solamente de 36, y por tanto puede verse que el intervalo de transmisión puede reducirse extremadamente transmitiendo la señal de facsimil bajo la forma de señales de código binario.

El sistema de codificación representado en la tabla de la figura 3 se explicará más adelante.

10 Cuando una longitud de carrera (n) de cualquier señal de marca o de espacio es igual o superior a 3 ( $n \geq 3$ ), el código binario que representa la longitud de carrera (n) consiste en un número inferior de dígitos binarios que representan n-1 y en un número superior de dígitos de uno o varios 0, cuyo número es igual al número de la cantidad de dígitos binarios del número inferior menos 1. Cuando, por  
15 ejemplo, n es igual a 15 ( $n = 15$ ) los dígitos de la cifra más baja están dados por:

$$n - 1 = 14 \text{ (decimal)} = 1110 \text{ (binario)}$$

Ya que el número de dígitos del guarismo más bajo es igual a 4, los dígitos de la cifra más elevada son 000. Por consiguiente, cuando  $n = 15$ , el código binario de acuerdo con  
20 el sistema en cuestión se expresa bajo la forma de:

$$0 \ 0 \ 0 \ 1 \ 1 \ 1 \ 0$$

(más elevado)(más bajo)

25 Cuando  $n = 1$  y  $n = 2$ , los códigos binarios correspondientes se definen de la siguiente manera:

$$n = 1 \ \dots\dots\dots 10$$

$$n = 2 \ \dots\dots\dots 11$$

30 Este sistema de codificación es ventajoso porque un código binario de acuerdo con el sistema de codificación tiene una duración más corta que el código de longitud de carrera co-

409120

- 7 -



5 rrespondiente salvo cuando  $n = 1, 2, 3$  ó  $5$ . Cuando, por ejemplo  $n = 100$ , el código binario correspondiente es más corto que el código de longitud de carrera en una relación de  $13/100$  ( $\approx 1/7.7$ ). Cuando  $n = 500$ , el código binario correspondiente es más corto que el código de longitud de carrera en una relación de  $17/500$  ( $1/29.4$ ).

10 Se entenderá ahora que el sistema de codificación mencionado más arriba sirve para reducir el intervalo de transmisión que corresponde a la información de espacio entre líneas, letras o signos parecidos.

15 Cuando dicha información de imagen fotográfica soportada por el medio de información, según se representa en la figura 4A, es explorada a lo largo de las líneas  $p_1q_1, p_2q_2, p_3q_3, p_4q_4$ , se producen en el transmisor unas señales de facsimil  $p_1'q_1', p_2'q_2', p_3'q_3'$  y  $p_4'q_4'$ , consistiendo dichas señales de facsimil en señales de espacio  $S_0, S_1, S_2, \dots$ , y unas señales de marca  $M_1, M_2, M_3, \dots$ , que tienen respectivamente una longitud de carrera indicada por los números entre paréntesis. Las señales de facsimil se transforman a continuación en señales de código binario sucesivas según se representa en la figura 4C, en la cual los impulsos  $V$  son impulsos de sincronización vertical que separan las señales de código binario que corresponden cada una a una señal de facsimil de 1-H.

25 En las figuras 5 y 6, se representa un transmisor de un sistema de facsimil de acuerdo con el invento, que incluye generalmente un generador de señales de facsimil 10 para producir una señal de facsimil que representa la información de imagen fotográfica, un generador de impulsos 30 11 para producir una señal de impulsos de reloj, una señal



de impulsos de sincronización vertical y una señal de impulsos de borrado, un generador de onda portadora 12 para producir ondas portadoras, un dispositivo de muestreo 13 para hacer el muestreo de la señal de facsimil procedente del generador de señales de facsimil 10 con la señal de impulsos de reloj, un codificador 14 para codificar la señal de facsimil muestreada en señales de código binario sucesivas, y un modulador 15 para modular una onda portadora con las señales de código binario. El generador de señales de facsimil 10 incluye un tubo de rayos catódicos 20 del tipo de fibras ópticas, que tiene una cara frontal 21 del tipo de fibras ópticas y un elemento de desviación horizontal 22. Un circuito de desviación horizontal 23 produce una señal de desviación horizontal de acuerdo con una señal de impulsos de sincronización horizontal procedente del generador de impulsos 11. Un dispositivo de alimentación 24 tal como un par de rodillos desplaza el medio de información 25 que lleva en él la información de imagen que ha de ser captada, en la proximidad inmediata de la cara frontal de fibras ópticas 21. El dispositivo de alimentación 24 es accionado por un motor 26 tal como un motor eléctrico de impulsos que está accionado por un excitador 27 cuando el excitador 27 es energizado por una señal de impulsos de sincronización vertical generada en el dispositivo de muestreo 13. Un convertidor fotoeléctrico 28 está dispuesto en la proximidad de la cara frontal de fibras ópticas 21. El convertidor 28 transforma el punto luminoso modulado por la información de imagen en una señal eléctrica, es decir en una señal de facsimil.

El dispositivo de muestreo 13 incluye un primer contador binario 30 que tiene un terminal de entrada de

409120

- 9 -



disparo conectado a una salida de una primera puerta AND 31  
y un terminal de entrada de vaciado conectado a una salida  
de una primera puerta OR 32. Los terminales de salida del  
primer contador binario 30 están conectados a un primer gru-  
5 po de terminales de entrada de un circuito de coincidencia  
33. El circuito de coincidencia tiene además un segundo gru-  
po de terminales de entrada conectados a los terminales de  
salida de un segundo contador binario 34 que tiene un termi-  
nal de entrada de disparo conectado a una salida de una se-  
10 gunda puerta AND 35, y un terminal de entrada de vaciado co-  
nectado a un terminal de salida de un generador de señales  
de impulsos de sincronización vertical 36. El segundo con-  
tador binario 34 tiene un terminal de salida de rebose a  
través del cual se produce una señal de rebose cuando el se-  
15 gundo contador binario 34 está lleno más allá de su capaci-  
dad. El terminal de salida de rebose está conectado a una  
entrada de una segunda puerta OR 37 y a un terminal de entra-  
da del generador de señales de impulsos de sincronización  
vertical 36. El circuito de coincidencia 33 está adaptado  
20 para producir una señal de coincidencia en un terminal de  
salida del mismo conectado a un terminal de accionamiento de  
un primer circuito flip-flop 38 y un terminal de entrada de  
un dispositivo de control de señal de marca-espacio 39. El  
primer circuito flip-flop 38 tiene un terminal de reposi-  
25 ción conectado a una salida de la segunda puerta OR 37 y un  
terminal de salida conectado a una entrada de la segunda puer-  
ta AND 35. La otra entrada de la segunda puerta AND 35 está  
conectada a un terminal de impulsos de reloj del generador  
de impulsos 11. La otra entrada de la segunda puerta OR 37  
30 está conectada a un terminal de salida del dispositivo de se



ñal de marca-espacio 39 que tiene otros tres terminales de entrada conectados respectivamente al generador de señal de facsimil, al terminal de impulsos de reloj del generador de impulsos 11 y a un terminal de salida de un segundo circuito flip-flop 40. Un terminal de reposición del segundo circuito flip-flop 40 está conectado a un terminal de salida del generador de impulsos de sincronización vertical 36. El terminal de salida del generador 36 está conectado además a un terminal de entrada del excitador 27 y a una entrada de una tercera puerta OR 41 que tiene una salida conectada a un terminal de accionamiento de un tercer circuito flip-flop 42. Un terminal de reposición del tercer circuito flip-flop 42 está conectado a un terminal de impulsos de sincronización horizontal del generador de impulsos 11. Un terminal de salida del circuito flip-flop 42 está conectado a una entrada de la primera puerta AND 31 cuya otra entrada está conectada al terminal de impulsos de reloj del generador de impulsos 11. Una entrada de la primera puerta OR está conectada al terminal de salida del generador de impulsos de sincronización vertical 36.

El codificador 14 incluye un circuito 50 de supresión de bit 1, que tiene un terminal de entrada conectado a la salida de la segunda puerta AND 35. Un terminal de salida del circuito 50 de supresión de bit 1 está conectado a un terminal de entrada de un contador binario 51 que tiene unos terminales de salida conectados a los terminales de entrada de una matriz 52 de identificación de número de bits y un registro de desplazamiento con entrada en paralelo y salida en serie 53. Un terminal de entrada de vaciado del contador binario 51 está conectado a un terminal de salida



409 120

de un generador de impulsos de vaciado 54. Los terminales de salida de la matriz de identificación de número de bits están conectados a los terminales de entrada de una matriz de codificación 55. El registro de desplazamiento 53 con  
5 entrada en paralelo y salida en serie tiene un terminal de entrada de disparo conectado a un generador de impulsos de escritura 56 y un terminal de entrada de vaciado conectado al terminal de salida del generador de impulsos de vaciado 54. El generador de impulsos de escritura 56 tiene sus terminales de entrada conectados respectivamente al terminal de salida del primer circuito flip-flop 38 y al terminal de impulsos de reloj del generador de impulsos 11. Los terminales de salida del registro de desplazamiento 53 están conectados con los terminales de entrada de la matriz de codificación  
10 55 que tienen un terminal de señal de final de codificación conectado a un terminal de entrada del generador de impulsos de vaciado 54 y a los terminales de entrada de las primera y segunda puertas OR 32 y 41 del dispositivo de muestreo 13. El terminal de señal de final de codificación de la matriz  
15 de codificación está conectado además a un terminal de disparo del segundo circuito flip-flop 40 del dispositivo de muestreo 13. El otro terminal de entrada del generador de impulsos de vaciado 54 está conectado al terminal de rebose del contador binario 34 del dispositivo de muestreo 13. El registro de desplazamiento 53 tiene un terminal de entrada de vaciado conectado al terminal de salida del generador de impulsos de vaciado 54, y un terminal de entrada de impulsos de desplazamiento conectado a un terminal de salida de un  
20 generador de impulsos de desplazamiento 57 que está provisto de unos terminales de entrada conectados al terminal de im-  
25  
30



pulsos de sincronización horizontal y a un terminal de impulsos de borrado del generador de impulsos 11.

5 El modulador 15 tiene un terminal de entrada conectado a un terminal de salida de código de la matriz de codificación 55 y otro terminal de entrada conectado al terminal de salida del generador de impulsos de sincronización vertical 36. El modulador tiene además unos terminales de entrada conectados a los terminales de salida del generador de señal de impulsos de portadora 12. Un terminal de salida del modulador 15 está destinado a conectarse a un canal de transmisión adecuado (no representado).

10 Se explicará ahora el funcionamiento del transmisor de las figuras 5 y 6, haciendo referencia a las figuras 7A-7E y a las figuras 8A-8D.

15 Cuando el medio de información 25 lleva en él por ejemplo la información de imagen representada en la figura 7A y cuando se explora horizontalmente a lo largo de la línea pq el medio de información 25, la señal de facsimil procedente del generador de señal de facsimil tiene la forma de onda que se representa en la figura 7B. Como puede verse, 20 la señal de facsimil consiste en señales de espacio  $S_0$ ,  $S_1$ ,  $S_2$ ,  $S_3$  y  $S_4$ , y en las señales de marca  $M_1$ ,  $M_2$ ,  $M_3$  y  $M_4$ . Las longitudes de carrera de las señales de espacio y marca están indicadas por los números entre paréntesis. Se verá 25 igualmente que se supone que el periodo de tiempo de 1-H es T. Cuando se aplica una tensión de desviación horizontal del tipo representado en la figura 7C al elemento de desviación 22 del tubo de rayos catódicos 20 mientras el medio de información 25 permanece en la misma posición, la señal de facsimil 1-H de la figura 7B es generada repetidamente por el 30

409120



convertidor fotoeléctrico 28, según se representa en la figura 7D. La señal de facsimil 1-H se aplica al dispositivo de muestreo 13 el cual realiza en primer lugar un muestreo de la señal de espacio  $S_0$  con la señal de impulsos de reloj y aplica la señal de espacio muestreada al codificador 14. El codificador 14 produce entonces una señal de código binario que representa la señal de espacio  $S_0$  muestreada durante el tiempo que transcurre entre  $T_1$  y  $T_7$ . Cuando el codificador 14 termina de codificar la señal de espacio muestreada  $S_0$ , el codificador 14 produce una señal de final de codificación que se aplica al dispositivo de muestreo 13. El dispositivo de muestreo 13 realiza entonces el muestreo de la señal de marca  $M_1$  y aplica la señal de marca muestreada  $M_1$  al codificador 14 el cual transforma por consiguiente la señal de marca muestreada  $M_1$  en una señal de código binario que aparece desde  $T_8$  hasta  $T_{10}$ , según se ve en la figura 7E. El dispositivo de muestreo 13 y el codificador 14 cooperan de la manera mencionada más arriba para transformar la señal de facsimil 1-H en señales sucesivas de código binario.

Las señales de código binario sucesivas se aplican a continuación al modulador 15 el cual mezcla en primer lugar la señal de impulsos de sincronización vertical representada en las figuras 8B y 8C y modula la señal portadora procedente del generador de señal portadora 12 con las señales de código y la señal de impulsos de sincronización vertical, según se representa en la figura 8D. Se observará igualmente que el transmisor de acuerdo con el invento no transmite la última señal de espacio  $S_4$  que se ve en la figura 8B.

409 120

- 14 -



Con referencia a las figuras 9A - 9P, se explicará detalladamente el funcionamiento del dispositivo de muestreo 13.

Las figuras 9A á 9D respectivamente, representan las formas de onda de la señal de impulsos de reloj, de la señal de impulsos de sincronización horizontal, de la señal de impulsos de borrado y de la señal de tensión de desviación horizontal. El generador de señal de facsimil produce una señal de facsimil 1-H que consiste en señales de marca y de espacio según se representa en la figura 9E. El tercer circuito flip-flop 42 es activado en primer lugar por un impulso de sincronización vertical que atraviesa la tercera puerta OR 41 procedente del generador 36 de señales de impulsos de sincronización vertical, de modo que el tercer circuito flip-flop 42 produce una señal lógica "1" en su terminal de salida, con lo cual la primera puerta AND 31 deja pasar la señal de impulsos de reloj. Ya que el contador binario 34 se encuentra vacío inicialmente, el circuito de coincidencia 33 produce inmediatamente la señal de coincidencia que se aplica al terminal de activación del primer circuito flip-flop 38 el cual produce a continuación una señal lógica "1" que permite que la segunda puerta AND 35 de paso a la señal de impulsos de reloj. Cuando el dispositivo de control de lectura de marca-espacio 39 detecta el borde delantero de la señal de marca  $M_1$  de la señal de facsimil, el dispositivo de control 39 produce un impulso de parada que se aplica a través de la segunda puerta OR al terminal de reposición del primer circuito flip-flop 38. El circuito flip-flop 38 produce entonces una señal lógica "0" que impide que la segunda puerta AND 35 de paso a la

409 120



señal de impulsos de reloj. De este modo, los impulsos de reloj que aparecen durante la longitud de carrera de la señal de espacio  $S_0$ , se aplican al eliminador 50 de bit 1 del codificador 14. Cuando las señales de espacio y de marca  $S_0$  5  $M_1$  y  $S_1$  son muestreadas por el dispositivo de muestreo de la manera descrita más arriba, el contador binario 34 memoriza el número de impulsos de reloj según se representa en la figura 9F. Cuando el codificador 14 termina de codificar la señal de espacio muestreada  $S_0$ , el codificador 14 produce 10 la señal de final de codificación que se aplica a través de la tercera puerta OR 41 al tercer circuito flip-flop 42. El circuito flip-flop 42 produce entonces de nuevo una señal lógica "1" en su terminal de salida, según se ve en la figura 9G, con lo cual la primera puerta AND 31 da paso a los 15 impulsos de reloj, según se representa en la figura 9H. El contador 30 recibe los impulsos de reloj procedentes de la primera puerta AND 31. Cuando el contador 30 recibe el mismo número de impulsos de reloj que el que está memorizado en el contador 34, el circuito de coincidencia 33 produce 20 la señal de impulsos de coincidencia según se representa en la figura 9J. La señal de impulsos de coincidencia dispara el circuito flip-flop 38 el cual, a continuación, es reposicionado por la señal de reposición procedente del dispositivo de control de lectura de marcas-espacios 39 que se 25 representa en la figura 9K. Por tanto, el circuito flip-flop 38 produce un impulso lógico "1" que se representa en la figura 9L. El impulso lógico "1" se aplica a la segunda 30 puerta AND 35 la cual deja entonces pasar a través de ella los impulsos de reloj que se representan en la figura 9M. Los impulsos de reloj procedentes de la segunda puerta AND 35



se aplican al eliminador 50 de bit 1 el cual a continuación produce una señal de impulso representada en la figura 9N. El impulso lógico "1" se aplica, por otra parte, al generador de impulsos de escritura 56 el cual produce entonces un impulso de escritura del tipo representado en la figura 9P.

Se explicará en lo que sigue, con referencia a la figura 10, el funcionamiento del codificador 14.

Cuando, por ejemplo, se aplica un número (n) de impulsos de reloj al eliminador 50 de bit 1, este deja pasar a continuación el número (n-1) de impulsos de reloj. El número (n-1) de impulsos de reloj se aplica al contador binario 51 que memoriza los impulsos de reloj según se representa en la figura 10. Los impulsos de reloj memorizados constituyen el bit inferior y son transferidos en paralelo al registro de desplazamiento 53 con entrada en paralelo y salida en serie, cuando se aplica al registro de desplazamiento 53 el impulso de escritura procedente del generador de impulsos de escritura 56. El registro de desplazamiento 53 tiene una capacidad de 29 bits mientras que cada uno de los contadores 30, 34 y 51 tiene una capacidad de 10 bits. El registro de desplazamiento 53 añade un número de bits más elevado que el número necesario de "0" a los bits inferiores y lo aplica a través de la matriz de codificación al modulador 15.

Cuando, por ejemplo, la longitud de carrera de la señal de marca  $M_2$  es de 50,  $n-1 = 49$  (decimal) = 110001 (binario), y estos dígitos binarios se memorizan en el contador 51 según se representa en la figura 10. Se observará que el número de bits más elevado está situado en la porción derecha y que el número de bits más bajo está en la

409 120

- 17 -



porción izquierda, en este caso. El registro de desplazamiento 53 es disparado por la señal de impulsos de desplazamiento procedente del generador de impulsos de desplazamiento 57, con lo cual los dígitos contenidos en el registro de desplazamiento 53 se desplazan de la izquierda a la derecha en esta figura. Se supone que el número de bits de los dígitos inferiores es  $(m)$ , que el número de bits de los dígitos superiores es  $(m-1)$ , de modo que el número total de bits es  $(2m-1)$ . La matriz de codificación 55 deriva los dígitos binarios de la posición de orden  $2m$  del registro de desplazamiento 53 de acuerdo con la información del número de bits procedente de la matriz 52 de identificación del número de bits. Se observará ahora que el dígito situado en primer lugar en las señales de código binario de acuerdo con el sistema de codificación de la figura 3 es siempre "1". Por tanto, la señal de final de código se produce en la matriz de codificación cuando un "1" lógico es desplazado a la posición de orden  $3m$  del registro de desplazamiento 53.

La figura 11A representa una forma de onda de la tensión de desviación horizontal. La figura 11B representa una forma de onda de una señal de impulsos de escritura y la figura 11C representa una forma de onda de la señal de impulsos de desplazamiento. La figura 11D representa una forma de onda de la señal de código binario que representa la señal de marca  $M_2$  y la figura 11E representa la señal de impulsos de final de codificación que corresponde a la señal de espacio  $S_1$  y a la señal de marca  $M_2$ .

En la figura 12, se representa un receptor de un sistema de facsimil de acuerdo con el invento. El receptor incluye un demodulador 60 para demodular las señales de código

409 120



binario transmitidas por el transmisor y aplicadas a un terminal de entrada 61. Un generador de impulsos de reloj 62 produce una señal de impulsos de reloj que se aplica a un divisor 63. La señal de impulsos dividida que tiene una frecuencia más elevada que la de la portadora de la señal de entrada transmitida, se aplica en forma de señal de subportadora al demodulador 60 el cual modula entonces la señal de subportadora con la señal de entrada y a continuación detecta la envolvente de la señal de subportadora modulada para demodular la señal de entrada. Cuando la señal de entrada tiene una forma de onda del tipo representado en la figura 13A, las señales codificadas de entrada demoduladas tienen formas de onda del tipo representado en la figura 13B. Un separador de impulsos de sincronización vertical 64 separa de la señal demodulada una señal de impulsos de sincronización vertical que tiene una forma de onda del tipo representado en la figura 13C. Un generador 65 de impulsos de temporización produce una señal de impulsos de temporización que tiene una forma de onda del tipo representado en la figura 13D de acuerdo con la señal de código demodulada procedente del demodulador 60. La señal de impulsos de sincronización vertical separa las unas de las otras las señales de código binario sucesivas que representan las señales de facsimil 1-H. Las señales de código binario sucesivas demoduladas se aplican a un contador de número superior de bits "0" 66 que hace el recuento del número de "0" del bit más elevado de una señal de código binario y produce una señal de indicación en uno de sus nueve terminales de salida para dar a una matriz de decodificación 67 la información del número de "0" del código binario. Por otra parte, un registro de

409 120



desplazamiento 68 memoriza los dígitos del número más bajo de la señal de código binario particular. Cuando el número de bits del código binario memorizado en el registro de desplazamiento 68 coincide con el número de bits cuya información ha sido proporcionada por el contador de bits "0" 66, la matriz de codificación 67 produce un impulso de división de código que se aplica a un generador de impulsos de puerta 69. Según se representa en la figura 13E, se producen sucesivamente una pluralidad de impulsos de división de código. La señal dividida procedente del divisor 63 se aplica, por otra parte, a un generador de señales de impulsos de sincronización y de borrado 70 el cual produce entonces una señal de impulsos de sincronización horizontal y una señal de impulsos de borrado. La señal de impulsos de sincronización horizontal se aplica a un circuito de deflexión horizontal 71 que energiza repetidamente un elemento de deflexión de un tubo de rayos catódicos del tipo de fibras ópticas, de modo que el tubo de rayos catódicos 72 es capaz de registrar en un medio de registro 73 situado en la placa frontal del tubo una información de imagen cuando la misma se aplica al elemento de control de intensidad del tubo 72 a partir de un amplificador de señal de facsimil 74. El medio de registro 73 avanza por medio de un dispositivo de avance tal como un par de rodillos accionados por un motor 75. El motor 75 es energizado por un excitador 76 accionado por la señal de impulsos de sincronización vertical procedente del separador 64. El generador de impulsos de puerta 69 produce repetidamente unos impulsos de puerta constituidos por el impulso horizontal más próximo al impulso de división de código. El tren de impulsos de puerta procedente del generador de impulsos



de puerta 69 se representa en la figura 13G. Por otra parte, la figura 13H representa la tensión de deflexión horizontal aplicada al elemento de deflexión del tubo de rayos catódicos 72.

5                   Durante el periodo de tiempo en el cual se aplica un impulso de puerta a una entrada de una primera puerta AND  $G_1$ , la puerta AND  $G_1$  deja pasar la señal de impulsos de reloj que se aplica a un terminal de disparo de un primer contador binario 80. Ya que un segundo contador binario 81  
10                   está vacío, un primer circuito de coincidencia 83 produce inmediatamente una señal de coincidencia que se aplica a un terminal de accionamiento de un primer circuito flip-flop 83.

                  El circuito flip-flop 83 produce entonces en su  
15                   terminal de salida una señal lógica "1" que se aplica a una entrada de una segunda puerta AND  $G_2$  y a un terminal de vaciado de un tercer contador binario 84. La segunda puerta AND  $G_2$  deja pasar entonces la señal de impulsos de reloj que se aplica a un terminal de disparo del segundo contador  
20                   binario 81, y a través de un eliminador de bit 1 85 esta señal llega a un terminal de disparo del tercer contador binario 84. Un segundo circuito de coincidencia 86 produce una señal de coincidencia cuando el código memorizado en el registro de desplazamiento 68 coincide con el que está  
25                   memorizado en el contador binario 85. La señal de coincidencia se aplica al generador de impulsos de puerta 69 y a continuación se aplica una señal lógica "1" a un terminal de una primera puerta OR  $G_3$ . La primera puerta OR  $G_3$  deja pasar la señal lógica "1" hasta un terminal de reposicionamiento del circuito flip-flop 83 el cual es reposicionado  
30



así y produce una señal lógica "0". Se ve ahora que el circuito flip-flop 83 produce una señal lógica "1" que representa el código binario memorizado en el registro de desplazamiento 68. La señal lógica "1" procedente del circuito flip-flop 83 se aplica igualmente a un terminal de una tercera puerta AND  $G_4$  que aplica una señal lógica "1" al amplificador de señal de facsimil 74 cuando se aplica una señal lógica "1" al otro terminal del mismo a partir de un segundo circuito flip-flop 87. El circuito flip-flop 87 produce una señal lógica "1" solamente cuando debe registrarse una señal de marca.

En la figura 14, se representan parcialmente a escala ampliada las señales de código binario. Las figuras 14B y 14C representan a escala ampliada la señal de impulsos de muestreo de la figura 13D y la señal de impulsos de sincronización horizontal. La figura 14D representa la tensión de deflexión horizontal. Las señales de marca  $M_1$  y  $M_2$  se registran en el medio de registro durante los intervalos de tiempo de exploración horizontal  $H_{M1}$  y  $H_{M2}$  según se indica en la figura.

Se observará ahora que aunque el transmisor no transmita la última señal de marca o de espacio, el receptor de la figura 12 es capaz de reproducir la última señal de marca o de espacio que no ha sido transmitida.

La figura 15 representa detalladamente el dispositivo de generación y control de impulsos de puerta 69 del receptor de la figura 12. El dispositivo de generación y control 69 incluye un primer multivibrador monostable 100 que tiene un terminal de entrada conectado al terminal de salida de la matriz de decodificación 67. Un ter-



minal de salida del primer multivibrador monostable 100 está conectado a un terminal de accionamiento de un tercer circuito flip-flop 101 y a una entrada de una cuarta puerta AND 102. Un terminal de salida del circuito flip-flop 101  
5 está conectado a un terminal de entrada de un segundo multivibrador monostable 103 que tiene un terminal de salida conectado a una entrada de una quinta puerta AND 104. Los terminales de salida del impulso de sincronización horizontal del generador de impulsos de sincronización horizontal  
10 y del generador de impulsos de borrado 70 están conectados a la otra entrada de la cuarta puerta AND 102 y a la otra entrada de la quinta puerta AND 104. El terminal de salida del generador de impulsos de sincronización vertical 64 está conectado a un terminal de entrada de un tercer multivibrador monostable 105 que tiene un terminal de salida conectado a una entrada de una sexta puerta AND 106. La otra  
15 entrada de la sexta puerta AND 106 está conectada al terminal de impulsos de sincronización horizontal. Una salida de la sexta puerta AND 106 está conectada a una entrada de una segunda puerta OR 107 cuya otra entrada está conectada a una salida de la quinta puerta AND 104. Una salida de la segunda puerta OR 107 está conectada a un terminal de entrada de un cuarto multivibrador monostable 108. Un terminal de salida del cuarto multivibrador monostable 108 está conectado a una entrada de una séptima puerta AND 109 cuya  
20 otra entrada está conectada al terminal de impulsos de borrado del generador 70 y a una entrada de un primer inversor 110. Una salida del primer inversor 110 está conectada a una entrada de una tercera puerta OR 111 cuya otra entrada  
25 está conectada al terminal de rebose del segundo contador bi



nario 81. Una salida de la tercera puerta OR 111 está conectada a un terminal de reposición de un cuarto circuito flip-flop 112, y un terminal de accionamiento del mismo está conectado a una salida de la séptima puerta AND 109. Un terminal de salida 113 del cuarto circuito flip-flop 112 sirve como terminal de salida de los impulsos de puerta. El terminal de salida del separador de impulsos de sincronización vertical 64 está conectado además a un terminal de entrada de un cuarto multivibrador monostable 114 y a una entrada de una octava puerta AND 115. Un terminal de salida del cuarto multivibrador monostable 114 está conectado a la otra entrada de la octava puerta AND 115 y a una entrada de una novena puerta AND 116 cuya otra entrada está conectada al terminal de salida del primer circuito de coincidencia 86. Un terminal de salida de la novena puerta AND 116 está conectado a una entrada de la puerta OR  $G_3$ .

Se explicará en lo que sigue, haciendo referencia a la figura 16, el funcionamiento del dispositivo de generación y control de impulsos de puerta 69.

Cuando una señal de facsimil que consiste en señales de espacio  $S_0, S_1, \dots, S_n$ , unas señales de marca  $M_1, M_2, \dots, M_n$  y  $M_{n+1}$ , y unos impulsos de sincronización vertical según se representa en la figura 16A, es producida por el demodulador 60, el separador 64 separa los impulsos de sincronización vertical tal y como se representan en la figura 16B, y la matriz de decodificación 67 produce los impulsos de división de código según se representa en la figura 16C. Por otra parte, el generador 70 produce una señal de impulsos de sincronización horizontal según se representa en la figura 16D. Cuando el multivibrador 100 es dis



parado por uno de los impulsos de división de código, el multivibrador 100 produce un impulso que se eleva a partir del borde delantero del impulso de división de código con una anchura inferior a la del impulso de división de código.

5 El tercer circuito flip-flop 101 es accionado en el borde posterior del impulso procedente del multivibrador 100. A continuación, cuando uno de los impulsos de sincronización horizontal es aplicado a la cuarta puerta AND 102, la puerta AND 102 deja pasar el impulso de sincronización horizontal

10 de modo que el circuito flip-flop 101 es reposicionado por el impulso horizontal. El segundo multivibrador monostable 103 produce a continuación un impulso que se aplica a una entrada de la quinta puerta AND 104, de modo que la puerta AND 104 deja pasar un impulso de sincronización horizontal

15 que aparece justo después del borde delantero del impulso de división de código. Ya que los impulsos de división de código se aplican sucesivamente al multivibrador 100, la quinta puerta AND 104 deja pasar sucesivamente los impulsos horizontales representados en la figura 16E. Ya que los im-

20 pulsos de sincronización vertical se aplican al tercer multivibrador monostable 105, el multivibrador 105 produce un impulso que se eleva en el borde delantero del impulso de sincronización vertical, y que se aplica a la sexta puerta AND 106. Un impulso de sincronización horizontal que aparece justo después del borde delantero del impulso de sincronización vertical atraviesa la puerta AND 106. Por tanto,

25 los impulsos que se representan en la figura 16F aparecen a la salida de la puerta AND 106. Por consiguiente, los impulsos de sincronización horizontal representados en la figura 16G aparecen a la salida de la segunda puerta OR 107 dan

30

409 120

- 25 -



do lugar a que el cuarto multivibrador monostable 118 produzca impulsos que se aplican a través de la puerta AND 109 al circuito flip-flop 112. Ya que el circuito flip-flop 112 es reposicionado bien por el impulso de borrado invertido o por la señal de impulso de rebose a través de la tercera puerta OR 111, el circuito flip-flop 112 produce en su terminal de salida la señal de impulsos de puerta que se representa en la figura 16H.

Se observará que el receptor del invento, que se representa en la figura 15, es capaz de reproducir la última señal de marca o de espacio de una señal de facsimil 1-H que no haya sido transmitida por el transmisor. En este caso, se supone que una señal de espacio  $S_{n+1}$  no ha sido transmitida. Ya que el receptor produce un impulso de puerta justo después del borde delantero de un impulso de sincronización vertical, según se representa en sombreado en la figura 16H, la señal de espacio  $S_{n+1}$  es producida a partir del terminal de salida del primer circuito flip-flop 83. Aunque se reproduzca la señal de espacio  $S_{n+1}$ , se impide el vaciado del contador 81 y el reposicionamiento del segundo circuito flip-flop 83 por medio del cuarto multivibrador monostable 114 y de las octava y novena puertas AND 115 y 116.

Se observará ahora que el receptor de acuerdo con el invento es capaz de reproducir por sí mismo la última señal de espacio o marca aunque el receptor no reciba esta última señal de espacio o marca.

Por ejemplo, cuando el medio de información está provisto de una información de imagen fotográfica del tipo representado en la figura 17, es suficiente que el trans



5 misor transmita señales de código binario que representan una porción indicada en sombreado. El transmisor transmite solamente la señal de impulsos de sincronización vertical con relación a la porción de espacio restante. Por tanto es evi-  
dente que el intervalo de transmisión necesario para transmitir la información contenida en el medio 25 es extremadamente breve.

10 Cuando el medio de información 25 no lleva en él información de marca según se representa en la figura 18A, es suficiente que el transmisor del sistema de facsimil de acuerdo con el invento transmita solamente un código binario que representa una señal de comienzo de espacio que se produce necesariamente en el transmisor. Cuando el medio de información 25 incluye una información del tipo representado  
15 en la figura 18B, en la cual una porción negra igual a la mitad de la superficie está indicada en sombreado, el sistema de facsimil del invento puede transmitir la información durante un intervalo de transmisión total que tiene generalmente la mitad de la duración que tiene en el caso de una información normal. Cuando el medio de información 25 lleva en él una información del tipo representado en la figura 18C en la cual la porción negra ocupa una zona intermedia que representa la tercera parte, el sistema de facsimil del invento puede transmitir la información durante un intervalo  
20 de transmisión total que tiene generalmente las dos terceras partes del intervalo en el caso de una información normal. Cuando el medio de información 25 lleva en él una información del tipo representado en la figura 18D en la cual la mitad superior negra está indicada en sombreado, el sistema  
25 de facsimil necesita un intervalo de transmisión total igual  
30



1 a la mitad del intervalo necesario en el caso de una informa-  
ción normal.

5 Se observará que el sistema de facsimil que inclu-  
ye un receptor de acuerdo con el invento es capaz de transmi-  
tir una señal de facsimil en un intervalo de tiempo de trans-  
misión extremadamente reducido.

10 Se entiende que el invento no se limita a la cons-  
trucción exacta que se representa y describe aquí y que sin -  
alejarse del espíritu y del alcance del invento que están de-  
finidos en las reivindicaciones adjuntas, pueden realizarse  
numerosos cambios y modificantes.

En resumen: La Patente de Invención que se solici-  
ta deberá recaer sobre las siguientes:

#### REIVINDICACIONES

15 1. Un receptor en un sistema facsimil que recibe  
señales de código binario sucesivas que representan respecti-  
vamente las longitudes de carrera de por lo menos una señal -  
de marca y por lo menos una señal de espacio que aparecen al-  
ternativamente y una señal de impulsos de sincronización ver-  
tical, que está caracterizado por:

20 - un decodificador para decodificar dichas seña-  
les de código binario en dichas señales de marca y de espa-  
cio;

25 - una memoria de longitud de carrera para memori-  
zar acumulativamente la longitud de carrera de dichas señales  
de marca y de espacio, produciendo dicha memoria de longitud  
de carrera una señal de rebose cuando memoriza longitudes de  
carrera iguales a la longitud de carrera total de una señal de  
facsimil 1-H; y

30 - un dispositivo de control para hacer que dicho



1            decodificador produzca una señal de marca o de espacio do-  
tada de una longitud de carrera igual al intervalo de tiemp  
po que transcurre a partir del momento en que un impulso de  
dicha señal de impulsos de sincronización vertical aparece  
5            hasta otro momento en el cual dicho decodificador produce  
dicha señal de rebose.

            2. Un receptor en un sistema facsimil sustancialm  
mente conforme a lo que se ha descrito más arriba con refer  
rencia a los dibujos adjuntos y según se ilustra en las fig  
10            guras 12 y 15.

            3. Se reivindica por último como objeto sobre el  
que ha de recaer la Patente de Invención que se solicita:  
UN RECEPTOR EN UN SISTEMA FACSIMIL.

            Todo conforme queda descrito y reivindicado en la  
15            presente Memoria descriptiva que consta de veintiocho págin  
nas mecanografiadas y dibujos adjuntos.

Madrid, 29 Noviembre 1.972

BERNARDO UNGRIA

p.p.

20

129

25

30

409 120

409 120

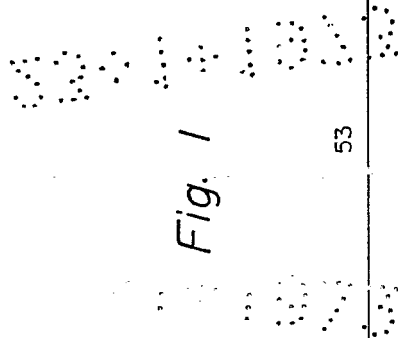


Fig. 1

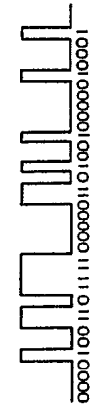
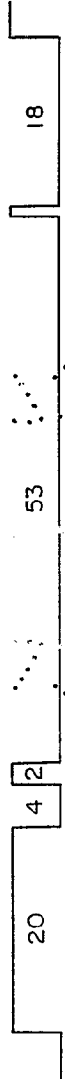


Fig. 2

ESCALA VARIABLE  
MADRID, 29 DE NOVIEMBRE DE 1972  
BERNARDO UNGRIA  
P. R.



409 120



53

18

Fig. 2

ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

409120



23

Fig. 3

n	
1	10
2	11
3	010
4	011
5	00100
6	00101
7	00110
8	00111
9	0001000
10	0001001
§	
15	0001110
16	0001111
17	000010000
18	000010001
§	§
31	000011110
32	000011111
33	00000100000
34	00000100001
§	§
63	00000111110
64	00000111111
65	0000001000000
66	0000001000001
§	§
127	0000001111110
128	0000001111111
129	000000010000000

EST. VARIABLE  
 MADRID, 29 Noviembre DE 19 72  
 B. ...  
 P. P.

409120

409120



Fig. 4A

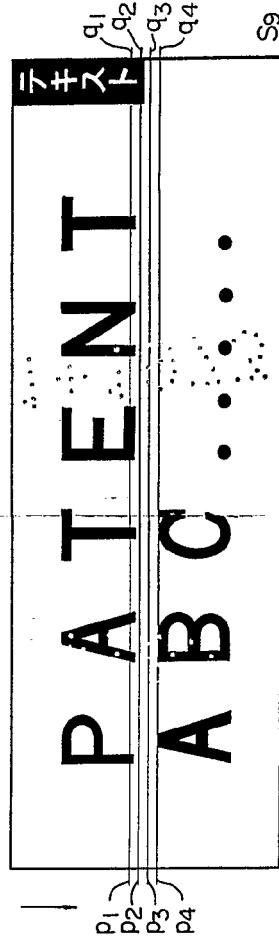


Fig. 4B

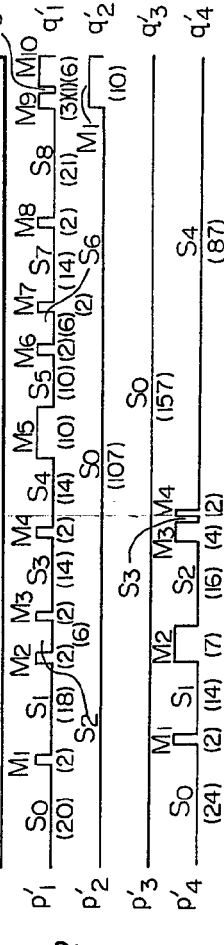
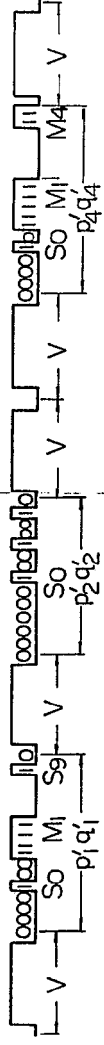


Fig. 4C



ESCALA VARIABLE  
 MADRID, 29 DE NOVIEMBRE DE 1922  
 BERNARDO UNGRÍA  
 P. P.

409120

Fig. 4A

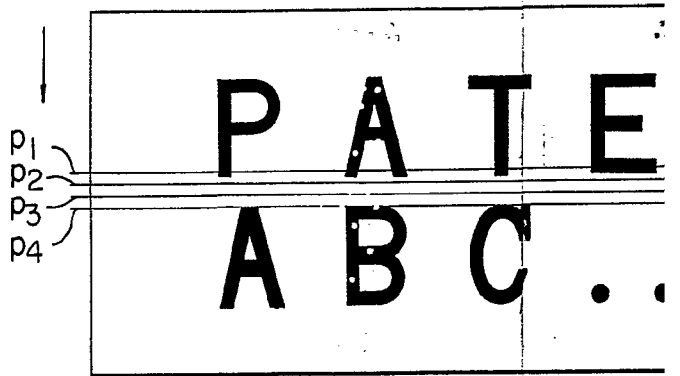


Fig. 4B

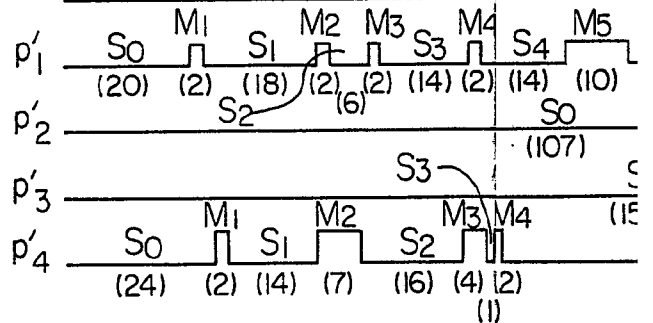
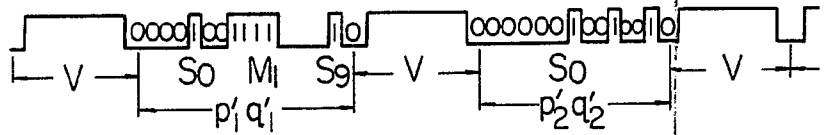


Fig. 4C



409120



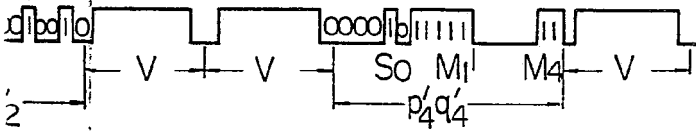
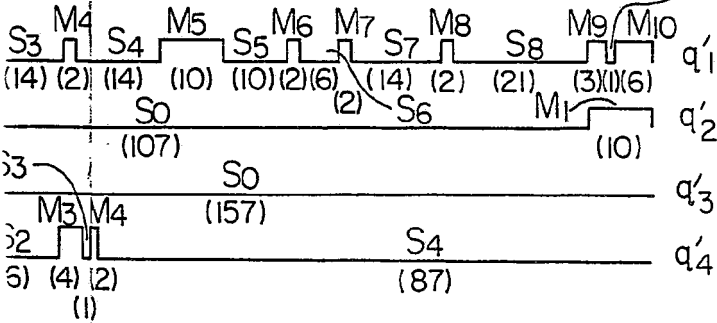
T E N T

テキスト

q<sub>1</sub>  
q<sub>2</sub>  
q<sub>3</sub>  
q<sub>4</sub>

C . . . .

S<sub>9</sub>



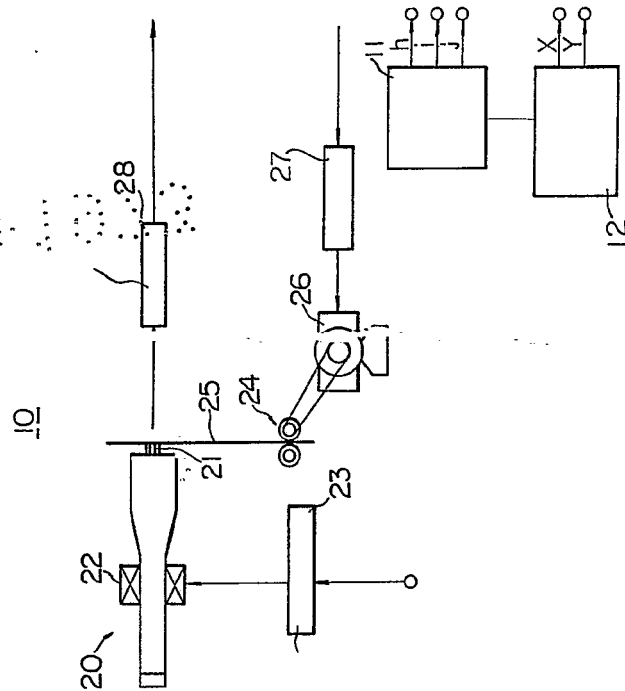
ESCALA VARIABLE  
 MADRID, 29 DE Noviembre DE 1972  
 BERNARDO UNGRÍA  
 P. P.

409 120

409 120

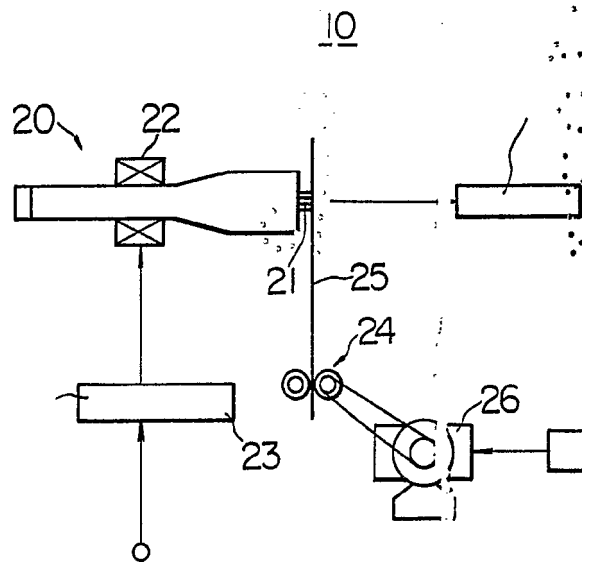


Fig. 5



ESCALA VARIABLE  
 MADRID, 29 DE NOVIEMBRE DE 1972  
 BERNARDO UNGERÍA  
 P.P.

409 120



409 120

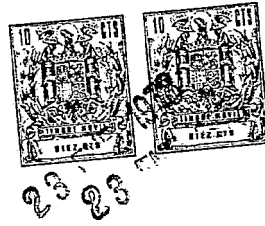
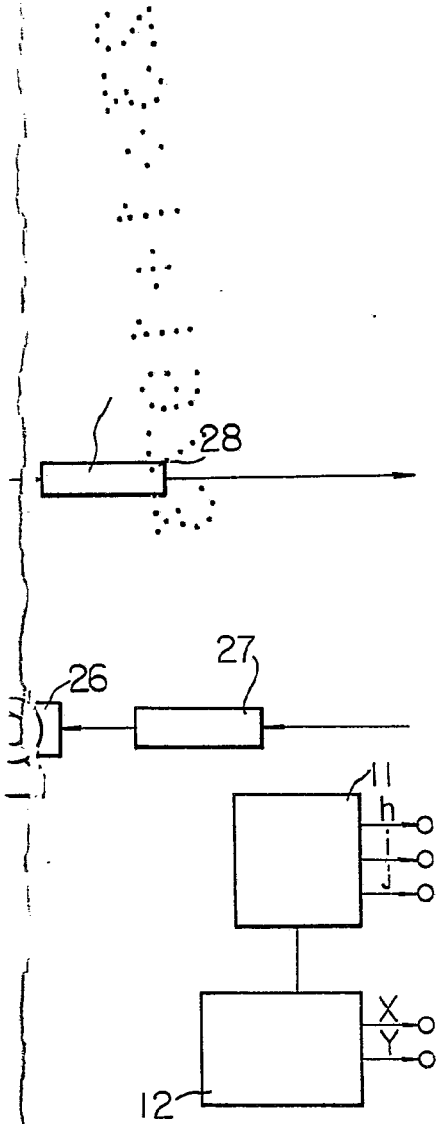


Fig. 5



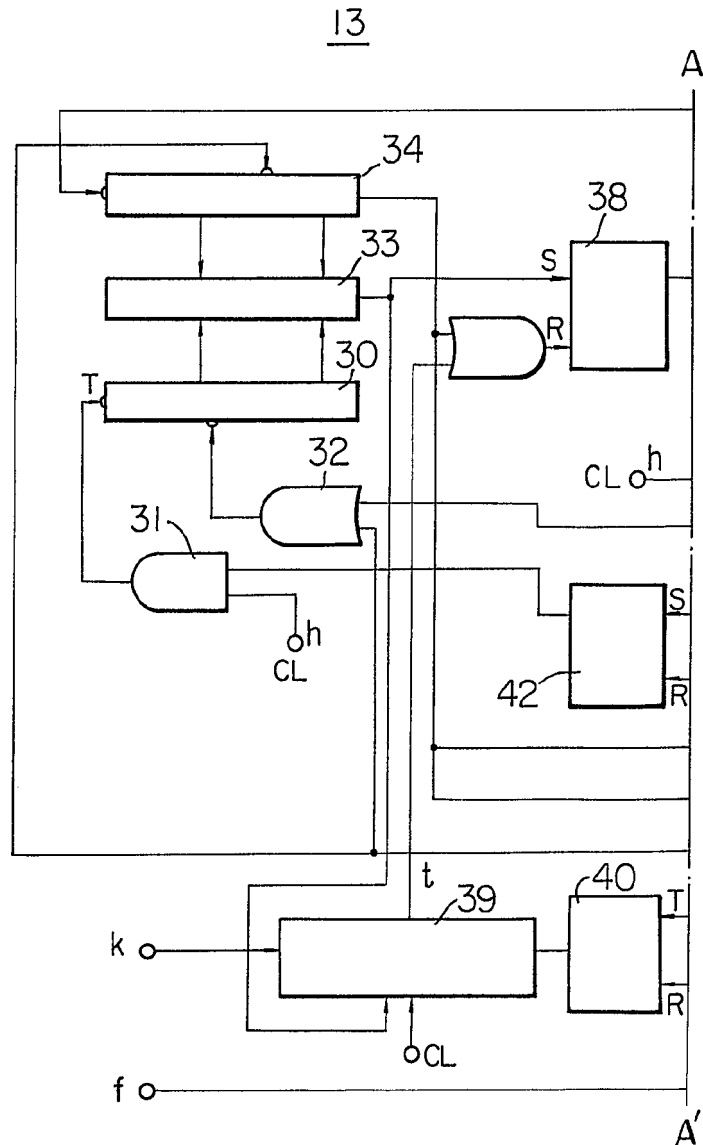
ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

409 120



23

Fig. 6(a)

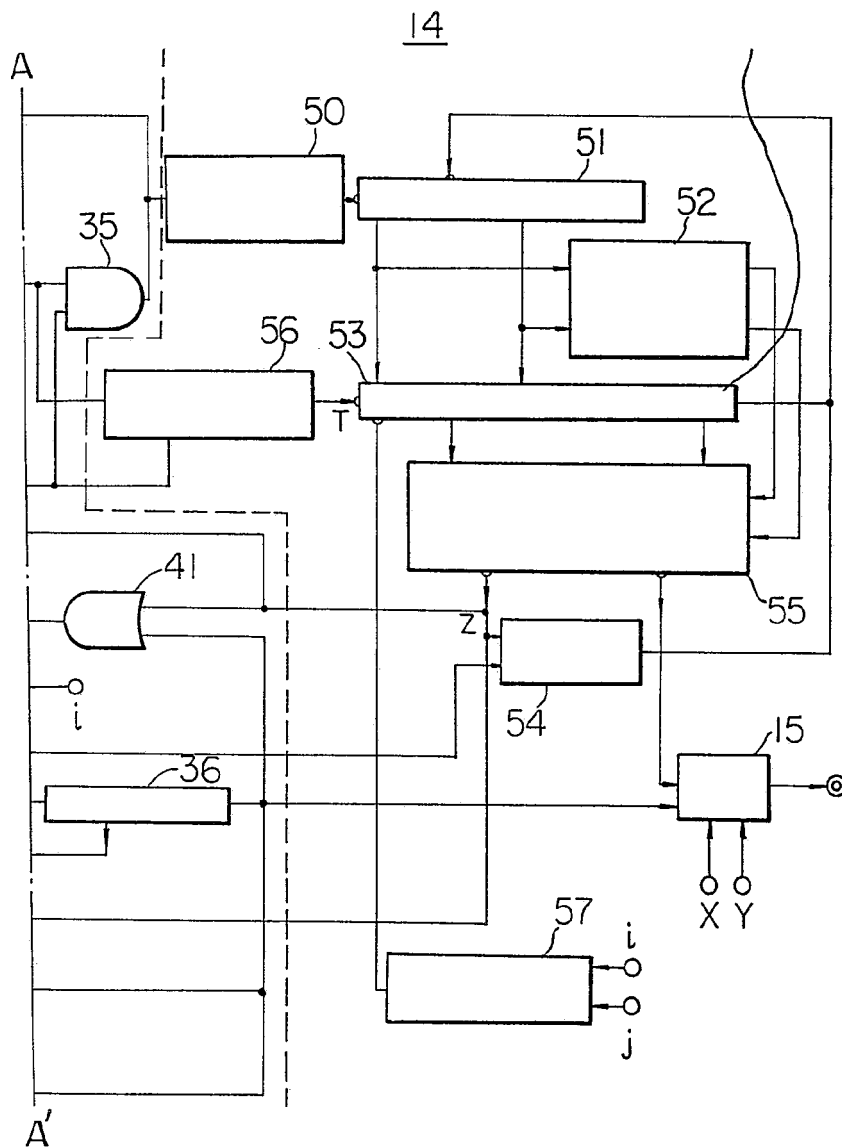


ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNO RÍA  
P. P.

400 120



Fig. 6 (b)



ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

400 120

409 120



15



Fig. 7A

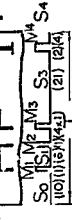


Fig. 7B

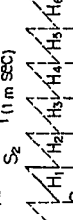


Fig. 7C

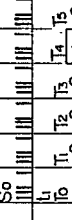


Fig. 7D

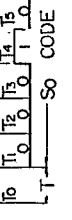


Fig. 7E

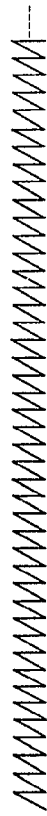


Fig. 8A



Fig. 8B

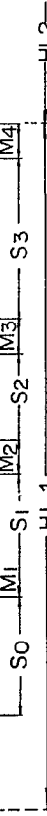


Fig. 8C



Fig. 8D

ESCALA VARIABLE  
MADRID, 29 DE NOVIEMBRE DE 1972  
BERNARDO UNGRIA  
P. P.



409 120

Fig. 7A

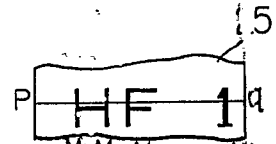


Fig. 7B

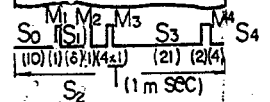


Fig. 7C

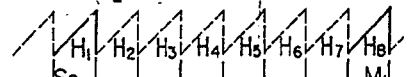


Fig. 7D

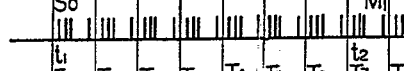


Fig. 7E

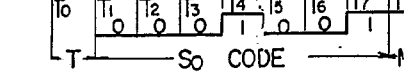


Fig. 8A



Fig. 8B

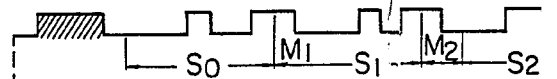


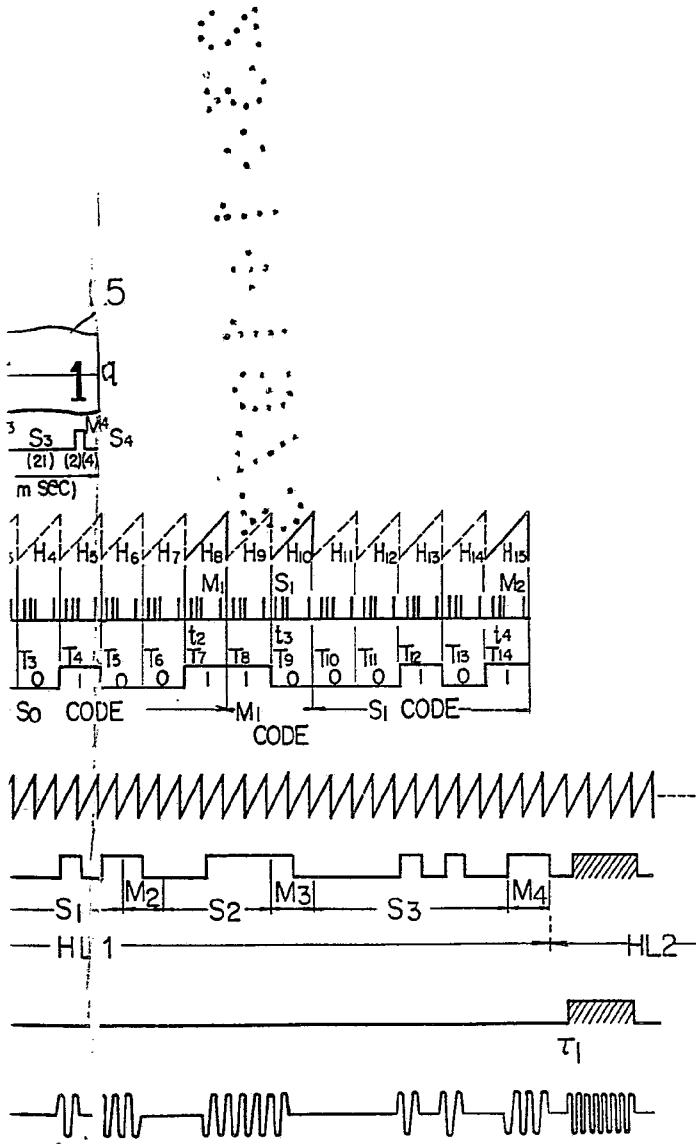
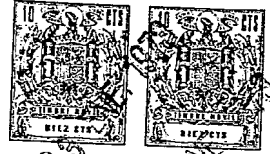
Fig. 8C



Fig. 8D



409 120



ESCALA VARIABLE  
 MADRID, 29 DE Noviembre DE 19 72  
 BERNARDO UNGRIA  
 P. P.

409 120

409 120

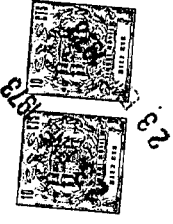


Fig. 9A

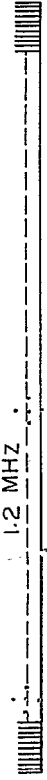


Fig. 9B

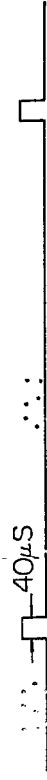


Fig. 9C

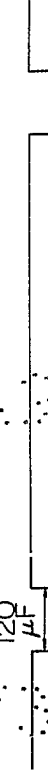


Fig. 9D



Fig. 9E

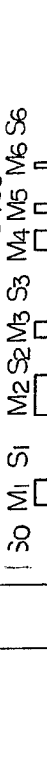


Fig. 9F



Fig. 9G



ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRIG  
P. P.

409 120

Fig. 9A

Fig. 9B

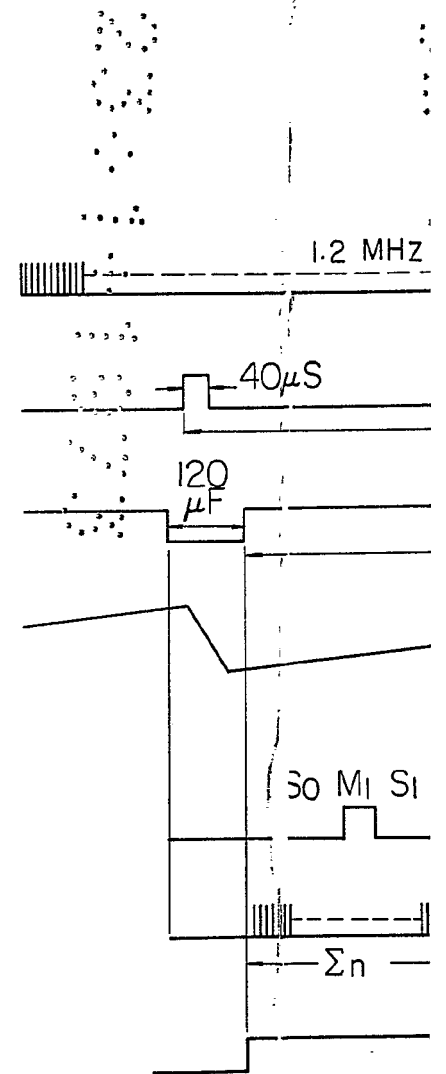
Fig. 9C

Fig. 9D

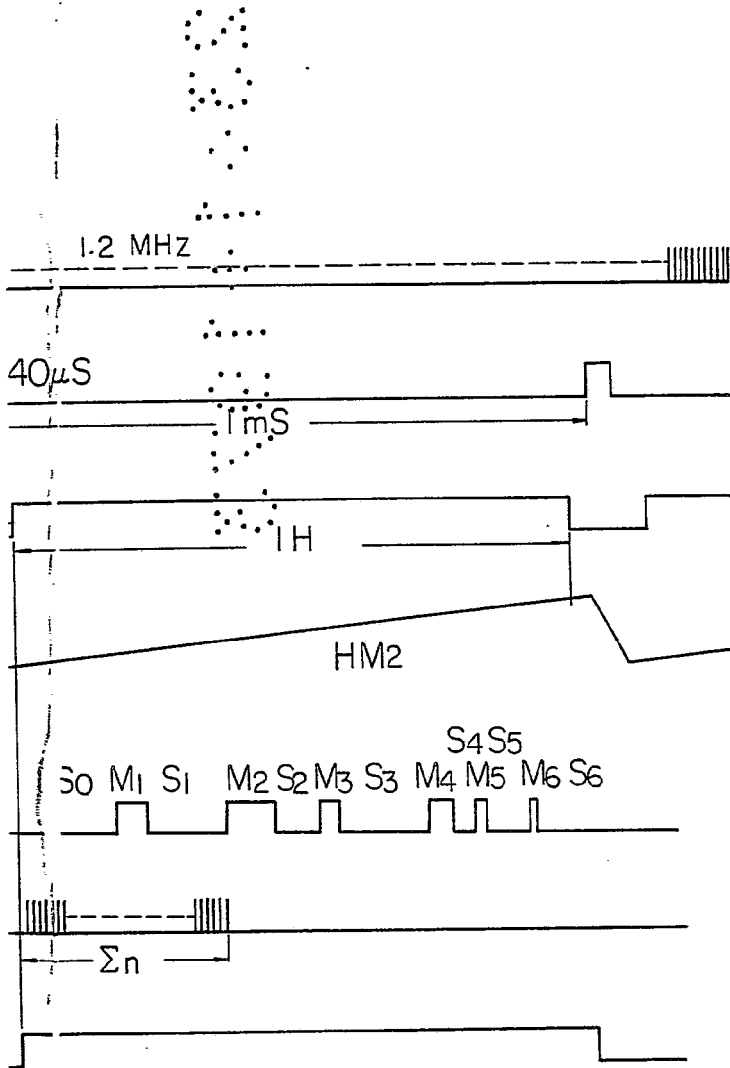
Fig. 9E

Fig. 9F

Fig. 9G



409 120



ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

409120

409120

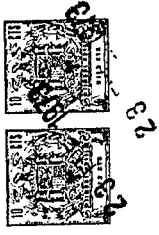


Fig. 9H



Fig. 9J



Fig. 9K



Fig. 9L

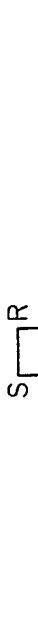


Fig. 9M

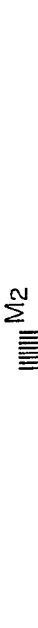


Fig. 9N



Fig. 9P



ESCALA VARIABLE  
 MADRID, 29 DE NOVIEMBRE DE 1972  
 BERNARDO UNGRÍA  
 P. P.

409 120

*Fig. 9H*



*Fig. 9J*



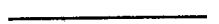
*Fig. 9K*



*Fig. 9L*



*Fig. 9M*



*Fig. 9N*



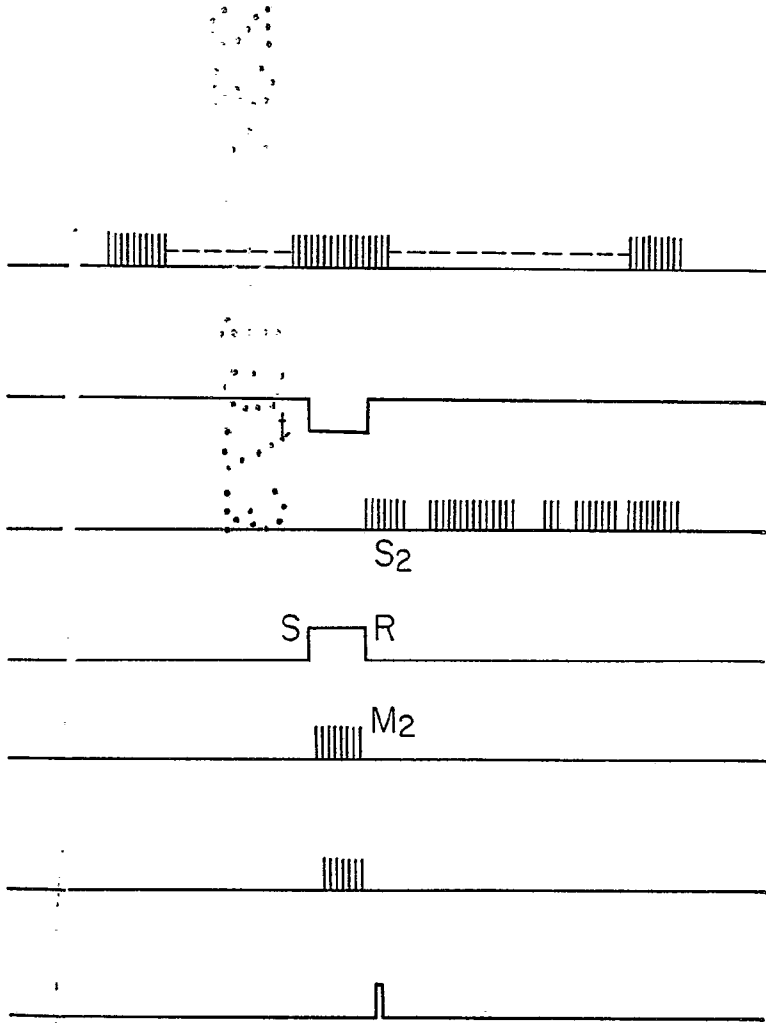
*Fig. 9P*



409120



23



ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

409120

409120

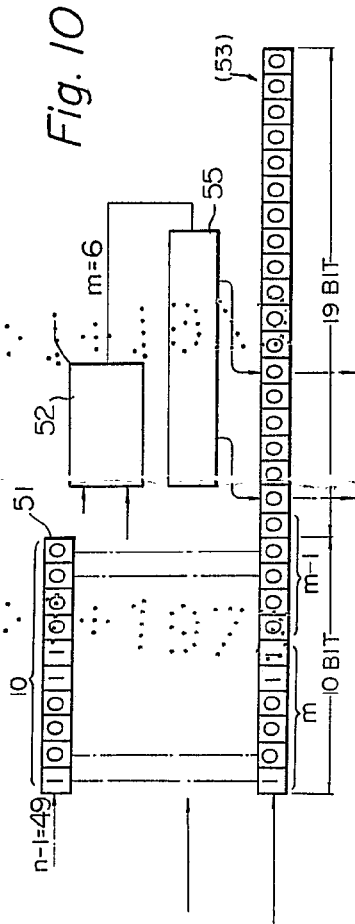


Fig. 10

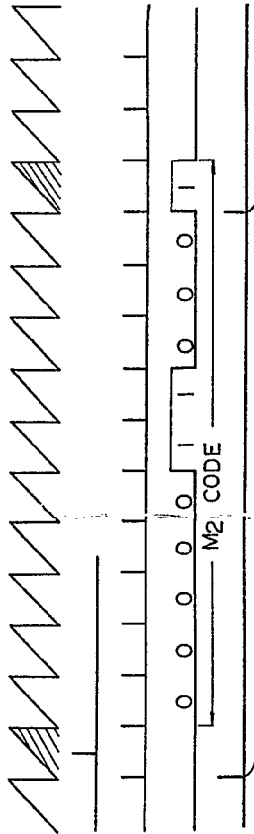


Fig. 11A  
 Fig. 11B  
 Fig. 11C  
 Fig. 11D  
 Fig. 11E

ESCALA VARIABLE  
 MADRID, 29 DE NOVIEMBRE DE 1972  
 BERNARDO UYERÍA  
 P. P.

409120

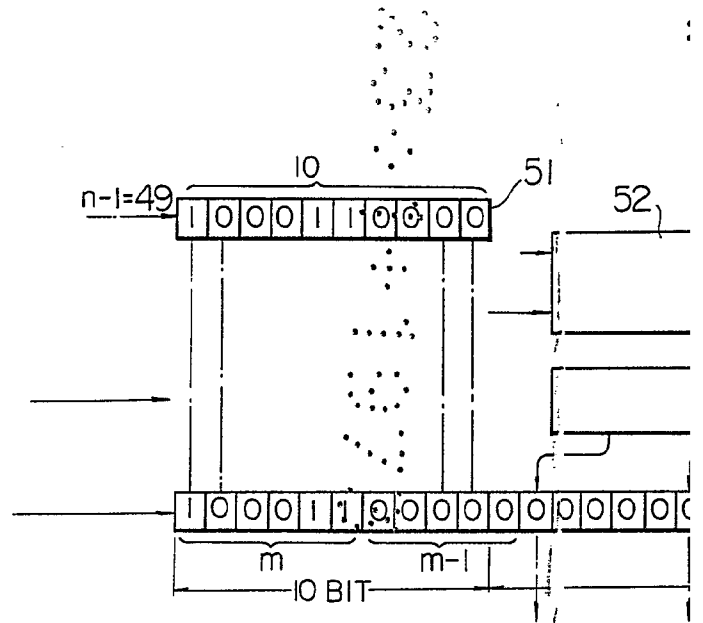


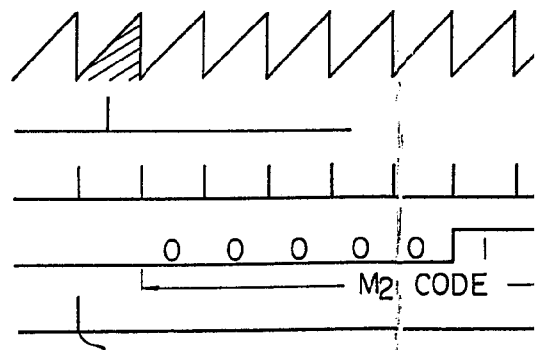
Fig. 11A

Fig. 11B

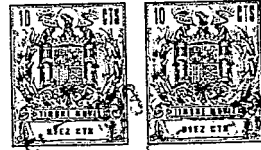
Fig. 11C

Fig. 11D

Fig. 11E

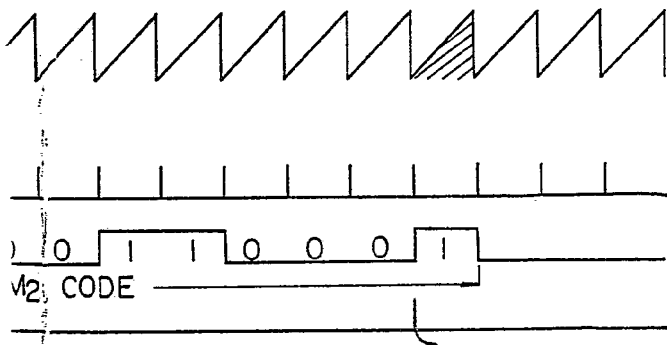
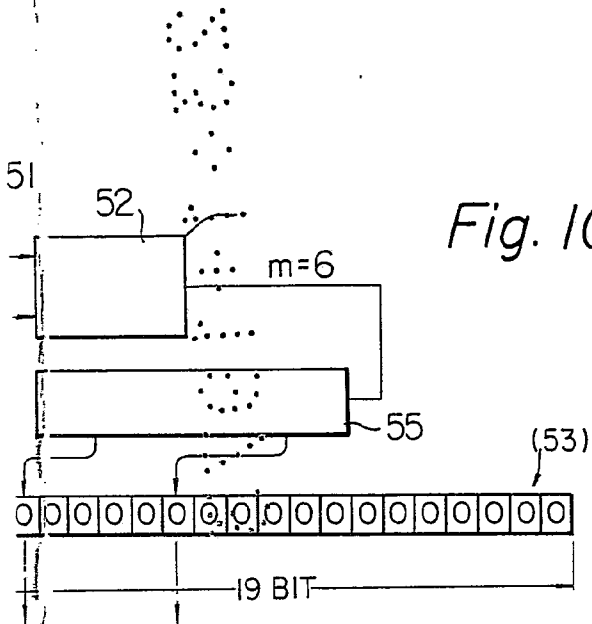


409120



23 23

Fig. 10

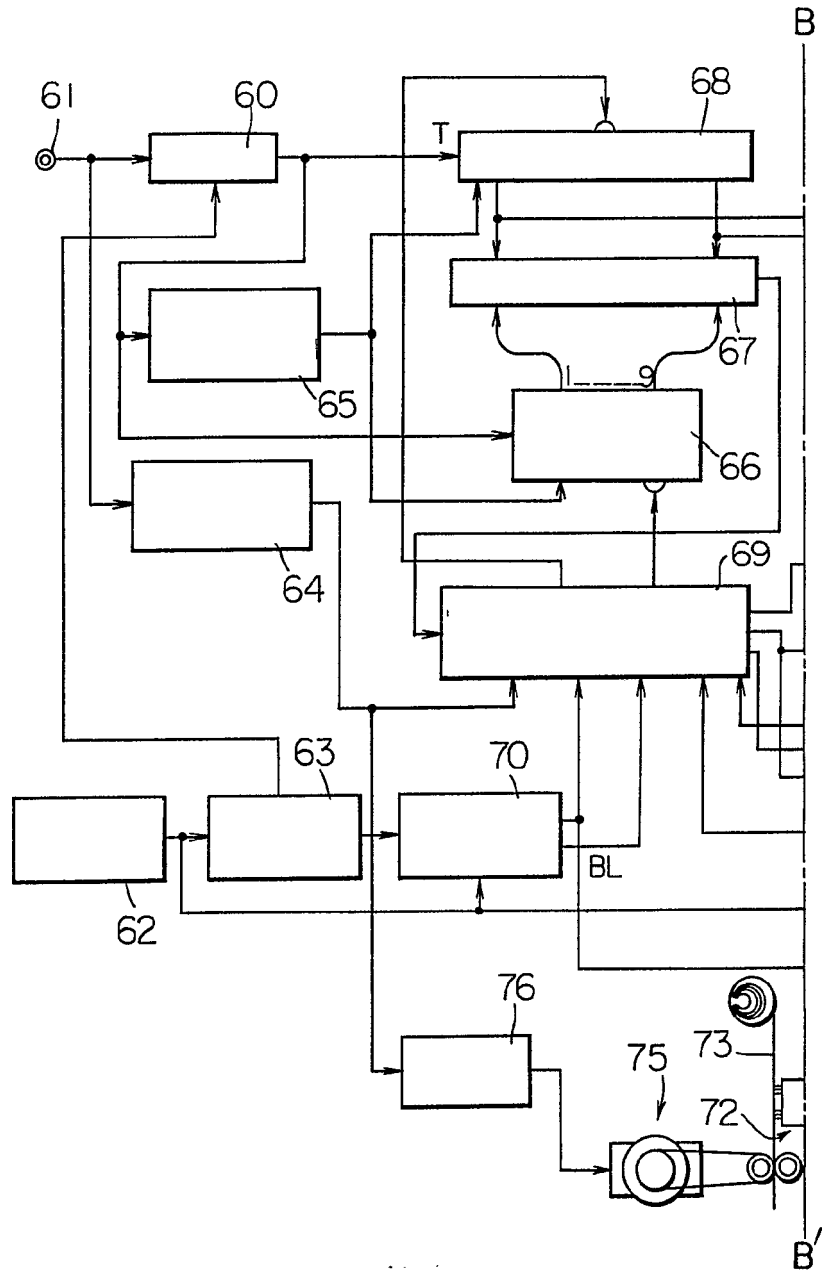


ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 19 72  
BERNARDO UNGERÍA  
P. P.

409120



Fig. 12(a)



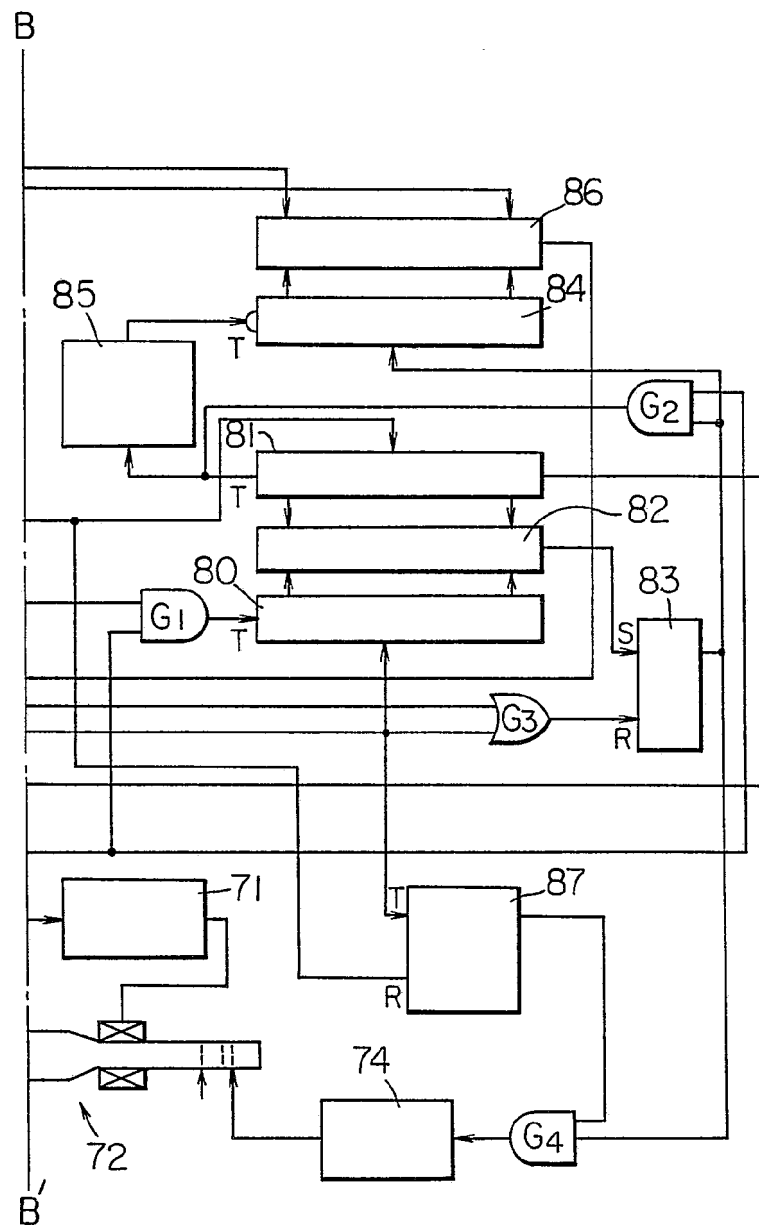
MADRID, 29 de Noviembre de 1972

BERNARDO UNGRÍA  
P. E.

400120



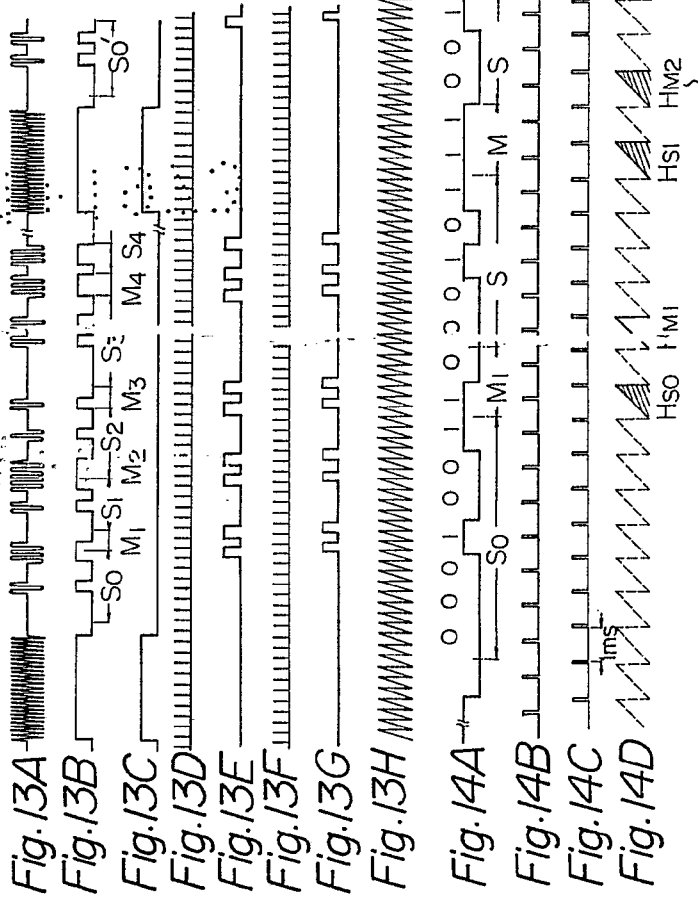
Fig. 12 (b)



ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

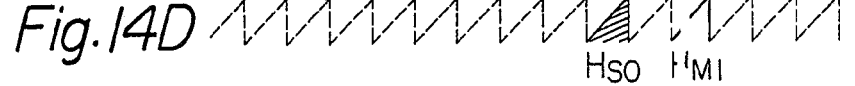
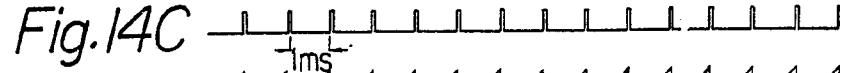
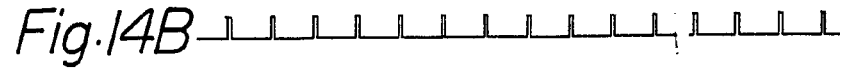
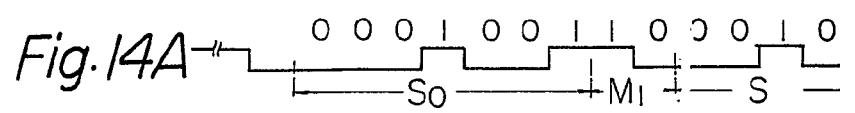
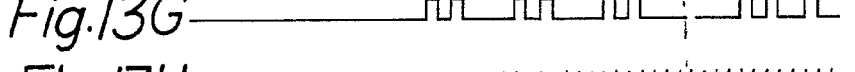
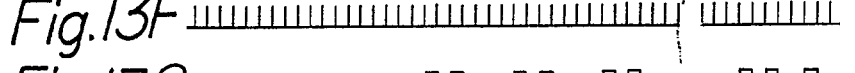
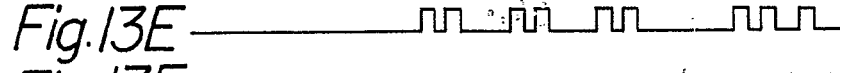
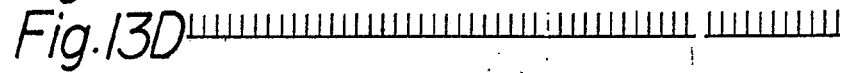
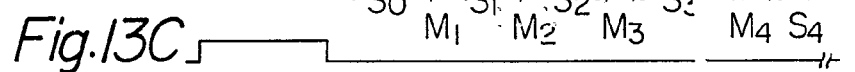
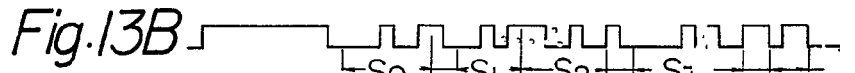
409120

409120

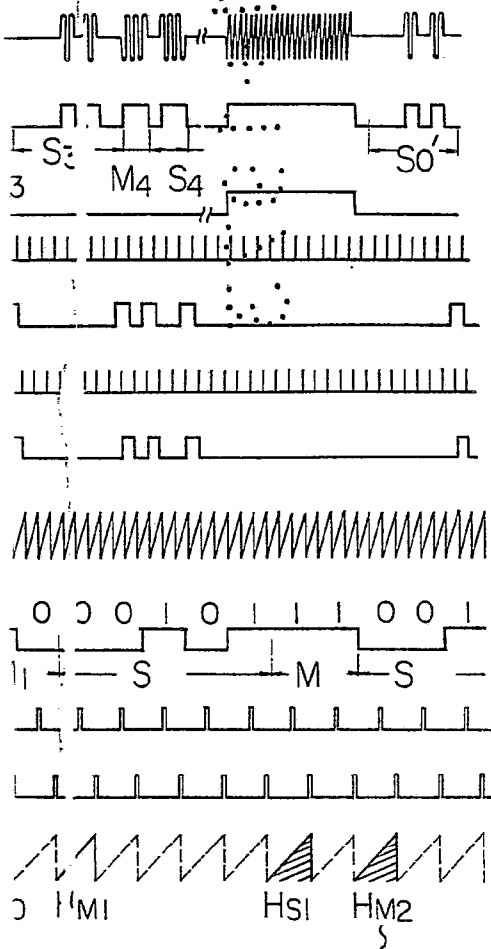


ESCALA VARIABLE  
 MADRID, 29 DE NOVIEMBRE DE 1972  
 BERNARDO UNGER  
 P. R.

409120



409120



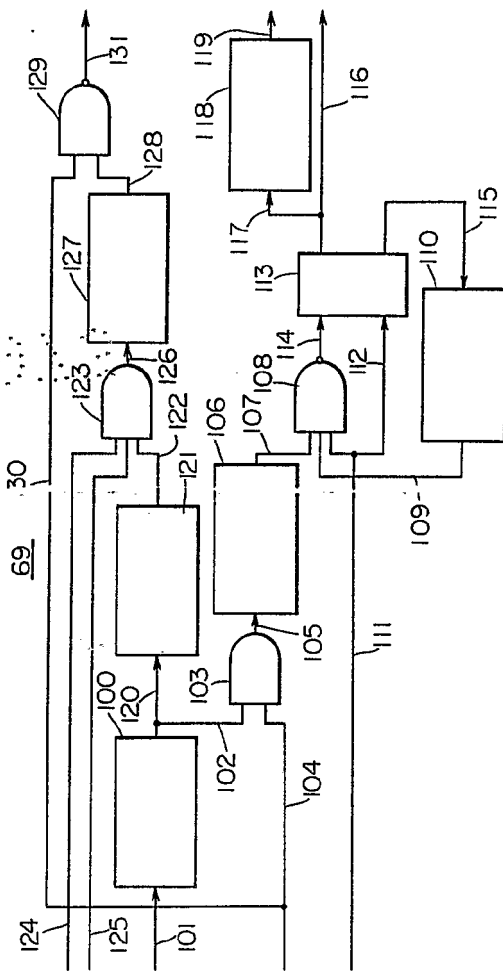
ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

409120

409120



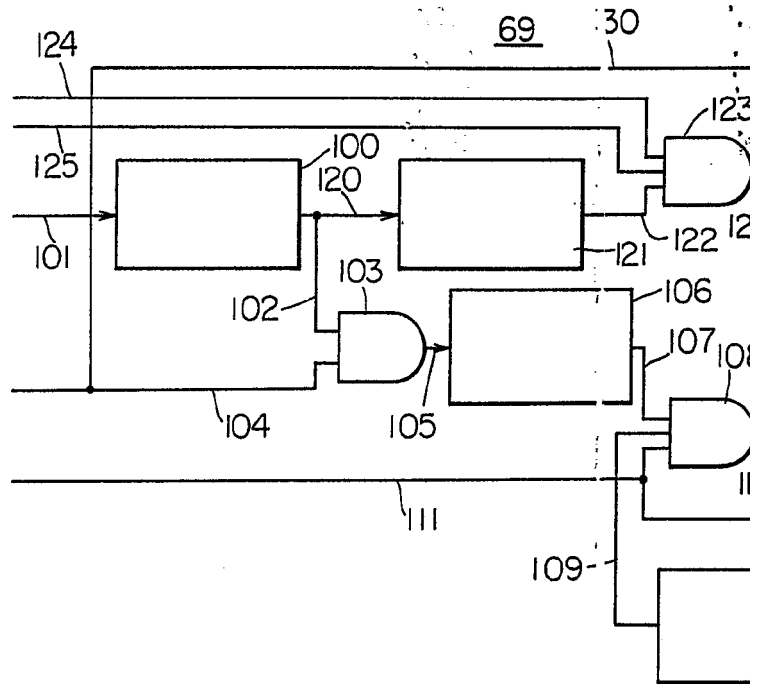
Fig. '5



ESCALA VARIABLE  
 MADRID, 29 DE Noviembre DE 1972  
 BERNARDO URGERIA  
 P. P.

409120

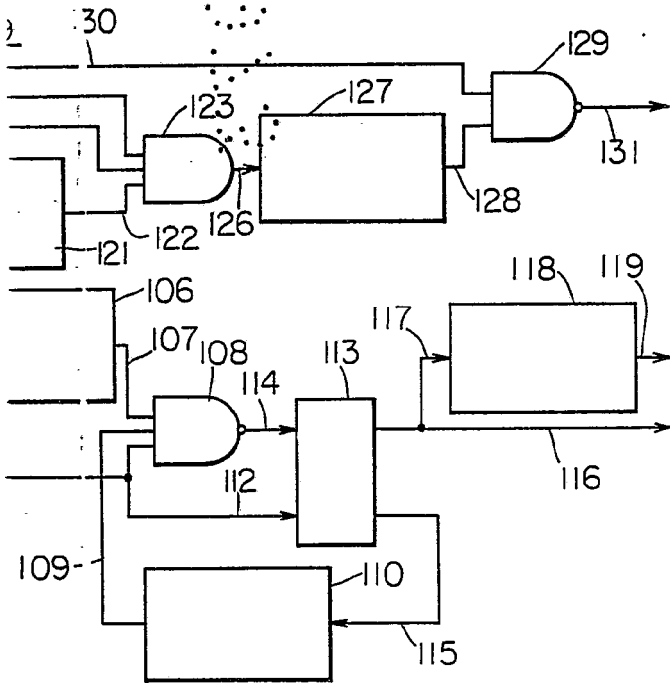
Fig. 5



409120



g. '5

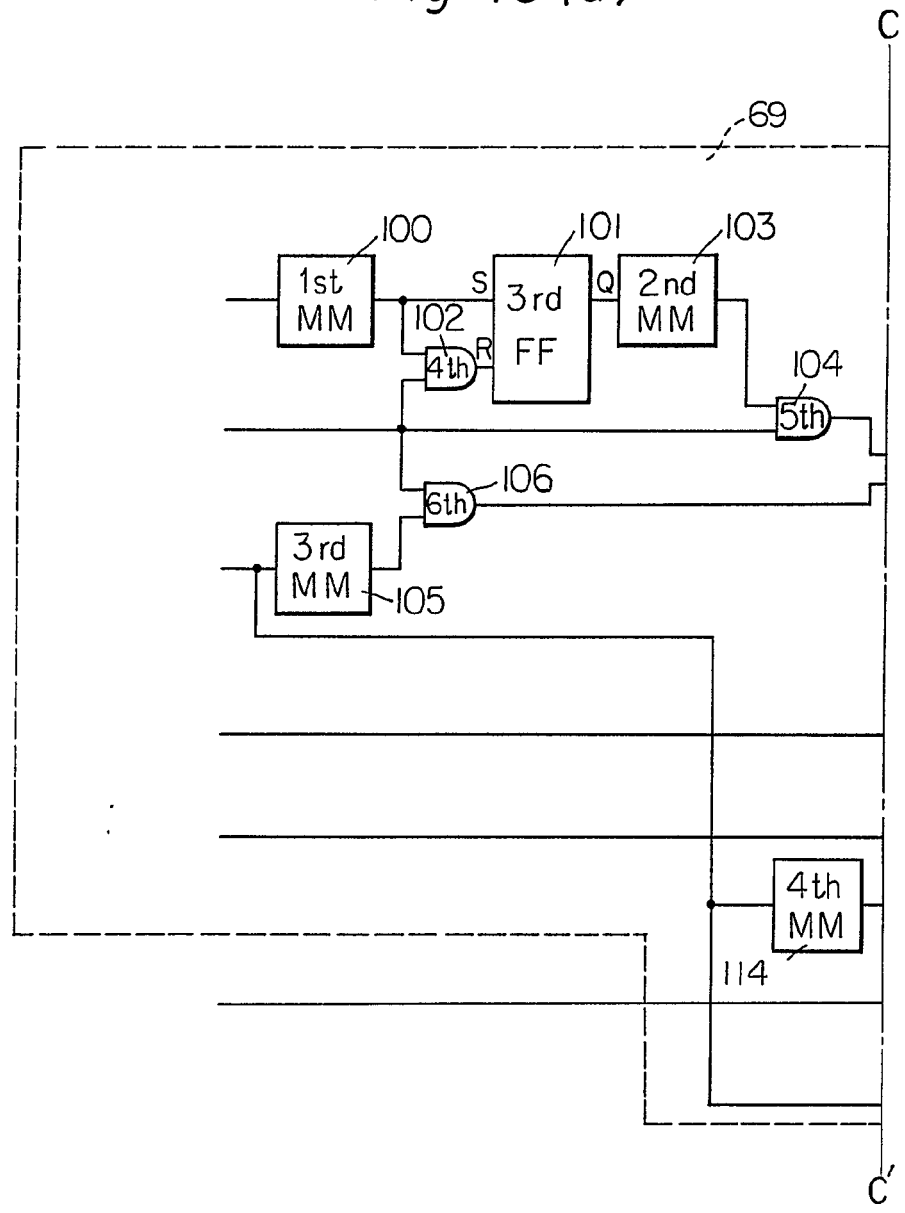


ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 19 72  
BERNARDO UNGRÍA  
P. P.

409120



Fig. 15(a)

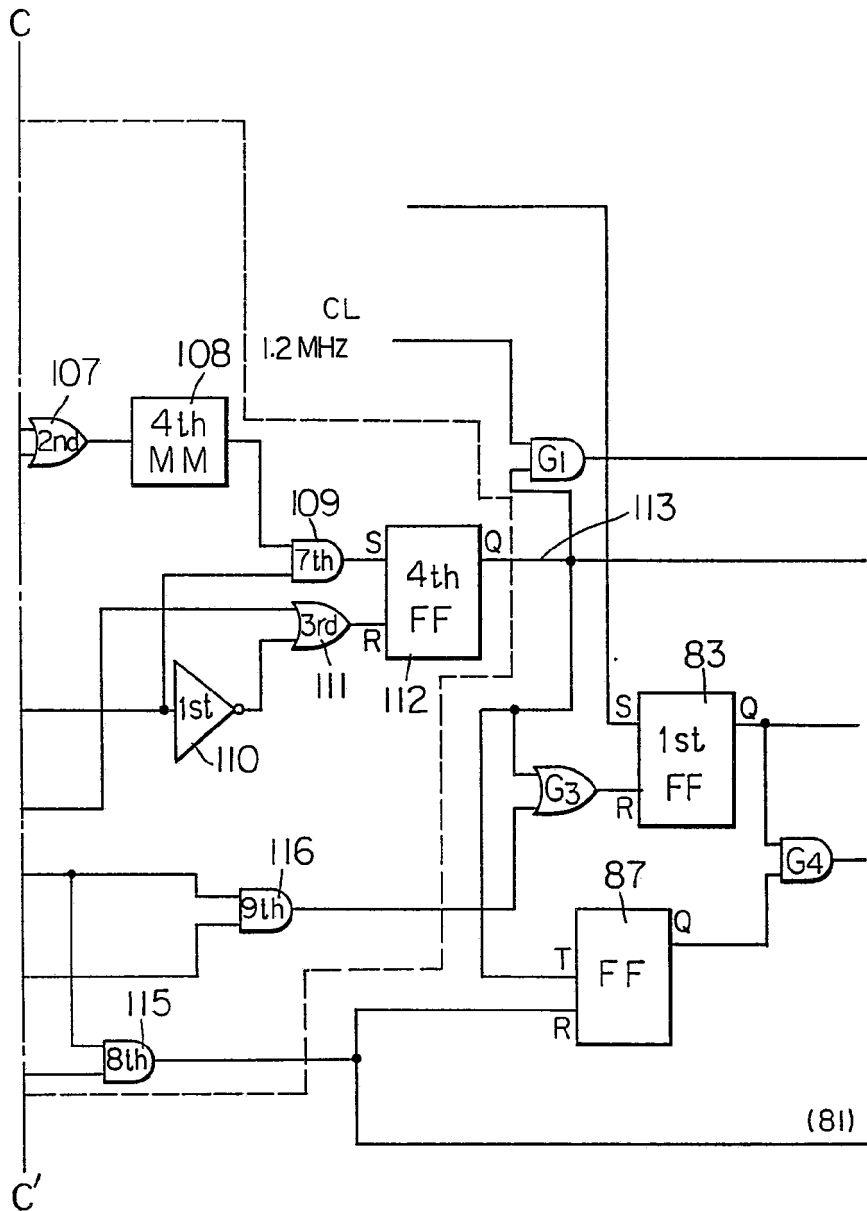


MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

409120



Fig. 15 (b)



(81)

ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 1972  
BERNARDO UNGRÍA  
P. P.

409120

409120

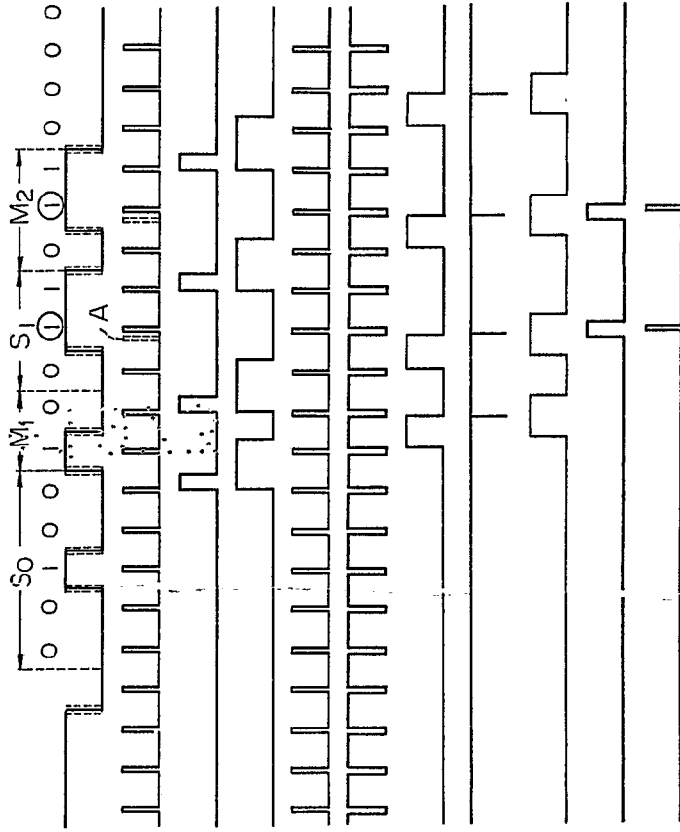


Fig. 16A  
 Fig. 16B  
 Fig. 16C  
 Fig. 16D  
 Fig. 16E  
 Fig. 16F  
 Fig. 16G  
 Fig. 16H  
 Fig. 16J  
 Fig. 16K  
 Fig. 16L

ESCALA VARIABLE  
 MADRID, 29. DE NOVIEMBRE DE 1972  
 BERNARDO UNGRÍA  
 P. P.

409120

Fig. 16A

Fig. 16B

Fig. 16C

Fig. 16D

Fig. 16E

Fig. 16F

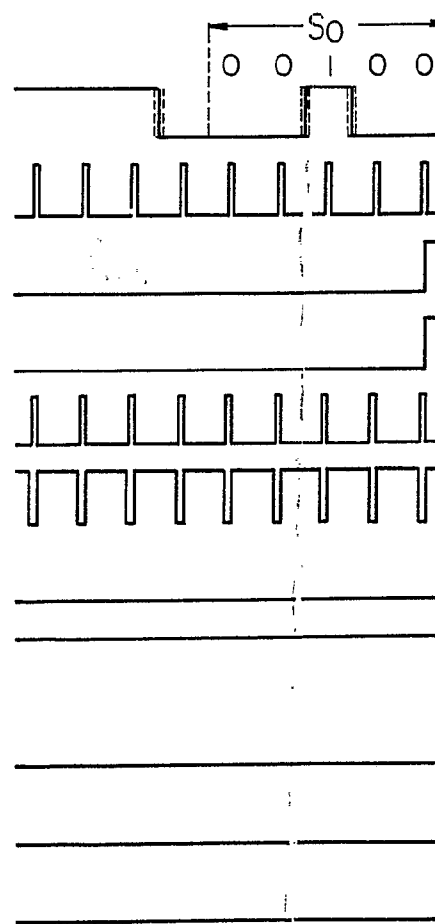
Fig. 16G

Fig. 16H

Fig. 16J

Fig. 16K

Fig. 16L

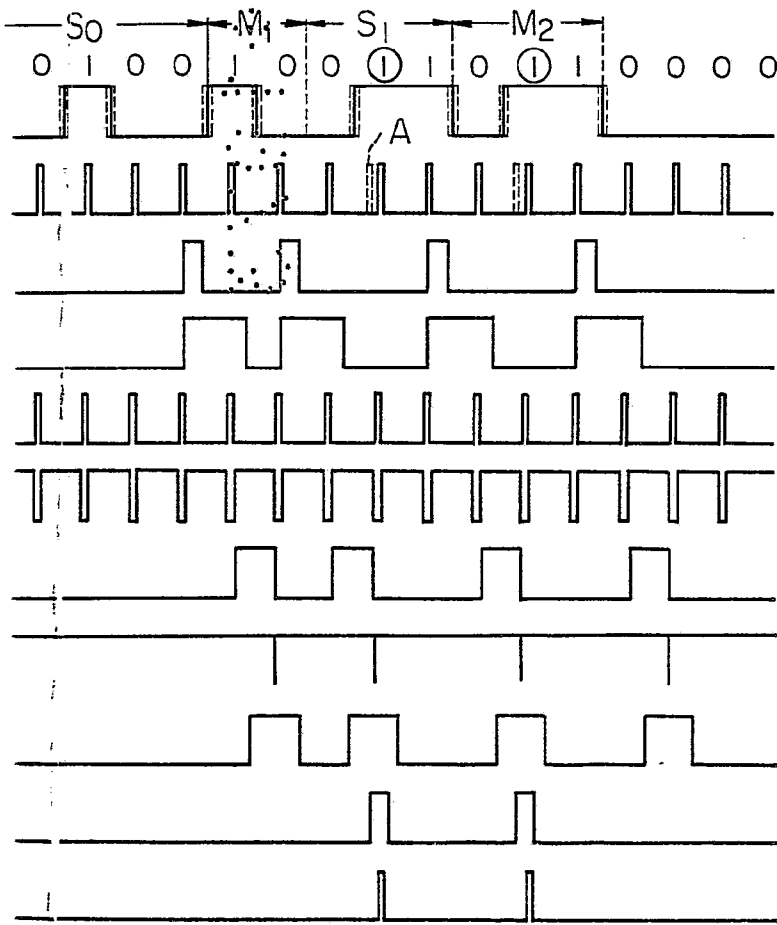


409120



23

23



ESCALA VARIABLE

MADRID, 29 DE Noviembre DE 1972

BERNARDO UNGRÍA

P. P.

409120

409120

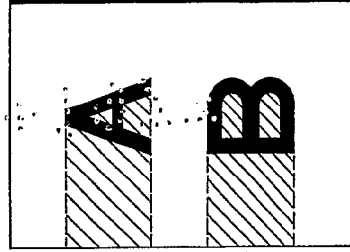


Fig. 17

Fig. 18A

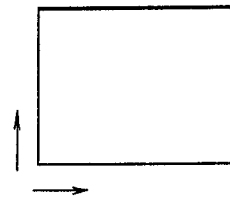


Fig. 18B

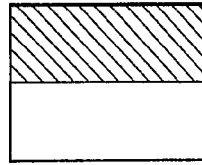


Fig. 18C

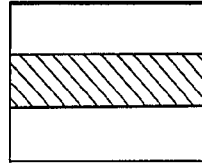
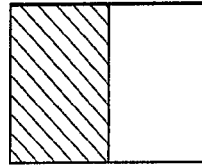


Fig. 18D



ESCALA VARIABLE  
MADRID, 29 DE NOVIEMBRE DE 1972  
BERNARDO UNGRÍA  
P. P.

409 120

Fig. 17

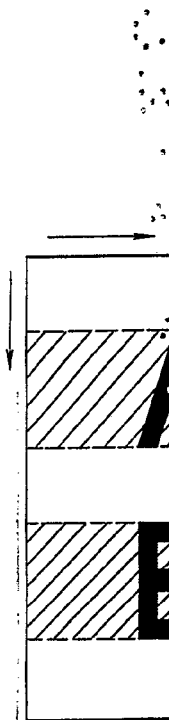


Fig. 18A

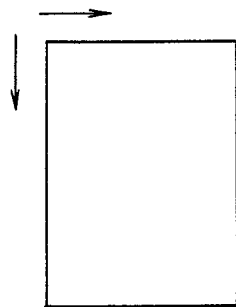


Fig. 18B

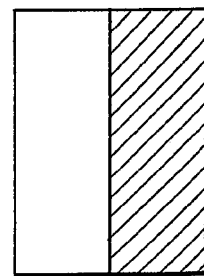
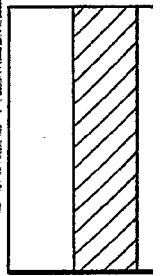


Fig. 18



409120

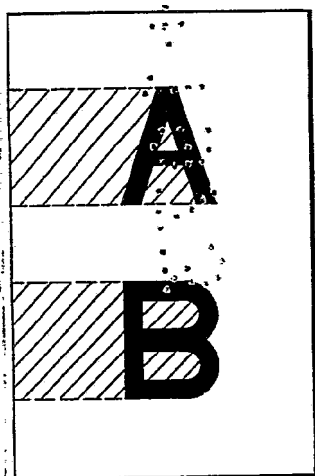
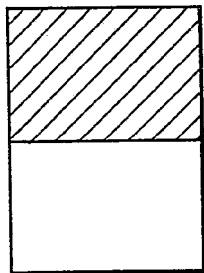
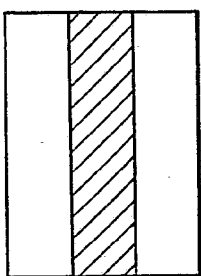


Fig. 18C

Fig. 18D



ESCALA VARIABLE  
MADRID, 29 DE Noviembre DE 19.72  
BERNARDO UNGRÍA  
P. P.