

408908

P.- 52.610

PHN 6005 Spain VD/EV

13



MEMORIA DESCRIPTIVA

Int. Cl.:

H01L

para solicitar PATENTE DE INVENCION por VEINTE años

a nombre de N.V. PHILIPS'GLOEILAMPENFABRIEKEN

entidad holandesa

establecida en Emmasingel 29, Eindhoven, Holanda

por: "UN METODO DE FABRICAR UN DISPOSITIVO SEMICON-
DUCTOR"

(Clase Internacional H01L)

408908



La presente invención se refiere a un método de fabricar un dispositivo semiconductor que comprende un cuerpo semiconductor dotado de por lo menos dos zonas de superficie de un determinado tipo de conductividad que se extienden en una región del tipo de conducti-
5 vidad opuesto, junto a una superficie del cuerpo semiconductor, incluyendo dichas zonas de superficie una zona de electrodo de entrada y una zona de electrodo de salida de un transistor de efecto de campo dotado de
10 por lo menos un electrodo de control aislado, método en el cual se dispone en la superficie un diseño de máscara que protege contra la oxidación y en el que, en una etapa ulterior de la manufactura, en la cual se han dis-
15 puesto ya en el cuerpo semiconductor unas impurezas para obtener las zonas de superficie, la superficie del semiconductor se somete localmente a un tratamiento de oxidación en unas aberturas practicadas en la máscara de protección para formar una capa de óxido aislante que se hunde en el cuerpo semiconductor por lo menos en
20 una parte de su grosor, y para cubrir por lo menos parte de al menos una de las zonas de superficie con dicha capa de óxido hundida o incrustada. La invención se refiere además a los dispositivos semiconductores fabrica-
dos mediante el uso de dicho método.

25 Como es sabido, el uso de diseños de óxido

10-3-73
408908



5 hundidos obtenidos por oxidación local tiene importantes ventajas en los transistores de efecto de campo, y notablemente en los circuitos integrados que comprenden uno o más transistores de efecto de campo. Por ejemplo, en el artículo titulado "LOCOS Devices" ("Dispositivos LO
10 COS"), publicado en la revista Philips Research Reports, vol. 26, pp. 166-180, se describen entre otras cierto número de estructuras para transistores de efecto de campo en las cuales se usa el óxido hundido o incrustado, así como la manera como pueden fabricarse dichas estructuras.

15 Una importante ventaja de tal estructura LO-COS es la de que, mediante el uso de la oxidación local, el grosor de la capa aislante que cubre la superficie del semiconductor puede adaptarse de manera relativamente sencilla a las propiedades deseadas en un lugar de
20 situación cualquiera de partículas. Según se desee una capa aislante más gruesa, se prolonga por más tiempo el tratamiento de oxidación en el área. Por ejemplo, una capa aislante delgada en la región de canal de un transistor de efecto de campo puede ser usada simplemente en combinación con una capa aislante relativamente gruesa, exterior a las zonas de electrodos de entrada y de
25 ción más largo, siendo ventajosa la capa gruesa allí en

408908



relación con las capacidades parásitas y la posibilidad de la formación de canales parásitos.

Además, las zonas impurificadas pueden también cubrirse total o parcialmente con una capa aislante h
5 uida. Con arreglo al artículo anteriormente citado, por ejemplo, el cuerpo semiconductor puede impurificarse primero localmente, después de lo cual se realiza también localmente el tratamiento de oxidación, más largo o más breve según el grosor deseado para la capa a
10 islante.

Es objeto de esta invención un nuevo método de manufactura, notablemente aplicable a la fabricación de aquellas estructuras en las cuales una zona i
15 mpurificada, que suele ser una zona de electrodo de un transistor de efecto de campo, se cubre parcialmente con una capa aislante más delgada, y en parte con una capa a
islante más gruesa; o en la cual aparecen zonas impurificadas del mismo tipo de conductividad, de las que por lo menos una se cubre con una capa m
20 ás delgada y otra se cubre con una capa más gruesa; método que puede ser llevado a efecto de manera más sencilla y/o requiere m
enos operaciones.

La invención se basa, entre otras cosas, en el reconocimiento del hecho de que esto puede lograrse
25 apartándose del método usual, en el que un tratamiento

408908



de oxidación local se prolonga cuanto mayor sea el grosor deseable en la capa de óxido hundida, y disponiendo primero no obstante una capa más gruesa por oxidación local encima de las zonas de las partes de aquella donde es deseable una capa más delgada.

5
10
Con arreglo al presente invento, un método del tipo descrito en el preámbulo se caracteriza por el hecho de que el óxido de una parte de la capa de óxido hundida presente encima de dicha primera zona de superficie se elimina localmente hasta por encima de al menos una parte del grosor de dicha capa de óxido, y en ese mismo lugar se obtiene una capa aislante más delgada.

15
20
25
Como se explicará con mayor detalle más adelante, ciertas operaciones pueden combinarse de esta manera en una sola operación, o bien es posible economizar una operación de fotolitografía, o bien es posible aminorar la precisión con la cual haya de realizarse la alineación de una o más de las fotorreservas a utilizar para las operaciones fotolitográficas necesarias. Todas estas ventajas conducen en mayor o menor extensión a un aumento del rendimiento de la manufactura y/o una disminución de la superficie de semiconductor necesaria para el transistor de efecto de campo, y/o una mejora de las propiedades eléctricas del dispositivo.

408908



La eliminación del óxido puede sencillamente prolongarse hasta que la parte restante de la capa de óxido tenga el grosor deseado.

5 Ahora bien, de preferencia, el óxido se quita o elimina en todo el espesor de la capa de óxido hundida, y en esa área se dispone una nueva capa aislante más delgada, por ejemplo, por oxidación y/o por formación de depósito partiendo de la fase gaseosa. Esto tiene la ventaja de que por lo general puede llegarse con mayor precisión al grosor deseado, y también de que, si así conviene, es posible utilizar otros materiales aislantes, o capas aislantes de distintos materiales: por ejemplo, nitruro de silicio, o capas dobles de nitruro de silicio y óxido de silicio.

10

15 La capa aislante más delgada puede a menudo disponerse, con ventaja, simultáneamente con las capas requeridas entre el electrodo de control y la región de canal de un transistor de efecto de campo que sirve para aislar o separar dicho electrodo de control.

20 En una importante forma de ejecución del método del presente invento, una parte de la capa de óxido hundida presente por encima de dicha primera zona de superficie se mantiene esencialmente en todo su grosor y junto al lugar de donde se elimina óxido. Quitando sólo localmente la parte de la capa de óxido hundida pre-

25

10-3-76
408908



sente en dicha primera zona de superficie, se mantienen las ventajas, o al menos parte de ellas, asociadas en general al uso de las capas de óxido hundidas mientras, por otra parte, en el lugar deseado hay presente, sin embargo, sólo una capa aislante más delgada. A menudo puede mantenerse con ventaja una parte de la capa aislante incrustada, en particular en el borde de dicha primera zona de superficie donde la unión PN entre dicha zona y la región contigua termina en la superficie del semiconductor, o bien en la inmediata proximidad de dicho borde. En un transistor de efecto de campo, la capa de óxido hundida puede mantenerse, por ejemplo, en la parte del borde de la región de electrodo de entrada y/o de salida que está junto a la región de canal.

El óxido se elimina de preferencia mientras se está usando una capa o máscara de protección dispuesta en la superficie y que tiene una abertura que deja sin cubrir sólo parcialmente la parte de la capa de óxido hundida presente por encima de dicha primera zona de superficie.

En otra forma importante de realización del método del presente invento, por lo menos una parte de la capa aislante más delgada resultante se cubre con una capa conductiva. Dicha capa conductiva, por ejemplo, en unión de dicha primera zona de superficie y de la ca

408908



pa aislante más delgada intermedia, constituye una capacidad que va directamente conectada por uno de sus lados con la zona de electrodo de entrada o de salida de un transistor de efecto de campo.

5 El transistor de efecto de campo, de preferencia, está provisto de un electrodo de control aislado eléctricamente conectado a la capa conductiva, en paralelo si la primera zona de superficie constituye una de las zonas de electrodo del transistor de efecto de campo. La estructura obtenida de esta manera es particularmente compacta, y constituye un transistor de efecto de campo que tiene una capacidad incorporada entre el electrodo de control y, por ejemplo, la zona del electrodo de salida. Tales transistores de efecto de campo pueden usarse, por ejemplo, como integradores de Miller, o bien pueden utilizarse, por ejemplo, en memorias de condensadores. En la mayoría de estas aplicaciones, la capacidad entre el electrodo de control y la zona del electrodo de entrada debe ser lo más pequeña posible. Como es sabido, los transistores de efecto de campo dotados de una capacidad relativamente pequeña entre el electrodo de control y las zonas semiconductoras de los electrodos de entrada y salida pueden obtenerse mediante el uso de óxido hundido. Utilizando el método conforme al presente invento, se habilita en primer lugar un transistor

10

15

20

25



de efecto de campo con óxido incrustado y las bajas capacidades parásitas asociadas, después de lo cual se quita el óxido incrustado, total o parcialmente, por el lado de la zona electródica de salida, para así obtener el dieléctrico delgado conveniente para el condensador. Por el lado de la zona electródica de entrada, se mantiene el bajo valor resultante de la capacidad parásita entre la zona electródica de entrada y el electrodo de control.

La invención se describirá en lo que sigue con mayor detalle, haciendo referencia a algunos ejemplos y a los dibujos adjuntos, en los cuales:

- la figura 1 es una vista en sección esquemática de parte de un primer dispositivo semiconductor fabricado mediante el uso del método de la invención, en tanto que

- las figuras 2 a 5 inclusive son unas vistas esquemáticas en sección recta del dispositivo semiconductor de la fig. 1, en diversas etapas de la manufactura;

- las figuras 6a y 6b son unas vistas esquemáticas en sección recta, cada una de una parte de un segundo dispositivo semiconductor manufacturado mediante el uso del método de la invención; y

- las figuras 7, 8 y 9 son unas vistas esquee-

408908



máticas en sección recta del dispositivo semiconductor de las figs. 6a y 6b, en distintas etapas de la manufactura.

5 El primer ejemplo se refiere a un dispositivo semiconductor que comprende un transistor de efecto de campo con electrodo de control aislado y un condensador. Estos dos elementos de circuito, por ejemplo, forman parte de un circuito integrado que tiene un cuerpo semiconductor 1 (fig. 1), el cual puede comprender otros
10 elementos de circuito adicionales.

El transistor de efecto de campo tiene dos zonas de superficie 2 y 3 de un tipo de conductividad opuesto al de la parte contigua del cuerpo semiconductor 1. Estas zonas de superficie 2 y 3 constituyen las
15 zonas electrónicas de entrada y salida, respectivamente, entre las cuales se extiende una región de canal 4 que se une o llega hasta la superficie del semiconductor. Durante el funcionamiento, el paso de corriente desde la zona de electrodo de entrada a la zona de electrodo
20 de salida puede controlarse por medio de un electrodo de control que está presente por encima de la región de canal 4 y está constituido por una capa conductiva 5. Dicha capa conductiva 5 está aislada de la región de canal por una delgada capa aislante 6. Además, por encima
25 de las zonas de electrodo de entrada y salida 2 y 3 hay



unas partes de una capa aislante 7 más gruesa provista de aberturas en las que se disponen unas conexiones conductivas 8 y 9, respectivamente, para las citadas zonas electrónicas de entrada y salida 2 y 3, extendiéndose dichas conexiones a partir de las aberturas hasta seguir por encima de la capa aislante 7, 10. En el presente ejemplo, se usa una parte 10 de la capa aislante que es más gruesa que la parte 7 y que delimita y circunda al área de la superficie de semiconductor ocupada por las zonas de electrodo de entrada y salida 2 y 3 y la región de canal 4 del transistor de efecto de campo. Ahora bien, la capa aislante 7, 10 puede consistir también en una capa que tenga un grosor sensiblemente uniforme, en lugar de partes de distinto espesor.

El condensador o elemento capacitivo está formado por una zona de superficie 11 del mismo tipo de conductividad que las zonas 2 y 3, una delgada capa aislante 12 presente por encima de la zona 11 y una capa conductiva 13 aislada o separada de la zona 11 por la capa 12, y que constituye también una de las conexiones eléctricas del condensador. Una capa conductiva 14 que va conectada a la zona 11 por medio de una abertura practicada en la capa aislante 7 sirve de segunda conexión del condensador. La parte de la superficie del semiconductor ocupada por la zona 11 está también limitada y

408908



rodeada por la capa aislante gruesa 10.

El material de partida en la fabricación del dispositivo semiconductor representado en la fig. 1 puede ser un cuerpo semiconductor 1' (fig. 2) del cual por lo menos una parte contigua a una superficie 15 es de un tipo de conductividad dado. En el presente ejemplo, el cuerpo en su totalidad consta de silicio de tipo N, que tiene una resistividad de, por ejemplo, alrededor de 5 ohmios.cm. La línea de trazo interrumpido 16 en la fig. 2 denota que el cuerpo 1' puede constar también, por ejemplo, de un substrato 17 de poca resistencia óhmica, sobre el cual se dispone una capa epitáxica 18 de resistividad más alta.

En la superficie 15 se dispone un diseño de máscara 19, 20 de protección contra la oxidación, que consta, por ejemplo, de una capa de nitruro de silicio. Las partes 19 y 20 de la capa de protección representada en la fig. 2 están separadas a distancia una de otra, y enteramente independientes entre sí.

En el cuerpo semiconductor 1' hay una capa aislante 10 (fig. 3), hundida en él por lo menos en parte de su espesor, y dispuesta de manera usual mediante caldeo en una atmósfera oxidante. Si así conviene, en el cuerpo conductor pueden habilitarse unos surcos, por ejemplo, por medio de un tratamiento de ataque químico,



13 MAR 1973

en el área de las partes no protegidas de la superficie
15 del semiconductor y antes del tratamiento de oxida-
ción. Dichos surcos se llenan de óxido durante el trata-
miento de oxidación. Con arreglo a la profundidad de
5 los surcos practicados, que puede ser, por ejemplo, de
1 micra, la capa aislante 10 se incrusta en mayor o me-
nor extensión en el cuerpo semiconductor. Como es sabi-
do, puede ser ventajoso, en particular cuando se usen
capas aislantes hundidas especialmente gruesas, reducir
10 de esta manera la altura de las desigualdades en la su-
perficie superior de la estructura planar, y de ese mo-
do evitar las dificultades que de lo contrario podrían
aparecer al efectuar la metalización.

La mayor parte de la porción 19 del diseño de
15 protección o mascarilla se quita entonces, quedando só-
lo la región final de canal 4 del transistor, cubierta
por la capa de protección 21 restante. A continuación
se disponen en el cuerpo semiconductor 1' las impurezas
para formar las zonas electrónicas de entrada y salida
20 2 y 3, formándose las regiones 2' y 3' de tipo P, por
ejemplo, por difusión o implantación de iones. Como im-
pureza aceptadora puede usarse, por ejemplo, el boro.

El cuerpo semiconductor 1' se calienta de nue-
vo en una atmósfera oxidante, en la cual la superficie
25 del semiconductor se oxida localmente por unas aberturas

408908



5 practicadas en la máscara de protección 21, y se forma una segunda capa aislante incrustada 7'. Al propio tiempo, los aceptadores introducidos se difunden penetrando aún más en el cuerpo semiconductor 1', formándose las zonas 2 y 3 que quedan cubiertas esencialmente por entero por la capa aislante hundida 7'.

10 La parte 20 (fig. 2) de la capa protectora 19, 20 podría quitarse entonces, después de lo cual es posible, por ejemplo, disponer la zona de superficie 11 del condensador, mediante difusión o implantación de iones. Durante o después de dicho tratamiento de difusión, la zona 11 puede cubrirse con una delgada capa aislante.

15 Ahora bien, en el presente ejemplo, la parte de mascarilla 20 se quita o elimina simultáneamente con la mayor parte de la porción de mascarilla 19 y se forma una región 11' (fig. 3) también simultáneamente con las regiones 2' y 3'. Durante el tratamiento de oxidación sucesivo, se obtiene también la zona 11 del condensador, conforme a la invención, simultáneamente con las zonas 2 y 3, quedando dicha zona 11 cubierta por parte de la capa aislante incrustada 7', lo mismo que las zonas 2 y 3.

20 Resulta obvio que de esta manera se economizan un ataque fotoquímico y un tratamiento de difusión.

25 En el área donde se hace necesaria la capa



aislante delgada 12 para el condensador, se puede elimi-
nar localmente una porción de la capa aislante hundida
7', en un tratamiento que puede prolongarse hasta que
el espesor de la capa 7' se haya reducido al valor de-
5 seado. En el presente ejemplo, se practica por ataque
químico en la capa 7' una abertura 22 (fig. 5), elimi-
nándose por entero el óxido en la abertura 22. Simultá-
neamente, se disponen en la capa 7' unas aberturas 23
para tomar contacto con las zonas 2, 3 y 11. Ahora bien,
10 las aberturas 23 pueden obtenerse también en una etapa
ulterior, después de colocar la capa aislante delgada
12 en la abertura 22.

La parte 21 de la capa de protección o masca-
rilla puede mantenerse como aislamiento entre el elec-
15 trodo de control y la región de canal o bien, como en
el ejemplo, quitarse antes o después de practicadas las
aberturas 22 y 23.

A continuación se disponen unas capas de óxi-
do delgadas 6 y 12 por encima de la región de canal 4 y
20 por encima de una parte de la zona 11, respectivamente,
mediante oxidación térmica, obteniéndose simultáneamente
una capa delgada 24 en las aberturas 23. Una variante
es, por ejemplo, la de cubrir la superficie superior en-
tera del dispositivo con una capa aislante delgada que
25 conste, por ejemplo, de nitruro de silicio y/u óxido de

408908



silicio, por bombardeo iónico o bien por formación de depósito a partir de fase gaseosa por medio de una reacción química.

Después de eliminada de las aberturas 23 la
5 capa aislante delgada 24, pueden obtenerse el electrodo de control 5, el electrodo 13 del condensador y las conexiones 8, 9 y 14, por ejemplo, por deposición en fase de vapor o por bombardeo iónico, y disponerse luego un diseño de capa metálica para la cual puede usarse,
10 por ejemplo, aluminio o molibdeno. El dispositivo resultante es el que se ilustra en la fig. 1.

Una segunda forma de realización del invento es la que se refiere a una memoria capacitiva integrada del tipo descrito en la solicitud de patente holandesa
15 6.805.705. Dicha memoria comprende una serie de transistores de efecto de campo en la que hay una capacidad (condensador) de memoria presente entre el electrodo de control y el electrodo de salida de por lo menos cierto número de los transistores de efecto de campo. Dichas
20 capacidades de memoria pueden estar formadas por una capa conductiva que vaya conectada al electrodo de control en cuestión y que se extienda por encima de la zona eléctrica de salida en cuestión, pero aislada de ésta.

Las figs. 6a y 6b son dos vistas en sección
25 recta de una parte de dicho circuito integrado que se

408908

13



refieren a dos direcciones mutuamente perpendiculares. Las líneas B y A de trazo y punto, de las figs. 6a y 6b respectivamente, indican la traza que corresponde a la sección recta de la fig. 6b y de la fig. 6a, respectivamente.

5

La fig. 6a ilustra una serie de los transistores de efecto de campo, que tienen una serie de zonas electrónicas 61 que constituyen cada una, simultáneamente, la zona de electrodo de salida de un transistor de efecto de campo de la serie y también la zona de electrodo de entrada del transistor de efecto de campo siguiente. Cada una de las zonas 61 constituye también uno de los electrodos de un condensador de memoria 61, 70, 71.

10

Las zonas de superficie 61 están dispuestas en una región 60 del tipo de conductividad opuesto, que en este caso constituye también el substrato del circuito integrado. Además, cada uno de los transistores de efecto de campo tiene una región de canal 62 y un electrodo de control 64 aislado o separado de aquella por una capa aislante delgada 63.

15

20

En particular cuando tales memorias están destinadas para su uso con frecuencias relativamente elevadas, el valor de la capacidad parásita entre el electrodo de control y la zona de electrodo de entrada puede adquirir una importancia extremada, por la perjudicial

25

408908



5 influencia que ejerce sobre la velocidad de la memoria.
En realidad, la capacidad parásita debe cargarse y des-
cargarse, respectivamente, de modo simultáneo con la ca-
pacidad de la memoria, en tanto que, además, y permane-
10 ciendo al mismo valor la tensión de reloj en el electro-
do de control, el valor de la tensión de control entre
el electrodo de control y la zona del electrodo de entra-
da es reducido por la presencia de la capacidad parási-
ta. Esto significa, entre otras cosas, que cuando el
15 transistor de efecto de campo pase o se conmute a la
condición conductiva, el transistor se pone en conducción
con menos rapidez y también en menor extensión. Finalmen-
te, la capacidad parásita en cuestión tiene también una
influencia perjudicial sobre el valor de señal máximo
admisible con una tensión de reloj dada.

20 Para limitar el valor de dicha capacidad pará-
sita se usa, de preferencia, una capa aislante 65 rela-
tivamente gruesa por encima de la zona electródica de
entrada, en el borde de la misma contiguo o que se une
a la región de canal 62, capa que en la forma de reali-
zación ilustrada se construye como capa aislante incrus-
tada 65.

25 En este ejemplo se usa además la posibilidad,
indicada en el artículo sobre los dispositivos "LOCOS"
arriba mencionado, de utilizar transistores de efecto

00376

408908

13 E



de campo que tengan un canal de tipo N en circuitos integrados. Como es sabido, tales transistores son más rápidos que los transistores de efecto de campo que tienen el canal de tipo P, y que son más usuales en los circuitos integrados. Esta mayor velocidad de los transistores ejerce una influencia favorable sobre la máxima frecuencia de impulsos de reloj admisible en la memoria capacitiva.

El uso del método de la invención en este caso da por resultado un método de fabricación relativamente sencillo, y una formación de capacidades parásitas relativamente pequeñas entre los electrodos de control y la zona electródica de entrada.

El material de que se parte es un substrato de silicio de tipo P que tiene una resistividad de, por ejemplo, alrededor de 3 ohmios.cm. Esta resistividad puede elegirse, por ejemplo, en el intervalo que va de 1 a 10 ohmios.cm, ya que el valor elegido determina también si los transistores de efecto de campo son del tipo de enriquecimiento o del de empobrecimiento, influyendo además dicho valor en el de las capacidades entre las zonas electródicas y el substrato. En el área en que hayan de obtenerse los transistores de efecto de campo dispuestos en filas, se forma en una superficie del substrato una capa de protección que conste de tiras,

408908

13



5 cubriendo cada una de dichas tiras el lugar de una fila de transistores. La capa de protección consta en este caso de una doble capa, que comprende una delgada capa de óxido de silicio presente en la superficie del semiconductor y que está cubierta a su vez por una capa de nitruro de silicio.

10 De la manera descrita en el mencionado artículo sobre los dispositivos "LOCOS", se obtiene luego por difusión y oxidación local el diseño de óxido hundido 66, encima de las zonas de tipo P subyacentes, como se indica en la fig. 6b. Estas zonas 67 están más fuertemente impurificadas que el substrato 60 de tipo P, y reducen la posibilidad de que haya formación de canales parásitos.

15 La vista en sección recta de la fig. 7, correspondiente a la figura 6a, representa el dispositivo después de haber sido eliminada la mayor parte de la capa doble de protección, de manera que de dicha capa sólo quedan las partes 68a, 68b presentes en el área de las regiones finales de canal 62 de los transistores, y después de haber sido dispuestos unos donadores en las regiones 61a para obtener las zonas electrónicas 61.

20

25 Durante el sucesivo tratamiento de oxidación, se forman las zonas electrónicas 61 y la capa aislante hundida 65a que cubre a dichas zonas esencialmente por



entero (fig. 8).

Las partes 68a, 68b de la capa protectora pueden mantenerse como aislamiento para el electrodo de control 64, o bien eliminarse como en este ejemplo. Antes o después de dicha eliminación, la mayor parte de la capa aislante hundida 65a vuelve a quitarse, utilizando una máscara 69 (fig. 8). Sólo se mantienen las partes 65 del lado de la zona de electrodo de entrada esencialmente contigua a la región de canal 62.

Es de notar que la precisión con que se coloque en posición la máscara 60 sólo influye en la exactitud del valor de capacidad del condensador de memoria, exactitud que usualmente no necesita ser muy grande y que además no influye en el valor de la capacidad parasita entre el electrodo de control y la zona electródica de entrada.

Si la exactitud del valor de capacidad resultante para el condensador de memoria fuese realmente importante, se mantiene una parte de la capa aislante hundida 65a, de preferencia, también en el lado de la zona electródica de salida. En ese caso, la estructura del condensador de memoria es comparable a la del condensador 11, 12, 13 representado en la fig. 1, en la cual el tamaño de la abertura 22 (figura 5) y, por tanto, el valor de la capacidad, viene determinado por una sola más

408908



cara de protección, y no por el posicionamiento de una máscara respecto a la estructura ya presente.

Una operación sucesiva consiste en disponer la capa aislante delgada 63, 70 por encima de la región de canal 62 y de la parte de la zona electródica 61 que forma parte del condensador de memoria. Esta capa 63, 70 puede ser obtenida, por ejemplo, por oxidación térmica o por formación de depósito.

Después de formarse las capas conductivas 64, 71 en la superficie del dispositivo de manera usual, se obtiene la estructura representada en las figs. 6a y 6b.

Como se apreciará obviamente, la presente invención no se limita a las formas de realización descritas, sino que hay muchas variantes posibles para las personas versadas en la materia, sin salirse del ámbito de la invención. Por ejemplo, pueden usarse otros materiales semiconductores, tales como el carburo de silicio. Las capas conductivas pueden fabricarse partiendo de otros metales adecuados o de capas múltiples: por ejemplo, puede usarse silicio policristalino, o bien las capas conductivas pueden constar de capas sucesivas de, por ejemplo, titanio, platino y oro. La parte de la capa aislante incrustada a quitar, además, tampoco necesita estar presente por entero encima de una zona impurificada. Si la zona impurificada se halla enteramente de

408908

13



bajo de la capa aislante hundida, de modo que también la intersección de la unión PN que limita dicha zona y la superficie del semiconductor se halla cubierta por la capa hundida, como sucede, por ejemplo, en el caso de la zona 67 en la fig. 6b, la capa aislante más delgada finalmente obtenida puede extenderse también hasta más allá de las partes de superficie limitadas por la zona impurificada. Esto último puede, naturalmente, ser cierto también para una capa conductiva que posiblemente se vaya a disponer sobre la capa aislante más delgada.

La capa aislante más delgada puede también extenderse tan sólo en una parte de la abertura practicada en la capa aislante hundida. Por ejemplo, en lugar de la parte de la capa aislante hundida 7 que hay presente en la fig. 1 encima de la zona 11 y entre las capas conductivas 13 y 14, puede usarse una parte que tenga el mismo grosor que la capa aislante 12. En lugar de las dos aberturas 22 y 23 presentes encima de la zona 11, bastará una sola abertura. En ese caso, la parte de la capa hundida 7 presente por encima de la zona 11 puede también eliminarse, por ejemplo, hasta bajar al límite formado por la capa hundida 10.

En lugar de llevarse la conexión 71 (fig. 6a) del condensador al electrodo de control 64, a consecuencia de lo cual el condensador o elemento de capacidad

408908

13 EN



5 queda conectado entre la zona electródica de salida y el electrodo de control, la conexión 71, en otras aplicaciones que no sean la de la memoria capacitiva descrita, puede llevarse también, por ejemplo, al substrato 60, y en ese caso la capacidad queda en paralelo con la capacidad de diodo formada entre la zona electródica 61 y el substrato 60.

10 La capa conductiva 13 presente encima de la capa 12 más delgada puede ser también, por ejemplo, un electrodo transparente ; y además, según la aplicación que se tenga a la vista, pueden disponerse otras capas entre la capa aislante más delgada y la capa conductiva. En general, la capa presente encima de la zona impurificada puede diferir de la capa aislante hundida, originariamente dispuesta, por lo que se refiere a su menor grosor y/o su distinta composición de materiales.

15 Esta solicitud que corresponde a la presentada en Holanda el 25 de Noviembre de 1971, bajo el Nº 71 16 182, se acoge a los beneficios del artículo 51 del
20 vigente Estatuto sobre Propiedad Industrial.

408908



REIVINDICACIONES

5 Los puntos de invención propia y nueva que se
presentan para que sean objeto de esta solicitud de Pa-
tente de Invención en España, por VEINTE años, son los
que se recogen en las reivindicaciones siguientes:

10 1a.- Un método de fabricar un dispositivo se-
miconductor que comprende un cuerpo semiconductor dota-
do de por lo menos dos zonas de superficie de un deter-
minado tipo de conductividad que se extienden en una re-
gión del tipo de conductividad opuesto, junto a una su-
perficie del cuerpo semiconductor, incluyendo dichas zo-
nas de superficie una zona de electrodo de entrada y
15 una zona de electrodo de salida de un transistor de efec-
to de campo dotado de por lo menos un electrodo de con-
trol aislado, método en el cual se dispone en la super-
ficie un diseño de mascarilla que protege contra la oxi-
dación y en el que, en una etapa ulterior de la manufac-
20 tura, en la cual se han dispuesto ya en el cuerpo semi-
conductor unas impurezas para obtener las zonas de su-
perficie, la superficie del semiconductor se somete lo-
calmente a un tratamiento de oxidación en unas aberturas
practicadas en la mascarilla de protección para formar
25 una capa de óxido aislante que se hunde en el cuerpo se-

MLG

5.1.73

408908

13 E



5 micconductor por lo menos en una parte de su grosor, y para cubrir por lo menos parte de al menos una de las zonas de superficie con dicha capa de óxido hundida o incrustada, caracterizado dicho método por el hecho de que el óxido de una parte de la capa de óxido hundida presente encima de dicha primera zona de superficie se elimina hasta por encima de al menos una parte del grosor de dicha capa de óxido, y en ese mismo lugar se obtiene una capa aislante más delgada.

10 2ª.- El método de la reivindicación 1ª, caracterizado por el hecho de que el óxido se elimina en todo el espesor de la capa de óxido, y en esa área se dispone luego una nueva capa aislante más delgada.

15 3ª.- El método de la reivindicación 2ª, caracterizado por el hecho de que, simultáneamente con la capa aislante más delgada, se dispone una capa que sirve de aislamiento o separación para un electrodo de control de un transistor de efecto de campo.

20 4ª.- El método de una o más de las reivindicaciones precedentes, caracterizado por el hecho de que una parte de la capa de óxido hundida presente encima de dicha primera zona de superficie, y contigua al lugar de donde se elimina el óxido, se mantiene esencialmente en todo su grosor.

25 5ª.- El método de la reivindicación 4ª, caracterizado



5 terizado por el hecho de que, al eliminar el óxido, se usa una capa o máscara de protección que tiene una abertura que deja sin cubrir sólo parcialmente la parte de la capa de óxido hundida presente encima de dicha primera zona de superficie.

6^a.- El método de una o más de las reivindicaciones precedentes, caracterizado por el hecho de que por lo menos una parte de la capa aislante más delgada resultante se recubre de una capa conductiva.

7^a.- El método de la reivindicación 6^a, caracterizado por el hecho de que el transistor de efecto de campo está provisto de un electrodo de control aislado, eléctricamente conectado a la capa conductiva.

8^a.- Un método de fabricar un dispositivo semiconductor.

20 Tal y como se ha descrito en la Memoria que antecede representado en los dibujos que se acompañan y con los fines que se han especificado.

ME

408908

25



Esta Memoria consta de veintiocho hojas escritas a máquina por una sola cara.

Madrid, 25 MAYO 1973

P.A.

ALCALDE DE MADRID
Por Poderes

17.5.73
MCM

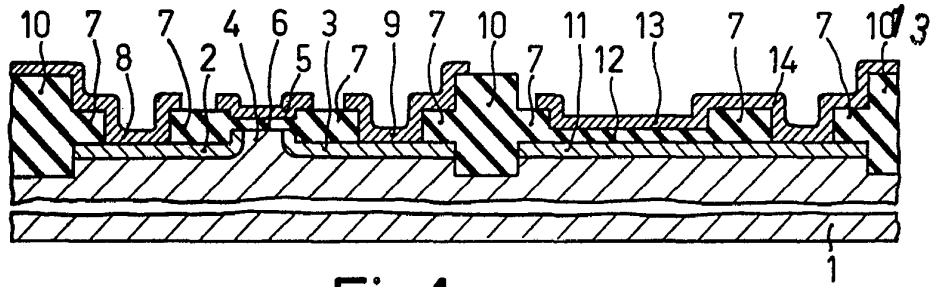


Fig.1

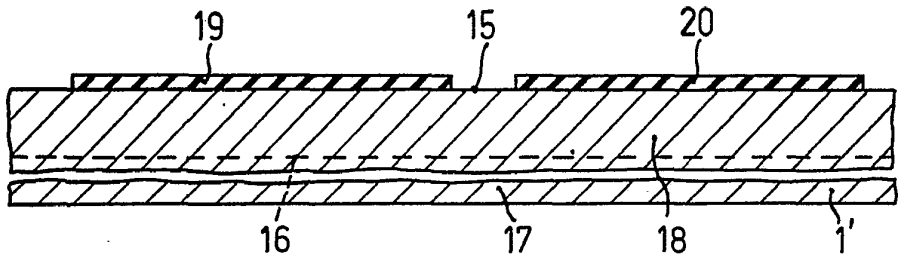


Fig.2

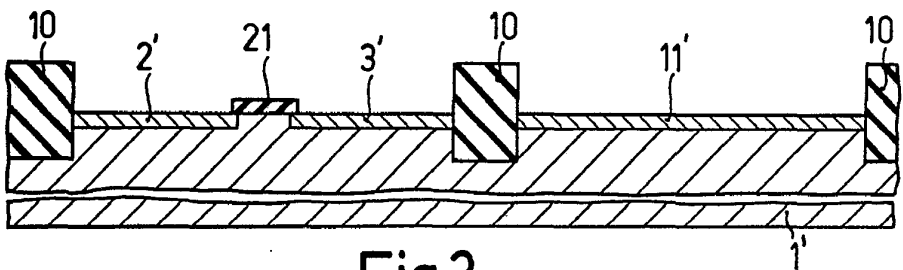


Fig.3

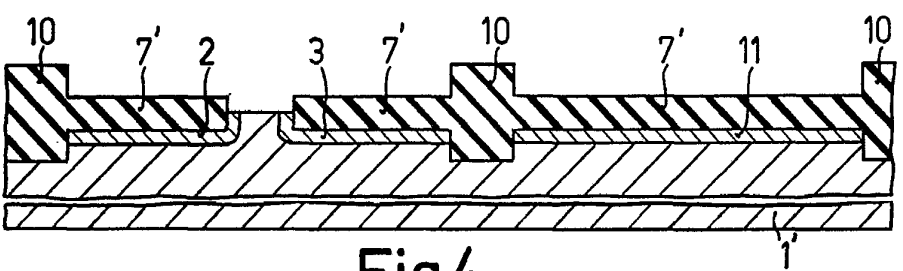


Fig.4

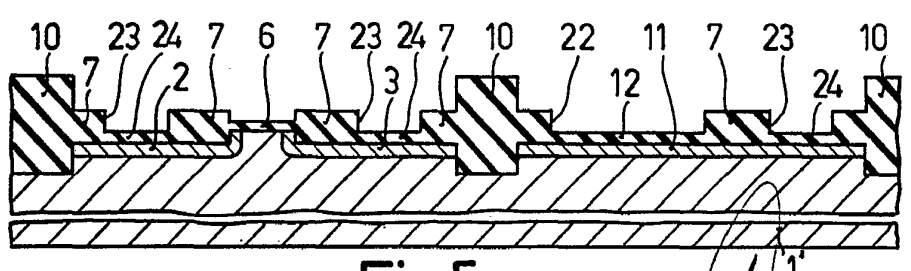


Fig.5

Alberto de Ezaburu
Per Poder

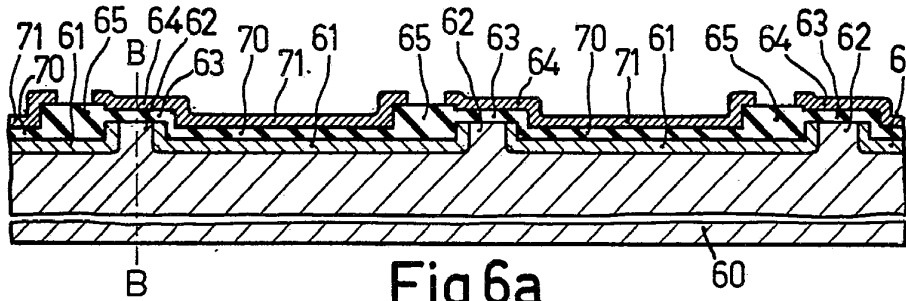


Fig. 6a

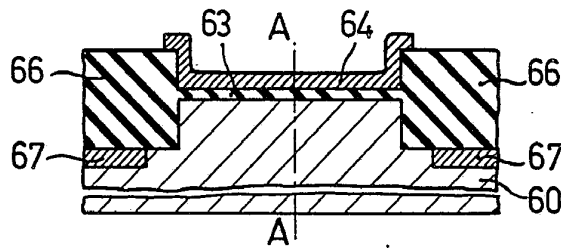


Fig. 6b

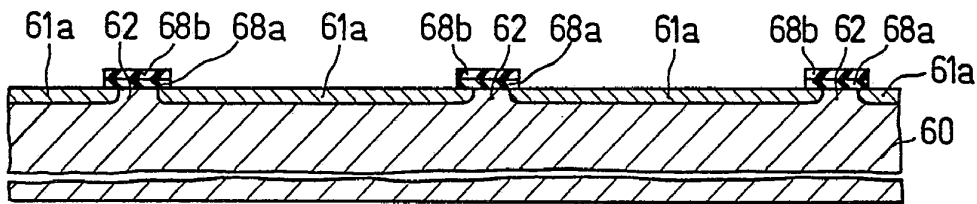


Fig. 7

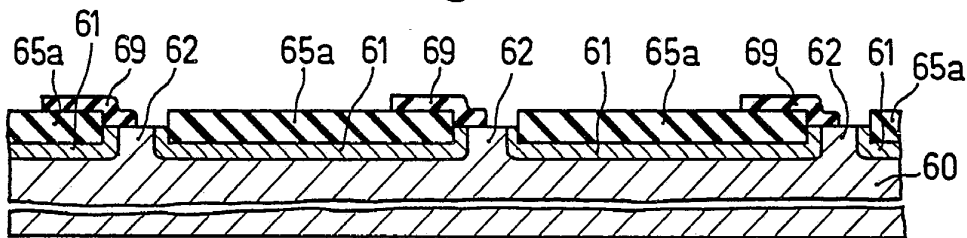


Fig. 8

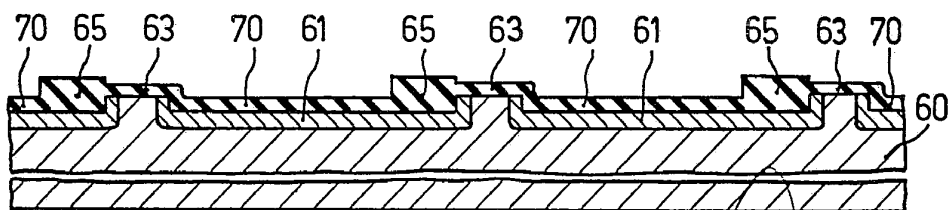


Fig. 9

Alberto de Elizaburo
Per Edoardo